4.4 4比特加法器设计、仿真和实现

参考一段视频 "Making your own 4 bit computer from transistors",设计一个 4bit 加法器,并用晶体管搭建。

课程设计按小组进行,详细分组情况见课程网站。

报告按小组提交。报告中应明确小组各成员的工作分工和贡献比例。个人得分 = $Min{}$ 小组分 × 小组人数 × 个人贡献比, $100{}$,即大于 $100{}$ 分的按 $100{}$ 分计。

4.4.1 步骤

为了循序渐进地解决这个问题,可以参考以下思路进行设计(这并不是必须的,也可以直接跳过其中的若干步骤;但是最终的课程设计报告中至少应当包含 4-bit 加法器的仿真电路和仿真测试结果,以及实物电路和测试结果);

- 利用三极管搭建逻辑门并进行仿真测试;
- 利用逻辑门搭建一位半加器并进行仿真测试;
- 在一位半加器的基础上搭建一位全加器并进行仿真测试;
- 利用一位全加器进行适当地级联, 搭建 4-bit 加法器, 并进行仿真测试;
- 进行实物搭建并测试:
- 提交实物和实验报告。(按模板要求撰写,提供 word 文档)。

4.4.2 实验器材

三极管 100 只,1 k Ω 电阻 50 只,10 k Ω 电阻 100 只,发光管 5 只,电源 1 个,面包板 1 块,USB 连接线 1 根,万用表 1 只,跳线若干,如图 4.2 所示。



图 4.2 实验器材

注意:排电阻用剪刀在红线位置(如图 4.3所示)剪下,如果拔下的话,管脚会留有胶,易造成接触不良。

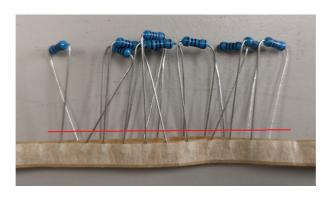


图 4.3 排电阻

4.4.3 实验任务

在面包板上搭建 4 位加法器,用 LED 灯的亮灭表示结果。亮表示 1,灭表示 0。

4.4.4 要求

- 由小组合作完成。明确分工:负责人、电路设计、仿真测试、实验制作与调试、报告撰写、报告审核、报告提交等。明确贡献:要求给出贡献的占比(若报告中不给出个人贡献占比,则按均分计算成绩)。
- 报告要求:设计,程序,分析,结论。包括电路设计原理、电路图、实验图、实验结果与分析、总结等。
- 提交课程设计报告(按课程设计报告模板要求撰写,提供word 文档),上传至"学在浙大"课程网站,文件命名规则:课程设计+组号。

4.4.5 小贴士

小组合作

- 为了避免分数分配的争端,最好在所有工作之前就约定分工任务和贡献比例分配。没有 提前约定分工任务和贡献比例分配,且每个人都有适当参与的情况下,分数分配趋向于 均等。
- 如果对组员工作量或者分配情况有异议,需要留好每次小组讨论/合作的出勤情况记录等, 以备后续解决争端。

电路设计和仿真

- 建议采用逐级搭建的方法,先搭半加器,再搭全加器,再进行全加器级联。模块化地搭建有助于调试,也有助于电路布局。
- 在完成仿真后,元器件在面包板上的布局也需要适当设计,以便在后续调试过程中区分每个区域的功能。

电路搭建

- 面包板和元件引脚接触不紧密容易造成电路在搬运过程中由于颠簸而无法正常工作。可以在电路搭建调试完成之后拍摄视频作为备用;在验收日提前到教室调试电路。
- 将多个元件(特别是电阻)的引脚插在同一个面包板的孔内,可以缓解面包板和元件引脚接触不良。
- 如果开关的使用有困难,可以用杜邦线插在不同的位置表示高低电平。
- 杜邦线接头可能有接触不良,在搭建开始前最好用万用表蜂鸣档测试所有杜邦线的连通性。
- 已经正常工作的电路出现接触不良的情况,可以考虑将所有杜邦线和引脚向孔内轻轻按 压。
- 在出现电路工作状态异常时,也可以采用模块化的调试方法。具体而言,第一次测试数据"0001+0001"来确定第一级加法器工作状态,第二次测试数据"0010+0010"来确定第二级加法器工作状态,以此类推。
- 测试过程中灵活使用万用表,使用结束后将开关置于"OFF"档以防电池耗竭。