

Practicum 5: Digitale Techniek - Asynchrone tellers

Semih Can Karakoç (695258)

5 juni 2023

Inhoudsopgave

1 Inleiding	4
2 Probleem- en doelstelling	5
3 Practicumbenodigheden	6
4 Theoretisch kader	7
4.1 De basispoorten	7
4.2 Waarheidstabellen	7
4.3 Wetten van de Booleaanse algebra	8
4.4 Schmitt-trigger	9
4.5 7-segmentdisplay	10
4.6 Flip-flop's	11
4.7 Het 3910 digiboard: versie 2	12
5 Methode en aanpak	14
6 Modulo-16 teller	16
6.1 Ontwerp met behulp van J-K-flip-flops een modulo-16 teller	17
6.2 Stel de waarheidstabel van de modulo-16 teller op	17
6.3 Bouw de schakeling op het digiboard	18
6.4 Sluit de uitgang van elke flip-flop aan op een LED	18
6.5 Sluit op de klokingang van de J-K-flip-flops een blokgolf met een frequentie van 1 Hz aan (gebruik hiervoor de DIV 10 generator die zich op het digiboard bevindt)	19
6.6 Controleer of de schakeling alle toestanden doorloopt	19
7 Decade teller	20
7.1 Stel de waarheidstabel van een decade-teller op	21
7.2 Ontwerp met behulp van J-K-flip-flops een decade-teller	21
7.3 Bouw deze schakeling op het digiboard en sluit de uitgang van elke flip-flop aan op een LED	22
7.4 Sluit op de klokingang van de J-K-flip-flops een blokgolf met een frequentie van 1 Hz aan	22
7.5 Controleer of de schakeling alle toestanden doorloopt	23
7.6 Sluit nu de uitgangen van de flip-flops aan op de BCD-uitgangen van de BIN/7SEG decoder	23
7.7 Controleer of de schakeling van 0 t/m 9 telt	23
8 Conclusie	24

1 Inleiding

Tijdens dit practicum is er geëxperimenteerd en onderzocht naar de werking van de modulo-16 teller en de decade teller. Het doel van dit laatste practicum is dan ook om de aspecten van deze logische functies te begrijpen en in de praktijk toe te kunnen passen. Om de bovenstaande practicumdoel te behalen zijn er twee practicumexperimenten uitgevoerd. Daarbij zijn de bijbehorende deelopdrachten uitgewerkt in dit verslag.

Dit verslag gaat in op de volgende onderwerpen:

1. Logische schakelingen lezen, bouwen en ontwerpen;
2. Decade teller;
3. Modulo-16 teller;
4. J-K-flip-flop;
5. Waarheidstabellen;
6. Asynchrone tellers;
7. Schmitt-trigger;
8. Booleaanse algebra.

NOTE: *alle getekende logische schakelingen in dit verslag zijn zelf gemaakt met draw.io!*

2 Probleem- en doelstelling

Dit verslag bevat de volgende probleemstelling:

- *“Hoe kunnen J-K-flip-flops worden toegepast bij het ontwerpen en bouwen van asynchrone tellers?”*

De volgende doelstellingen behoren tot dit practicum:

1. Inzicht te verkrijgen in logische functies die ten grondslag liggen aan de digitale techniek;
2. Waarnemingen te verrichten aan de bijbehorende eenvoudige logische schakelingen;
3. De bijbehorende meetgegevens en waarheidstabellen op een juiste wijze te verkrijgen en te interpreteren;
4. De vergaarde gegevens te verwerken tot een verslag.

Aan het einde van dit verslag onder het kopje 8: “*Conclusie*” zal de gestelde probleemstelling beantwoord worden.

3 Practicumbenodigheden

Hieronder zijn de benodigheden op een rijtje gezet die nodig waren voor het uitvoeren van het practicum:

1. Digiboard: het 3910 digiboard is een bord waarop je gemakkelijk de logische schakelingen kan bouwen door gebruik te maken van de ingebouwde poorten. Deze hebben we gebruikt tijdens het practicum. [1];
2. Verbindingssnoeren: deze snoeren zijn nodig om verbinding te maken tussen allerlei elektronische componenten;
3. Draw.io: dit is een online website waarmee je gemakkelijk logische schakelingen kunt ontwerpen;

4 Theoretisch kader

4.1 De basispoorten

In de digitale techniek zijn er drie belangrijke basispoorten, namelijk:

1. De AND-poort: de AND-poort voert een vermenigvuldiging uit tussen de inputs. Dit betekent dat de AND-poort alleen '1' terug geeft wanneer de alle inputs ook '1' zijn, want een vermenigvuldiging met '0' geeft altijd '0' terug. Dit wordt uitgedrukt als: $A \cdot B$;
2. De OR-poort: de OR-poort voert een optelling uit tussen de inputs. Dit betekent dat de OR-poort alleen '1' terug geeft wanneer minimaal een van de twee inputs '1' is, want een optelling met '1' en '0' is altijd '1'. Dit kan worden uitgedrukt als: $A + B$;
3. De NOT-poort: de NOT-poort voert een inversie uit op de input. Dit betekent dat de NOT-poort altijd het tegenovergestelde van de input terug zal geven. Een voorbeeld is: A wordt \bar{A} (A niet) [2].

4.2 Waarheidstabellen

Tijdens het practicum wordt ook gebruik gemaakt van waarheidstabellen. Een waarheidstabel is een tabel die overzicht geeft over alle mogelijke combinaties van inputwaarden en de bijbehorende uitvoerwaarden [3]. De waarheidstabel begint aan de linkerkant met de inputwaarden. Nadat alle inputwaarden zijn genoteerd komen er twee verticale strepen. Deze twee strepen geven aan dat de daarop volgende variabelen uitvoerwaarden zijn [4].

Zie hieronder een voorbeeld van een waarheidstabel die twee inputwaarden heeft: 'A' en 'B', en één uitvoerwaarde heeft, namelijk: ' $A \cdot B$ ' (AND-operatie). Met deze waarheidstabel kun je alle mogelijkheden overzichtelijk terug zien.

A	B	$A \cdot B$
1	1	1
1	0	0
0	1	0
0	0	0

4.3 Wetten van de Booleaanse algebra

In de Booleaanse algebra zijn er een aantal belangrijke wetten die je kunt toepassen om Booleaanse expressies te kunnen vereenvoudigen, namelijk:

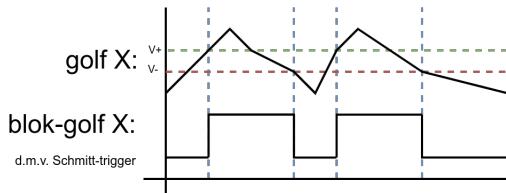
- Associativiteit: $A + (B + C) = (A + B) + C$ en $A \cdot (B \cdot C) = (A \cdot B) \cdot C$;
- Commutativiteit: $A + B = B + A$ en $A \cdot B = B \cdot A$;
- Absorptie: $A + (A \cdot B) = A$ en $A \cdot (A + B) = A$;
- Complement: $A + \overline{A} = 1$ en $A \cdot \overline{A} = 0$;
- Distributiviteit: $A + (B \cdot C) = (A + B) \cdot (A + C)$ en $A \cdot (B + C) = (A \cdot B) + (A \cdot C)$;
- Idempotentie: $A + A = A$ en $A \cdot A = A$;
- De Morgan: $\overline{A \cdot B} = \overline{A} + \overline{B}$ en $\overline{A + B} = \overline{A} \cdot \overline{B}$;
- Redundantie: $A \cdot B + A \cdot \overline{B} = A$ en $A \cdot \overline{B} + B = A + B$
- Dubbele negatie: $\overline{\overline{A}} = A$ [5].

4.4 Schmitt-trigger

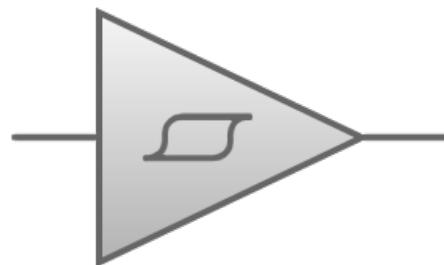
Een “Schmitt-trigger” is een comparator met twee spanning-thresholds, namelijk: de bovenste spanning-threshold (V_+) en de onderste spanning-threshold (V_-). Hieronder staat een lijst met de mogelijke trigger-toestanden:

- Wanneer V_{in} de bovenste spanning-threshold overschrijdt dan zal de Schmitt-trigger een hoog signaal geven;
- Wanneer V_{in} de onderste spanning-threshold overschrijdt dan zal de Schmitt-trigger nog niets doen;
- Wanneer V_{in} zakt onder de onderste spanning-threshold dan zal de Schmitt-trigger een laag signaal geven [6].

Dit betekent dat de Schmitt-trigger een hoog signaal zal geven wanneer de spanningswaarde de bovenste threshold overschrijdt en een laag signaal geven wanneer die spanningswaarde weer onder de onderste threshold komt. Zie het figuur hieronder waarbij er een Schmitt-trigger is toegepast. In de figuur representeert de groene stippellijn de bovenste spanning-threshold (V_+) en de rode stippellijn de onderste spanning-threshold (V_-):



Figuur 1: Schema waarin te zien is dat golf X omgezet wordt in een blokjesgolf d.m.v. een Schmitt-trigger.



Figuur 2: Schmitt-trigger symbool

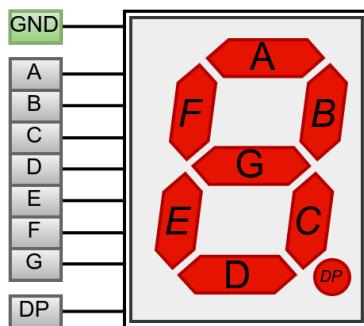
Tijdens dit practicum wordt de geïnverteerde Schmitt-trigger toegepast in de logische schakeling van de decade-teller. De decade-teller is een binaire teller dat van 0 tot en met 9 telt en cyclisch dit blijft herhalen. Als we in dat logische circuit geen geïnverteerde Schmitt-trigger zouden gebruiken, springt de decade-teller van 9 naar 2 en worden 0 en 1 overgeslagen. Dit komt door onstabiele overgangen in de signalen van de gebruikte logische poorten. Logische poorten hebben een maximale stijg en val tijd voor de input, wanneer deze te hoog wordt, kunnen er zulke onstabiele overgangen in signalen ontstaan.

4.5 7-segmentdisplay

Een 7-segmentdisplay is een display dat bestaat uit zeven lijnformige segmenten die samen een 8 vormen. De segmenten zijn gelabeld van ‘a’ tot en met ‘g’, zie afbeelding 3. Door deze segmenten op een unieke manier aan en uit te zetten, is het mogelijk om elk getal van 0 tot en met 9 te representeren op het display [7].

- Het getal 0 is te representeren met segmenten: *a, b, c, d, e, f*;
- Het getal 1 is te representeren met segmenten: *b & c*;
- Het getal 2 is te representeren met segmenten: *a, b, g, e, d*;
- Het getal 3 is te representeren met segmenten: *a, b, g, c, d*;
- Het getal 4 is te representeren met segmenten: *b, c, f, g*;
- Het getal 5 is te representeren met segmenten: *a, c, d, f, g*;
- Het getal 6 is te representeren met segmenten: *a, c, d, e, f, g*;
- Het getal 7 is te representeren met segmenten: *a, b, c*;
- Het getal 8 is te representeren met segmenten: *a, b, c, d, e, f, g*;
- Het getal 9 is te representeren met segmenten: *a, b, c, d, f*.

Daarnaast is het ook mogelijk om hexadecimale getallen te weergeven op het display. Dit kan namelijk met de standaard 0 tot en met F (0, 1, 2, 3, 4, 5, 6, 7, 8, 9, A, B, C, D, E, F).



Figuur 3: Schema van het 7-segmentdisplay met een “dp” (*decimal point*) ingang.

4.6 Flip-flop's

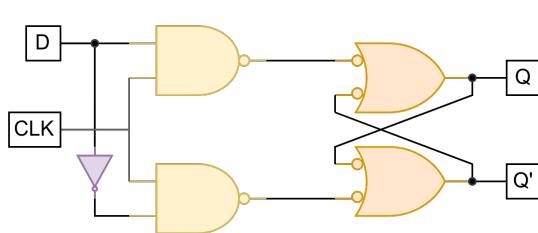
Een flip-flop is een geheugenelement dat in de elektronica wordt toegepast. Deze “flip-flop” wordt ook wel een “bistabiele multivibrator” genoemd. Elke soort flip-flop bestaat uit een bepaalde soort latch met één klokingang. Het input signaal voor de latch zal alleen doorgevoerd worden zodra de flank van de klokingang actief HOOG staat [8]. In dit verslag wordt er gewerkt met twee soorten flip-flop's, namelijk:

- De D-flip-flop, wordt ook wel “data-flip-flop” genoemd, is een flip-flop dat een data-ingang D en een klokingang heeft;
- De J-K-flip-flop, is vernoemd naar “Jack-Kilby-flip-flop”. Het is een flip-flop dat een klokingang en twee data-ingangen J en K bevat.

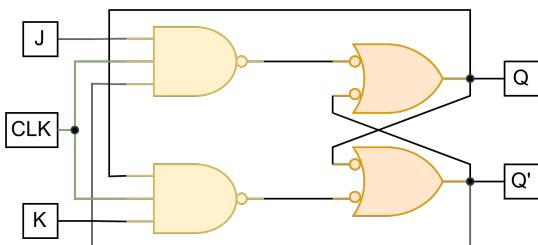
Zie hieronder de waarheidstabellen van de D-flip-flop en de J-K-flip-flop:

D	Q	\bar{Q}	Comments	J	K	Q	\bar{Q}	Comments
1	1	0	SET	0	0	Q_0	\bar{Q}_0	No change
0	0	1	RESET	0	1	0	1	RESET

Flip-flop klok signalen kunnen een positieve of een negatieve flank (edge) hebben. Dit houdt in dat de klokpuls pas wordt doorgevoerd aan het begin (positive edge) of einde (negative edge) van een puls. Positive edge klokpulses worden aangegeven met een pijl omhoog en negative edge klokpulses worden aangegeven met een pijl omlaag. Daarnaast kunnen flip-flop's worden toegepast in veel applicaties zoals in schuifregisters, frequentiedelers, dataopslag, tellers en nog veel meer.



Figuur 4: Logische schakeling van de D-flip-flop.



Figuur 5: Logische schakeling van de J-K-flip-flop.

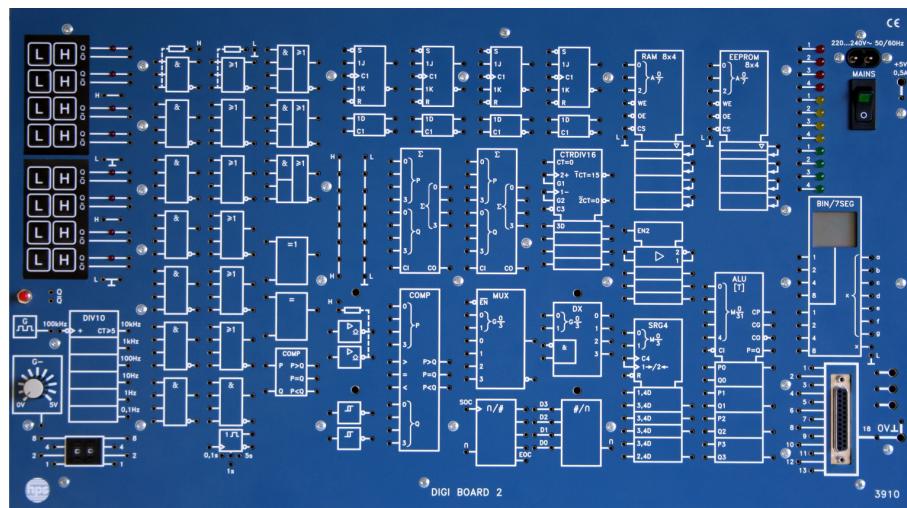
4.7 Het 3910 digiboard: versie 2

De “Type 3910 DIGI BOARD 2” is gefabriceerd door *hps SystemTechnik* en is bedoeld als een universele trainingsbord om studenten te laten leren omgaan met logische schakelingen en poorten in de digitale techniek [9]. Dit digiboard bevat de volgende ingebouwde componenten: [1]

1. 2 input keyboards with 4 pairs of keys (L/H) each;
2. Clock generator with divider, TTL level, crystal-controlled;
3. DC signal source 0...5 V/ 10 mA;
4. Hexadecimal/dual coding switch (double);
5. LED display, divided into 3 groups with the colors red, yellow, green;
6. HIGH/LOW, for tapping HIGH, LOW states;
7. 7-segment display (2-digit), with decoder: dual/7-segment;
8. Adapter (2 mm jacks/SUB-D socket), for adapting 2 mm jacks to SUB-D connector (25-pin), pins 1...13 and 18 assigned;
9. 8 AND gates, with pull-up Resistors, one gate is disconnectable;
10. 6 OR gates, with pull-down Resistors, one gate is disconnectable;
11. 3 AND/OR combi-gates;
12. 1-bit comparator;
13. 4-bit comparator;
14. 4 J-K-flipflops, can also be used as RS flipflops;
15. 4 D-flipflops;
16. 2 adders (4-bit), with input and output carry;
17. Monoflop, settable times: 0.1s; 1s; 5s;
18. Multiplexer, 4 channels;
19. Demultiplexer, 4 channels;
20. Shift register (4-bit), parallel and serial operation possible, bidirectional;
21. ALU, for conducting 16 arithmetic and 16 logical computing operations with 4-bit dual numbers;
22. Binary counter (4-bit), up/down counter;

23. 2 inverters with open collector (pull-up resistors can be connected);
 24. 2 Schmitt triggers, inverting;
 25. Units complements for negating a 4-bit binary number;
 26. Antivalence and equivalence gates;
 27. RAM 8x4, static RAM, 8 addresses, 4 bits data width;
 28. EEPROM 8x4, storage time without power supply approx. 1 hour;
 29. AD / DA converter (4-bit);
 30. Two slots for expanding a circuit with additional plug-in modules.

Zie de afbeelding hieronder voor de representatie van het digiboard:



Figuur 6: Foto van de “Type 3910 DIGI BOARD 2”.

5 Methode en aanpak

Om dit practicum op een juiste manier uit te voeren is de volgende methodiek toegepast:

1. De voorbereiding voor het practicum:

- De practicum benodigdhedenlijst (zie: H3) bekijken en de benodigdheden verzamelen en klaarzetten voor gebruik;
- Het theoretische kader (zie: H4) van dit verslag even goed doornemen zodat je weet hoe bepaalde materialen en de theorie in elkaar zit;
- De vragen van het practicum alvast bekijken en vervolgens zoeken naar mogelijke antwoorden zodat je dat (mogelijk) in ieder geval al klaar hebt staan.

2. Het uitvoeren van het practicum:

- Ga rustig door de vragen heen en noteer je antwoorden, als je iets niet weet kun je het altijd nog op internet zoeken of bij de bijbehorende docent een vraag stellen;
- Maak foto's van de logische schakelingen die je hebt gebouwd tijdens het practicum. Dit zodat je later in je mogelijke verslag kunt bewijzen dat je er ook echt was en alles werkend hebt gekregen;
- Ruim alle geleende spullen van school, zoals het digiboard, IC-board en snoeren weer netjes terug in het lab. Bewaar je antwoorden en gemaakte foto's op een juiste manier, zodat je later netjes een verslag kunt schrijven.

3. Het schrijven van het verslag:

- Maak een document voor dit practicum en geef een gepaste naam aan je document;
- Zorg ervoor dat je in ieder geval een: voorblad, inhoudsopgave, inleiding, probleemstelling, theoretisch kader, methode, resultaten, conclusie en bronvermeldingen in het verslag hebt staan;
- Op het voorblad zet je de naam van het verslag, je eigen naam (met evt. studentennummer erbij) en datum;
- In je inleiding schrijf je kort een introductie over het practicum zelf en geef je het algemene doel van het verslag aan;
- In het theoretisch kader geef je uitleg over de toegepaste theorie tijdens het practicum, hierbij zijn bronnen erg belangrijk;

- In de methode geef je uitleg over hoe je alles hebt aangepakt en uitgewerkt hebt, zodat de lezer het practicum mogelijk zelf zou kunnen uitvoeren;
- De resultaten/antwoorden splits je op in secties net zoals de vragen zijn gesteld in het practicum bestand. Deze resultaten werk je netjes uit en zet je de gemaakte foto's en schema's in de bijbehorende vraag;
- In de conclusie geef je antwoord op je probleemstelling en gestelde doelen aan de hand van je resultaten en bespreek ook de belangrijke bevindingen die je had tijdens het practicum;
- Tenslotte moet je ook bronvermeldingen hebben. Hierin staan alle gebruikte bronnen, zoals datasheets, artikelen, verslagen, literatuur en overige online bronnen. Dit zodat de lezer kan checken waar je bepaalde informatie vandaan hebt gehaald en mogelijk meer kan lezen over de gebruikte informatie.

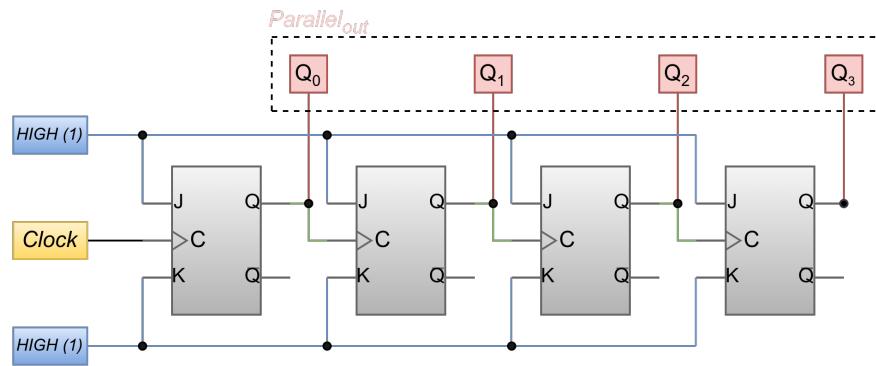
6 Modulo-16 teller

In de eerste opdracht zijn de volgende deelvragen onderzocht en beantwoord over de modulo-16 teller:

1. Ontwerp met behulp van J-K-flip-flops een modulo-16 teller;
2. Stel de waarheidstabellen van de modulo-16 teller op;
3. Bouw de schakeling op het digiboard;
4. Sluit de uitgang van elke flip-flop aan op een LED;
5. Sluit op de klokingang van de J-K-flip-flops een blokgolf met een frequentie van 1 Hz aan (gebruik hiervoor de DIV 10 generator die zich op het digiboard bevindt);
6. Controleer of de schakeling alle toestanden doorloopt.

6.1 Ontwerp met behulp van J-K-flip-flops een modulo-16 teller

Zie het ontwerp hieronder:



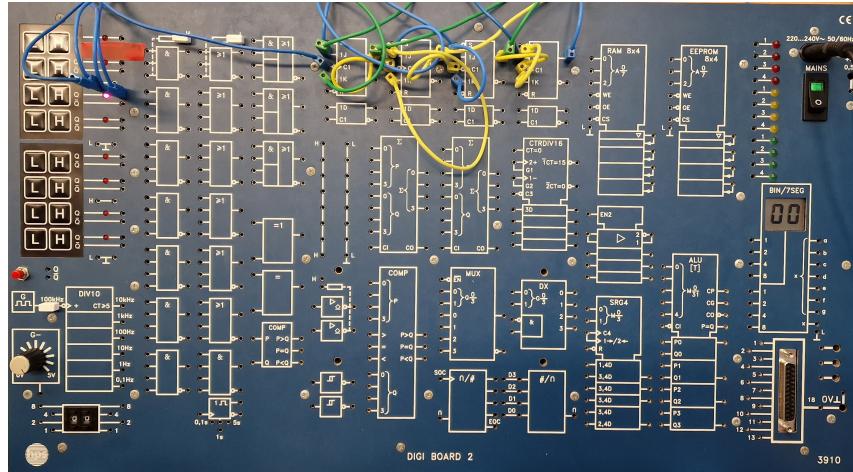
Figuur 7: Logische schakeling dat de modulo-16 teller representeert.

6.2 Stel de waarheidstabel van de modulo-16 teller op

Zie de waarheidstabel van de modulo-16 teller hieronder:

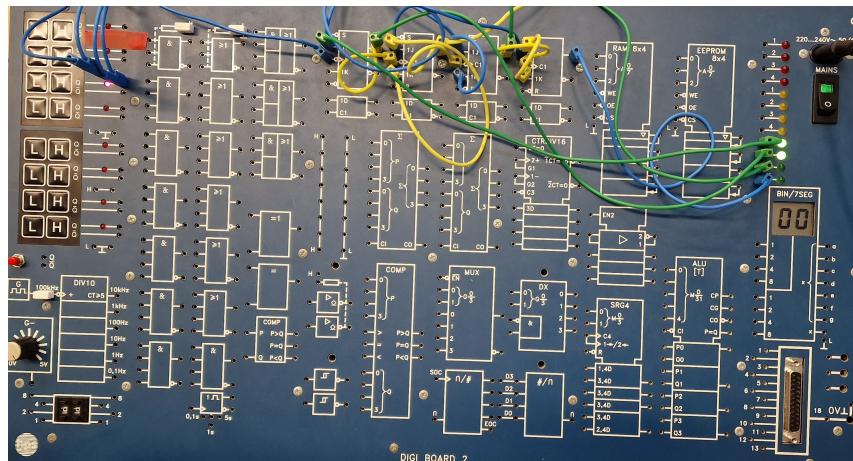
CLK	Q_3	Q_2	Q_1	Q_0
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0
13	1	1	0	1
14	1	1	1	0
15	1	1	1	1

6.3 Bouw de schakeling op het digiboard



Figuur 8: Gebouwde logische schakeling van de modulo-16 teller.

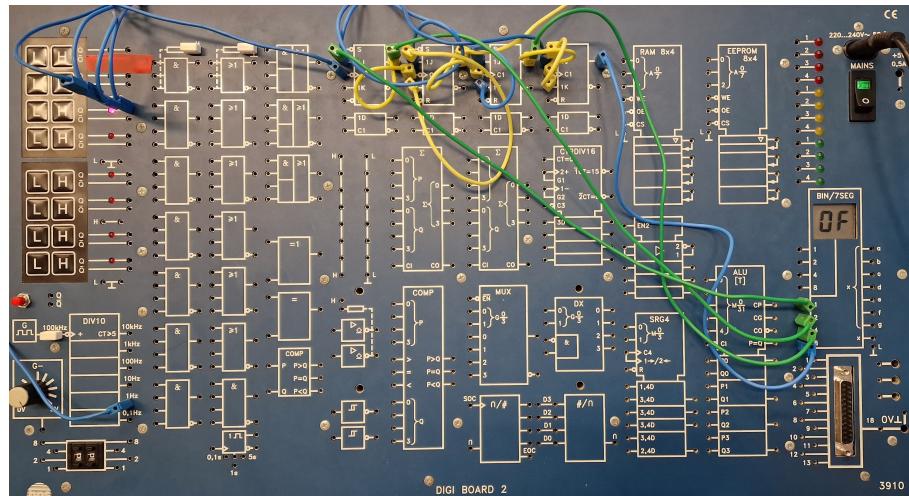
6.4 Sluit de uitgang van elke flip-flop aan op een LED



Figuur 9: Gebouwde logische schakeling van de modulo-16 teller.

Hierbij zijn de output snoeren aangesloten aan LED's.

6.5 Sluit op de klokingang van de J-K-flip-flops een blokgolf met een frequentie van 1 Hz aan (gebruik hiervoor de DIV 10 generator die zich op het digiboard bevindt)



Figuur 10: Gebouwde logische schakeling van de modulo-16 teller.

Hierbij zijn de output snoeren aangesloten aan het BIN/7SEG-display van het digiboard. Daarnaast wordt de klokingang gevoed door de DIV10-generator met een frequentie van 1 Hz.

6.6 Controleer of de schakeling alle toestanden doorloopt

De gebouwde logische schakeling doorloopt elke toestand, net als in de waarheidstabel in H6.2.

7 Decade teller

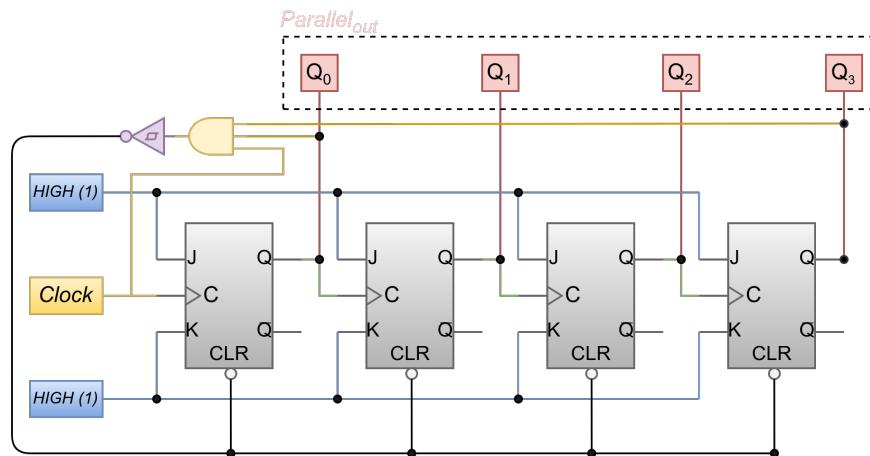
1. Stel de waarheidstabel van een decade-teller op;
2. Ontwerp met behulp van J-K-flip-flops een decade-teller (houd er rekening mee dat de teller maar van 0 t/m 9 mag tellen!);
3. Bouw deze schakeling op het digiboard en sluit de uitgang van elke flip-flop aan op een LED;
4. Sluit op de klokingang van de J-K-flip-flops een blokgolf met een frequentie van 1 Hz aan (gebruik hiervoor de DIV 10 generator die zich op het digiboard bevindt);
5. Controleer of de schakeling alle toestanden doorloopt;
6. Sluit nu de uitgangen van de flip-flops aan op de BCD-uitgangen van de BIN/7SEG decoder (houd rekening met de LSB en MSB!);
7. Controleer of de schakeling van 0 t/m 9 telt.

7.1 Stel de waarheidstabel van een decade-teller op

Zie de waarheidstabel van de decade teller hieronder:

CLK	Q_3	Q_2	Q_1	Q_0
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1

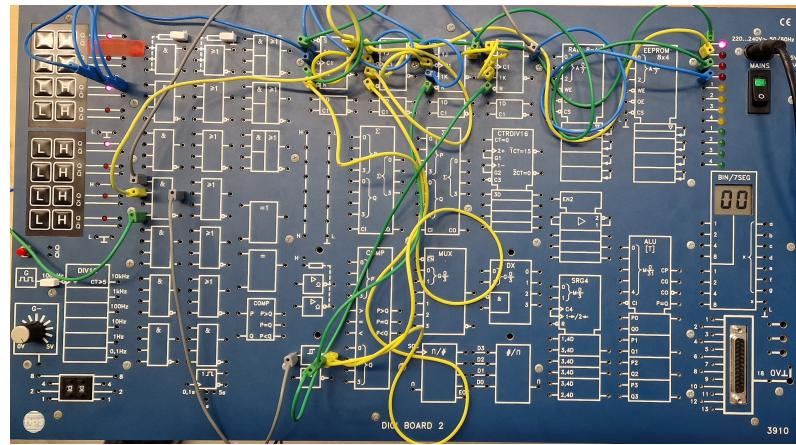
7.2 Ontwerp met behulp van J-K-flip-flops een decade-teller



Figuur 11: Logische schakeling van de decade teller.

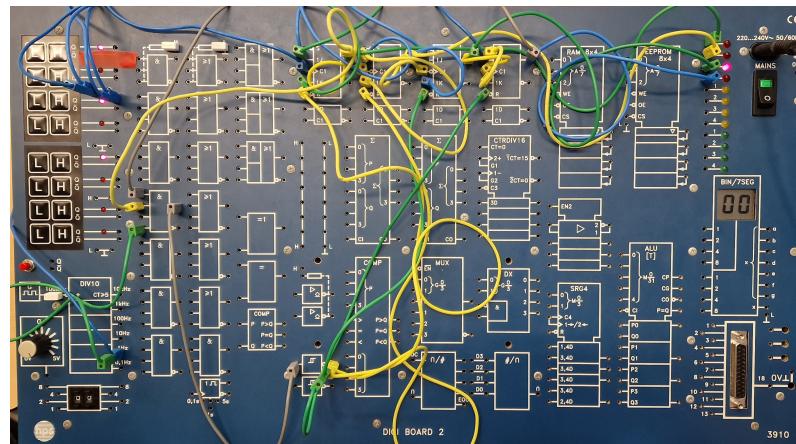
De teller wordt gereset bij het getal 9. Dit is gedaan door gebruik van een AND-poort en een inverted Schmitt-trigger. De AND-gate wordt actief hoog wanneer 1001_2 en de klokpuls actief hoog zijn.

7.3 Bouw deze schakeling op het digiboard en sluit de uitgang van elke flip-flop aan op een LED



Figuur 12: Gebouwde logische schakeling van de decade teller. Hierbij zijn de outputsnoeren verbonden aan LED's

7.4 Sluit op de klokingang van de J-K-flip-flops een blokgolf met een frequentie van 1 Hz aan



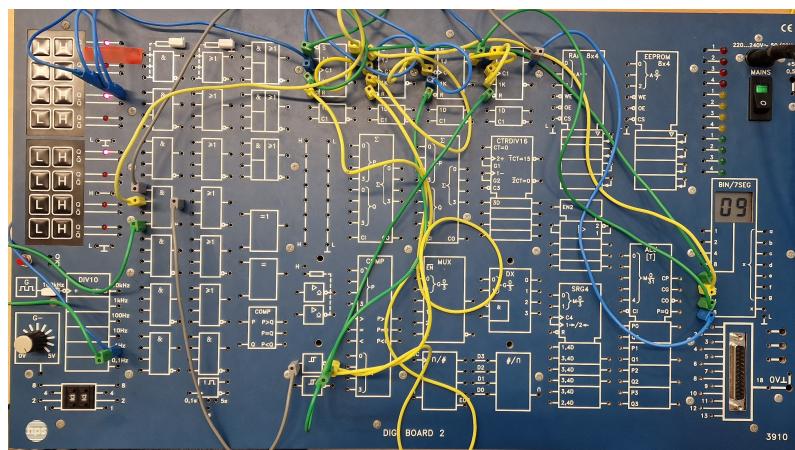
Figuur 13: Gebouwde logische schakeling van de decade teller.

Hierbij zijn de outputsnoeren verbonden aan LED's en is de klokingang aangesloten aan de DIV10-klokgenerator.

7.5 Controleer of de schakeling alle toestanden doorloopt

Met succes komen alle toestanden overeen, zoals beschreven is in de decade teller zijn waarheidstabell in H7.1. De decade teller begint bij 0 en telt tot en met 9 bij elke klokpuls. Zodra de teller bij het getal 9 is, wordt de teller gereset naar 0 en zal het proces zich herhalen.

7.6 Sluit nu de uitgangen van de flip-flops aan op de BCD-uitgangen van de BIN/7SEG decoder



Figuur 14: Logische schakeling van de decade teller.

7.7 Controleer of de schakeling van 0 t/m 9 telt

Na het aansluiten van de outputsnoeren aan de BIN/7SEG-decoder werkt de decade teller zonder problemen. De teller begon bij het getal 0 en telde tot en met het getal 9 met elke klokspuls (1 Hz in dit geval). In de foto hierboven is te zien dat de teller bij het getal 9 is, daarna zal de teller terug naar het getal 0 springen en opnieuw beginnen met tellen.

8 Conclusie

In dit verslag is er onderzoek gedaan naar de werking van de multiplexer, de BCD-encoder, straight ring counter en de twisted ring counter (Johnson counter). Daarbij was ook een probleemstelling geïntroduceerd in H2 en de bijbehorende doelstellingen, zie hieronder:

1. Inzicht te verkrijgen in logische functies die ten grondslag liggen aan de digitale techniek;
2. Waarnemingen te verrichten aan de bijbehorende eenvoudige logische schakelingen;
3. De bijbehorende meetgegevens en waarheidstabellen op een juiste wijze te verkrijgen en te interpreteren;
4. De vergaarde gegevens te verwerken tot een verslag.

De probleemstelling was:

- “*Hoe kunnen J-K-flip-flops worden toegepast bij het ontwerpen en bouwen van asynchrone tellers?*”

Bij de eerste practicumopdracht “*Modulo-16 teller*” werd geëxperimenteerd met een asynchrone modulo-16 teller. Hierbij was de opdracht om een logische schakeling te ontwerpen en te bouwen dat ervoor zorgt dat er van 0 tot en met 15 geteld kon worden. Om dat te kunnen doen is er gebruik gemaakt van een waarheidstabel en J-K-flip-flops. De bijbehorende logische schakeling is gebouwd, getest en gecontroleerd op de werking ervan en werkte de modulo-16 teller foutloos.

Vervolgens is er in de tweede practicumopdracht “*Decade teller*” geëxperimenteerd met een asynchrone decade teller. Deze decade teller telt van 0 tot en met 9 en dit gebeurt met iedere klokpuls. Zodra de teller bij 9 is, wordt deze gereset naar 0. De decade teller zal dan dat principe blijven herhalen. Tijdens het testen van de logische schakeling werd er in eerste instantie geen inverted Schmitt-trigger gebruikt. De decade teller had namelijk alleen een AND-poort met drie ingangen: klokingang, Q_3 en Q_0 . Als deze drie ingangen actief hoog zijn, zal de AND-poort een actief hoog signaal geven. De teller telde dan tot en met 9, maar wanneer deze gereset werd, sprong de teller naar het getal 2 in plaats van 0. Dit komt door onstabiele overgangen in de signalen van de gebruikte logische poorten. Logische poorten hebben een maximale stijg en val tijd voor de input, wanneer deze te hoog wordt, kunnen er zulke onstabiele overgangen in signalen ontstaan. Er is tijdens het practicum gezocht naar een alternatieve manier. Uiteindelijk werd de inverted Schmitt-trigger uitgeprobeerd, omdat deze werkt met twee spanning-thresholds. Door de inverted Schmitt-trigger toe te voegen aan de logische schakeling werkte alles foutloos!

De bovenstaande probleemstelling is dan ook op een succesvolle wijze opgelost door:

1. Eerst te bepalen tot hoe hoog de teller moet gaan met het tellen. Hierbij is het belangrijk om te bepalen hoeveel J-K-flip-flops er nodig zijn;
2. Daarnaast moet de klokingang alleen aangesloten worden aan de AND-poort en de eerste J-K-flip-flop;
3. Het aantal AND-poort ingangen is afhankelijk van het maximale telbare getal in het binair. Dat getal moet uiteraard aangesloten worden aan de AND-poort;
4. De AND-poort moet aangesloten worden aan een inverted Schmitt-trigger, zodat er geen onstabiele signaal overgangen ontstaan;
5. De output van de inverted Schmitt-trigger moet verbonden zijn met de clear/reset ingang van alle J-K-flip-flops;
6. Ook moeten alle J en K ingangen van de J-K-flip-flops aangesloten zijn aan een actief hoog signaal;
7. De output (Q) van elk J-K-flip-flop moet aangesloten worden aan de klokingang van de eerst volgende J-K-flip-flop;
8. Tenslotte is het binaire getal af te lezen als parallelle output. Deze is te vinden in de verbinding tussen elke J-K-flip-flop, inclusief de output (Q) van de allerlaatste J-K-flip-flop.

Dus er kan geconcludeerd worden dat de vier doelstellingen van dit practicumverslag met succes gerealiseerd zijn!

9 Bronvermelding

Referenties

- [1] HPS SystemTechnik GmbH, “3910 DIGI BOARD 2 Datasheet,” <https://hps-systemtechnik.com/wp-content/uploads/content/english/3910.pdf>, 2014, accessed on [29-4-2023].
- [2] “Logische basispoorten,” Website, accessed: [30-4-2023]. [Online]. Available: <https://electricalengineering123.com/logic-gates-xor-nand-nor-and-gate-truth-table/>
- [3] E. L. Post, “Introduction to a general theory of elementary propositions,” *American Journal of Mathematics*, vol. 43, no. 3, p. 163, Jul. 1921. [Online]. Available: <https://doi.org/10.2307/2370324>
- [4] iLogic, “3.2.5 truth tables for arguments,” bit.ly/3Vr0aSf, 2008, accessed: [2-5-2023].
- [5] “Booleaanse wetten,” Website, accessed: [7-5-2023]. [Online]. Available: <https://www.mi.mun.ca/users/cchaulk/misc/boolean.htm>
- [6] howtomechatronics, “What is schmitt trigger and how it works,” <https://howtomechatronics.com/how-it-works/electrical-engineering/schmitt-trigger/>, accessed: [4-6-2023].
- [7] A. devices, “Quick-start: Driving 7-segment displays with the max6954,” <https://www.analog.com/en/design-notes/quickstart-driving-7segment-displays-with-the-max6954.html>, accessed: [30-5-2023].
- [8] T. H. Flowers, “The design of colossus (foreword by howard campaigne),” *IEEE Annals of the History of Computing*, vol. 5, no. 3, pp. 239–252, Jul. 1983. [Online]. Available: <https://doi.org/10.1109/mahc.1983.10079>
- [9] “Hps systemtechnik,” Website, accessed: [29-4-2023]. [Online]. Available: <https://hps-systemtechnik.com>
- [10] HPS SystemTechnik GmbH, “DIGI BOARD 2 (Type 3530) Datasheet,” <https://hps-systemtechnik.com/wp-content/uploads/content/english/3530.pdf>, 2014, accessed on [29-4-2023].
- [11] I. M. Copi, C. Cohen, and K. McMahon, *Introduction to Logic*. Routledge, Sep. 2016. [Online]. Available: <https://doi.org/10.4324/9781315510897>
- [12] M. Karnaugh, “The map method for synthesis of combinational logic circuits,” *Transactions of the American Institute of Electrical Engineers, Part I*:

- Communication and Electronics*, vol. 72, no. 5, pp. 593–599, 1953. [Online]. Available: <https://doi.org/10.1109/tce.1953.6371932>
- [13] B. Holdsworth and C. Woods, *Digital Logic Design*. Elsevier Science, 2002. [Online]. Available: <https://books.google.nl/books?id=o7enSwSVvgYC>
- [14] docplayer en Gerda van der Horst, “Voorstelling van de werking van een schuifregister,” <https://docplayer.nl/8228989-Fig-6-1-voorstelling-van-de-werking-van-een-schuifregister.html>, accessed: [3-6-2023].