

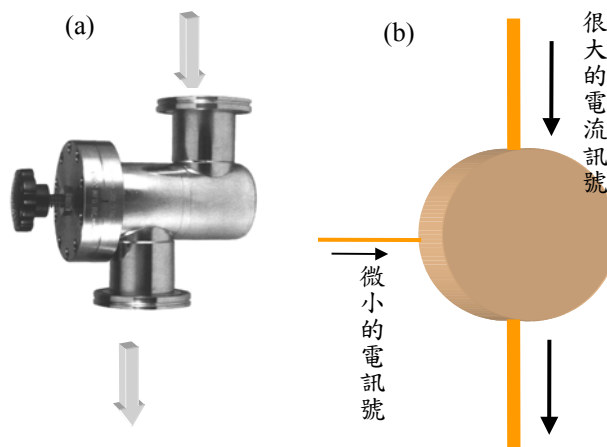
#### 四、場效電晶體原理

1. 電晶體簡介
2. MOSFET的操作原理(定性的描述)
3. MOSFET的電流電壓特性與大訊號模型
4. 臨界電壓
5. MOSFET的種類
6. MOSFET的2nd order effect
7. JFET

半導體物理與元件 5-1  
中興物理 孫允武

#### 電晶體簡介

電晶體(transistor)是近代電子電路的核心元件，他的主要功能是做電流的開關，就如同控制水管中水流量的閥(valve)

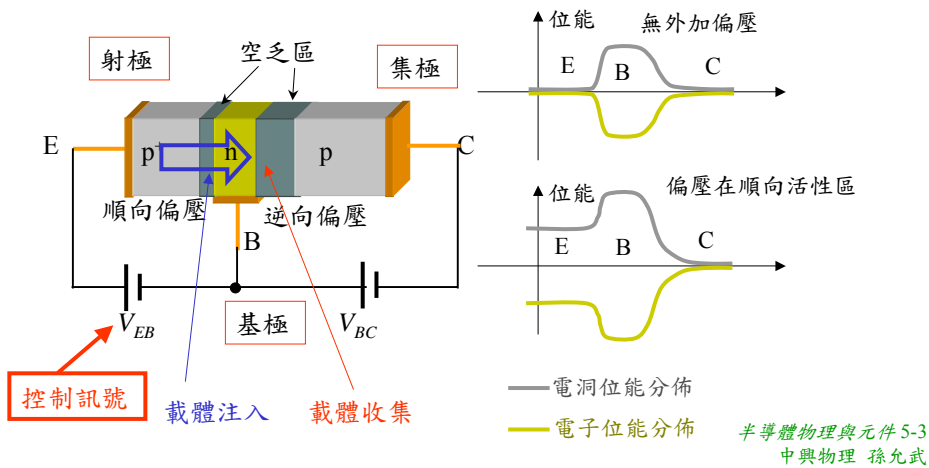


半導體物理與元件 5-2  
中興物理 孫允武

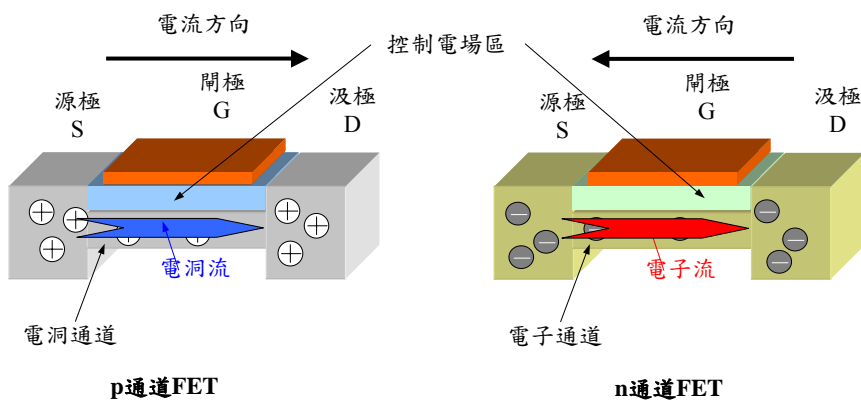
## 電晶體種類

依工作原理可粗分為雙極（載體）接面電晶體（bipolar junction transistor, BJT）和場效電晶體（field effect transistor, FET）。

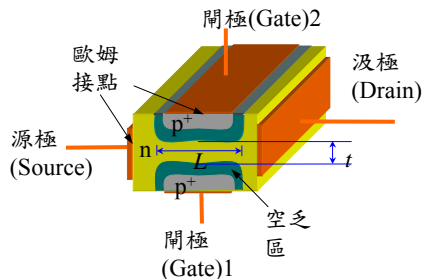
**BJT** 利用兩個很接近的pn接面，電訊號控制其中一個接面的注入載體，另一個接面收集載體。



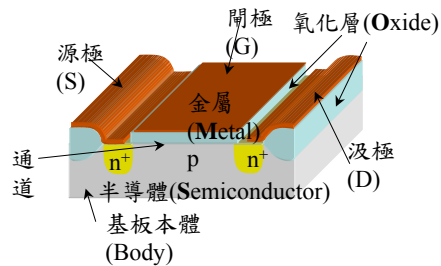
**FET** 控制訊號造成載體通道(channel)附近電場改變，使通道特性發生變化，導致電流改變。



我們主要介紹的FET有接面場效電晶體(Junction Field Effect Transistor, JFET)，和金氧半場效電晶體(Metal-Oxide-Semiconductor FET, MOSFET)。



JFET：利用閘極和源\汲極間pn接面間的空乏區寬度是逆向偏壓的函數，改變空乏區寬度則改變通道的寬度。



MOSFET：利用閘極的偏壓在MOS電容的半導體和氧化層介面處吸引導電載體形成通道，閘極偏壓改變則通道載體跟著改變。此電晶體為現在數位積體電路用得最多的電晶體。

半導體物理與元件 5-5  
中興物理 孫允武

#### HONOR LIST：

BJT的前身是點接觸電晶體（point contact transistor），由美國貝爾實驗室（Bell Laboratory）的巴丁(John Bardeen, 1908-1991)、布來登（Walter Brattain, 1902-1987）和夏克立（William Shockley, 1910-1989）在1947製作出來，次年再改良為利用兩個pn接面的結構，他們也在1956年獲頒諾貝爾物理獎。

FET的構想在BJT被發明前就有了，只是那時材料及材料間介面缺陷都無法控制，一直沒有實用的FET結構出現。近年來由於材料及磊晶技術的進步，我們可以將材料及介面的缺陷及雜質降得很低，FET得到很大的發展。

1985年諾貝爾物理獎：K. von Klitzing在MOSFET發現二維導電載體的整數量子霍爾效應(Integer Quantum Hall Effect, IQHE)

1998年諾貝爾物理獎：發現異質接面(HEMT, high mobility transistor)中二維導電載體的分數量子霍爾效應（Fractional Quantum Hall Effect）

介紹可參考：孫允武, "分數量子霍爾效應", 諾貝爾的榮耀, 科學月刊, 2000.

2000年諾貝爾物理獎：頒給在利用半導體異質接面發展高速及光電元件有貢獻的阿爾法諾夫(Zhores I. Alferov)、克汝瑪(Herbert Kroemer)以及發明積體電路的克爾比(Jack St. Clair Kilby)。

半導體物理與元件 5-6  
中興物理 孫允武

其他和半導體相關的諾貝爾獎：

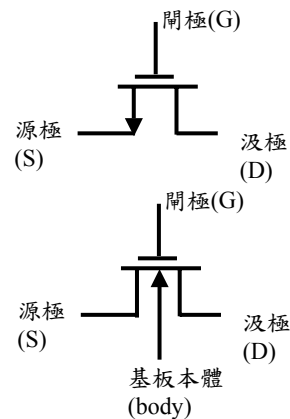
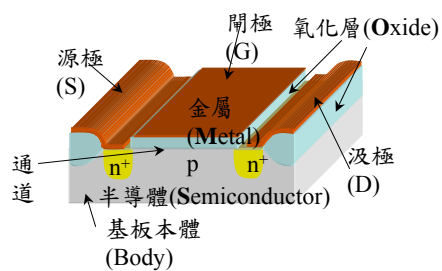
1964年諾貝爾物理獎：“for fundamental work in the field of quantum electronics, which has led to the construction of oscillators and amplifiers based on the maser-laser principle” Charles Hard Townes, Nicolay Gennadiyevich Basov, Aleksandr Mikhailovich Prokhorov部分有關半導體雷射的發明

1973年諾貝爾物理獎：L. Esaki 發現在半導體中的穿隧效應(tunneling effect)。同年另兩位得主是有關超導體的穿隧效應。

半導體物理與元件 5-7  
中興物理 孫允武

### MOSFET的操作原理

#### n通道MOSFET(NMOS)結構圖及電路符號

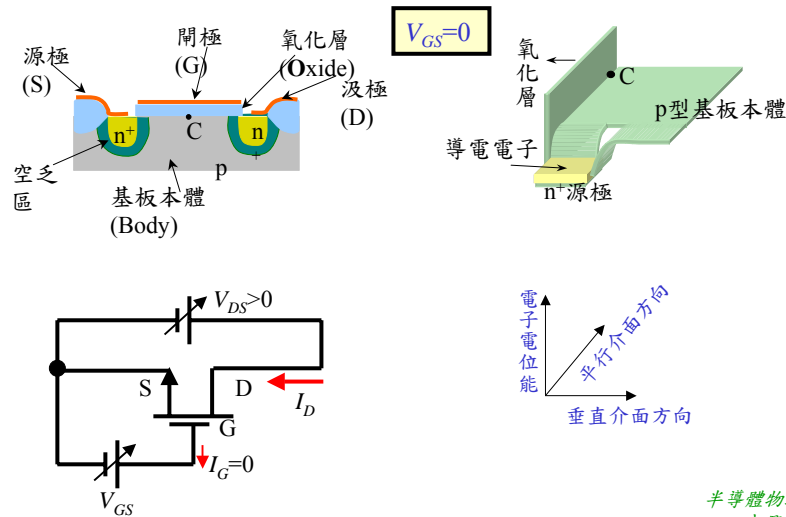


MOSFET應該是人類使用最多的電晶體種類，特別是在電腦及通訊相關的電子設備中，大量的這種電晶體開關幫助我們處理、運算及記憶大量的數據。由於MOSFET的結構特別適合被縮小化，而且功率需求也小，在同一晶片上製作上千萬個電晶體開關變得可行。

半導體物理與元件 5-8  
中興物理 孫允武

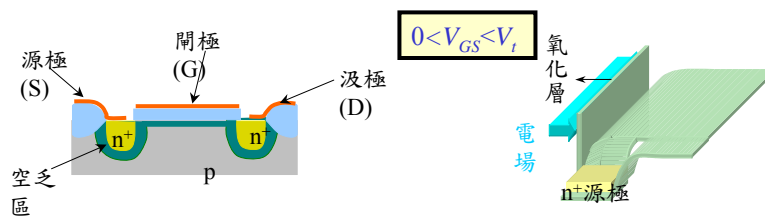
### 閘極電壓對通道的影響

當閘極沒加偏壓（相對於基板本體或與之連結之源極），源極與汲極間只是像兩個反向串接的pn接面，互不導通，NMOS在所謂的截止(cut off)狀態。



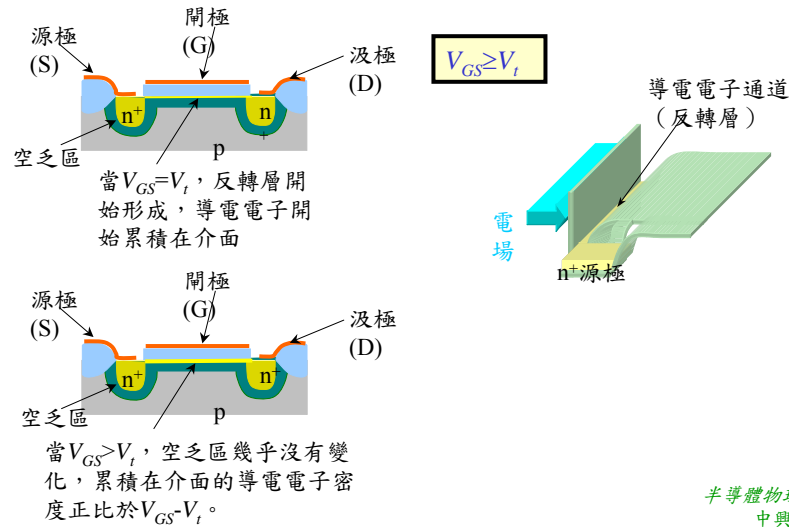
半導體物理與元件 5-9  
中興物理 孫允武

在閘極與基板本體（和源極相接）間慢慢加上正電壓，由於閘極的結構類似電容，閘極的金屬導體會堆積一些正電荷，而在氧化物絕緣層另一邊，則會吸引等量的負電，我們可以看成是吸引了導電電子，但電子在很短時間內即被多數載體電洞復合了，或者是電洞被閘極的正電荷趕跑了，不管哪一種看法，結果都是在靠近氧化層的p型半導體內形成空乏區，所帶的負電都來自電洞被游離的受子摻雜，這裡先討論汲極與源極電位差很小的情形。源極與汲極間仍然不導通，NMOS在截止區。



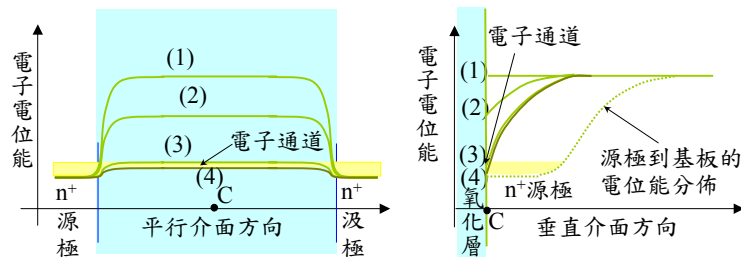
半導體物理與元件 5-10  
中興物理 孫允武

如果閘極的正電壓持續增加，到達一特定的臨界電壓 $V_t$  (threshold voltage)，在氧化層與半導體的介面會開始出現導電電子層(反轉層)。以後再增加的閘極電壓就不再用來改變空乏區的大小，而是用來增加導電電子層的電子數目。



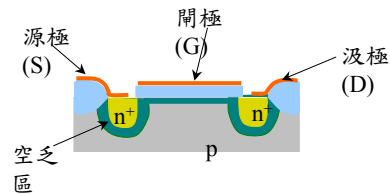
半導體物理與元件 5-11  
中興物理 孫允武

#### 通道區和源極電子電位能的差別



閘極電壓可用來調整在氧化層與半導體介面通道的電子電位能。

在 $V_{GS}$ 超過 $V_t$ 後，再增加的電壓除了持續在閘極金屬層有正電荷儲存外，在半導體區也必須增加等量的負電荷，由於此時反轉層已形成，負電荷很容易由源極進入通道，所費之能量遠較改變空乏區產生負電荷來得小，因此空乏區寬度就不再變化了。

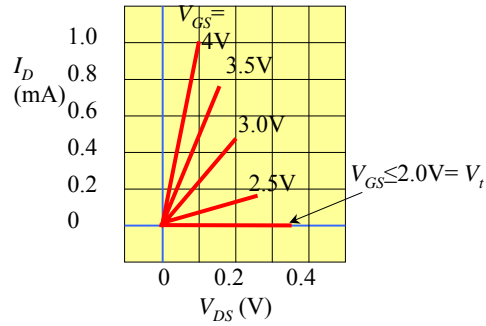


半導體物理與元件 5-12  
中興物理 孫允武

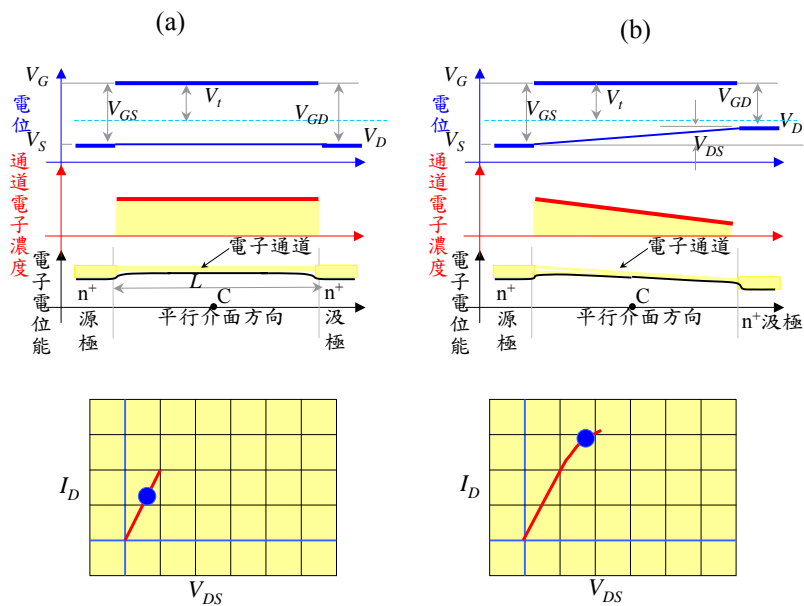
### MOSFET的輸出特性曲線

當 $V_{DS}$ 很小時，MOSFET就如同一個由閘極電壓控制的可變電阻。當 $V_{GS} \leq V_t$ 時，源極和汲極間並無導電通道。當 $V_{GS} > V_t$ 時，導電通道形成，而且愈大，導電電子濃度愈高，D和S間電阻愈小。

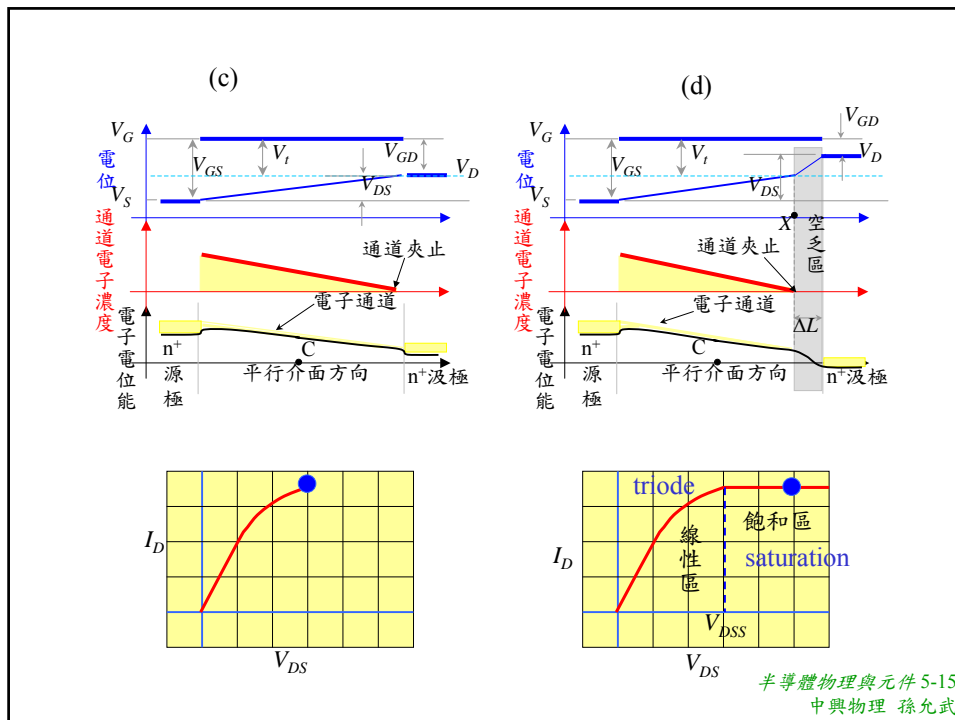
當 $V_{DS}$ 變大時，D和S間通道電子濃度變得均勻，輸出的I-V特性便偏離原來的直線。



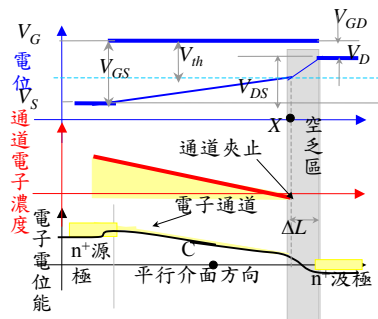
半導體物理與元件 5-13  
中興物理 孫允武



半導體物理與元件 5-14  
中興物理 孫允武



當  $V_{GD} = V_t$ ，最靠近汲極的反轉層消失，通道被夾止(pinch off)。如果  $V_{DS}$  繼續增加， $V_{GD}$  變得比  $V_t$  小，靠汲極被夾止的區域  $\Delta L$  會略微變大，形成空乏區，但  $\Delta L \ll L$ ，反轉層消失的點  $X$  的電位符合  $V_{GX} = V_t$ ，和  $V_{DS}$  無關，也就是說反轉層兩端之電位差  $V_{XS}$  不隨  $V_{DS}$  改變，而且反轉層之電子濃度分佈與尺寸大小也不隨  $V_{DS}$  改變，故通過之電流  $I_D$  不隨  $V_{DS}$  改變。靠近汲極通道夾止後再增加的  $V_{DS}$ ，大部分都落在被夾止部分的空乏區，電子電位能到此區也會有一個很大的下降，導電電子到此區會被加速掃到汲極。

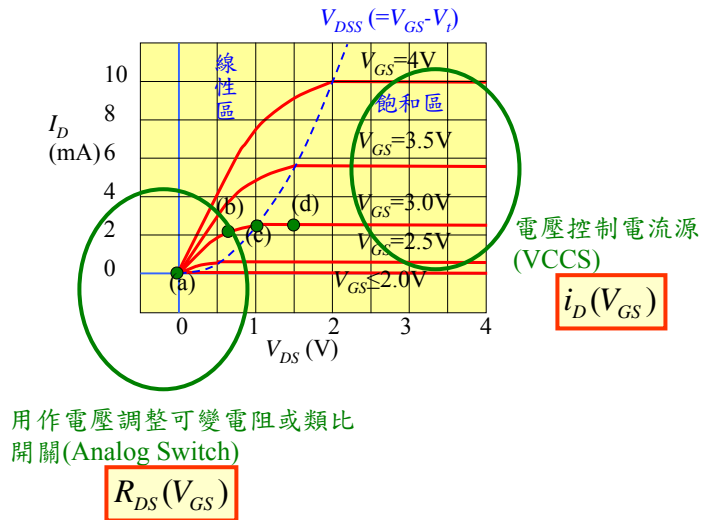


半導體物理與元件 5-16  
中興物理 孫允武



對於不同 $V_{GS}$ 的MOSFET輸出特性曲線

共源極輸出特性曲線



半導體物理與元件 5-17  
中興物理 孫允武

一些和MOSFET特性可能相關的參數

MOS結構的電容 $C_{ox}$ ：因為用MOS結構在半導體與氧化層間之介面吸引導電載體。重要參數為氧化層的厚度 $t_{ox}$ ，介電係數 $\epsilon_{ox}$ 。

MOS的尺寸：包括 $L$ (通道長度或閘極的長度)， $W$ (通道寬度)。這個和通道能流通的電流有關，也和MOS電容值有關。

移動電流：必須先知道反轉層載體的密度分佈，電場分佈，和移動率 $\mu$ 。

臨界電壓(threshold voltage) $V_t$ ：MOSFET導通條件的重要元件參數。

偏壓電壓(bias voltages)： $V_{GS}$ ,  $V_{DS}$ ,  $V_S$ ,  $V_B$ (基板本體body的偏壓)。

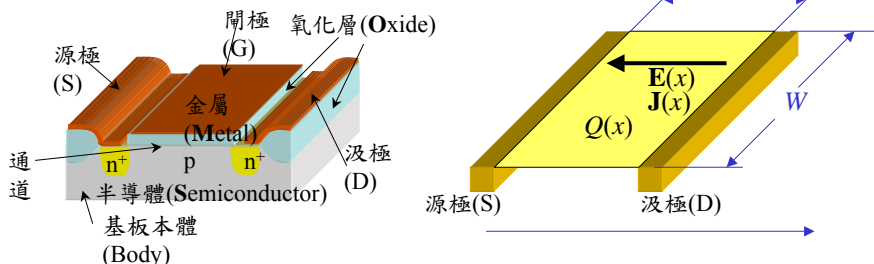
偏壓電流： $I_D$ 。

半導體物理與元件 5-18  
中興物理 孫允武

## MOSFET的電流電壓特性與大訊號模型

這裡我們先計算 $v_{DS}$ 很小的情形，即通道載體分佈均勻的情形。再考慮 $v_{DS}$ 對通道載體分佈的影響。在汲極通道夾止的條件下，求出在飽和區的飽和電流。

### 計算 $v_{DS}$ 很小的情形



假設載體均勻分佈

$$Q(x) = Q = -C_{ox}(v_{GS} - V_t) \quad C_{ox} = \frac{\epsilon_{ox}}{t_{ox}} \quad v_{GS} > V_t$$

$Q$  [C/m<sup>2</sup>]: 單位面積的導電電荷

$C_{ox}$  [F/m<sup>2</sup>]: 單位面積的氧化層電容

半導體物理與元件 5-19  
中興物理 孫允武

電場大小

$$E = \frac{v_{DS}}{L}$$

電流密度大小 [A/m]=[C/sm]

$$J_n = |Qv_d| = |Q\mu_n E| = \mu_n C_{ox} (v_{GS} - V_t) \frac{v_{DS}}{L}$$

汲極電流 $i_D$

$$i_D = J_n W = \mu_n C_{ox} \frac{W}{L} (v_{GS} - V_t) v_{DS} = k'_n \frac{W}{L} (v_{GS} - V_t) v_{DS}$$

源極與汲極間在  
線性區( $v_{DS}$ 很小)  
的電阻與電導

$$r_{DS} \equiv \frac{v_{DS}}{i_D} = \left[ k'_n \frac{W}{L} (v_{GS} - V_t) \right]^{-1}$$

$$g_{DS} \equiv \frac{i_D}{v_{DS}} = \left[ k'_n \frac{W}{L} (v_{GS} - V_t) \right]$$

Process transconductance parameter:  $k'_n = \mu_n C_{ox}$  [A/V<sup>2</sup>]

和製程有關，對於電路設計者是給定的。

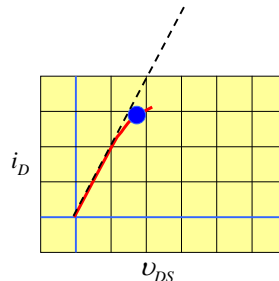
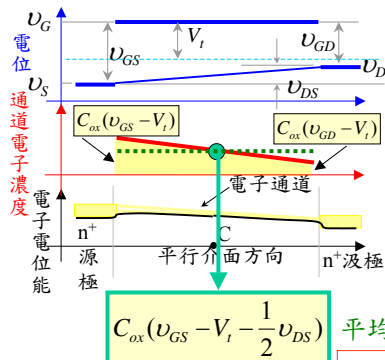
Aspect ratio:  $W/L$

由layout(佈局)決定，一般 $L$ 固定， $W$ 可改變

這裡的計算，基本上是用靠近源極的導電電子密度代表通道每一處的密度。當 $v_{DS}$ 較大時，計算出來的電流會較實際來得大。

半導體物理與元件 5-20  
中興物理 孫允武

$v_{DS}$ 對通道載體分佈及元件特性的影響



假設電壓變化隨通道位置的關係是線性的

將平均電荷密度代入 $i_D$ 的方程式中

$$i_D = \mu_n C_{ox} \frac{W}{L} (v_{GS} - V_t - \frac{1}{2}v_{DS}) v_{DS} = k'_n \frac{W}{L} (v_{GS} - V_t - \frac{1}{2}v_{DS}) v_{DS}$$

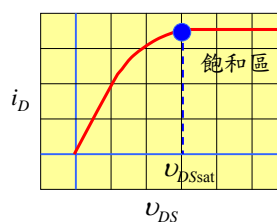
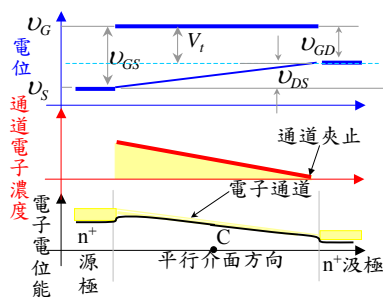
Triode region

$$v_{GD} \geq V_t \quad \text{or} \quad v_{DS} \leq v_{GS} - V_t$$

$i_D$ 對 $v_{DS}$ 圖為一向下彎曲之拋物線(parabola)

半導體物理與元件 5-21  
中興物理 孫允武

飽和區的電流



在汲極的通道恰好夾止的條件

$$v_{GD} = V_t \quad \text{or} \quad v_{DSsat} = v_{GS} - V_t$$

代入上頁 $i_D$ 的方程式中

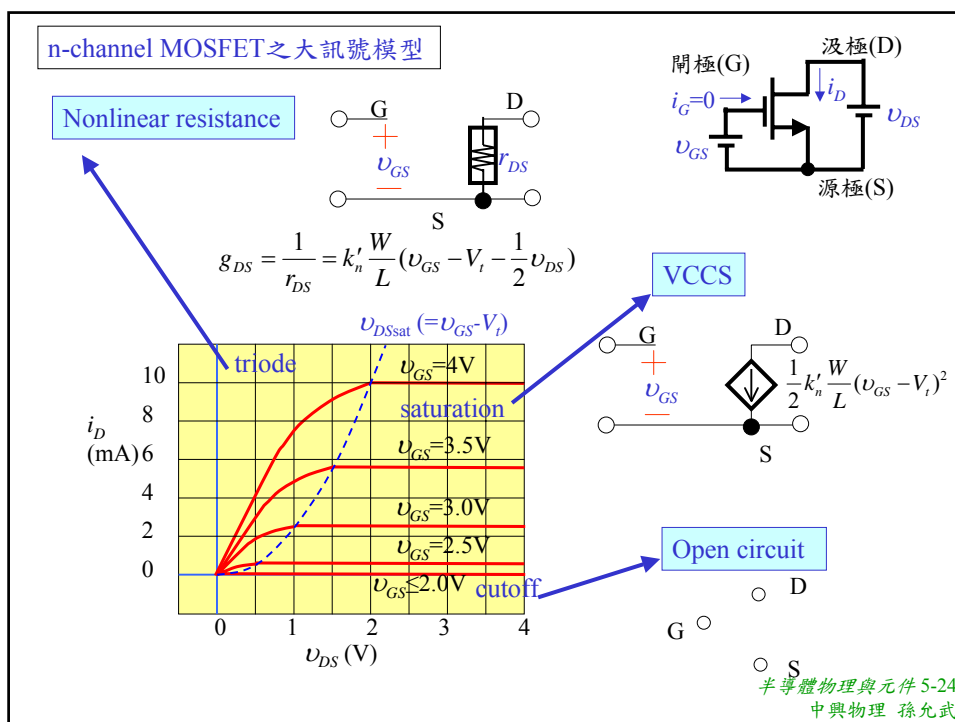
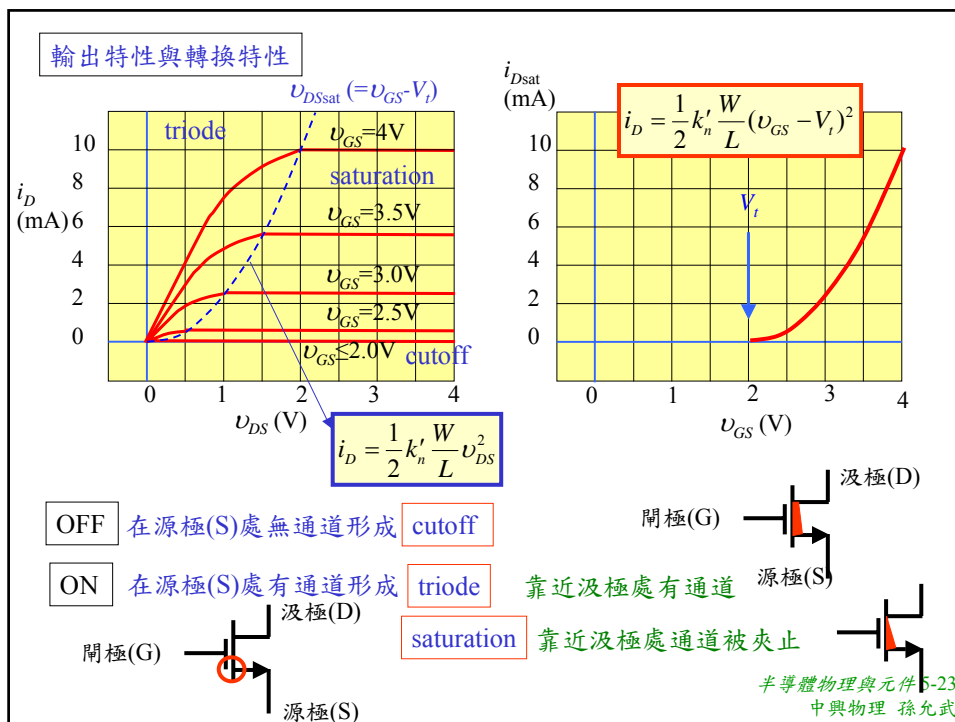
$$i_D = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (v_{GS} - V_t)^2 = \frac{1}{2} k'_n \frac{W}{L} (v_{GS} - V_t)^2$$

Saturation region

$$v_{GD} \leq V_t \quad \text{or} \quad v_{DS} \geq v_{GS} - V_t$$

$v_{DS}$ 比 $v_{DSsat}$ 大後， $i_D$ 和 $v_{DS}$ 幾乎無關。如同一電流源(由 $v_{GS} - V_t$ 控制)，故飽和區又稱恆流區。

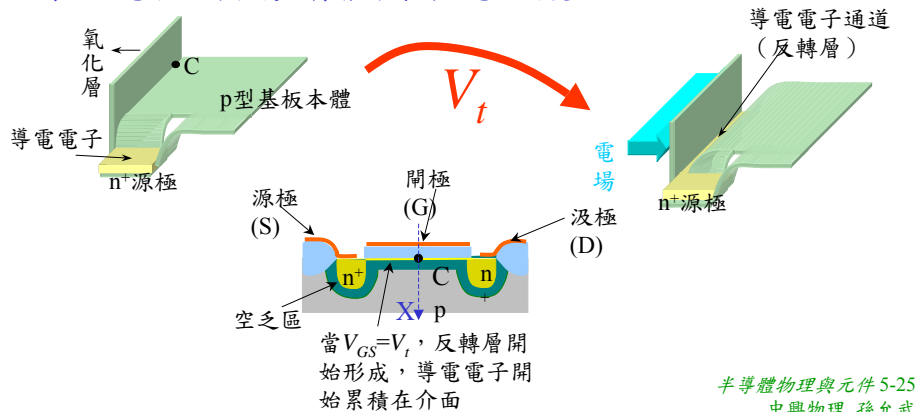
半導體物理與元件 5-22  
中興物理 孫允武



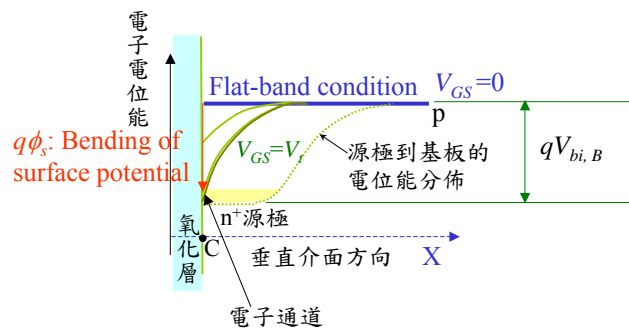
### 臨界電壓

臨界電壓的控制 IC 的製造是相當重要的，特別對於近代低功率、低電壓的設計更形重要。要瞭解他控制的方法，就必須知道臨界電壓和元件製造參數的關係。

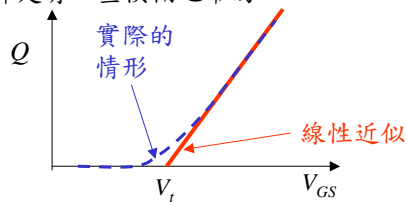
和臨界電壓有關的元件物理相當複雜，除了半導體與氧化層特性有關外，和金屬層的特性也有關係。我們這裡只討論靠近氧化層介面之半導體由電中性到形成反轉層所需開極電壓的變化。



### 介面電位能分佈情形



反轉層形成時  $q\phi_s$  之選擇是有一些模糊地帶的



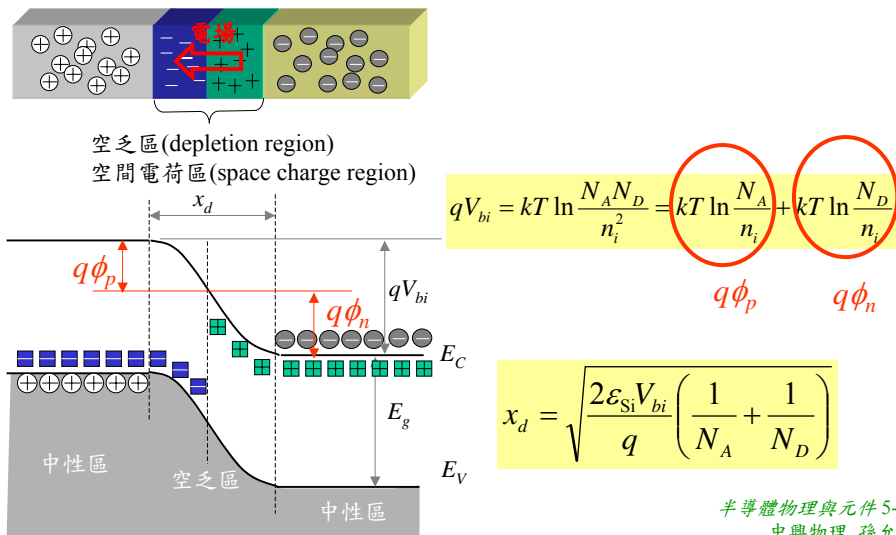
半導體物理與元件 5-26  
中興物理 孫允武

### 臨界 $\phi_s$ 之選擇

我們先回憶一下pn接面內建電位(built-in potential)的計算

p型半導體

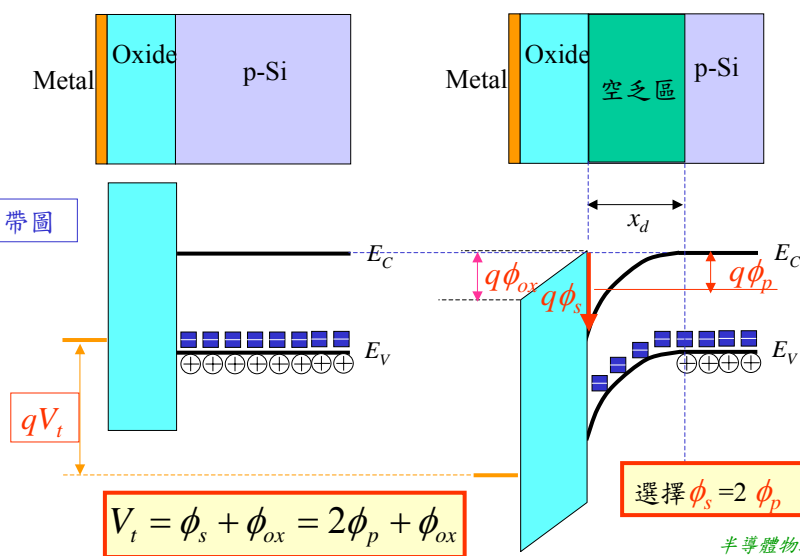
n型半導體



在MOSFET中的情形

Flat-band condition

Threshold condition



計算  $V_t$

$E_{Si}$  : 在Si中接近氧化層介面的電場。  
由電力線連續條件

假設在臨界情形，通道電荷為0

Metal  $E=0$  Oxide  $\epsilon_{ox}$  空乏區  $\epsilon_s$  p-Si  $E=0$

$\epsilon_{ox} E_{ox} = \epsilon_s E_{Si}$   
計算  $E_{ox}$

$\phi_{ox} = E_{ox} t_{ox}$

$\epsilon_s E_{Si} = q N_A x_d = \epsilon_{ox} E_{ox}$

$E_{ox} = \frac{q N_A x_d}{\epsilon_{ox}}$

$= \frac{q N_A}{\epsilon_{ox}} \sqrt{\frac{2 \epsilon_s (2 \phi_p)}{q N_A}}$

$= \frac{\sqrt{2 q N_A \epsilon_s (2 \phi_p)}}{\epsilon_{ox}}$

$x_d = \sqrt{\frac{2 \epsilon_s (2 \phi_p)}{q N_A}}$

$\phi_s = 2 \phi_p = \frac{2 k T}{q} \ln \frac{N_A}{n_i}$

$V_t = 2 \phi_p + \phi_{ox}$

$= 2 \phi_p + \frac{\sqrt{2 q N_A \epsilon_s (2 \phi_p)}}{\epsilon_{ox}} t_{ox}$

$= 2 \phi_p + \frac{\sqrt{2 q N_A \epsilon_s (2 \phi_p)}}{C_{ox}}$

這裡是body和源極(S)接在一起的情形

29  
中興物理 孫允武

有關  $V_t$  的討論：

- 上面計算的臨界電壓是從flat-band condition開始算的，一般並不是對應剛好  $V_{GS}=0$ ，我們可以加上一個修正項  $V_{FB}$ 。 $V_{FB}$ 和閘極金屬的選擇，氧化層及介面的雜質電荷有關。
- 當基板的摻雜增加或氧化層厚度增加時， $V_t$ 增加。

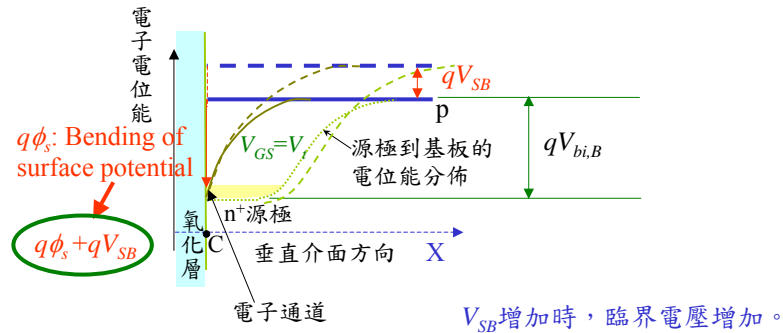
$$V_t = V_{FB} + 2 \phi_p + \frac{\sqrt{2 q N_A \epsilon_s (2 \phi_p)}}{\epsilon_{ox}} t_{ox}$$

$$= V_{FB} + 2 \phi_p + \frac{\sqrt{2 q N_A \epsilon_s (2 \phi_p)}}{C_{ox}}$$

- $V_t$ 隨溫度的變化約： $-2 \text{ mV}/^\circ\text{C}$
- 臨界電壓可藉由半導體表面的摻雜來調整。甚至可以調成  $V_{GS}=0$ 時，MOSFET是在導通狀態。

半導體物理與元件 5-30  
中興物理 孫允武

5. 當基板(B)和源極(S)接在不同電位時，即有 $V_{SB}$ 時，臨界電壓受到影響。此效應稱做body effect，或基板電壓效應。



$$V_t = V_{FB} + 2\phi_p + \frac{\sqrt{2qN_A\epsilon_s(2\phi_p + V_{SB})}}{C_{ox}}$$

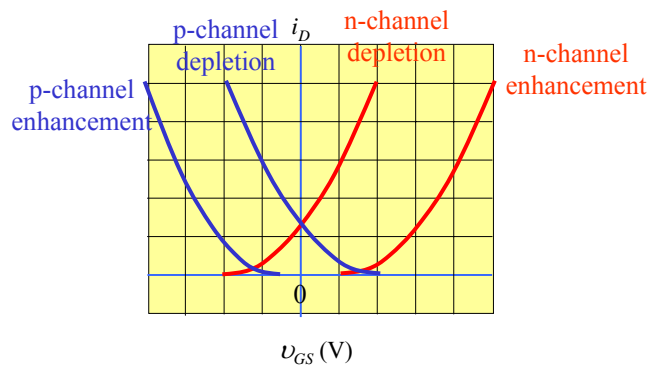
$$= V_{t0} + \gamma \left[ \sqrt{2\phi_p + V_{SB}} - \sqrt{2\phi_p} \right] \quad \gamma \equiv \frac{\sqrt{2qN_A\epsilon_s}}{C_{ox}}$$

Body-effect parameter

半導體物理與元件 5-31  
中興物理 孫允武

### MOSFET的種類

MOSFET依通道種類可分為NMOS(n-channel MOSFET)及PMOS (p-channel MOSFET)，依在 $V_{GS}=0$ 有無通道可分為空乏型(depletion type)及增強型(enhancement type)。他們的差別很容易在轉換特性中看出。



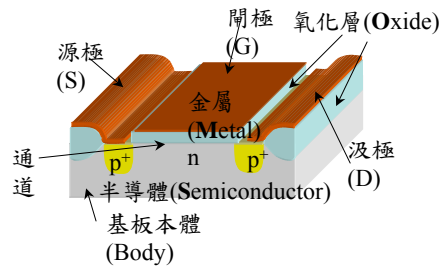
注意：n-channel和p-channel定義的 $i_D$ 方向相反。

半導體物理與元件 5-32  
中興物理 孫允武

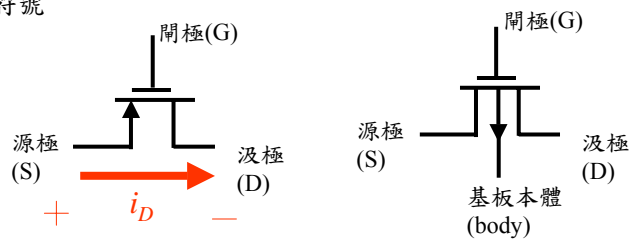


## p-channel MOSFET 的特性

結構



電路符號



半導體物理與元件 5-33  
中興物理 孫允武

## PMOS的電流電壓特性

靠近S的電荷密度

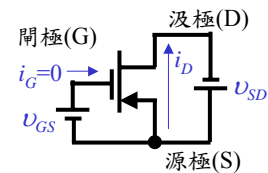
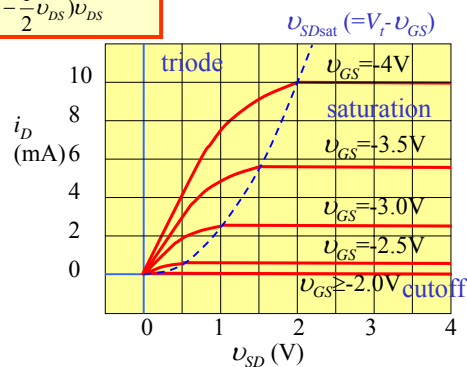
$$Q(x) = Q = -C_{ox}(v_{GS} - V_t) \quad C_{ox} = \frac{\epsilon_{ox}}{t_{ox}}$$

$$v_{GS} \leq V_t$$

$$i_D = \mu_p C_{ox} \frac{W}{L} (V_t - v_{GS} - \frac{1}{2} v_{SD}) v_{SD}$$

$$= k'_p \frac{W}{L} (v_{GS} - V_t - \frac{1}{2} v_{DS}) v_{DS}$$

$$v_{GD} \leq V_t$$



$$v_{GD} \geq V_t$$

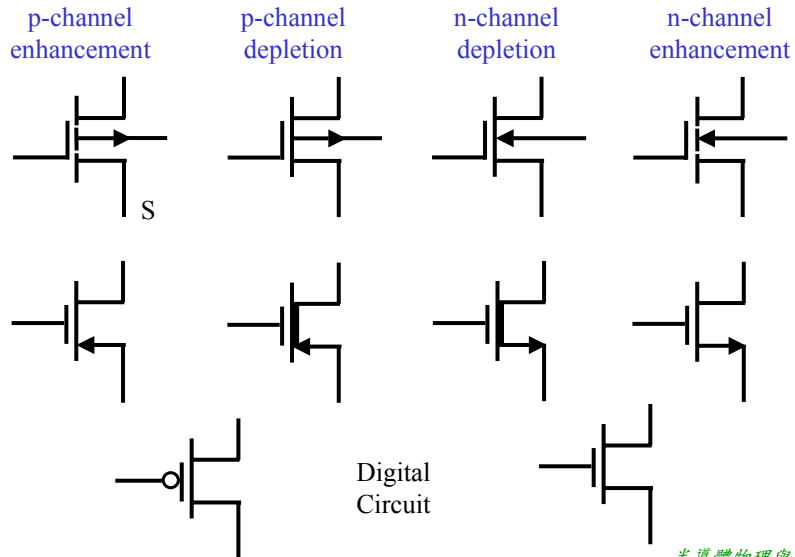
$$i_D = \frac{1}{2} \mu_p C_{ox} \frac{W}{L} (V_t - v_{GS})^2$$

$$= \frac{1}{2} k'_p \frac{W}{L} (v_{GS} - V_t)^2$$

$$v_{GS} \geq V_t$$

半導體物理與元件 5-34  
中興物理 孫允武

### 電路符號說明

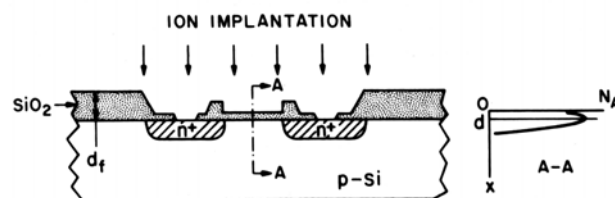
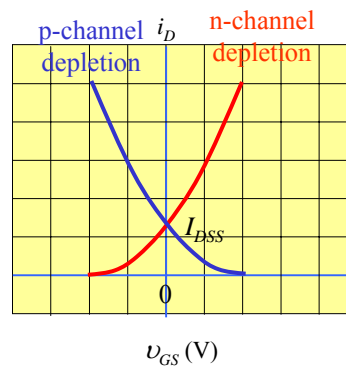


半導體物理與元件 5-35  
中興物理 孫允武

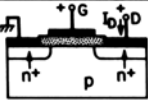
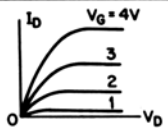
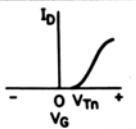
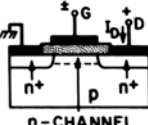
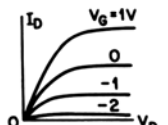
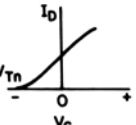
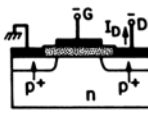
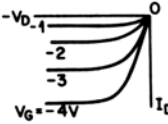
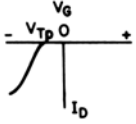
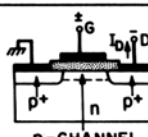
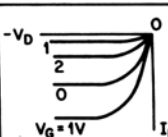
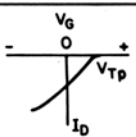
### Depletion-type MOSFET

在  $v_{GS}=0$  即有通道存在的 MOSFET，稱為空乏型 MOSFET。

空乏型 MOSFET 的通道是由預先利用離子佈植在 Si 基板表面形成的，閘極電壓可以增加或減少通道的載體濃度。



半導體物理與元件 5-36  
中興物理 孫允武

TYPE	CROSS SECTION	OUTPUT CHARACTERISTICS	TRANSFER CHARACTERISTICS
n-CHANNEL ENHANCEMENT (NORMALLY OFF)			
n-CHANNEL DEPLETION (NORMALLY ON)			
p-CHANNEL ENHANCEMENT (NORMALLY OFF)			
p-CHANNEL DEPLETION (NORMALLY ON)			

!元件 5-37  
中興物理 孫允武

## MOSFET的2nd order effect

通道長度調變效應

基板電壓效應

溫度效應

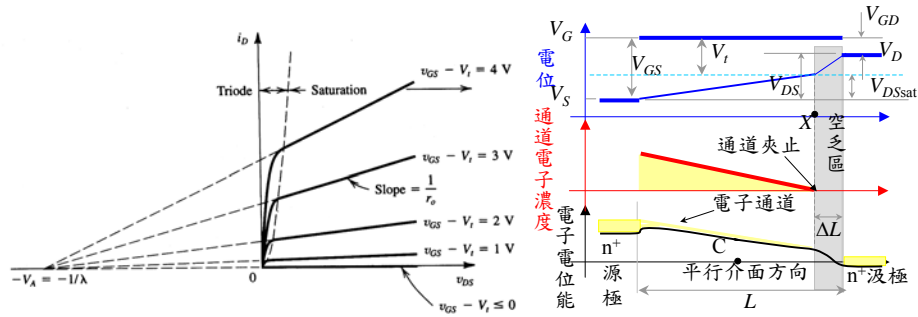
崩潰

MOSFET中的電容

半導體物理與元件 5-38  
中興物理 孫允武

### 通道長度調變效應

Channel length modulation effect



當  $V_{DS}$  愈大時（在飽和區），靠近汲極的空乏區愈寬，有通道電子的通道部分長度愈短，且此部分兩端（S及X）的電位差不變（ $V_{DSsat}$ ），電流變大。和BJT的Early Effect類似。

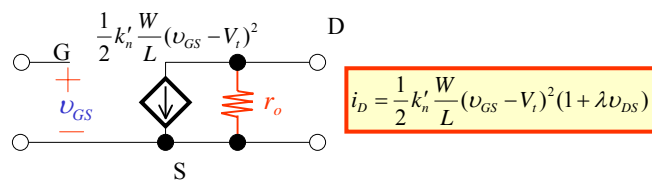
模型參數：lambda  $\lambda$

$$\frac{1}{\lambda} = V_A$$

半導體物理與元件 5-39  
中興物理 孫允武

### 通道長度調變效應對大訊號模型的影響

電流源的輸出阻抗  $r_o$

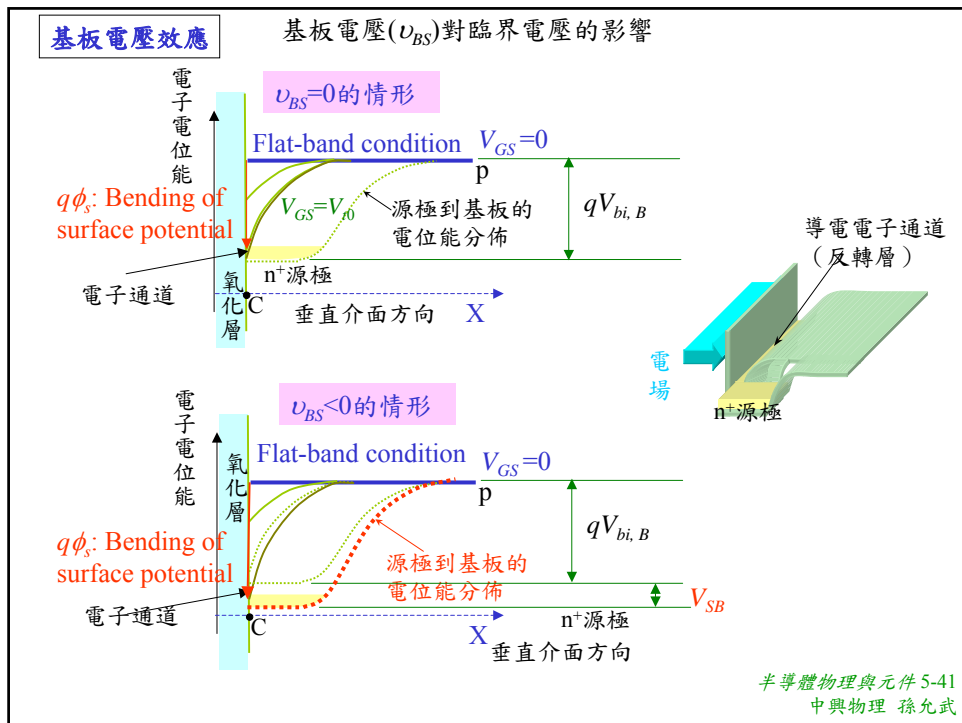


$$r_o \approx \frac{V_A}{I_D} = \frac{1}{I_D \lambda}$$

對於不同通道長度的元件  
（相同至程）

$$\frac{V_{A1}}{V_{A2}} \approx \frac{L_1}{L_2}$$

半導體物理與元件 5-40  
中興物理 孫允武



$V_{SB}$  增加時，臨界電壓增加。

$$V_{GBt} = V_{GS} + V_{SB} = V_{FB} + 2\phi_p + \frac{\sqrt{2qN_A\epsilon_s(2\phi_p + V_{SB})}}{C_{ox}}$$

$$V_t = V_{FB} + 2\phi_p + \frac{\sqrt{2qN_A\epsilon_s(2\phi_p + V_{SB})}}{C_{ox}}$$

$$= V_{t0} + \gamma \left[ \sqrt{2\phi_p + V_{SB}} - \sqrt{2\phi_p} \right] \quad \gamma \equiv \frac{\sqrt{2qN_A\epsilon_s}}{C_{ox}}$$

Body-effect parameter

對於PMOS

$$V_t = V_{FB} - 2\phi_n - \frac{\sqrt{2qN_D\epsilon_s(2\phi_n + V_{BS})}}{C_{ox}}$$

$$= V_{t0} + \gamma \left[ \sqrt{2\phi_n + V_{BS}} - \sqrt{2\phi_n} \right] \quad \gamma \equiv -\frac{\sqrt{2qN_D\epsilon_s}}{C_{ox}}$$

半導體物理與元件 5-42  
中興物理 孫允武

### 溫度效應

當溫度改變時， $V_t$ 和 $k'$ 都是溫度的函數。

1.  $V_t$ 隨溫度的變化約：-2 mV/°C

$$V_t = V_{FB} + 2\phi_b + \frac{\sqrt{2qN_B\epsilon_s(2\phi_b)}}{C_{ox}}$$

$$\phi_b = \frac{kT}{q} \ln \frac{N_B}{n_i}$$

2.  $k' = \mu C_{ox}$

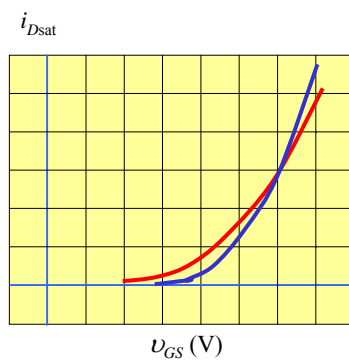
$$\mu(T) = \mu(T_R) \left( \frac{T_R}{T} \right)^{1.5} \quad \mu = \frac{e\tau}{m^*}$$

在室溫附近，載體的主要散射機制晶格振盪。

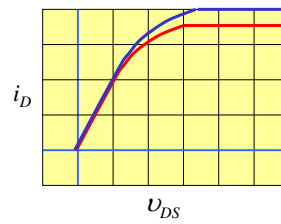
$$T \uparrow \Rightarrow \tau \downarrow \Rightarrow \mu \downarrow \Rightarrow k' \downarrow$$

半導體物理與元件 5-43  
中興物理 孫允武

溫度對轉換及輸出特性的影響



$$T > T$$

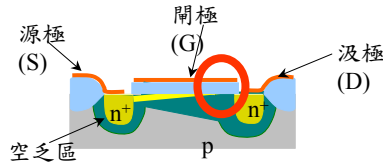


半導體物理與元件 5-44  
中興物理 孫允武

### 崩潰

對單一的MOSFET，崩潰的機制通常有三種：

1. 對較長通道的元件，當汲極的電壓太大時(以NMOS為例)，在汲極附近的pn接面會發生壘增崩潰(avalanche breakdown)。通常發生在50~100V。
2. 對短通道的元件，當汲極的電壓太大時(以NMOS為例)，在汲極附近的空乏區會到達源極，電流忽然增加。稱為“punch-through”。
3. 當閘極對源極電壓太大（約50V）時，氧化層產生崩潰。元件燒毀。



對於所謂的CMOS(PMOS+NMOS)

當寄生的npn和pnp BJT被啟動時，會產生latch-up現象。通常是可逆的。

半導體物理與元件 5-45  
中興物理 孫允武

### MOSFET中的電容

必須在暫態分析中考慮，及加入高頻模型中。

MOSFET各極間的電容大小，和其偏壓所在的模式有關。分為閘極電容和接面電容兩部分討論：

#### 閘極電容效應(gate capacitive effect)

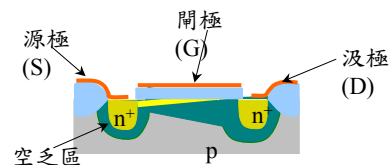
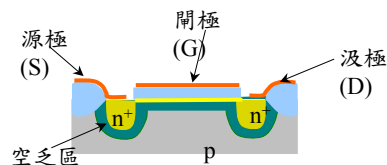
1. 當MOSFET在triode區，通道電子均勻分佈，閘極和通道間的電容為 $WLC_{ox}$ ，均分為 $C_{gs}$ 和 $C_{gd}$ 。即

$$C_{gs} = C_{gd} = \frac{1}{2}WLC_{ox}$$

2. 在飽和區時，汲極無電容效應。電容效應主要在G和S之間：

$$C_{gs} = \frac{2}{3}WLC_{ox}$$

$$C_{gd} = 0$$



半導體物理與元件 5-46  
中興物理 孫允武

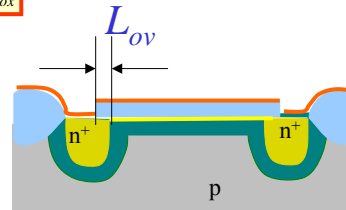
3. 當在截止區時，源極和汲極均無電容效應，即  $C_{gs} = C_{gd} = 0$

若要考慮基板(body)的電容效應時（只有在模擬時有用），再加上：

$$C_{gb} = WLC_{ox}$$

4. Overlap capacitance: 通常源（汲）極和閘極間會有部分重和，約  $L_{ov} \approx 0.1 \sim 0.2 \mu\text{m}$ ，在上述1~3項的  $C_{gs}$  和  $C_{gd}$  中必須加上一小的電容  $C_{ov}$ 。在近代的短通道元件中相當重要。

$$C_{ov} = WL_{ov}C_{ox}$$



半導體物理與元件 5-47  
中興物理 孫允武

### 界面電容(Junction Capacitances)

源極和汲極各與基板(B)間逆向偏壓之pn接面的電容。在一般人工電路分析中都不予考慮。

$$C_{sb} = \frac{C_{sb0}}{\sqrt{1 + \frac{V_{SB}}{V_0}}}$$

$$C_{db} = \frac{C_{db0}}{\sqrt{1 + \frac{V_{DB}}{V_0}}}$$

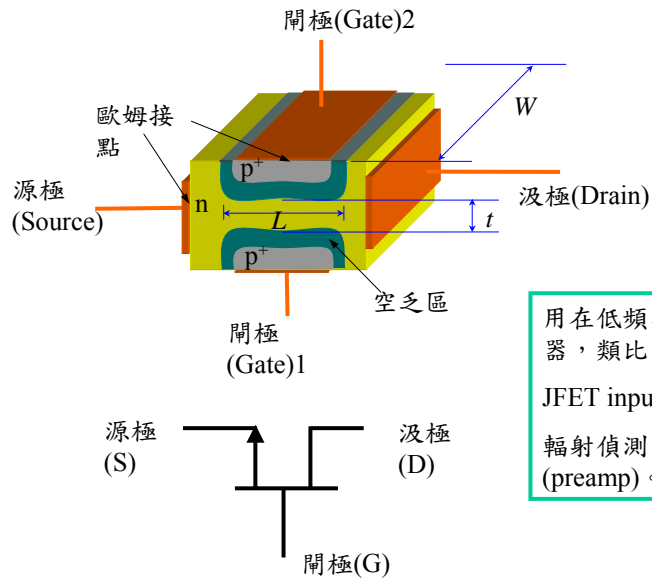
**例題** 一NMOS，元件參數  $t_{ox}=20\text{nm}$ ,  $L=2.4\mu\text{m}$ ,  $W=10\mu\text{m}$ ,  $L_{ov}=0.15\mu\text{m}$ ,  $C_{sb0}=C_{db0}=40\text{fF}$ ，偏壓  $|V_{SB}|=|V_{DB}|=2\text{V}$ ，可計算得在飽和區時：

$C_{ox}$	$C_{ov}$	$C_{gs}$	$C_{gd}$	$C_{sb}$	$C_{db}$
$1.75 \text{ fF}/\mu\text{m}^2$	2.6 fF	30.6 fF	2.6 fF	21.4 fF	21.4 fF

半導體物理與元件 5-48  
中興物理 孫允武



## 接面場效電晶體(Junction Field Effect Transistor, JFET)



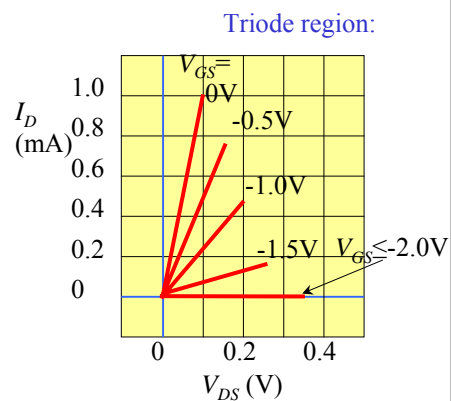
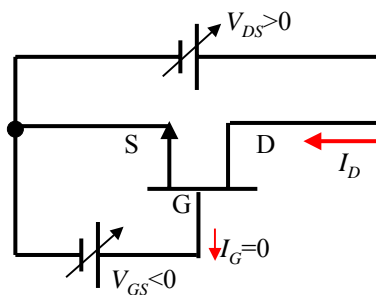
用在低頻率的低雜訊放大器，類比開關。

JFET input的運算放大器。  
輻射偵測器的前級放大器 (preamp)。

半導體物理與元件 5-49  
中興物理 孫允武

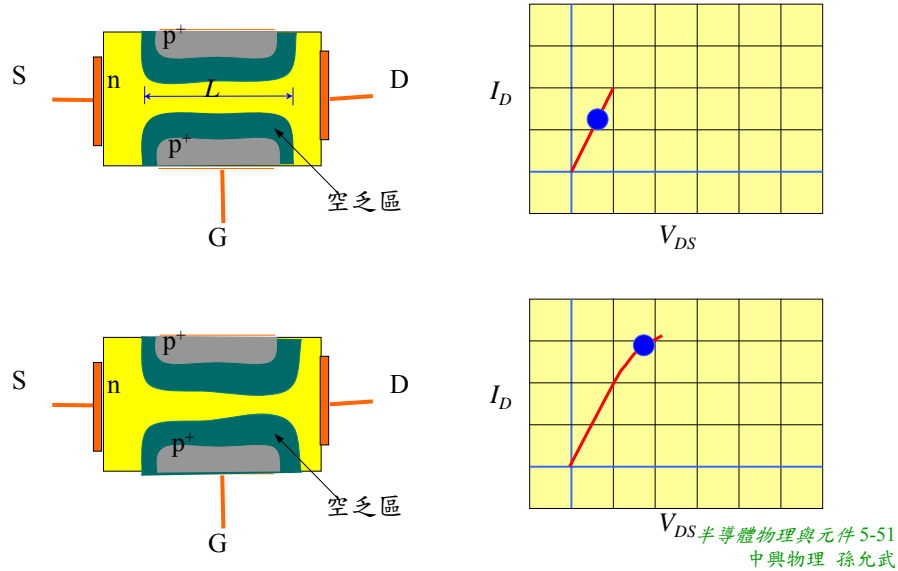
閘極的電壓愈負，pn接面的空乏區愈寬，由於通道的n型摻雜濃度遠較 $p^+$ 型半導體的小，故增加的空乏區大都在n型區中，通道厚度 $t$ 變小， $R_{DS}$ 愈大。

當閘極電壓負到一臨界值，空乏區會寬到使n型通道完全消失，這時稱此通道被夾止(pinch off)，電阻值變成很大，這時的閘極電壓值稱為夾止電壓 (pinch-off voltage)  $V_p$  (是負的)。

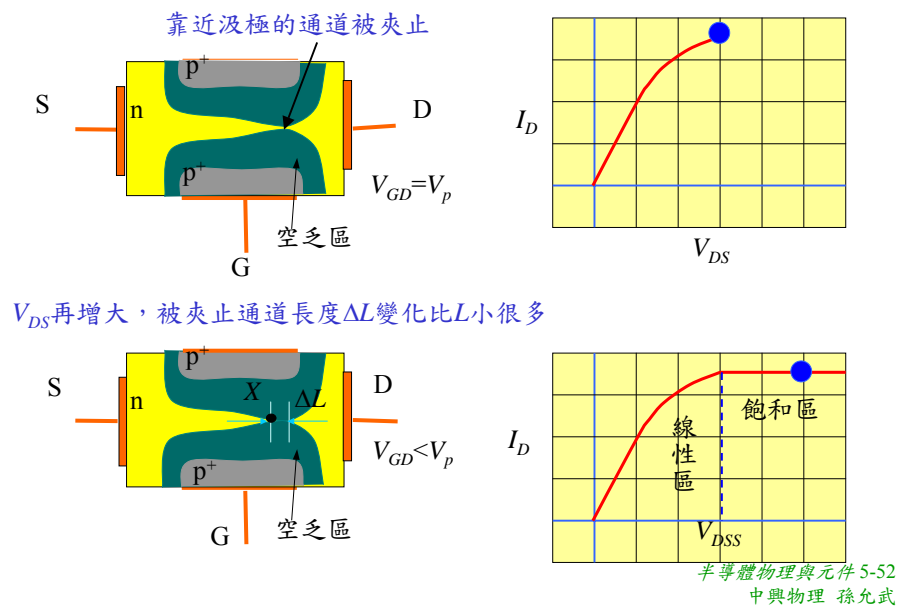


半導體物理與元件 5-50  
中興物理 孫允武

$V_{GS}$  固定在某電壓， $V_{DS}$  在幾個由小到大的值，對應的空乏區與通道的變化，以及在  $I_D$  對  $V_{DS}$  圖上的位置（藍色圓點）。

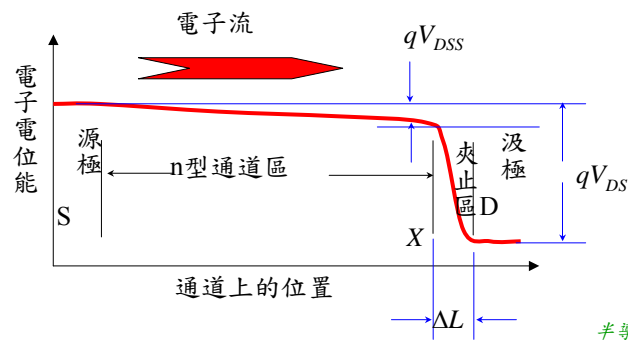


若  $V_{DS}$  繼續增加到使得  $V_{GD} = V_p$ ，或寫成  $V_{DS} - V_{GS} = -V_p$  靠近汲極的通道剛好完全被夾止，n 形區被分成兩邊，這時的  $V_{DS}$  記做  $V_{DSS}$ 。

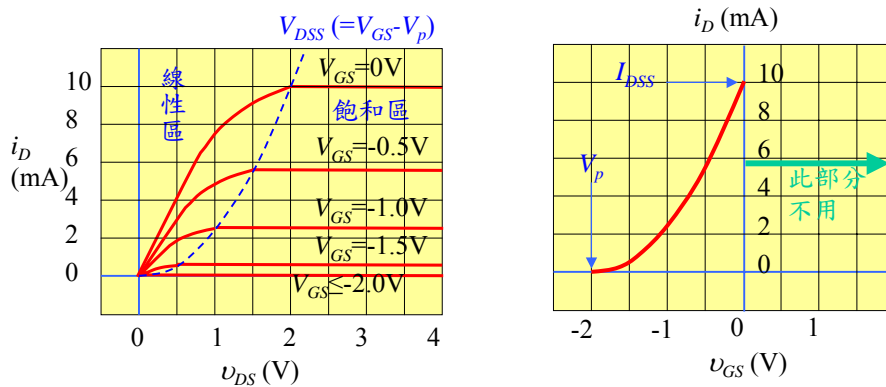


$V_{DS}$ 再繼續增加，通道被夾止的長度 $\Delta L$ 會略微變大，但和總長度 $L$ 相比幾乎可以忽略，和源極連接的導電通道的長度及形狀和 $V_{DS}$ 關係不大，也就是說導電通道的電阻在這個操作偏壓範圍是固定的。而且開極與X點（指在導電通道最靠近被夾止區域空乏區的點）的電位差維持在 $V_p$ ，和 $V_{DS}$ 也無關，通道兩端的電位差 $V_{XS}$ 維持不變( $=V_{DSS}$ )，所增加的 $V_{DS}$ 大部分都降在 $\Delta L$ 範圍內之空乏區。

當 $V_{DS}$ 增加到比 $V_{GS}-V_p(=V_{DSS})$ 大以後，導電通道電阻與其端電壓都與 $V_{DS}$ 無關，通過的電流 $I_D$ ，當然也與 $V_{DS}$ 無關，故 $I_D$ 對 $V_{DS}$ 圖呈一水平直線。這個操作區間稱為恆流(constant-current)區或飽和(saturation)區，



半導體物理與元件 5-53  
中興物理 孫允武



Triode區

$$i_D = I_{DSS} \left[ 2 \left( 1 - \frac{v_{GS}}{V_p} \right) \left( \frac{v_{GS}}{V_p} \right) - \left( \frac{v_{GS}}{V_p} \right)^2 \right]$$

飽和區

$$i_D = I_{DSS} \left( 1 - \frac{v_{GS}}{V_p} \right)^2 (1 + \lambda v_{DS})$$

N通道JFET的行為和空乏型的NMOS類似。P通道JFET的行為和空乏型的PMOS類似。

半導體物理與元件 5-54  
中興物理 孫允武