

---

## Карта регистров блока пространственной обработки

---

*Д. В. Днепров, С. П. Ипполитов, И. В. Корогодин, Е.Н. Болденков, А. А. Перов*  
МЭИ, УИЦ СРТТ

12 декабря 2016 г. (22:16)

## Содержание

<b>1</b>	<b>Соглашения о терминологии и обозначениях</b>	<b>4</b>
<b>2</b>	<b>Регистры блока пространственной обработки</b>	<b>5</b>
2.1	Карта регистров блока пространственной обработки	5
2.2	Управляющие регистры	6
2.2.1	CRPA_ID (0x00)	6
2.2.2	CRPA_PARAMS (0x04)	7
2.2.3	CRPA_CONTROL (0x08)	7
2.2.4	CRPA_STATUS (0x0C)	8
2.2.5	CRPA_IRQ_RELEASE (0x10)	8
2.2.6	CRPA_MASTER (0x14)	8
2.3	Регистры управления тестовым генератором	9
2.3.1	GEN_CONTROL (0x18)	9
2.3.2	GEN_PHASE_RATE (0x1C)	9
2.3.3	GEN_SCALE (0x20)	10
2.3.4	GEN_CONST (0x24)	10
2.4	Регистры управления мультиплексором	10
2.4.1	MUX1_CONTROL (0x28)	10
2.5	Регистры управления FIFO	11
2.5.1	FIFO_RESET (0x30)	11
2.6	Управление тактовыми сигналами	11
2.6.1	CLK_GATE_CTRL (0x38)	11
2.6.2	RST_GATE_CTRL (0x3C)	12
2.7	Статус корреляционной матрицы	12
2.7.1	CVM_STATUS (0x40)	12
2.8	Параметры блока корреляционной обработки	13
2.8.1	DATA_WIDTH0 (0x44)	13
2.8.2	DATA_WIDTH1 (0x48)	13
2.8.3	NF_ADDR (0x4C)	14
2.8.4	NF_STEP (0x50)	14
2.8.5	BF_RE_ADDR (0x54)	14
2.8.6	BF_IM_ADDR (0x58)	15
2.8.7	BF_STEP (0x5C)	15
2.8.8	CVM_ADDR (0x60)	15
2.8.9	CVM_LENGTH (0x64)	16
2.8.10	CVM_TYPEDESCR0 (0x68)	16
2.8.11	CVM_TYPEDESCR1 (0x6C)	16

2.9	Флаги правильных данных . . . . .	17
2.9.1	VALID_NF (0x70) . . . . .	17
2.9.2	VALID_BF (0x74) . . . . .	17
2.9.3	VALID_SIGMAG (0x78) . . . . .	17
2.10	Регистры блоков помехоподавления . . . . .	18
2.11	Регистры блоков фокусировки . . . . .	18
2.12	Регистры блока расчёта корреляционной матрицы . . . . .	18

# 1 Соглашения о терминологии и обозначениях

В дальнейшем описании будем руководствоваться следующими принципами.

При описании алгоритмов функционирования устройств помимо математических формул будет использоваться синтаксис языков C, Matlab, Verilog.

**Красным** цветом отмечено описание нереализованных функций, **зеленым** - те места документа, которые требуют доработки (чаще всего требуется словесное описание заменить таблицей).

CRPA\_BASE - базовый адрес регистровой памяти, относительно которого заданы смещения карты памяти

Все регистры являются 32-разрядными.

Управление доступом:

ro – только чтение

wo – только запись

rw – чтение/запись

## 2 Регистры блока пространственной обработки

### 2.1 Карта регистров блока пространственной обработки

Смещение, байт (слов)	Название	Описание	Раздел (ссылка)
<i>Управляющие регистры</i>			
0x00 (0x00)	CRPA_ID	Идентификатор блока пространственной обработки	<a href="#">2.2.1</a>
0x04 (0x01)	CRPA_PARAMS	Параметры блока пространственной обработки	<a href="#">2.2.2</a>
0x08 (0x02)	CRPA_CONTROL	Управление блоком пространственной обработки	<a href="#">2.2.3</a>
0x0C (0x03)	CRPA_STATUS	Статус блока пространственной обработки	<a href="#">2.2.4</a>
0x10 (0x04)	CRPA_IRQ_RELEASE	Регистр количества накапливаемых отсчётов	<a href="#">2.2.5</a>
0x14 (0x05)	CRPA_MASTER	Регистр программного выбора master/slave	<a href="#">2.2.6</a>
<i>Тестовый генератор</i>			
0x18 (0x06)	GEN_CONTROL	Управление тестовым генератором	<a href="#">2.3.1</a>
0x1C (0x07)	GEN_PHASE_RATE	Код частоты тестового сигнала	<a href="#">2.3.2</a>
0x20 (0x08)	GEN_SCALE	Амплитуда тестового сигнала	<a href="#">2.3.3</a>
0x24 (0x09)	GEN_CONST	Тестовая константа	<a href="#">2.3.4</a>
<i>Мультиплексор</i>			
0x28 (0x0A)	MUX1_CONTROL	Выбор входа	<a href="#">2.4.1</a>
<i>FIFO</i>			
0x30 (0x0C)	FIFO_RESET	Сброс FIFO	<a href="#">2.5.1</a>
<i>Управление тактовыми сигналами</i>			
0x38 (0x0E)	CLK_GATE_CTRL	Регистр управления тактовыми сигналами	<a href="#">2.6.1</a>
0x3C (0x0F)	RST_GATE_CTRL	Регистр сброса	<a href="#">2.6.2</a>
<i>Статус корреляционной матрицы</i>			
0x40 (0x10)	CVM_STATUS	Регистр статуса блока расчёта матрицы	<a href="#">2.7.1</a>
<i>Параметры блока пространственной обработки</i>			
0x44 (0x11)	DATA_WIDTH0	Регистр разрядности внутренних данных	<a href="#">2.8.1</a>
0x48 (0x12)	DATA_WIDTH1	Регистр разрядности внутренних данных	<a href="#">2.8.2</a>
0x4C (0x13)	NF_ADDR	Смещение блока формирователя нулей	<a href="#">2.8.3</a>
0x50 (0x14)	NF_STEP	Размер канала формирователя нулей	<a href="#">2.8.4</a>
0x54 (0x15)	BF_RE_ADDR	Смещение действительных формирователей лучей	<a href="#">2.8.5</a>
0x58 (0x16)	BF_IM_ADDR	Смещение мнимых формирователей лучей	<a href="#">2.8.6</a>
0x5C (0x17)	BF_STEP	Размер блока формирователей лучей	<a href="#">2.8.7</a>
0x60 (0x18)	CVM_ADDR	Смещение блока расчёта матрицы	<a href="#">2.8.8</a>
0x64 (0x19)	CVM_LENGTH	Размер блока корреляционной матрицы	<a href="#">2.8.9</a>
0x68 (0x1A)	CVM_TYPEDESCR0	Описание структуры корреляционной матрицы	<a href="#">2.8.10</a>
0x6C (0x1B)	CVM_TYPEDESCR1	Описание структуры корреляционной матрицы	<a href="#">2.8.11</a>

Флаги правильных данных			
0x70 (0x1C)	VALID_NF	Флаги правильных данных формирователя нулей	<a href="#">2.9.1</a>
0x74 (0x1D)	VALID_BF	Флаги правильных данных формирователя лучей	<a href="#">2.9.2</a>
0x78 (0x1E)	VALID_SIGMAG	Флаги правильных данных блока квантования	<a href="#">2.9.3</a>
Регистры блоков помехоподавления			
NF_ADDR+NF_STEP*1	CRPA_NF_0	Регистры помехоподавителя 0	<a href="#">2.10</a>
NF_ADDR+NF_STEP*1	CRPA_NF_1	Регистры помехоподавителя 1	<a href="#">2.10</a>
...			
NF_ADDR+NF_STEP*7	CRPA_NF_7	Регистры помехоподавителя 7	<a href="#">2.10</a>
Регистры блоков фокусировки			
BF_RE_ADDR+BF_STEP*0	CRPA_BF_RE_0	Регистры блока фокусировки 0	<a href="#">2.11</a>
BF_RE_ADDR+BF_STEP*1	CRPA_BF_RE_1	Регистры блока фокусировки 1	<a href="#">2.11</a>
...			
BF_RE_ADDR+BF_STEP*11	CRPA_BF_RE_11	Регистры блока фокусировки 11	<a href="#">2.11</a>
BF_IM_ADDR+BF_STEP*0	CRPA_BF_IM_0	Регистры блока фокусировки 0	<a href="#">2.11</a>
BF_IM_ADDR+BF_STEP*1	CRPA_BF_IM_1	Регистры блока фокусировки 1	<a href="#">2.11</a>
...			
BF_IM_ADDR+BF_STEP*11	CRPA_BF_IM_11	Регистры блока фокусировки 11	<a href="#">2.11</a>
Регистры блока расчёта корреляционной матрицы			
CVM_ADDR	CRPA_CM	Регистры блока расчёта корреляционной матрицы	<a href="#">2.12</a>

## 2.2 Управляющие регистры

### 2.2.1 CRPA\_ID (0x00)

Register 2.1: Идентификатор блока пространственной обработки CRPA\_ID (0x00)

ID																reserved																
31																16	15	0														
0xAE13																xxxxxxxxxxxxxxxx															По сбросу	

**ID (ro)** Идентификация начала блока регистров управления импульсом прерывания.

**reserved (ro)** Зарезервированные биты.

## 2.2.2 CRPA\_PARAMS (0x04)

Register 2.2: РЕГИСТР ПАРАМЕТРОВ БЛОКА ПРОСТРАНСТВЕННОЙ ОБРАБОТКИ  
CRPA\_PARAMS (0x04)

Reserved												MASTER_SLAVE				NNF		NBF		NCH		NT	
31	20											19	16	15	12	11	8	7	4	3	0		
0x000												0x0		0x0		0x0		0x0		0x0		По сбросу	

**NT (ro)** Количество отводов по времени в пространственно-временном фильтре помехоподавления.

**NCH (ro)** Количество пространственных входов в пространственно-временном фильтре помехоподавителя.

**NBF (ro)** Количество блоков формирования лучей.

**NNF (ro)** Количество блоков формирования нулей.

**MASTER\_SLAVE (ro)** Копия состояния Master/slave.

**Reserved** Зарезервированные биты.

## 2.2.3 CRPA\_CONTROL (0x08)

Register 2.3: РЕГИСТР УПРАВЛЕНИЯ БЛОКОМ ПРОСТРАНСТВЕННОЙ ОБРАБОТКИ  
CRPA\_CONTROL (0x08)

NF_LOAD_EN				CVM_LOAD_EN				Reserved				CVM_mode				CVM_Nstat				NF_start				CVM_start				Reserved			
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0x0				0x0				0x000000				0x0				1024				0x0				0x0				0x0			

По сбросу

**CVM\_start (rw)** Сигнал запуска сбора корреляционной матрицы Для запуска надо записать "1", для сброса записать "0".

**CRPA\_NF\_start (rw)** Сигнал загрузки коэффициентов;

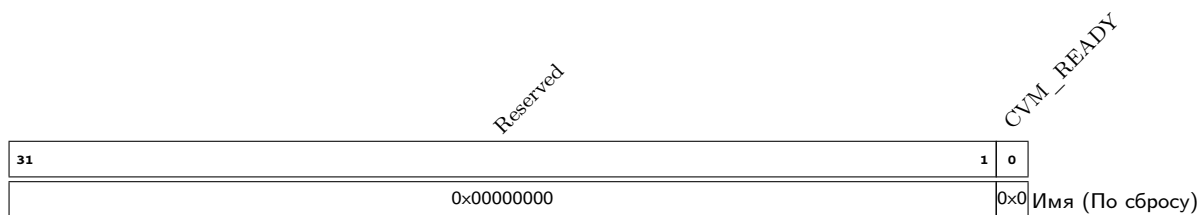
**CVM\_mode (rw)** Тип корреляционной матрицы;

**CVM\_LOAD\_EN (rw)** Флаг разрешения внешнего сигнала запуска сбора корреляционной матрицы;

**NF\_LOAD\_EN (rw)** Флаг разрешения внешнего сигнала загрузки коэффициентов пространственно-временных фильтров

## 2.2.4 CRPA\_STATUS (0x0C)

Register 2.4: РЕГИСТР СТАТУСА БЛОКА ПРОСТРАНСТВЕННОЙ ОБРАБОТКИ CRPA\_STATUS (0x0A)

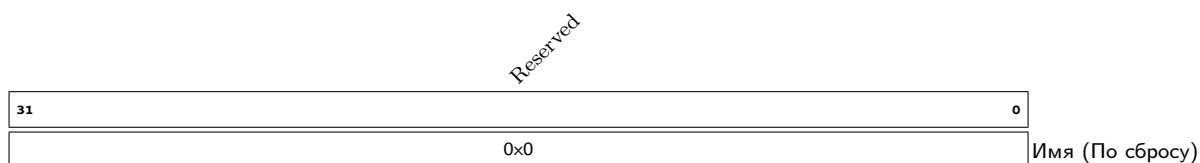


**CVM\_READY (r)** Флаг готовности результата накопления корреляционной матрицы.

**Reserved** Зарезервированные биты

## 2.2.5 CRPA\_IRQ\_RELEASE (0x10)

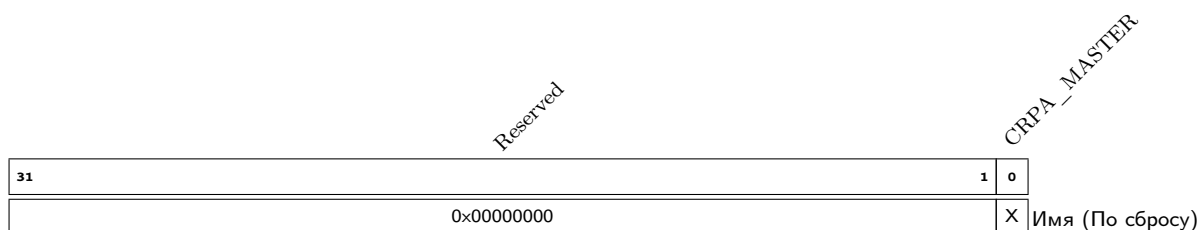
Register 2.5: РЕГИСТР СБРОСА ПРЕРЫВАНИЯ CRPA\_IRQ\_RELEASE (0x10)



**Reserved (rw)** Запись любого значения сбрасывает прерывание

## 2.2.6 CRPA\_MASTER (0x14)

Register 2.6: РЕГИСТР УПРАВЛЕНИЯ РЕЖИМОМ синхронизации MASTER/SLAVE CRPA\_MASTER (0x0C)



**CRPA\_MASTER (rw)** Бит управления режимом синхронизации master/slave. Начальное значение определяется состоянием вывода Master/slave в момент сброса.



## 2.3 Регистры управления тестовым генератором

### 2.3.1 GEN\_CONTROL (0x18)

Register 2.7: РЕГИСТР УПРАВЛЕНИЯ РЕЖИМОМ ТЕСТОВОГО ГЕНЕРАТОРА GEN\_CONTROL (0x18)

Reserved											GEN_CH_DISABLE				GEN_ENABLE SIGNAL_TYPE SYNC_RESET																											
31											11											10											3				2		1		0	
0x00000000																						0x0				0x0		0x0		0x0		Имя (По сбросу)										

**SYNC\_RESET (rw)** Синхронный сброс (активный уровень 1).

**SIGNAL\_TYPE (rw)** Выбор типа тестового сигнала (0 - синус, 1 - константа).

**GEN\_ENABLE (rw)** Разрешение работы тестового генератора (активный уровень 1).

**GEN\_CH\_DISABLE (rw)** Отдельное отключение каналов тестового генератора.

**Reserved** Зарезервированные биты.

### 2.3.2 GEN\_PHASE\_RATE (0x1C)

Register 2.8: РЕГИСТР ЧАСТОТЫ ТЕСТОВОГО СИГНАЛА GEN\_PHASE\_RATE (0x1C)

PHASE_RATE									
310									
0x0Имя (По сбросу)									

**PHASE\_RATE (rw)** Код частоты опорного сигнала.

Тестовый сигнал представляет собой синусоиду, формируемую методом прямого цифрового синтеза по таблице. Разрядность таблицы по фазе 5 разрядов, по амплитуде - 4 разряда. Частота тестового сигнала определяется выражением:

$$f = \frac{PHASE\_RATE}{2^{32}} \cdot f_{CLK}$$

### 2.3.3 GEN\_SCALE (0x20)

Register 2.9: РЕГИСТР УПРАВЛЕНИЯ АМПЛИТУДОЙ ТЕСТОВОГО ГЕНЕРАТОРА GEN\_SCALE (0x20)

Reserved																SCALE											
31																5				4				0			
0x000000																0x0				Имя (По сбросу)							

**SCALE (rw)** Масштабный коэффициент.

**Reserved** Зарезервированные биты.

Разрядность сигнала на выходе тестового генератора — 4 разряда. Разрядность линии данных — 16. Коэффициент SCALE определяет, на сколько разрядов влево сдвигается значение на выходе тестового генератора перед подачей на линию данных.

### 2.3.4 GEN\_CONST (0x24)

Register 2.10: РЕГИСТР ТЕСТОВОЙ КОНСТАНТЫ GEN\_CONST (0x24)

CONST																														
31																														0
0x0																														
Имя (По сбросу)																														

**CONST (rw)** Тестовая константа.

## 2.4 Регистры управления мультиплексором

### 2.4.1 MUX1\_CONTROL (0x28)

Register 2.11: ВЫБОР ВХОДА MUX1\_CONTROL (0x28)

Reserved																SELECT																															
31																1																0															
0x00000000																0x0																Имя (По сбросу)															

**SELECT (rw)** Выбор сигнала (0 — АЦП, 1 — тестовый сигнал).

**Reserved** Зарезервированные биты.

## 2.5 Регистры управления FIFO

### 2.5.1 FIFO\_RESET (0x30)

Register 2.12: ВЫБОР ВХОДА FIFO\_RESET (0x30)

Reserved																															FIFO – RESET		
31																															1	0	
0x00000000																															0x0	Имя (По сбросу)	

**FIFO\_RESET (rw)** Сброс FIFO (активный уровень 1).

**Reserved** Зарезервированные биты.

## 2.6 Управление тактовыми сигналами

### 2.6.1 CLK\_GATE\_CTRL (0x38)

Register 2.13: ВКЛЮЧЕНИЕ ТАКТОВЫХ СИГНАЛОВ ОТДЕЛЬНЫХ БЛОКОВ  
CLK\_GATE\_CTRL (0x38)

Reserved						DCOL_CLK BF_CLK NF_CLK CVM_CLK						
30						6	5	4	3	2	1	0
0x00000000							0	00		00	0	Имя (По сбросу)

**DCOL\_CLK (rw)** Управление тактовым сигналом блока сбора данных (1 - включить).

**BF\_CLK (rw)** Управление тактовыми сигналами блоков формирователей лучей (0 — выключить, 1 — включить блок 0, 2 — включить блоки 1-11, 3 — включить все блоки).

**NF\_CLK (rw)** Управление тактовыми сигналами блоков формирователей нулей (0 — выключить, 1 — включить блок 0, 2 — включить блоки 1-7, 3 — включить все блоки).

**CVM\_CLK (rw)** Управление тактовым сигналом блока накопления корреляционной матрицы (1 - включить).

**Reserved** Зарезервированные биты.

## 2.6.2 RST\_GATE\_CTRL (0x3C)

Register 2.14: ВЫБОР ВХОДА RST\_GATE\_CTRL (0x3C)

Reserved						DCOL_RST		BF_RST		NF_RST		CVM_RST	
30	6	5	4	3	2	1	0						
0x00000000		0	00		00		0	Имя (По сбросу)					

**DCOL\_CLK (rw)** Сброс блока сбора данных (активный низкий).

**BF\_CLK (rw)** Сброс блоков формирователей лучей (0 — сброс всех, 1 — сброс блоков 1-11, 2 — сброс блока 0, 3 — включить все блоки).

**NF\_CLK (rw)** Сброс блоков формирователей нулей (0 — сброс всех, 1 — сброс блоков 1-7, 2 — сброс блока 0, 3 — включить все блоки).

**CVM\_CLK (rw)** Сброс блока накопления корреляционной матрицы (активный низкий).

**Reserved** Зарезервированные биты.

## 2.7 Статус корреляционной матрицы

## 2.7.1 CVM\_STATUS (0x40)

Register 2.15: СТАТУС БЛОКА РАСЧЁТА КОРРЕЛЯЦИОННОЙ МАТРИЦЫ CVM\_STATUS (0x40)

Reserved															CVM_STATUS	
31											1	0				
0x00000000											0x0	Имя (По сбросу)				

**CVM\_STATUS (rw)** Статус корреляционной матрицы (1 — вычисление завершено).

**Reserved** Зарезервированные биты.

## 2.8 Параметры блока корреляционной обработки

### 2.8.1 DATA\_WIDTH0 (0x44)

Register 2.16: РАЗРЯДНОСТЬ ВНУТРЕННЕГО ПРЕДСТАВЛЕНИЯ ДАННЫХ DATA\_WIDTH0 (0x44)

NF — lsb — drop								BF — coeff — width								NF — coeff — width								input — width							
31				24				23				16				15				8				7				0			
16								16								16								16							
Имя (По сбросу)																															

**NF\_lsb\_drop (r)** Количество разрядов, отбрасываемых после блоков формирования лучей.

**BF\_coeff\_width (r)** Разрядность коэффициентов блоков формирования лучей.

**NF\_coeff\_width (r)** Разрядность коэффициентов блоков формирования нулей.

**input\_width (r)** Разрядность входных данных.

### 2.8.2 DATA\_WIDTH1 (0x48)

Register 2.17: ВЫБОР ВХОДА DATA\_WIDTH1 (0x48)

CVM_in_width								CVM_accum_num								CVM_accum_width								BF_out_width							
31				24				23				16				15				8				7				0			
14				54				42				16				Имя (По сбросу)															

**CVM\_in\_width (r)** Входная разрядность блока расчёта корреляционной матрицы.

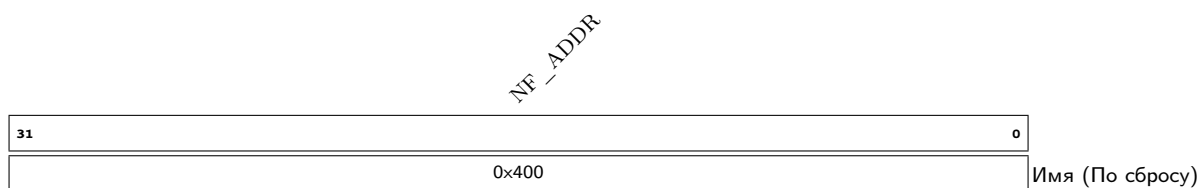
**CVM\_accum\_num (r)** Количество накопителей блока расчёта корреляционной матрицы.

**CVM\_accum\_width (r)** Разрядность накопителя блока расчёта корреляционной матрицы.

**BF\_out\_width (r)** Выходная разрядность блоков формирования лучей

### 2.8.3 NF\_ADDR (0x4C)

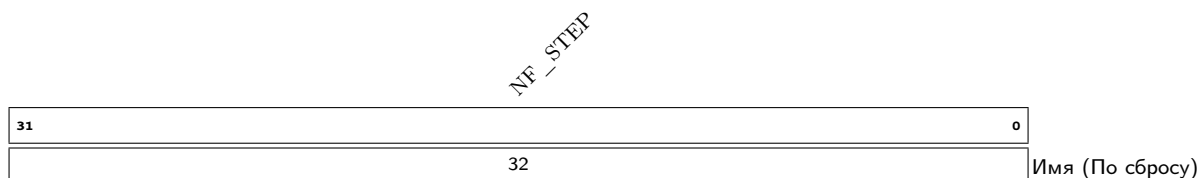
Register 2.18: НАЧАЛЬНЫЙ АДРЕС КОЭФФИЦИЕНТОВ ФОРМИРОВАТЕЛЯ НУЛЕЙ NF\_ADDR (0x4C)



**NF\_ADDR (rw)** Начальный адрес коэффициентов блока 0 формирователя нулей относительно базового адреса CRPA (байты).

### 2.8.4 NF\_STEP (0x50)

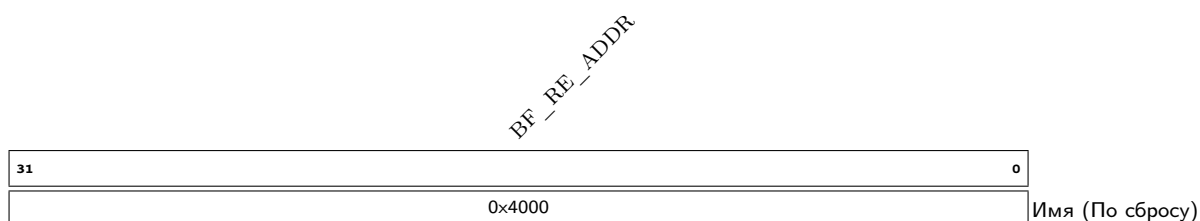
Register 2.19: ПРИРАЩЕНИЕ АДРЕСА МЕЖДУ КАНАЛАМИ БЛОКА ФОРМИРОВАТЕЛЯ НУЛЕЙ NF\_STEP (0x50)



**NF\_STEP (rw)** Приращение адреса между каналам блока формирователя нулей (слов).

### 2.8.5 BF\_RE\_ADDR (0x54)

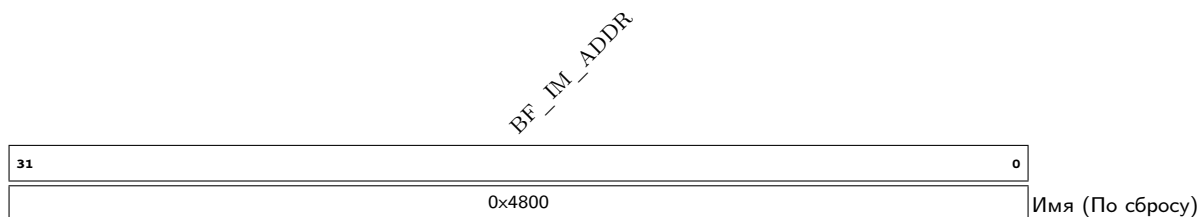
Register 2.20: НАЧАЛЬНЫЙ АДРЕС ДЕЙСТВИТЕЛЬНЫХ КОЭФФИЦИЕНТОВ ФОРМИРОВАТЕЛЯ ЛУЧЕЙ BF\_RE\_ADDR (0x54)



**BF\_RE\_ADDR (rw)** Начальный адрес действительных коэффициентов 0 формирователя лучей относительно базового адреса CRPA (байты).

## 2.8.6 BF\_IM\_ADDR (0x58)

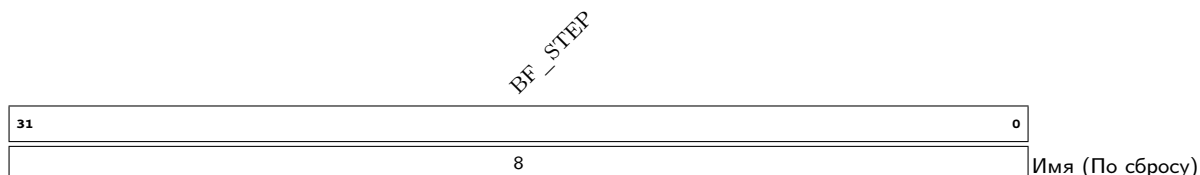
Register 2.21: НАЧАЛЬНЫЙ АДРЕС МНИМЫХ КОЭФФИЦИЕНТОВ ФОРМИРОВАТЕЛЕЙ ЛУЧЕЙ  
BF\_IM\_ADDR (0x58)



**BF\_IM\_ADDR (rw)** Начальный адрес мнимых коэффициентов 0 формирователя лучей относительно базового адреса CRPA (байты).

## 2.8.7 BF\_STEP (0x5C)

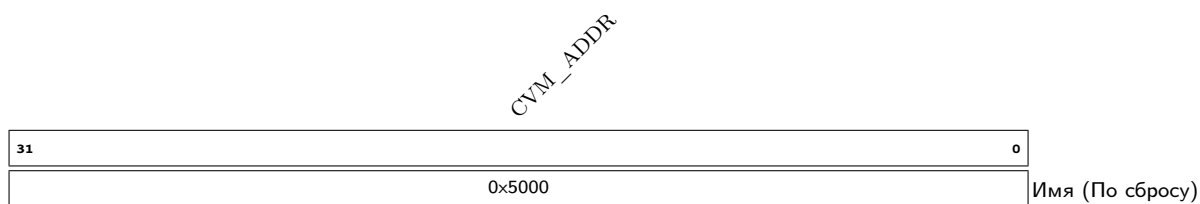
Register 2.22: ПРИРАЩЕНИЕ АДРЕСА МЕЖДУ КАНАЛАМИ БЛОКА ФОРМИРОВАТЕЛЕЙ ЛУЧЕЙ  
BF\_STEP (0x5C)



**BF\_STEP (rw)** Приращение адреса между каналами блока формирователей лучей (слов).

## 2.8.8 CVM\_ADDR (0x60)

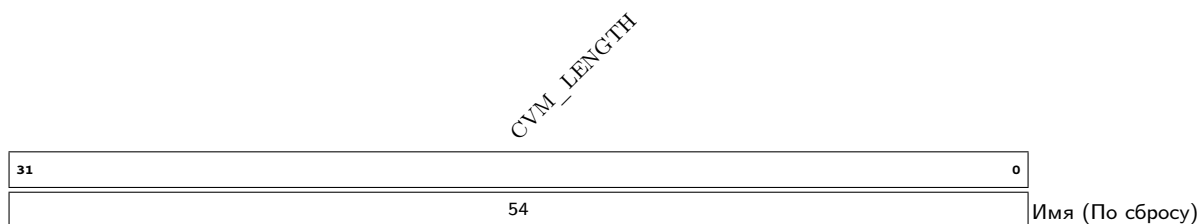
Register 2.23: НАЧАЛЬНЫЙ АДРЕС БЛОКА РАСЧЁТА КОРРЕЛЯЦИОННОЙ МАТРИЦЫ  
CVM\_ADDR (0x60)



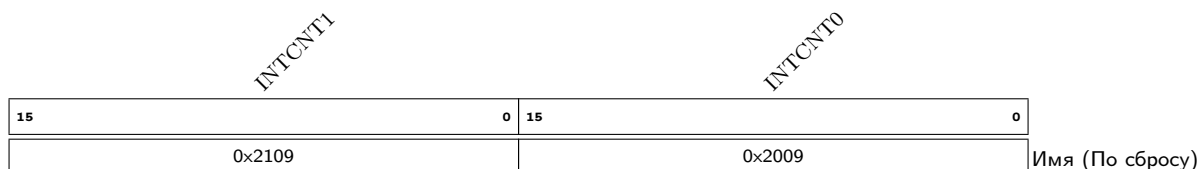
**CVM\_ADDR (rw)** Начальный адрес блока расчёта корреляционной матрицы относительно базового адреса CRPA (байты).

**2.8.9 CVM\_LENGTH (0x64)**

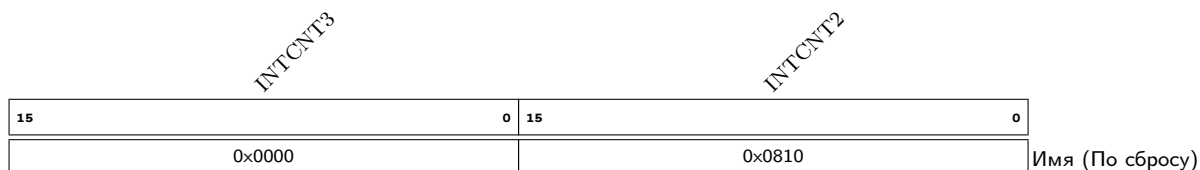
Register 2.24: Количество элементов корреляционной матрицы CVM\_LENGTH (0x64)

**CVM\_LENGTH (r)** Количество элементов корреляционной матрицы (слов).**2.8.10 CVM\_TYPEDESCR0 (0x68)**

Register 2.25: Конфигурация корреляционной матрицы CVM\_TYPEDESCR0 (0x68)

**INTCNT1 (r)** Конфигурация корреляционной матрицы в режиме 1.**INTCNT0 (r)** Конфигурация корреляционной матрицы в режиме 0.**2.8.11 CVM\_TYPEDESCR1 (0x6C)**

Register 2.26: Конфигурация корреляционной матрицы CVM\_TYPEDESCR1 (0x6C)

**INTCNT3 (r)** Конфигурация корреляционной матрицы в режиме 3.**INTCNT2 (r)** Конфигурация корреляционной матрицы в режиме 2.



## 2.9 Флаги правильных данных

### 2.9.1 VALID\_NF (0x70)

Register 2.27: ФЛАГИ ПРАВИЛЬНЫХ ДАННЫХ НА ВЫХОДАХ ФОРМИРОВАТЕЛЕЙ НУЛЕЙ  
VALID\_NF (0x70)

Reserved																VALID — NF																							
31								8								7								0															
0x000000																0x00																Имя (По сбросу)							

**VALID\_NF (rw)** Флаги правильных данных на выходе каждого из блоков формирователя нулей (1 — данные правильные).

**Reserved** Зарезервированные биты.

### 2.9.2 VALID\_BF (0x74)

Register 2.28: ФЛАГИ ПРАВИЛЬНЫХ ДАННЫХ НА ВЫХОДАХ ФОРМИРОВАТЕЛЕЙ ЛУЧЕЙ  
VALID\_BF (0x74)

Reserved																VALID — BF																																															
31																12																11																0															
0x00000000																0x000																Имя (По сбросу)																															

**VALID\_BF (rw)** Флаги правильных данных на выходах формирователей лучей (1 — правильные данные).

**Reserved** Зарезервированные биты.

### 2.9.3 VALID\_SIGMAG (0x78)

Register 2.29: ФЛАГИ ПРАВИЛЬНЫХ ДАННЫХ НА ВЫХОДАХ КВАНТОВАТЕЛЕЙ  
VALID\_SIGMAG (0x78)

Reserved																VALID – SIGMAG																																															
31																12																11																0															
0x00000000																0x000																Имя (По сбросу)																															

**VALID\_SIGMAG (rw)** Флаги правильных данных на выходах блоков квантования (1 — правильные данные).

**Reserved** Зарезервированные биты.

## 2.10 Регистры блоков помехоподавления

Смещения указаны относительно начального адреса блока помехоподавления CRPA\_NF\_x (см. разд. 2).

Расположение коэффициентов зависит от параметров реализованного фильтра (см. 2.2.2): NF\_TIME — количества отводов по времени и NF\_CHAN — количества входов блока помехоподавления.

Каждый коэффициент представляет собой действительное целое число со знаком.

При записи новых коэффициентов по данным адресам происходит запись в теневые регистры. Новые значения коэффициентов начинают использоваться после сигнала обновления CRPA\_NF\_START, см. разд. 2.2.3.

Смещение	Название	Описание	Примечание
0x00 (0x00)	CRPA_NF_K_0_0	Коэффициент для 0 входа и 0 отвода по времени	
0x04 (0x01)	CRPA_NF_K_0_1	Коэффициент для 0 входа и 1 отвода по времени	
...			
0xXX (0xYY)	CRPA_NF_K_I_J	Коэффициент для I входа и J отвода по времени	смещение $4 \times (I \cdot NF\_TIME + J)$
...			
0x7C	CRPA_NF_K_7_3	Коэффициент для 7 входа и 3 отвода по времени	при $NF\_TIME = 4$

## 2.11 Регистры блоков фокусировки

Смещения указаны относительно начального адреса блока фокусировки CRPA\_BF\_x (см. разд. 2).

Расположение коэффициентов зависит от параметров реализованного фильтра (см. 2.2.2): NF\_TIME — количества отводов по времени и NF\_CHAN — количества входов блока помехоподавления.

Каждый коэффициент представляет собой действительное целое число со знаком.

При записи новых коэффициентов в по данным адресам происходит запись в теневые регистры. Новые значения коэффициентов начинают использоваться после сигнала обновления CRPA\_BF\_START, см. разд. 2.2.3.

Смещение	Название	Описание	Примечание
0x00 (0x00)	CRPA_BF_RE_K_0	Коэффициент для 0 входа	
0x04 (0x01)	CRPA_BF_RE_K_0	Коэффициент для 1 входа	
...			
0x20 (0x08)	CRPA_BF_K_7	Коэффициент для 7 входа	

## 2.12 Регистры блока расчёта корреляционной матрицы

Для вычисления коэффициентов фильтров пространственного подавления помех рассчитывается матрица корреляционных коэффициентов.

Для расчёта матрицы формируется вектор задержанных отсчётов входного сигнала, имеющий вид, приведённый на рис. 1.

Далее рассчитывается матрица коэффициентов. Матрица имеет нижний треугольный вид. Структура матрицы приведена на рис. 2.

Смещения указаны относительно начального адреса блока расчёта корреляционной матрицы CRPA\_CM (см. разд. 2), равного 0x5000.

Расположение коэффициентов зависит от параметров реализованного фильтра (см. 2.2.2): NF\_TIME

Вектор задержанных сигналов Y															
[NCHANNELS*(LENGTH+1)*ADC_DWIDTH - 1 : 0]															
Отводы adc3				Отводы adc2				Отводы adc1				Отводы adc0			
$z^{-3}$	$z^{-2}$	$z^{-1}$	$z^{-0}$	$z^{-3}$	$z^{-2}$	$z^{-1}$	$z^{-0}$	$z^{-3}$	$z^{-2}$	$z^{-1}$	$z^{-0}$	$z^{-3}$	$z^{-2}$	$z^{-1}$	$z^{-0}$
MSB (старший бит)								(младший бит) LSB							

Рис. 1. Вектор задержанных отсчётов входных сигналов

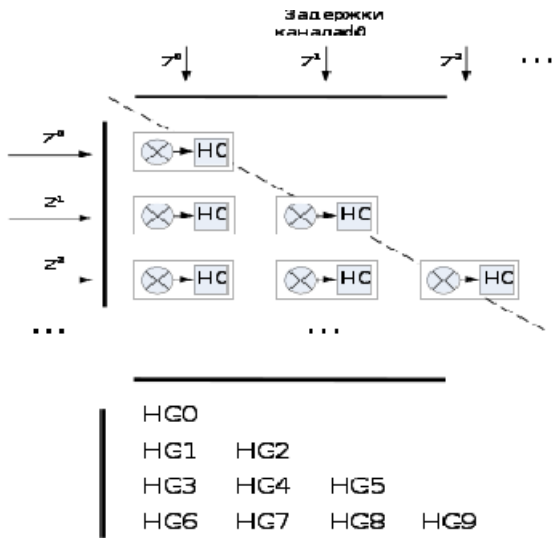


Рис. 2. Структура корреляционной матрицы

— количества отводов по времени и NF\_CHAN — количества входов блока помехоподавления.  
Каждый коэффициент представляет собой действительное целое число со знаком.

Смещение	Название	Описание	Примечание
0x00 (0x00)	CRPA_CM_R_0_0	Элемент матрицы 0, 0	
0x04 (0x01)	CRPA_CM_R_1_0	Элемент матрицы 1, 0	
0x08 (0x02)	CRPA_CM_R_1_1	Элемент матрицы 1, 1	
...			
0xXX (0xYY)	CRPA_CM_R_I_J	Элемент матрицы I, J	
...			
0x83C (0x20F)	CRPA_CM_R_31_31	Элемент матрицы 31, 31	при NF_TIME = 4, NF_CHAN = 8

Список литературы