

Universidade Federal de Minas Gerais

Escola de Engenharia – Departamento de Engenharia Eletrônica

Disciplina: Laboratório de Sistemas Digitais

Projeto final



Assuntos:

- Microarquiteturas

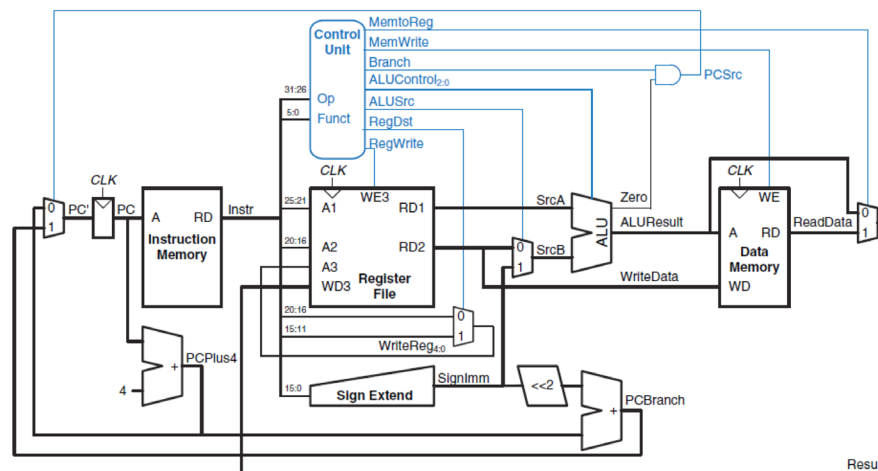
Objetivos:

- Aprofundar conhecimentos em MIPS Assembly.
- Entender o funcionamento prático dos processadores estudados na disciplina.

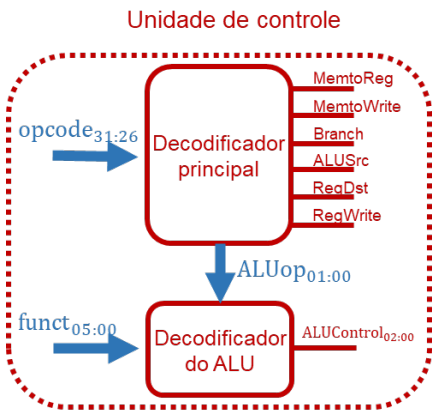
Procedimentos:

1. Implementar em MARS um conjunto de instruções com Branch, Jal, Lw, e Sw. Total de instruções 100 Bilhões de instruções utilizando loops. **Nota:** O processador implementado, deve suportar essas instruções.
2. Implementar em VHDL processador single-cycle e sistema de controle. (Projeto RTL).
 - Implementar em VHDL o sistema de controle de hazards (Forwarding e Stall).
 - Implementar em VHDL o sistema de controle de previsões em instruções branch.
 - Apresentar o caminho de dados com a capacidade de suportar as instruções selecionadas.

Processador single-cycle



Sistema de controle single-cycle



Operações do ALU	
000	A and B
001	A or B
010	A + B
011	Não é usado
100	A and \bar{B}
101	A or \bar{B}
110	A - \bar{B}
111	slt

Operações do ALU		
ALUOp	func _t	ALUControl
00	X	010 (add)
X1	X	110 (sub)
1X	100000	010 (add)
1X	100010	110 (sub)
1X	100100	000 (and)
1X	100101	001 (or)
1X	101010	111 (slt)
1X	101011	011 (mult)