

O EXPERIMENTO DO COMPACT MUON SOLENOID

O Large Hadron Collider (LHC)

- ✓ Maior acelerador de partículas do mundo, construído no subsolo formando um anel de 27km que atravessa a Suíça e a França
- ✓ Produz colisões de prótons e íons pesados (**pp**, **PbPb**, **pPb**) com energia de TeV
- ✓ Contribuições para os experimentos de **High Energy Physics** (HEP), e no desenvolvimento e consolidação de modelos físicos, como o **standard model** (SM) e o princípio da **supersymmetry** (SUSY)

O experimento do Compact Muon Solenoid (CMS)

- ✓ Um dos maiores experimentos no LHC, sendo inclusive protagonista na descoberta do **Higgs Boson**, junto com o detector ATLAS
- ✓ Realiza a detecção dos elementos com alto momento transversal (p_T) produzidos nas colisões de pacotes de prótons (BX)
- ✓ Reconstrução das trajetórias para compor a imagem do evento
- ✓ Atualmente o tracker passa por uma fase de melhorias (Phase-2 Upgrade) em conformidade com o projeto de aumento na luminosidade no feixe do LHC (**HL-LHC**)

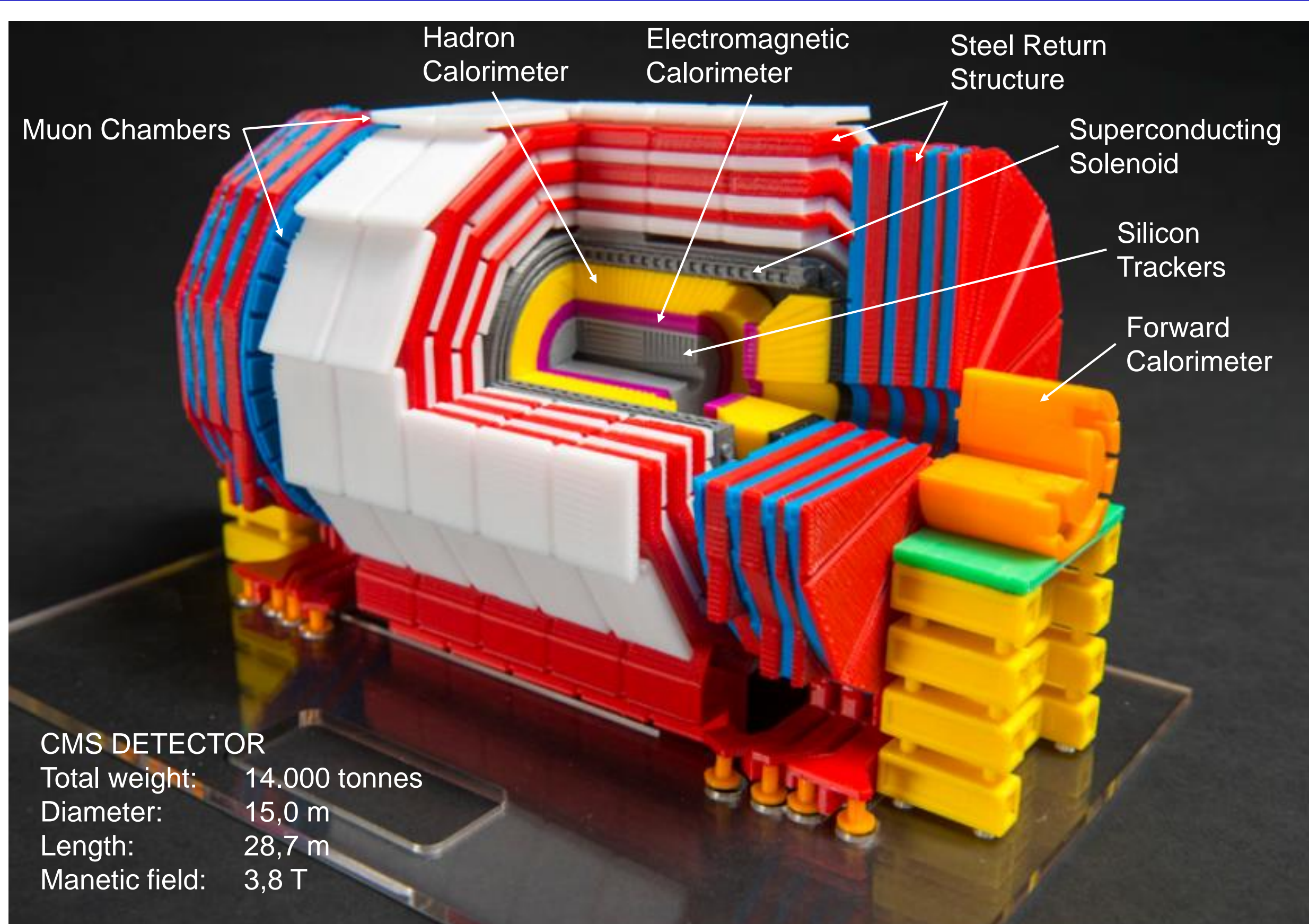


Figura 1 – Modelo da estrutura da máquina do CMS

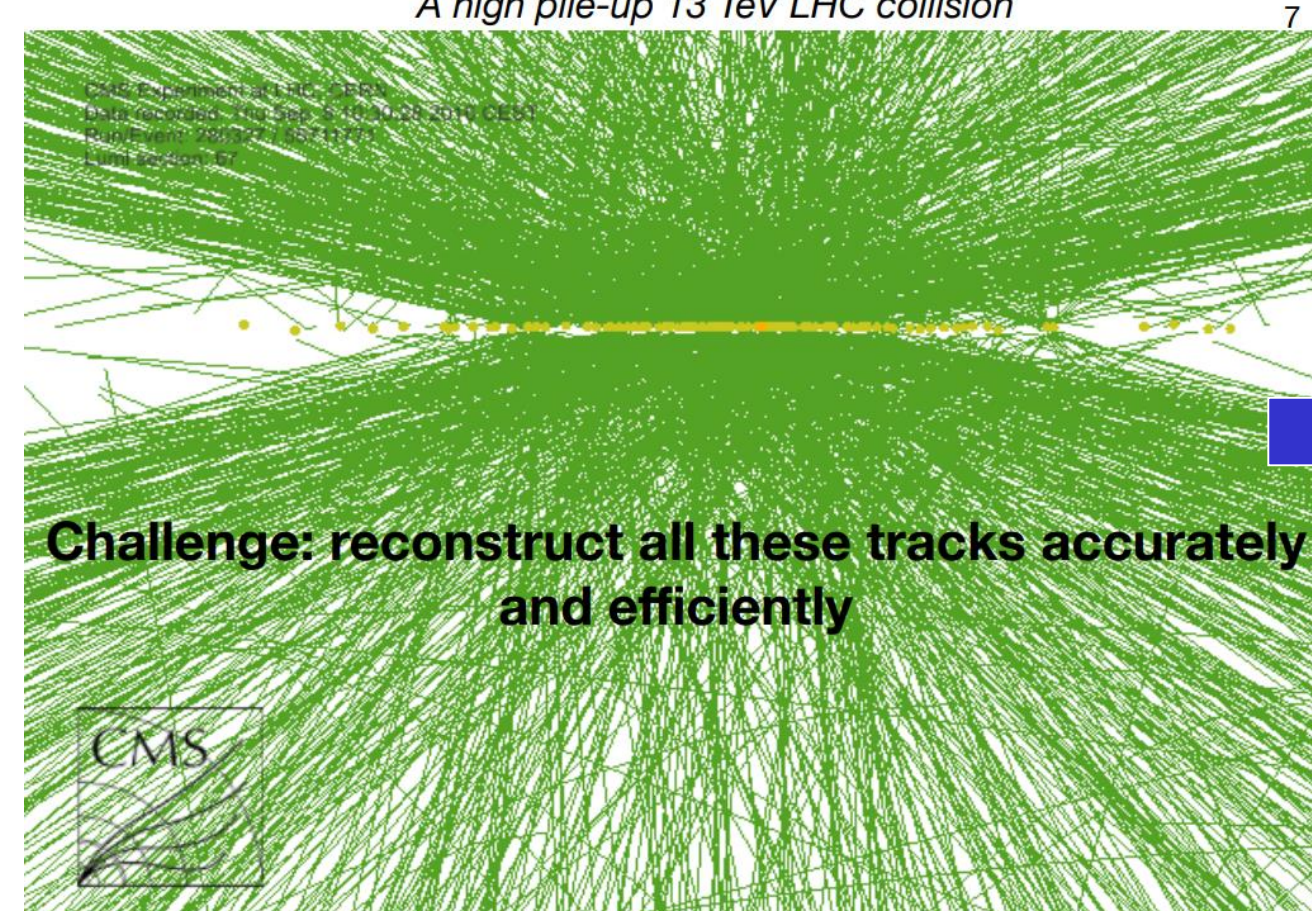


Figura 2 – Amostra dos traços de uma colisão

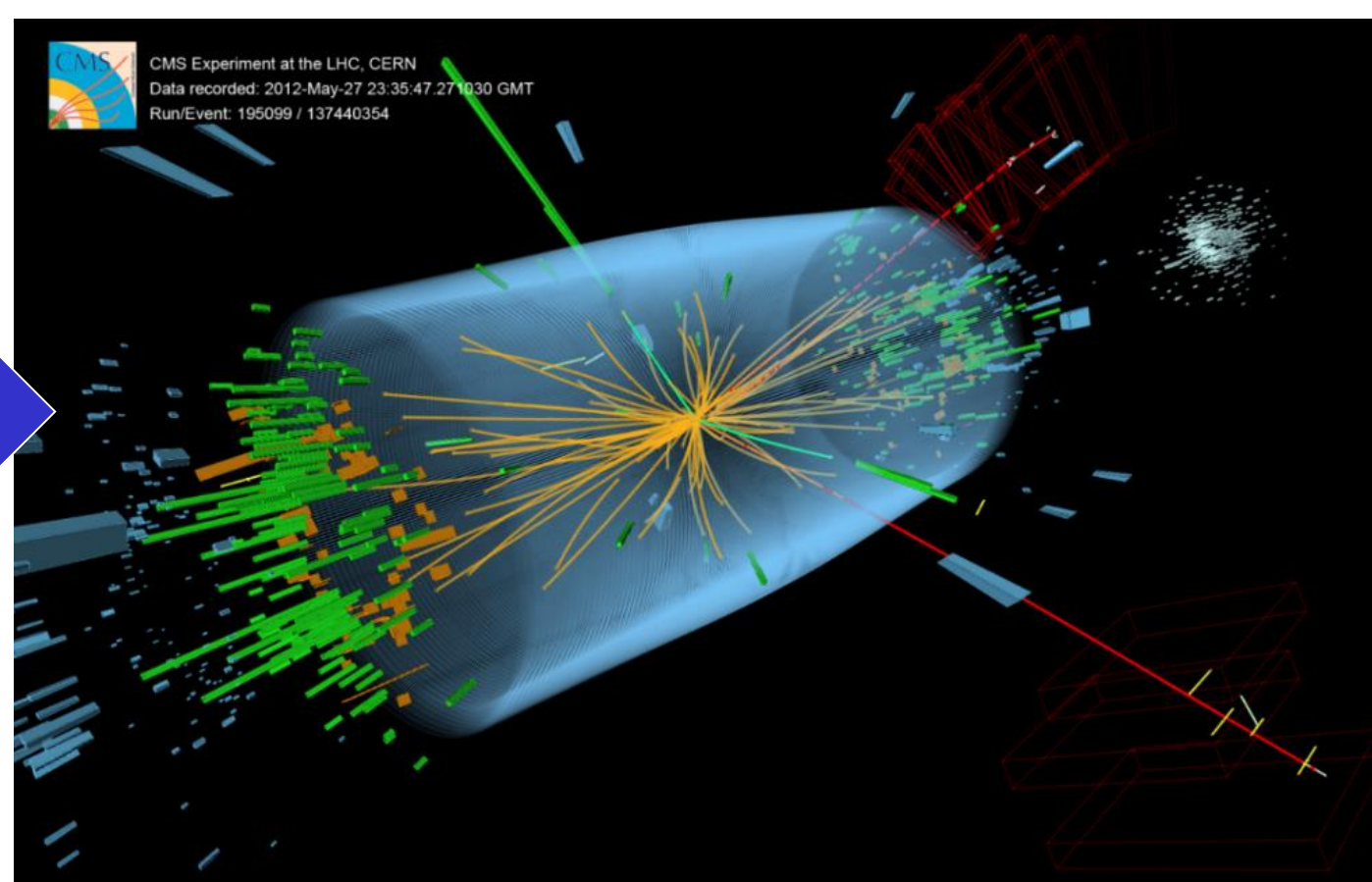


Figura 3 – Perspectiva em 3D do resultado de um BX

OS SILICON TRACKERS

Front-End Systems e Back-End Systems dos Silicon Trackers

- ✓ As colisões no LHC produzem uma grande quantidade de radiação ionizante, portanto, os sistemas do CMS são separados.
- ✓ Os módulos de detecção, que permanecem no interior da máquina do CMS, compõe o Front-End Systems (FE). São baseados em chips do tipo ASIC e sensores de silício, permitindo detectar e avaliar a trajetória dos elementos produzidos nos BX
- ✓ O sistema que recebe o fluxo de dados do FE é baseado em componentes comerciais (COTS), incluindo placas do tipo FPGA, formando o Back-End Systems (BE). Este segmento permanece isolado da máquina principal em cavernas blindadas contra a radiação. O objetivo desse sistema é fazer o roteamento dos dados, segregando os sinais de controle, trigger e informações do BX

Link óptico do CMS (Versatile Link, VL)

- ✓ A interligação do FE com o BE é feita por longas secções de fibra óptica (~100m) que **inserem latências** individuais na transmissão dos dados entre os sistemas. O BE deve implementar um processo de sincronização nos chips do FE para associar corretamente os dados recebidos ao BX que originou a informação. Essa função é imprescindível para garantir a confiabilidade na reconstrução do evento

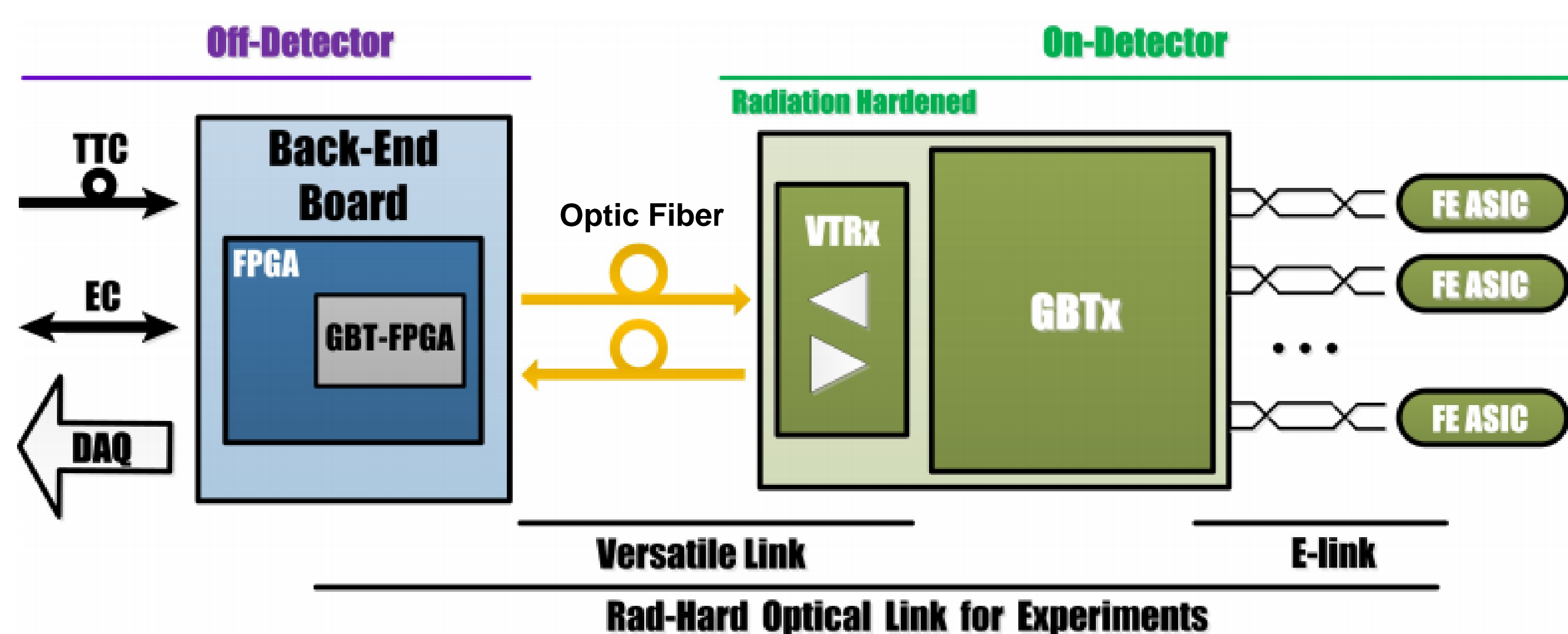


Figura 4 – Diagrama de blocos do VL

FIRMWARE PARA MEDIDA DE LATÊNCIA

Objetivo do projeto de iniciação científica

- ✓ Estimar de forma automática a latência inserida pelos cabos de fibra óptica que compõe o Versatile Link
- ✓ Desenvolver um firmware para placa FPGA adaptado aos componentes e protocolos usados no CMS para medida do atraso

O firmware Delay Counter

- ✓ A ideia do sistema é introduzir um sinal de sonda no link, ao mesmo tempo em que se inicia um contador. A contagem é cessada com o retorno do sinal à FPGA. O resultado da medida fica armazenado em um vetor, com o valor em ciclos de clock. O atraso então é avaliado pelo intervalo de transmissão e recepção do sinal de sonda
- ✓ Inicialmente é concebida uma máquina de estados com a lógica descrita, para então desenvolver o código na linguagem VHDL. Após a consolidação da ferramenta, ela é inserida em um firmware maior que implementa as configurações para estabelecer a comunicação (BE-FE). Será usado o mesmo protocolo de transmissão do CMS, o GBT, para envio do sinal de sonda

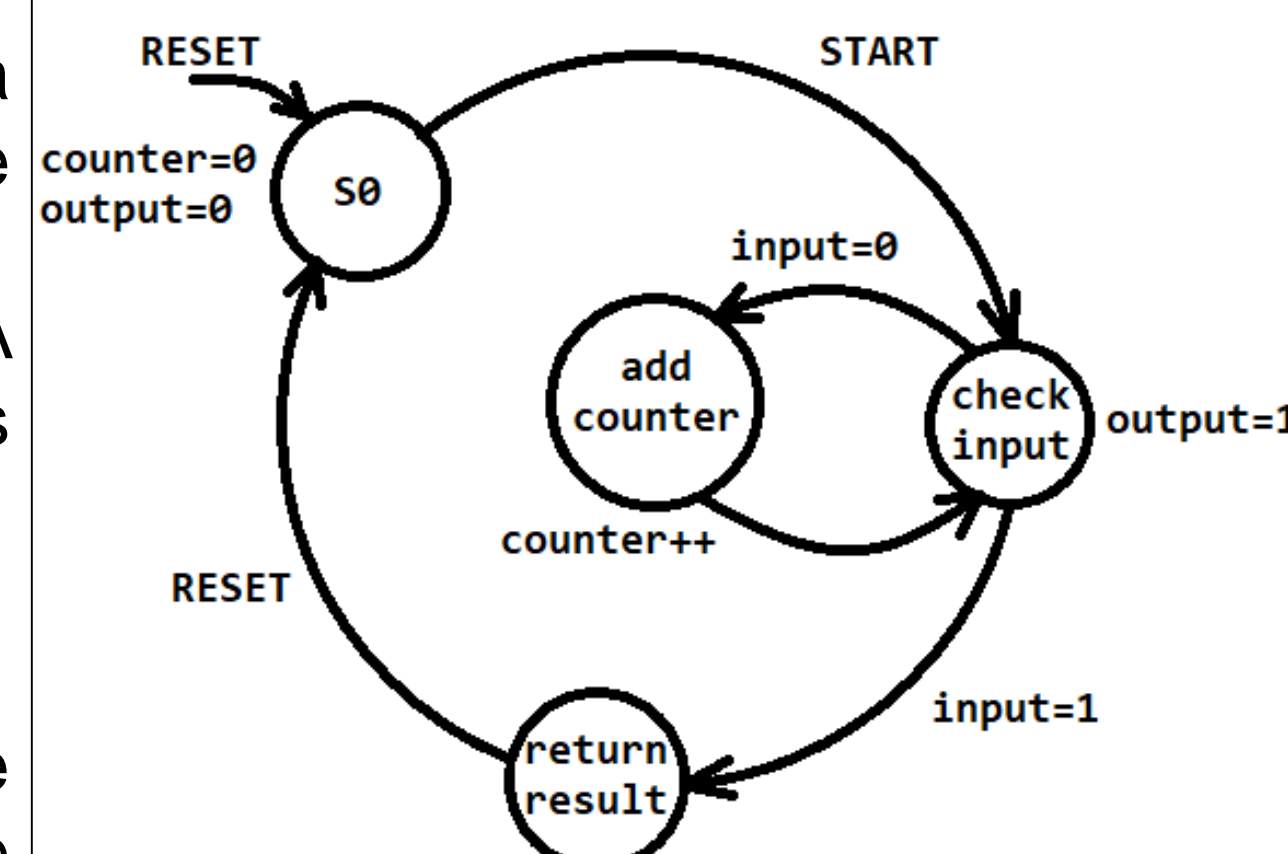


Figura 5 – FSM do sistema

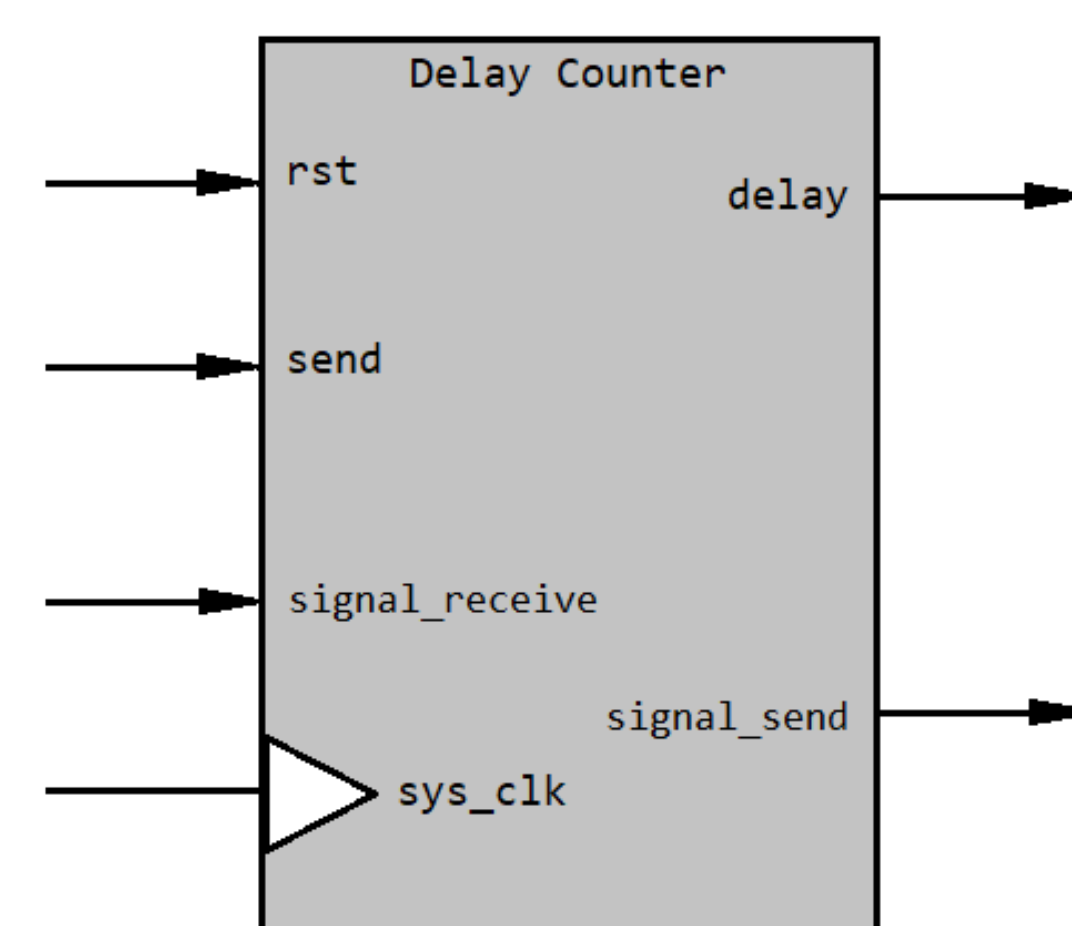


Figura 6 – Diagrama de blocos do firmware

AMBIENTE DE TESTES DA FERRAMENTA

Placas disponibilizadas pelo laboratório de instrumentação do São Paulo Research and Analysis Center (SPRACE) para simular o BE e FE do CMS.

- ✓ FE: Versatile Link Demonstrator Board (VLDB) com o chip GBTx (do tipo ASIC)
- ✓ BE: FC7 (placa baseada na arquitetura µTCA) com a FPGA Kintex 7, da Xilinx
- ✓ Cabos de fibra óptica Multi-Modo OM1, com **latência de 4,99ns/m**

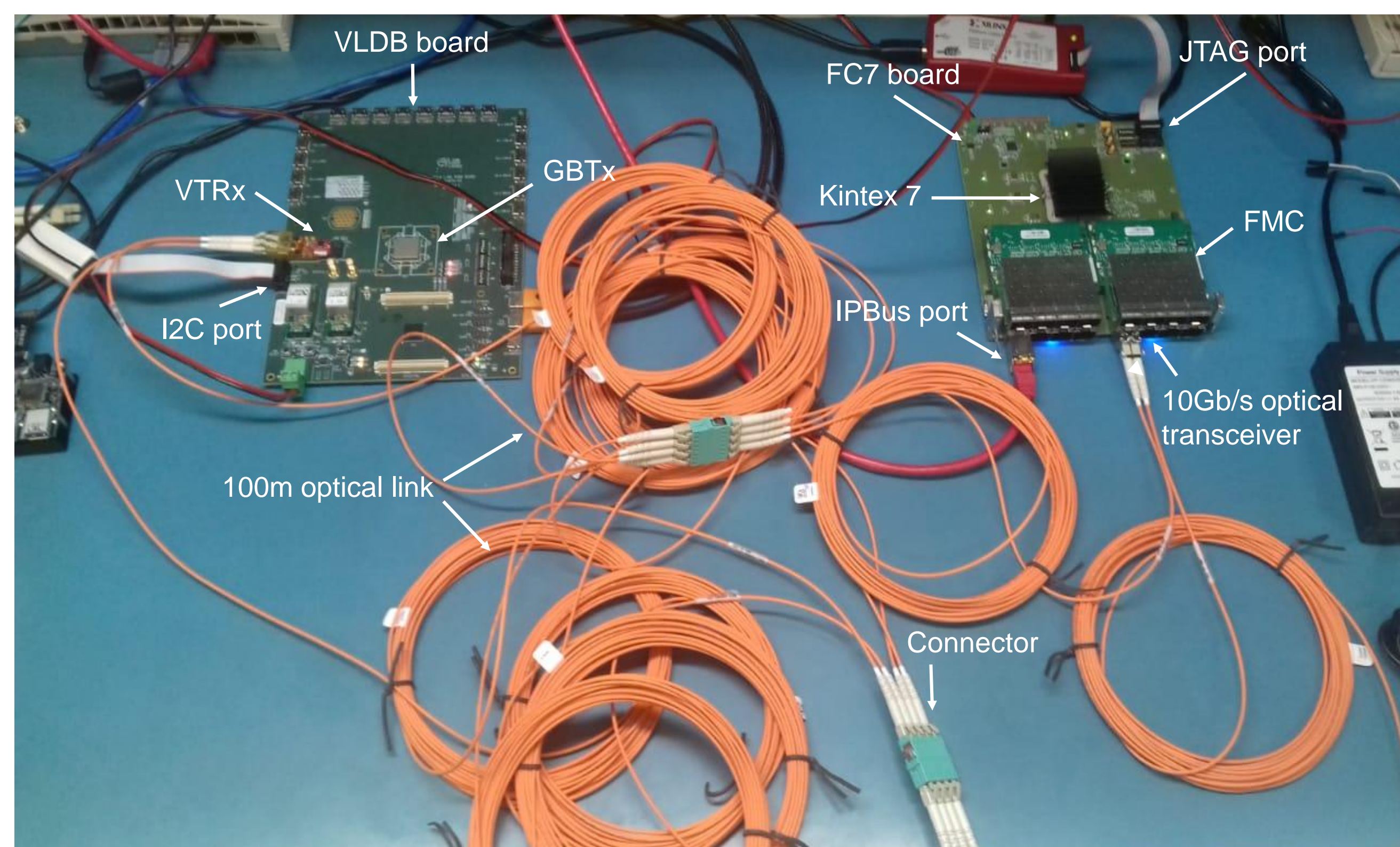


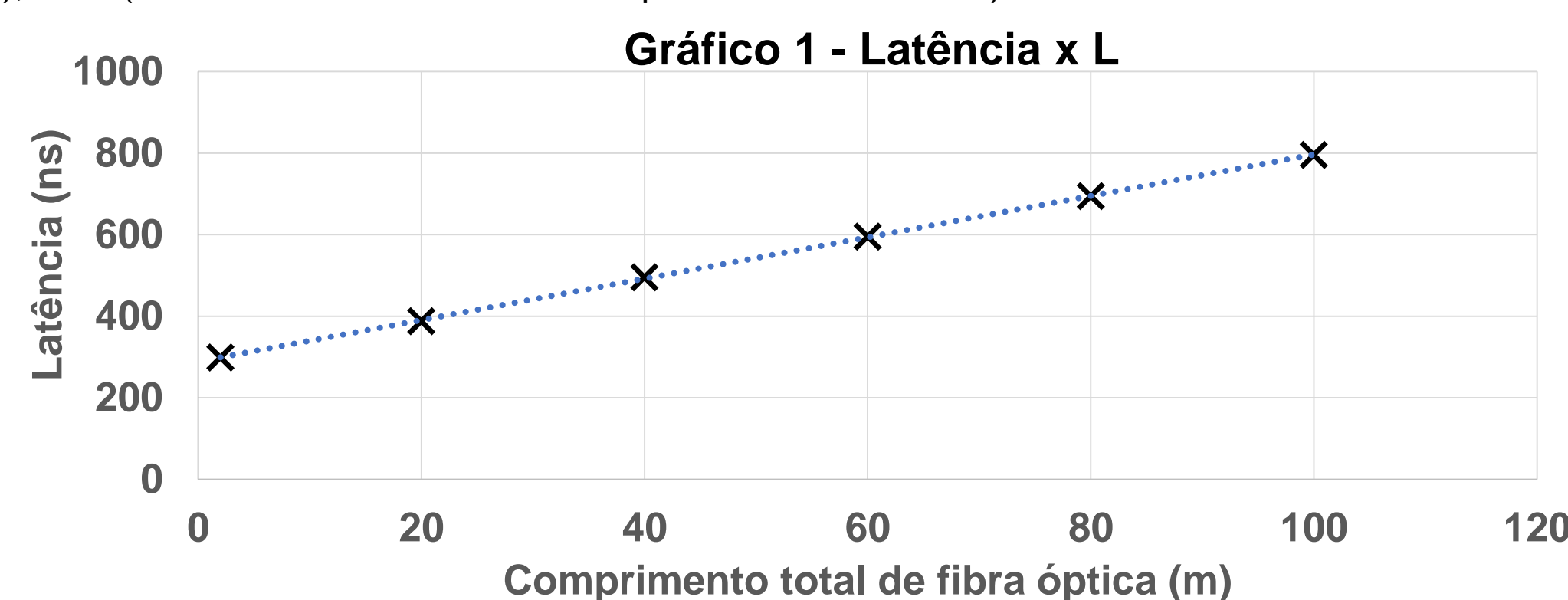
Figura 7 – Foto no laboratório do SPRACE com a montagem dos testes

RESULTADOS E CONCLUSÃO

Tabela 1 – Resultado das medidas do Delay Counter para diferentes comprimentos de fibra óptica

L (m)	Média (cc)	Latência (ns)	Valor esperado (ns)	Calculado (ns)	Erro (%)
100	159,05	795,25	499,00	506,45	1,493%
80	138,90	694,50	399,20	405,70	1,628%
60	119,00	595,00	299,40	306,20	2,271%
40	99,05	495,25	199,60	206,45	3,432%
20	77,55	387,75	99,80	98,95	0,852%
2	59,70	298,50	9,98	9,70	2,806%

L (comprimento total do cabo de fibra óptica no link); **Média** (média de 100 medidas realizadas para um mesmo L); **cc** (ciclos de clock a 200MHz, usado como referência do contador do firmware); **Latência** (latência total do link medida pelo firmware, obtida pela multiplicação da Média pelo período do clock usado na contagem); **Valor esperado** (calculado a partir dos dados construtivos do cabo usado); **Calculado** (atraso estimado pela ferramenta apenas para o cabo, obtido subtraindo a Latência pelo valor de off-set); **Erro** (erro estatístico entre o Valor esperado e o Calculado)



- ✓ Do gráfico é possível perceber a tendência das medidas, que se mantiveram próximas à reta média sem apresentar variações irregulares
- ✓ O valor de off-set, obtido do gráfico na intersecção da reta média com o eixo y, é de 288,8ns. Subtraindo o valor das medidas podemos avaliar a latência, estimada pelo Delay Counter, inserida apenas pelos os cabos de fibra óptica no link
- ✓ O erro nas medidas se manteve coerente com a precisão da ferramenta
- ✓ Portanto, foi desenvolvido um firmware eficiente para medida dos atrasos inseridos pelas fibras no VL, além de uma ferramenta versátil que pode ser adaptada a diferentes interfaces