



ESCAPE DA CENOURA

Com a chegada dos exercícios-programa de Sistemas Digitais chega também a dúvida de o que usar, alguns, inclusive os professores, recomendam o GHDL, outros o Quartus. O que o segundo tem de diferencial é a facilidade de simular, e a sua praticidade de ser um IDE completo, então espero tirar a dificuldade do começo com esse PDF para que vocês possam aproveitar essa ótima ferramenta e que ela acompanhe vocês até Lab Dig.

Qualquer comentário, dica, correção de algo aqui ou dúvida podem mandar para mim que tento ajudar com o que conseguir e/ou corrigir esse pdf para uma nova versão.

Bruno Pasini (11) 99209-4783

P.S.: Estou nos grupos Eletricomp 2018 e 2019

Instalação

Para instalar o Quartus Prime Lite Edition, o [site oficial](#) terá a versão mais atualizada. Caso optem por instalar arquivos separadamente, esses dois devem ser instalados obrigatoriamente.

Quartus Prime Lite Edition (Free)

Quartus Prime (includes Nios II EDS)
Size: 1.6 GB MD5: 23479E4E46326A05C4EC63D0E6B6F192
** Nios II EDS on Windows requires Ubuntu 18.04 LTS on Windows Subsystem for Linux (WSL), which requires a manual installation.
** Nios II EDS requires you to install an Eclipse IDE manually.

ModelSim-Intel FPGA Edition (includes Starter Edition)
Size: 1.2 GB MD5: D5E635E3229104088B0185D920ACC694

Começando

1. Abra o Quartus

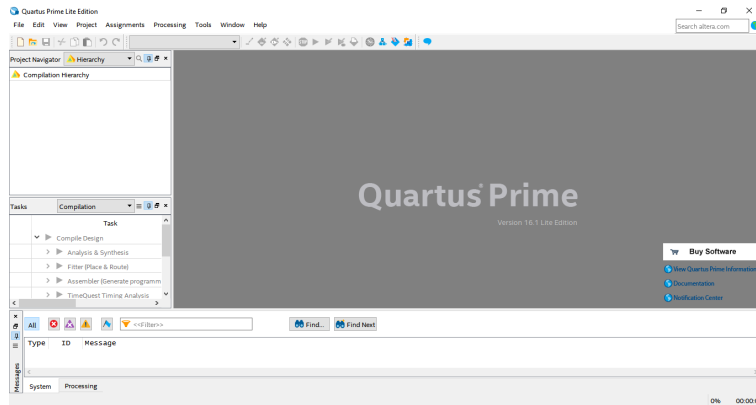


Figura 1: Tela inicial

2. No canto superior esquerdo clique em "File" » "New"

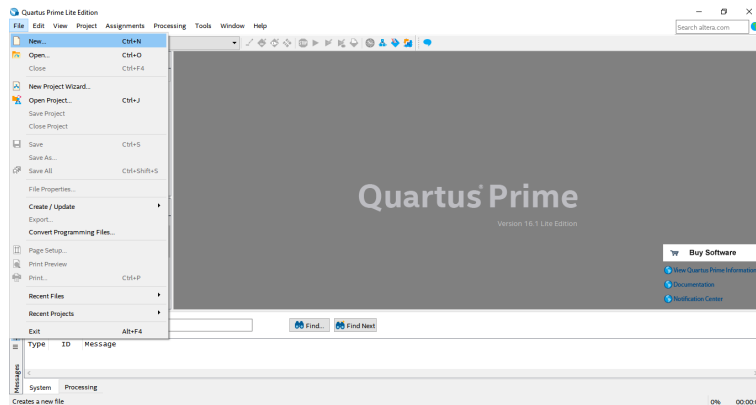


Figura 2: File » New

3. New Quartus Prime Project

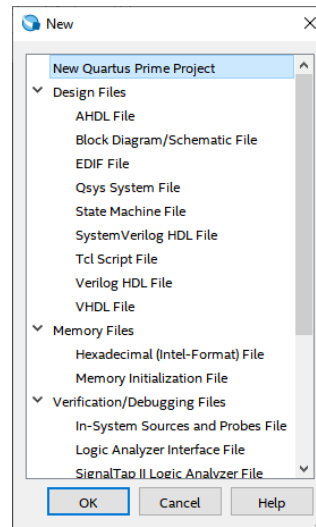


Figura 3: Novo projeto

4. Criando novo projeto

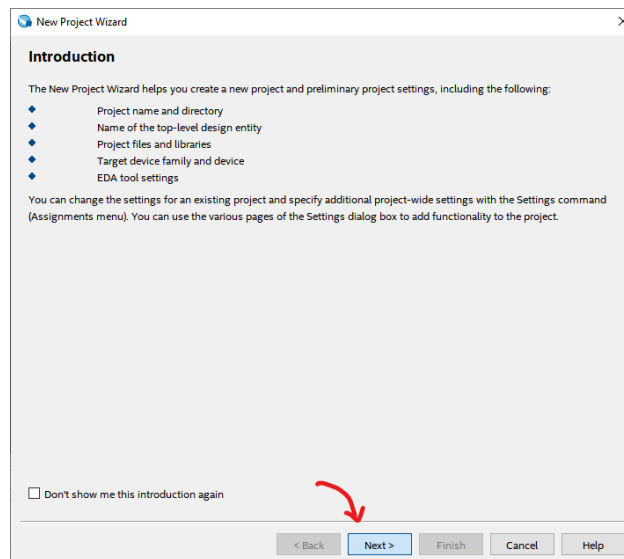


Figura 4: Novo projeto

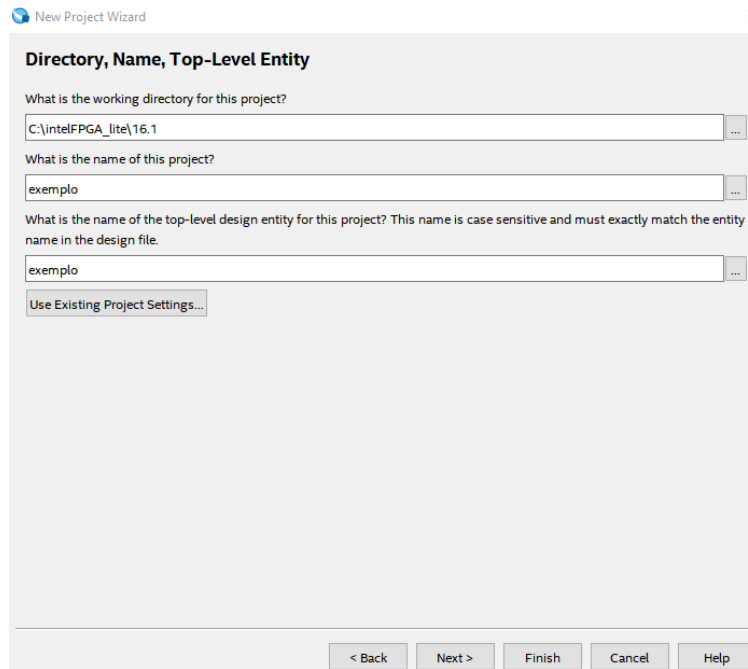


Figura 5: Lembrar sempre de deixar os campos 2 e 3 iguais

Além disso, como diretório de trabalho sugiro criar uma pasta só para isso (na Área de trabalho por exemplo), pois caso os arquivos gerados não estejam todos na mesma pasta haverá problemas na simulação. Depois disso, seguir com "Next" em todas as telas, e terminar a última com "Finish". Com o projeto criado, vá mais uma vez para "File" » "New".

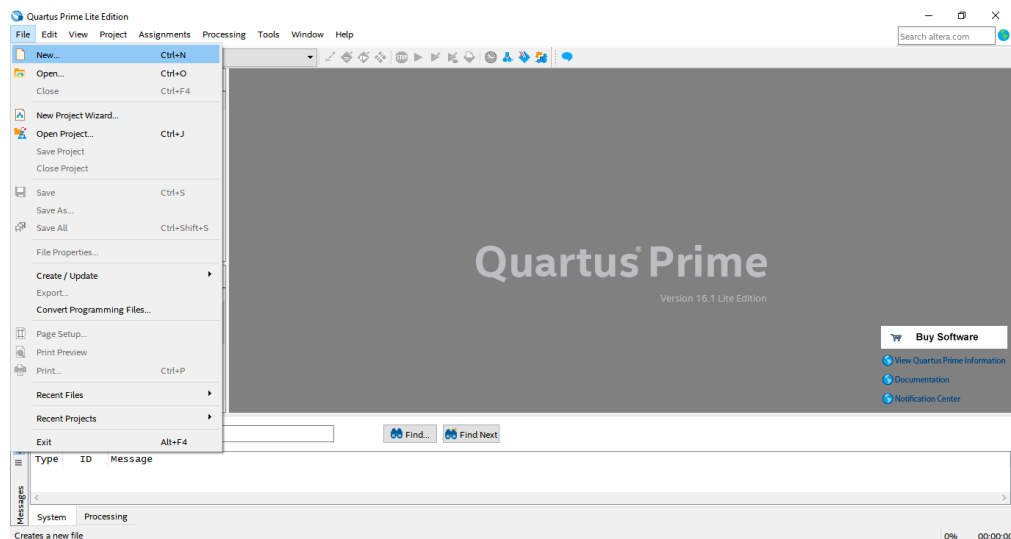


Figura 6: File » New

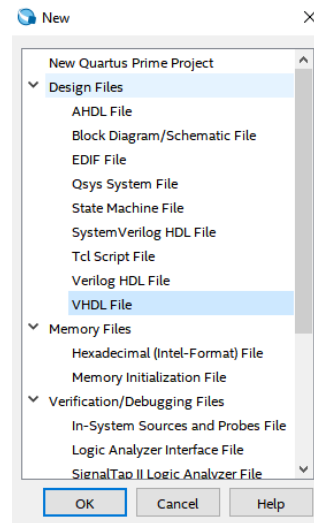


Figura 7: VHDL file

Lembre-se de que o seu arquivo .vhd deve ter o mesmo nome que o projeto no Quartus, nesse caso, "exemplo". Para testar, usaremos um somador de 1 bit de exemplo:

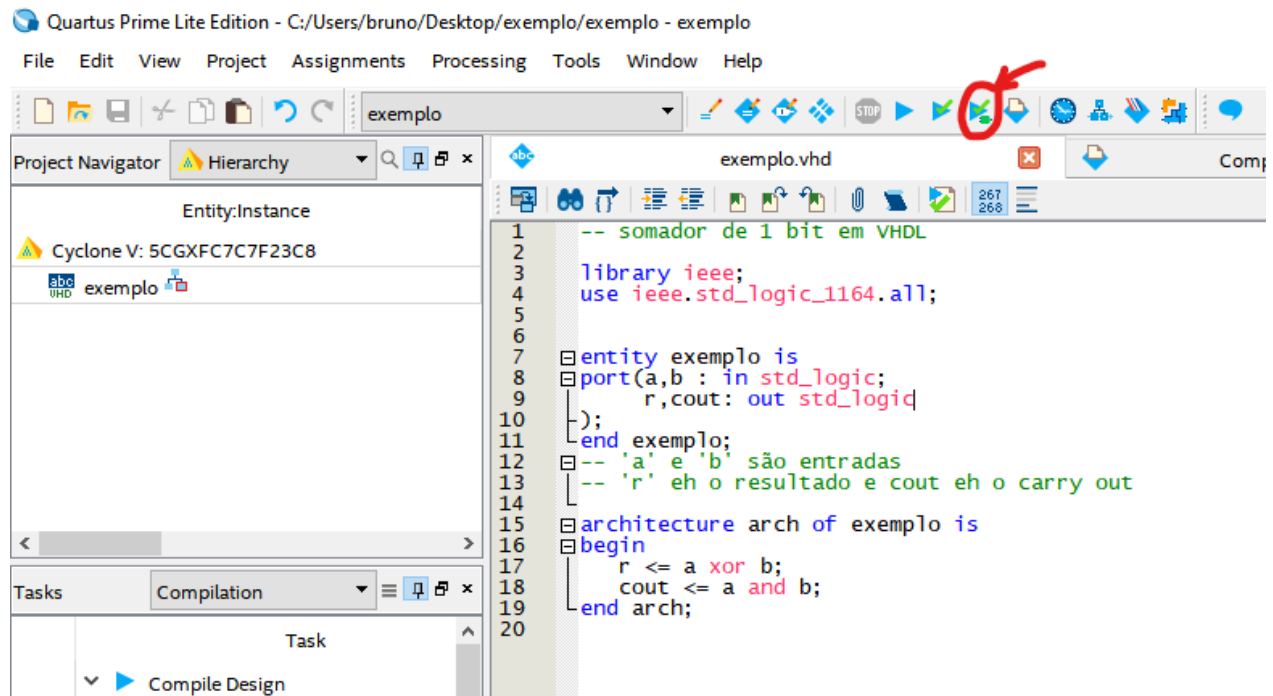


Figura 8: Somador binário, em vermelho, o botão para compilar

5. Criando a carta de tempo

Após o arquivo ter sido compilado com sucesso, mais uma vez entre em "File" » "New".
E role para baixo até achar University Program VWF.

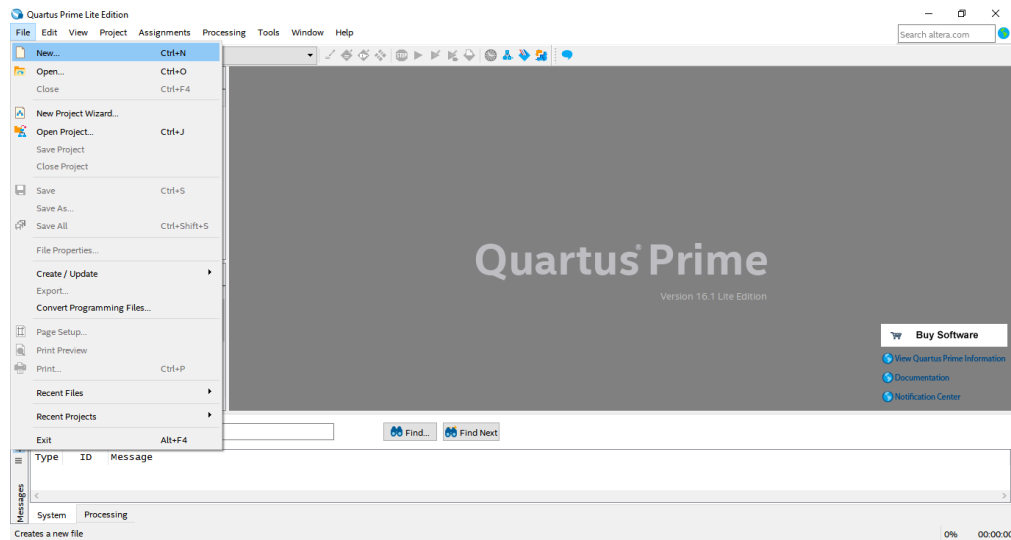


Figura 9: File » New

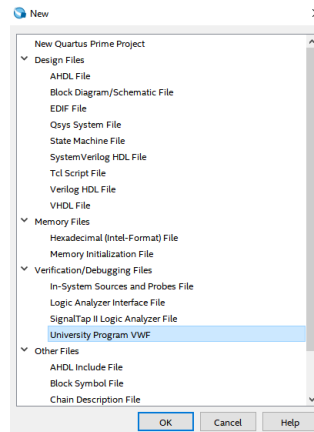


Figura 10: University Program VWF

Abrirá uma nova janela do Quartus e lá a sequência de comandos é: "Edit"» "Insert"» "Insert Node or Bus" Aparecerá uma janela pop-up, clique em "Node Finder"

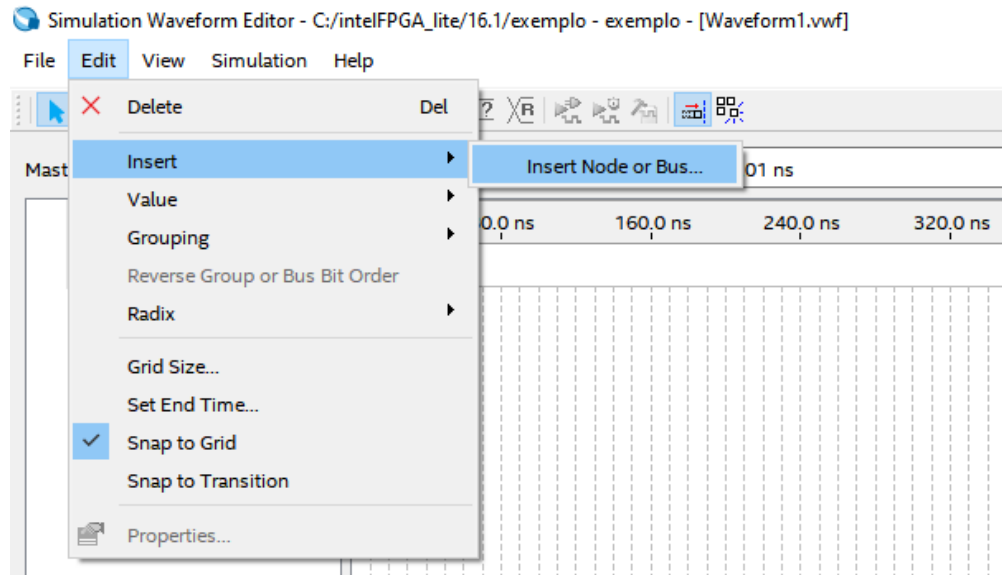


Figura 11: Insert node or bus

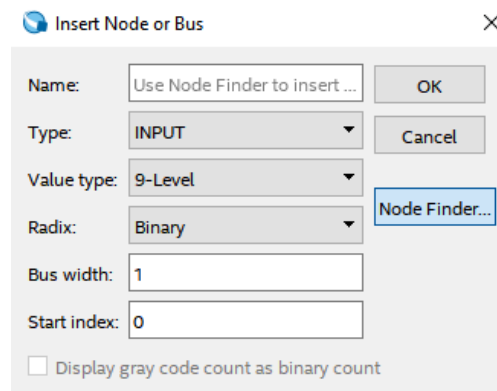


Figura 12: Node Finder

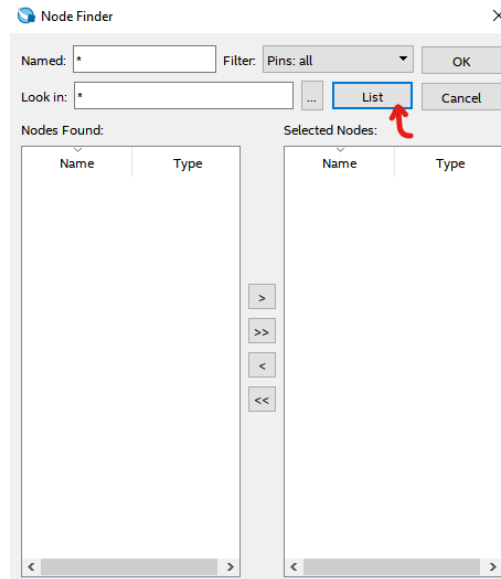


Figura 13: Clicar para mostrar todas as entradas e saídas da sua entidade

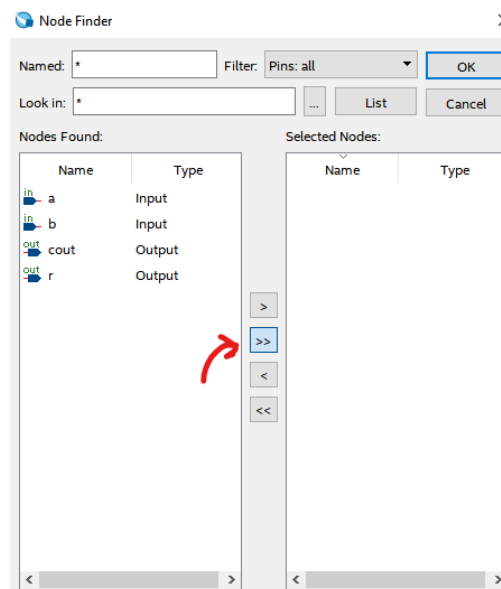


Figura 14: Usando >> você insere todas as opções

Depois disso, dê "OK" nas telas que aparecerem.

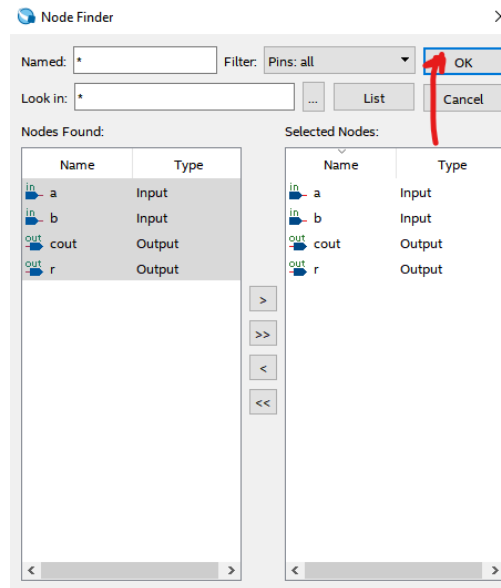


Figura 15: OK

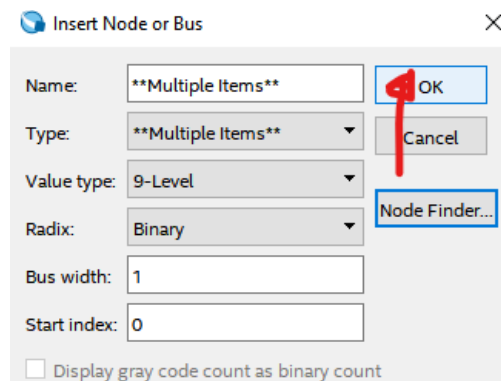


Figura 16: OK

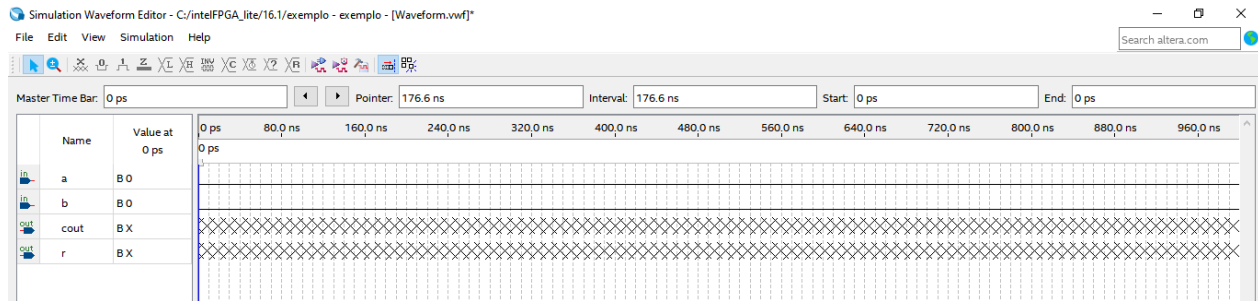


Figura 17: Antes da simulação

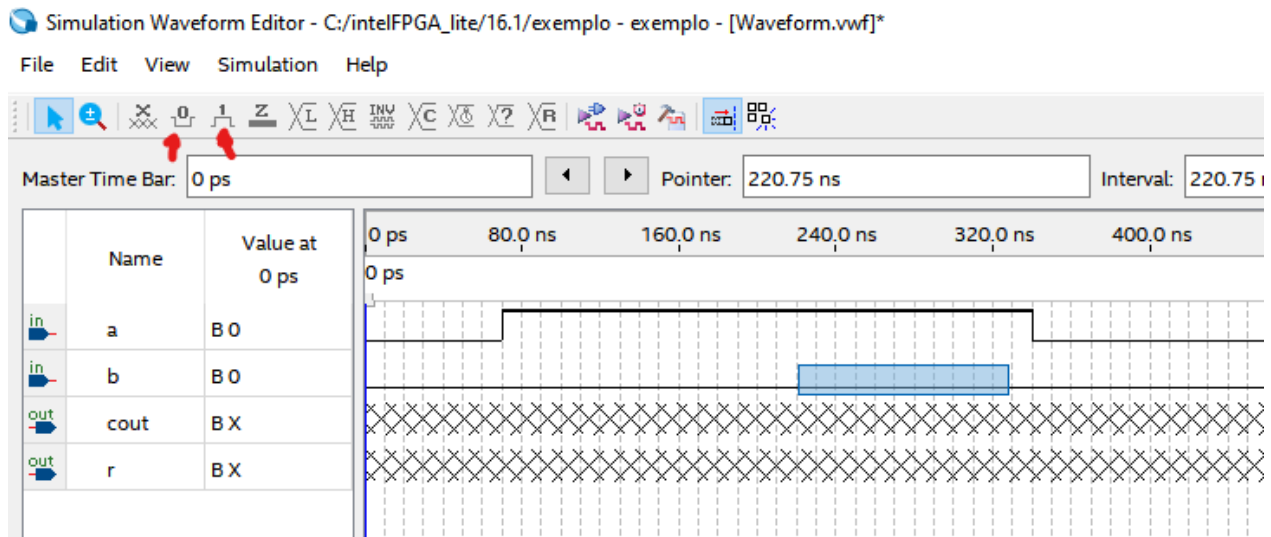


Figura 18: Selecionando onde deve ser 0 e onde deve ser 1

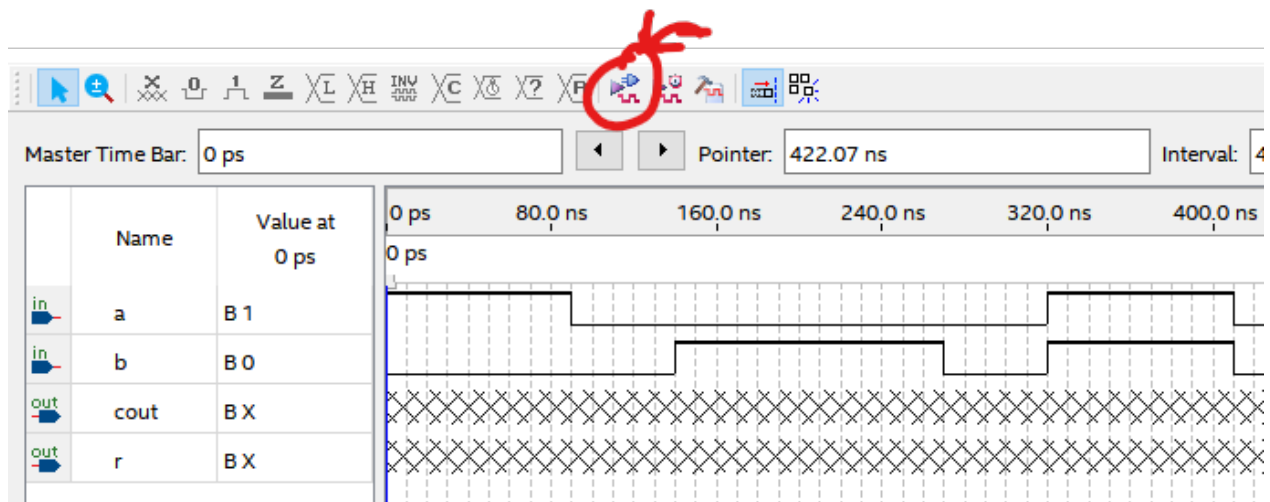


Figura 19: Clicar para simular no modo Functional Simulation

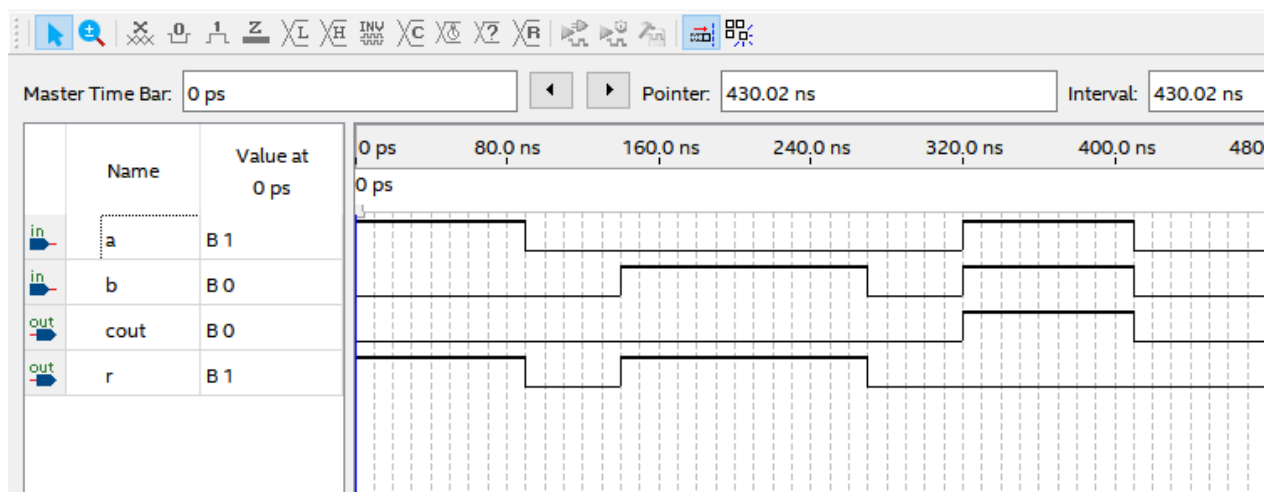


Figura 20: Resultado Final