

Tema 8. Conversión D/A y A/D

Contenidos

8.1 Conversores D/A

8.1.1 Conversor con ponderación binaria

8.1.2 Conversor en escalera R/2R

8.1.3 Características de funcionamiento

8.2 Conceptos básicos de conversión A/D

8.2.1 Muestreo y cuantificación

8.3 Conversores A/D

8.3.1 Conversor de aproximaciones sucesivas

8.3.2 Conversor de doble rampa de integración

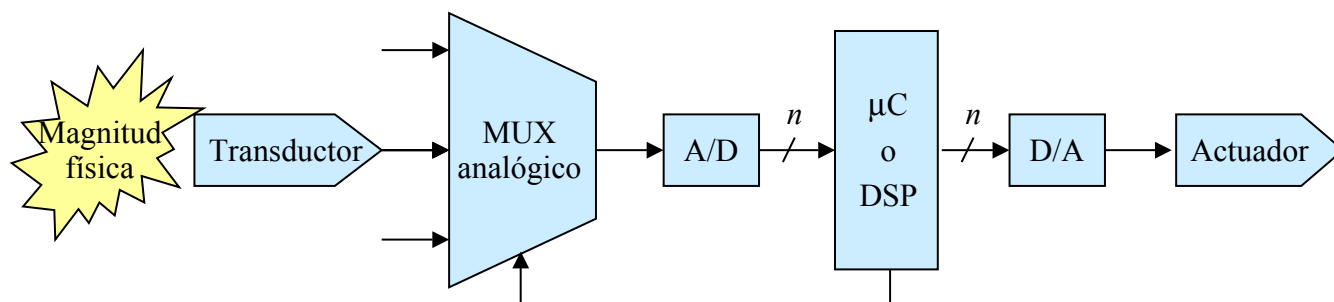
8.3.3 Conversor paralelo y pipeline

8.3.4 Características de funcionamiento

Tema 8. Conversión D/A y A/D

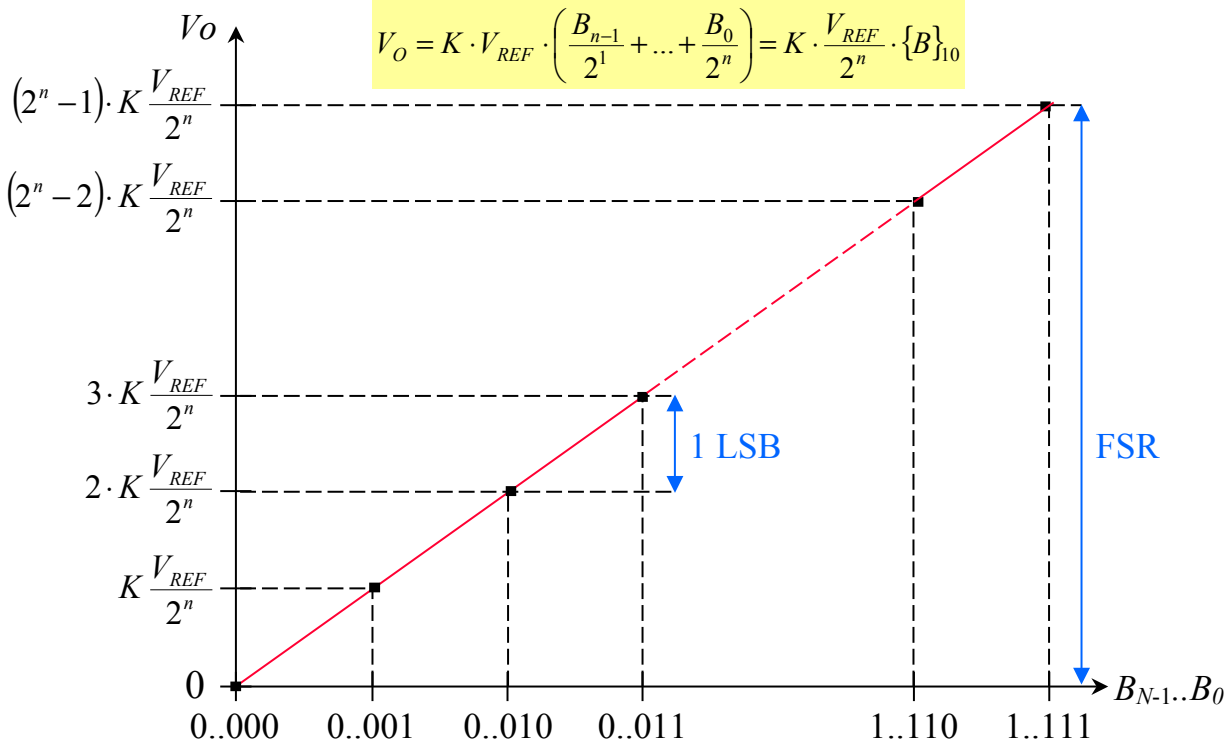
Objetivos

- Mostrar ejemplos de aplicaciones de las conversiones digital-analógica y analógica-digital.
- Entender las características y limitaciones del muestreo.
- Conocer distintas formas de implementar un conversor D/A y A/D.
- Conocer las características principales de los conversores comerciales



8.1 Conversores D/A

Curva de transferencia ideal (salida unipolar)



Universidad de Zaragoza, IEC.

L.A. Barragán

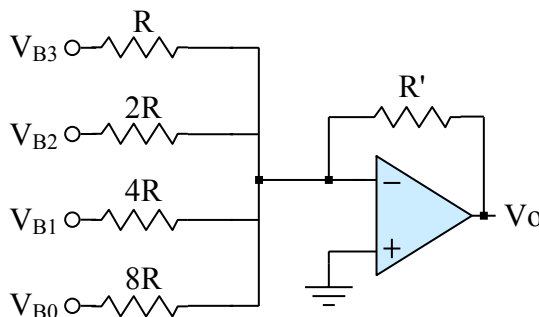
Conversión D/A y A/D - 3

DAC

Conversor D/A con ponderación binaria

- Resistencias de valores muy distintos
- V_{Bi} no presentan precisión adecuada

$$V_{Bi} = B_i \cdot V_{OH} = \begin{cases} V_{OH} \\ 0 \end{cases}$$



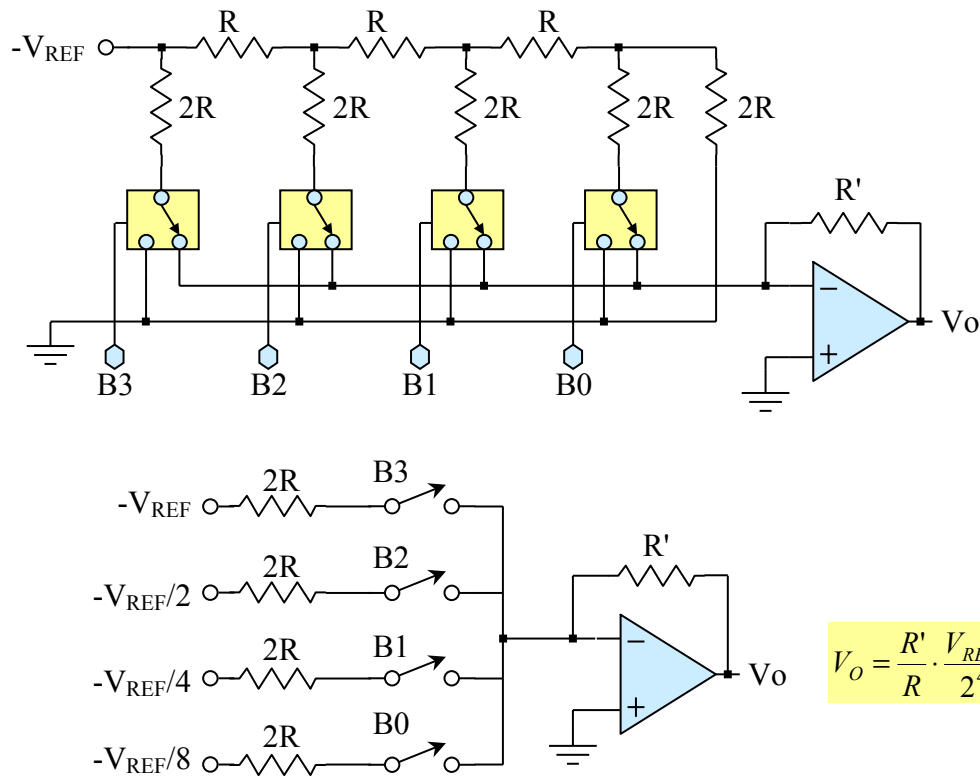
$$\begin{aligned} V_O &= -R' \cdot \left(\frac{V_{B3}}{R} + \frac{V_{B2}}{2R} + \frac{V_{B1}}{4R} + \frac{V_{B0}}{8R} \right) \\ &= -\frac{R'}{R} \cdot \frac{V_{OH}}{8} \cdot (8 \cdot B_3 + 4 \cdot B_2 + 2 \cdot B_1 + B_0) \\ &= -2 \frac{R'}{R} \cdot \frac{V_{OH}}{2^4} \cdot (2^3 \cdot B_3 + 2^2 \cdot B_2 + 2 \cdot B_1 + B_0) \\ &= -2 \frac{R'}{R} \cdot \frac{V_{OH}}{2^4} \cdot \{B\}_{10} \end{aligned}$$

Universidad de Zaragoza, IEC.

L.A. Barragán

Conversión D/A y A/D - 4

DAC en escalera R/2R



DAC

Definiciones

- **FSR**. Diferencia entre la máxima y la mínima salida analógica
- **1LSB**. El valor analógico de 1LSB es el mínimo cambio que puede ocurrir en la salida del DAC
- **Resolución**. Diferencia en la salida del DAC correspondiente a 2 códigos binarios de entrada que sólo difieren en el bit menos significativo

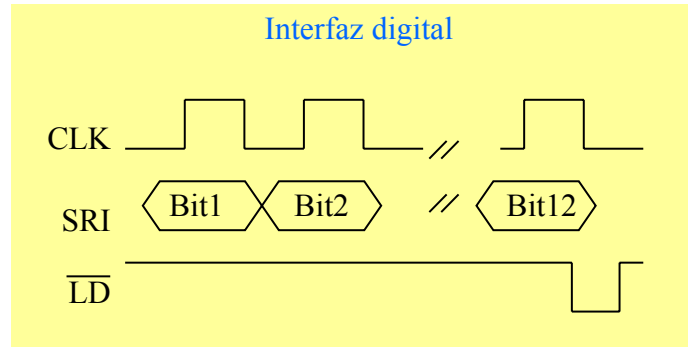
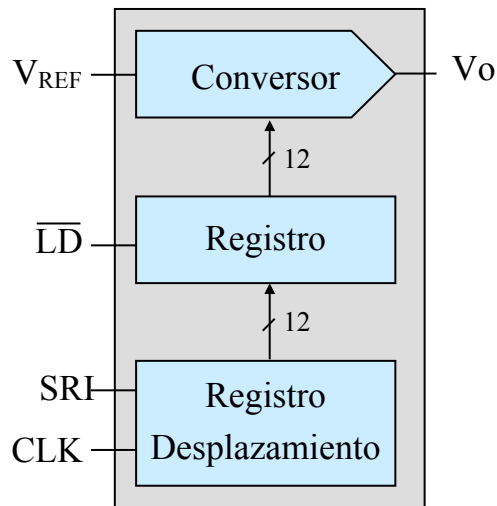
Características

- Número de bits n
- Velocidad
 - **Tiempo de establecimiento**. Tiempo que tarda el conversor en estabilizar la salida en un margen de 1LSB cuando todos los bits del código binario de entrada cambian de 0 a 1 o viceversa.
- Entrada DAC: serie, paralelo
- Variable analógica: V, I

DAC

❑ DAC-8048 (12 bits)

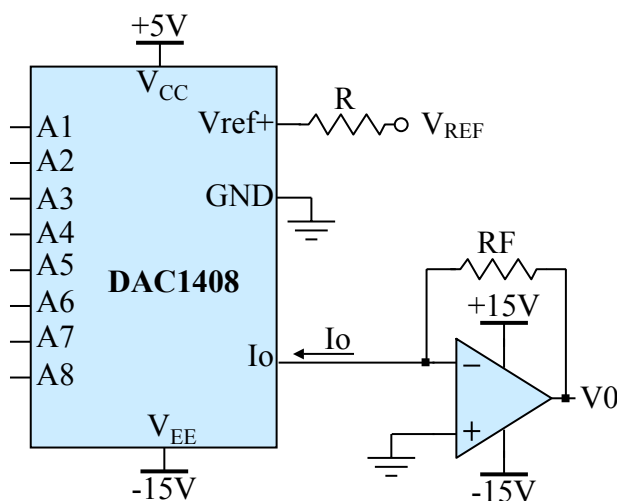
- Entrada serie
- Salida tensión (V_o)



DAC

❑ DAC1408 (8 bits)

- Entrada paralelo (A1..A8)
- Salida intensidad (I_o)



$$I_o = \frac{V_{REF}}{R} \cdot \left(\frac{A1}{2^1} + \frac{A2}{2^2} + \dots + \frac{A8}{2^8} \right)$$

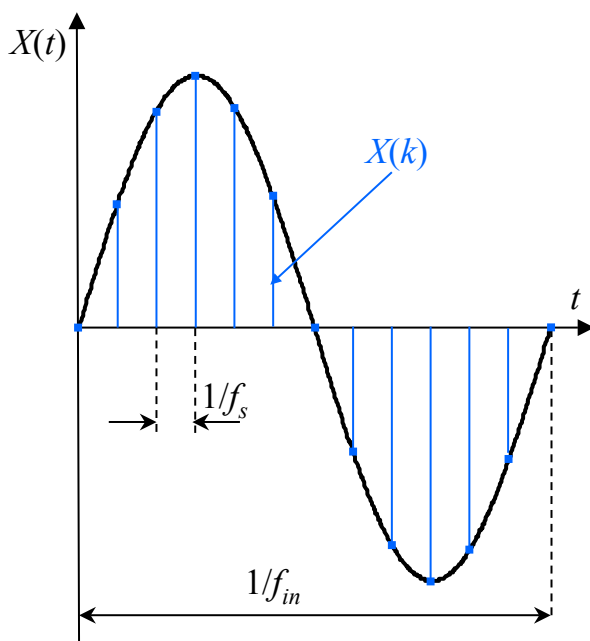
8.2 Conceptos básicos de conversión A/D

□ Etapas:

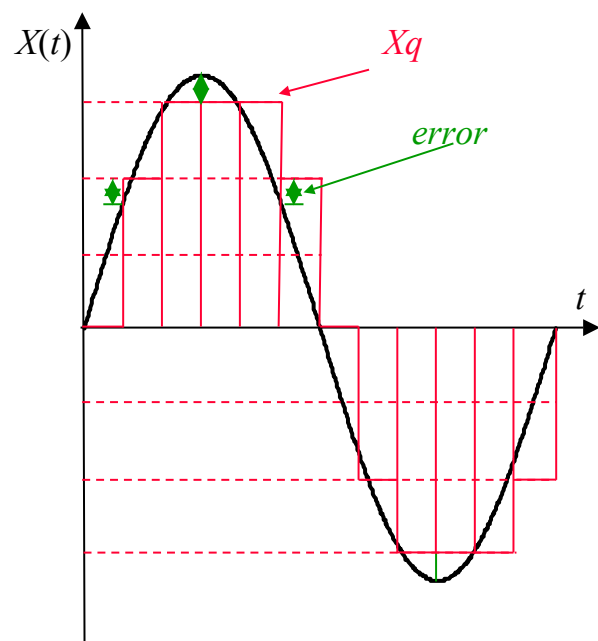
- **Acondicionamiento**. Adapta al fondo de escala para aprovechar al máximo la resolución del conversor
 - Protección
- **Muestreo-retención** (*Sample and Hold*). Captura la señal analógica en instantes múltiplos de T_s (periodo de muestreo) y la mantiene
 - $X(t) \rightarrow X(k) = \{X(0), X(T_s), X(2 \cdot T_s), \dots, X(k \cdot T_s), \dots\}$
 - Teorema de muestreo de *Nyquist*
 $f_s > 2 \cdot f_m$
- **Cuantificación Q**. Traslada una amplitud analógica en un código binario de n bits
 - $Q[X(k)] \rightarrow X_q$
 - Error de cuantificación. A diversos valores de entrada les corresponde la misma representación digital

Conceptos básicos de conversión A/D

□ Muestreo



□ Cuantificación



Cuantificación

❑ Error cuantificación

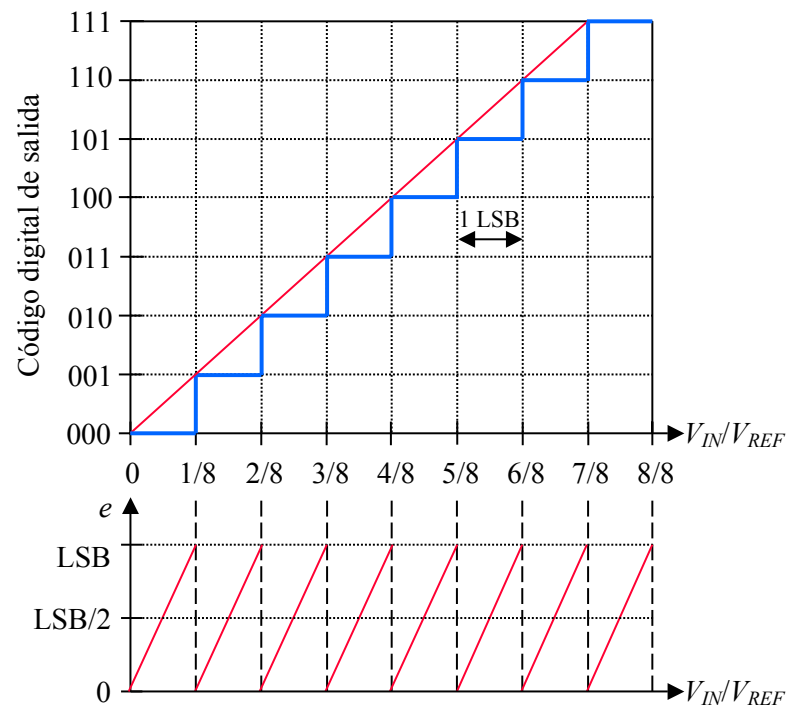
- $e = X(k) - Q[X(k)]$
- $n \uparrow \Rightarrow e \downarrow$

❑ $1\text{LSB} = V_{\text{REF}}/2^n$

$$V_{\text{IN}} = q \cdot \frac{V_{\text{REF}}}{2^n} + e$$

$$q = \{B\}_{10} = \left\lfloor \frac{V_{\text{IN}}}{V_{\text{REF}}} \cdot 2^n \right\rfloor$$

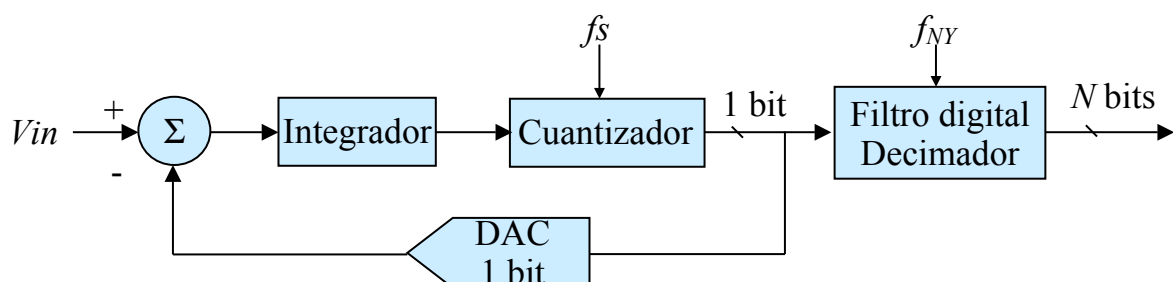
$$e \leq 1\text{LSB} = \frac{V_{\text{REF}}}{2^n}$$



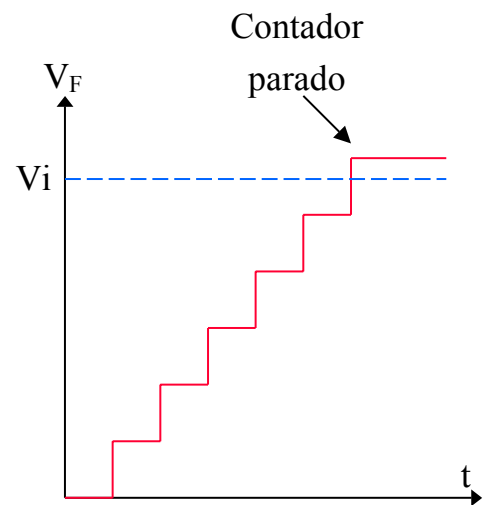
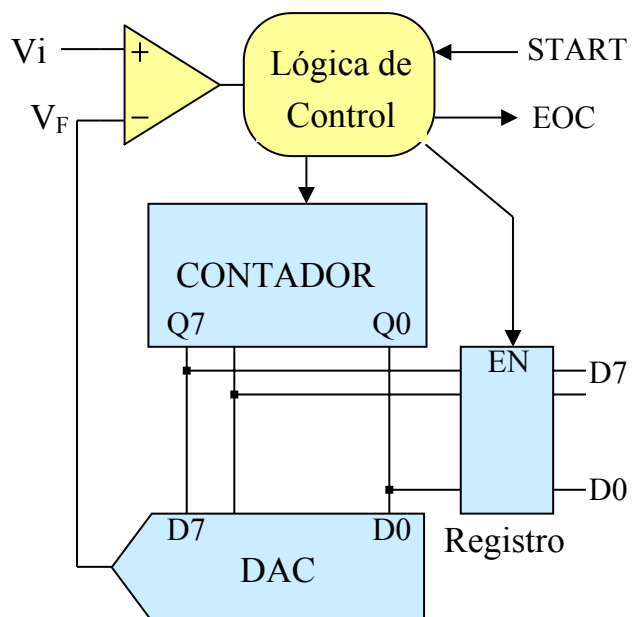
8.3 Conversores A/D

❑ Tipos

- Conversores Nyquist
 - Aproximaciones sucesivas
 - Doble rampa de integración
- Conversores de sobremuestreo
 - Sigma delta
 - Las señales se muestrean a frecuencias f_s muy superiores a la frecuencia de Nyquist (f_{NY}) \Rightarrow Errores de cuantificación se minimizan
 - La codificación digital se obtiene promediando digitalmente la secuencia de muestras
- Flash
- Pipeline



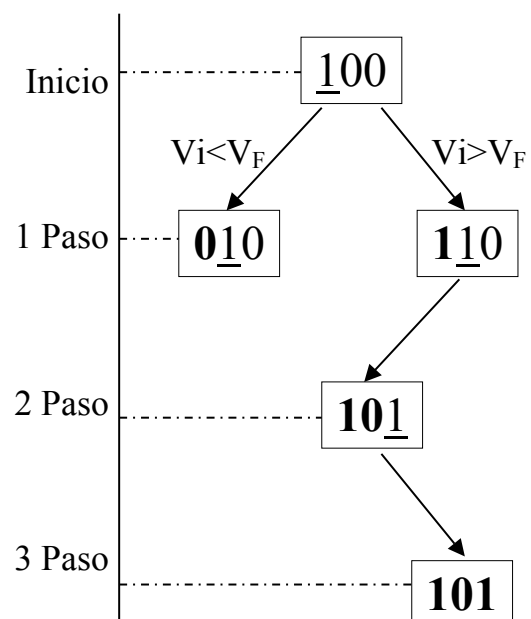
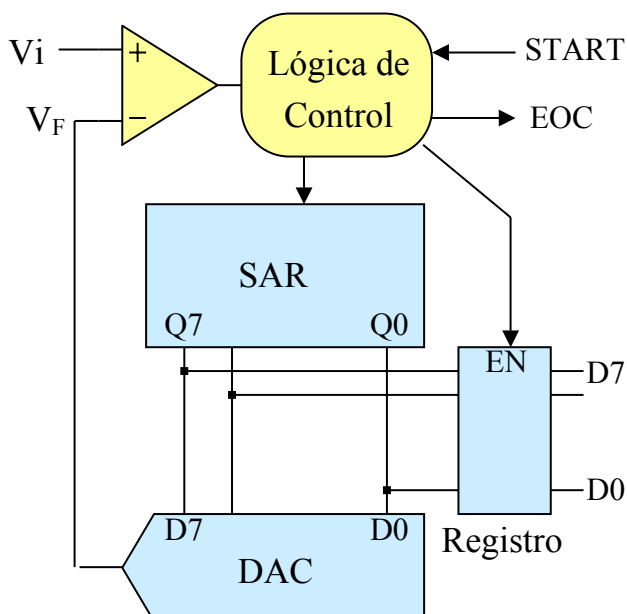
ADC basado en contador



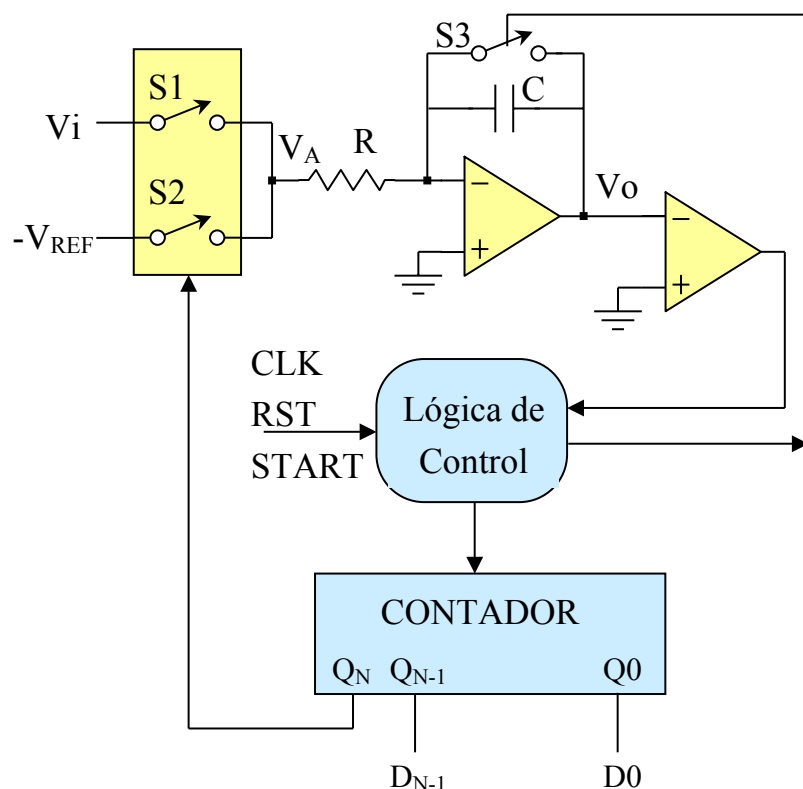
$$V_F = K \cdot \frac{V_{REF}}{2^n} \cdot \{D\}_{10}$$

ADC de aproximaciones sucesivas

Se utiliza un SAR (*Successive Approximation Register*) en vez del contador

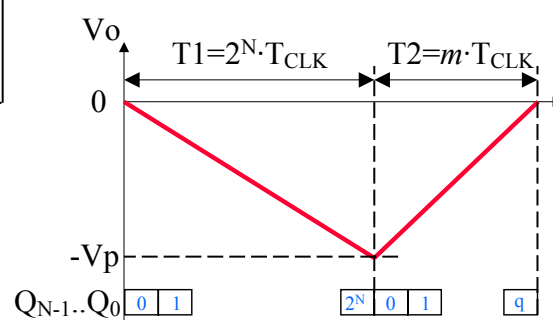


ADC de doble rampa de integración



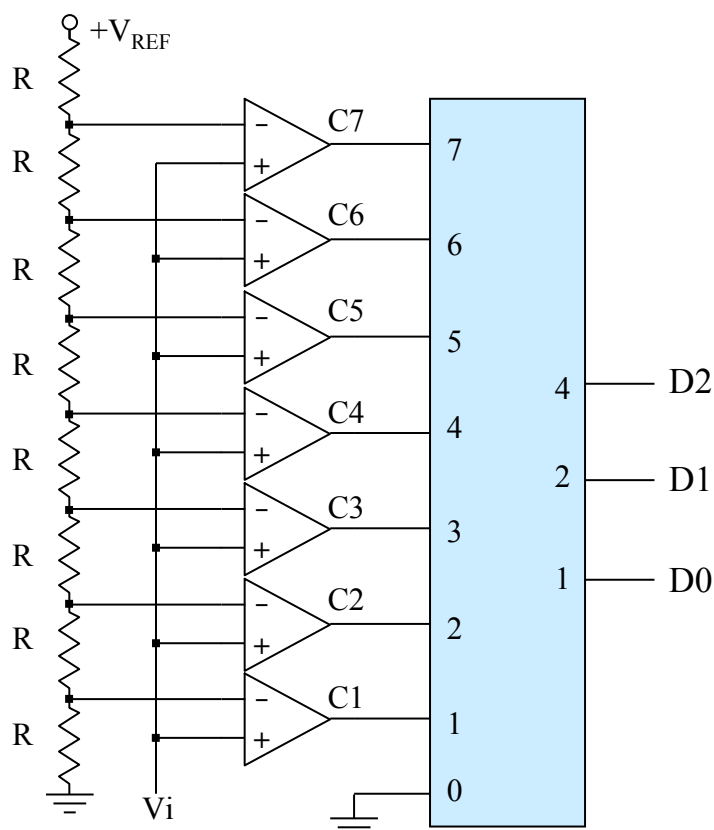
Q_N	S1	S2
0	Cerrado	Abierto
1	Abierto	Cerrado

$$V_O(t) = V_O(t_0) - \frac{1}{R \cdot C} \int_{t_0}^t V_A(\tau) \cdot d\tau$$



$$q = \{D\}_{10} = m - 1 = \left\lfloor 2^n \cdot \frac{V_{IN}}{V_{REF}} \right\rfloor$$

ADC Flash



❑ Número comparadores = $2^n - 1$

❑ Ejemplo, $V_{REF} = 8V$

V_i	D2	D1	D0
$0 \leq V_i < 1$	0	0	0
$1 \leq V_i < 2$	0	0	1
$2 \leq V_i < 3$	0	1	0
$3 \leq V_i < 4$	0	1	1
...			
...			
$7 \leq V_i < 8$	1	1	1

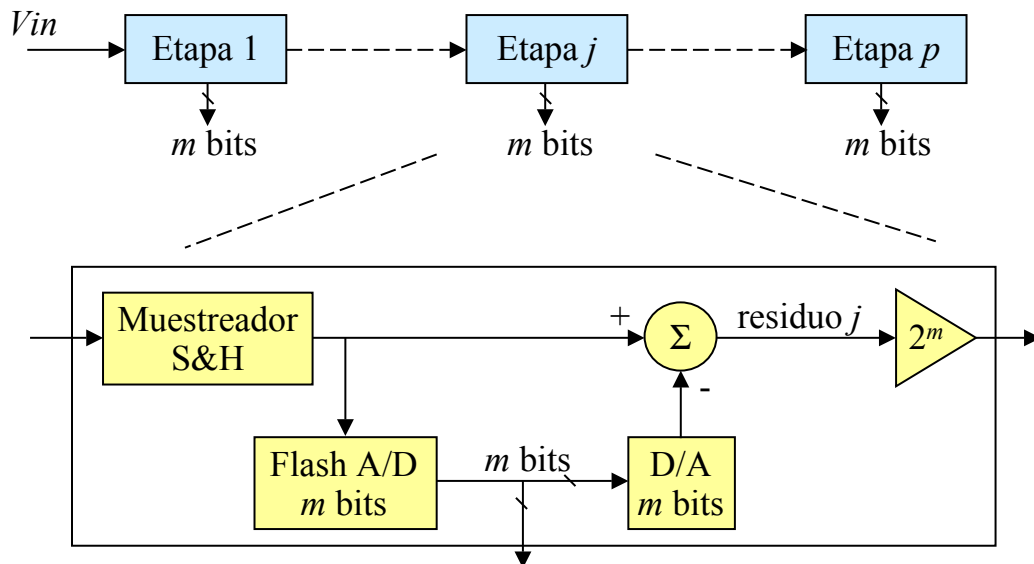
$$q = \{D\}_{10} = \left\lfloor 2^n \cdot \frac{V_{IN}}{V_{REF}} \right\rfloor$$

$$V_{IN} = q \cdot \frac{V_{REF}}{2^n} + e$$

ADC tipo *pipeline*

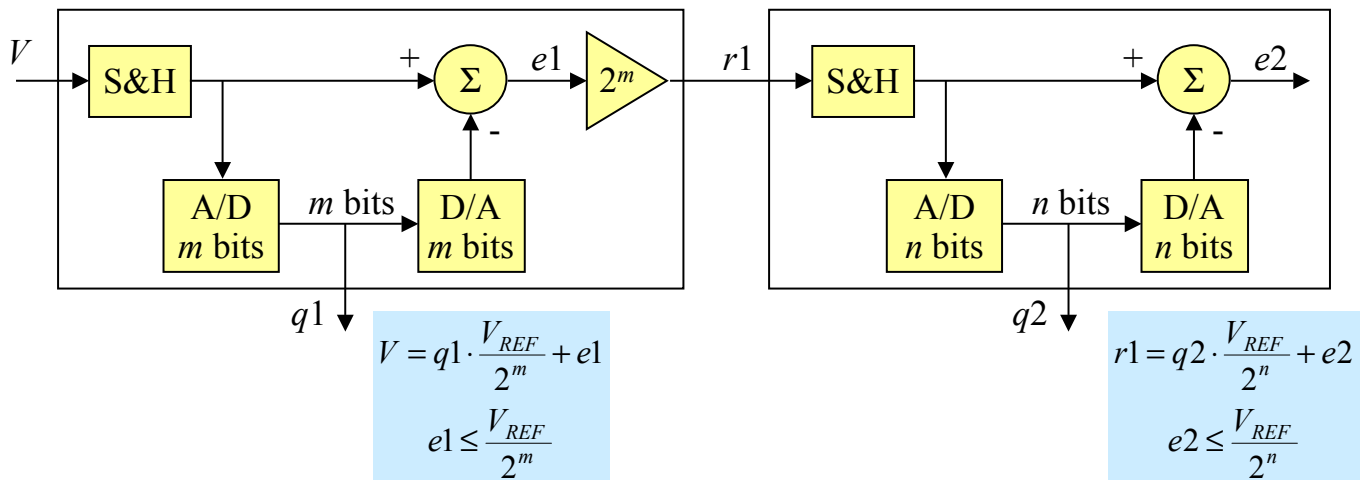
Esquema general

- Latencia = p
- Throughput = 1
- Número comparadores = $p \times (2^m - 1)$



ADC tipo *pipeline*

Dos etapas



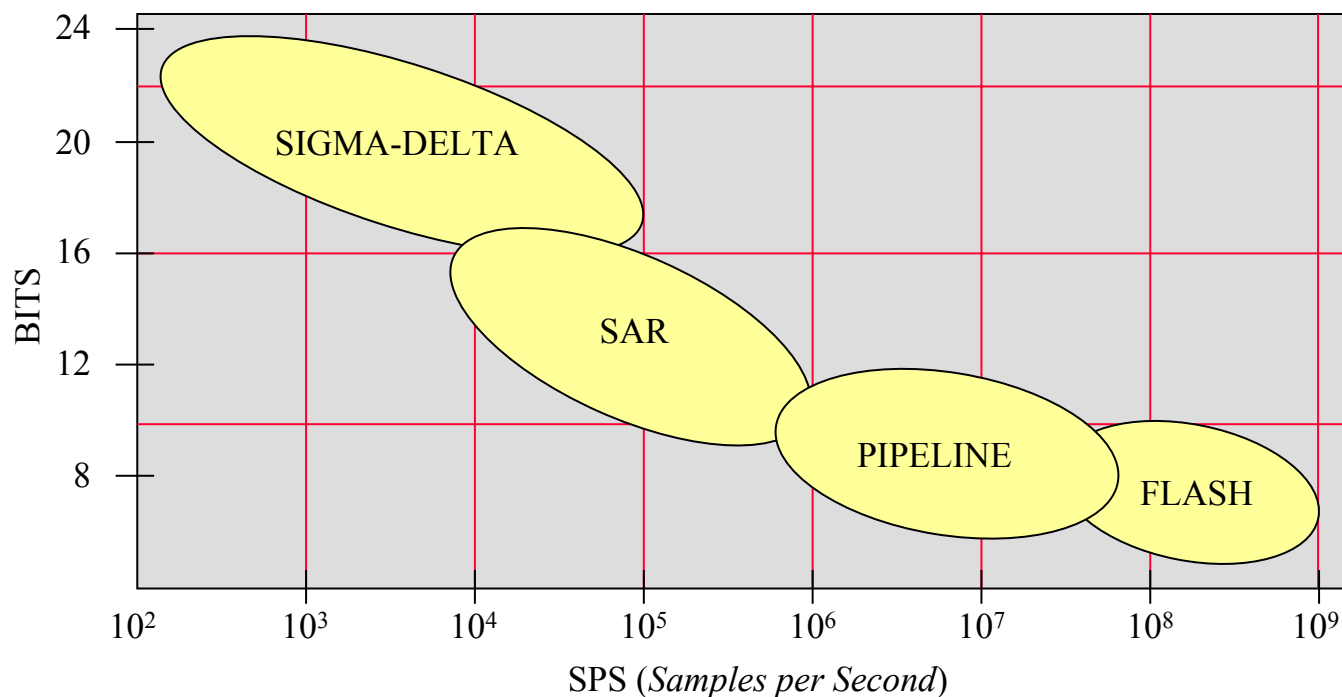
ADC (m+n) bits

$$V = q1 \cdot \frac{V_{REF}}{2^m} + q2 \cdot \frac{V_{REF}}{2^m \cdot 2^n} + \frac{e2}{2^m} = (2^n q1 + q2) \cdot \frac{V_{REF}}{2^{m+n}} + e'$$

$$e' = \frac{e2}{2^m} \leq \frac{V_{REF}}{2^{m+n}}$$

ADC

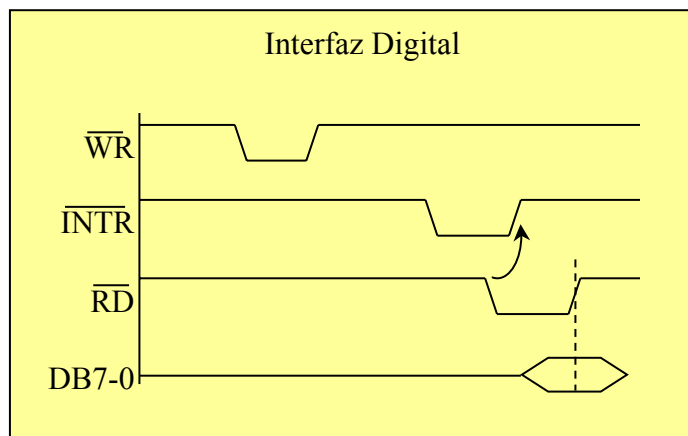
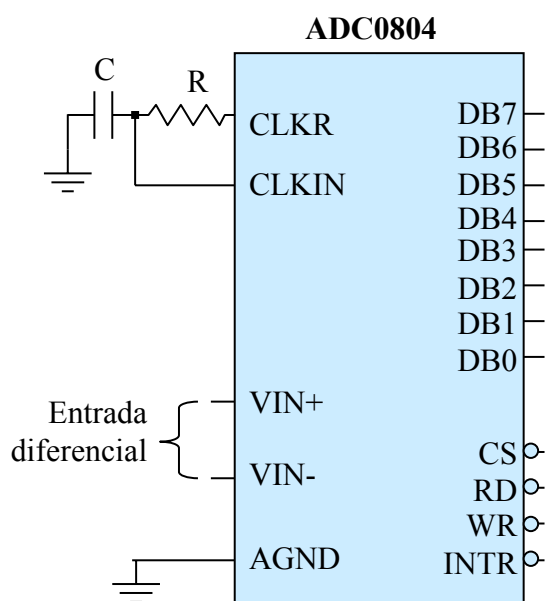
Comparativa



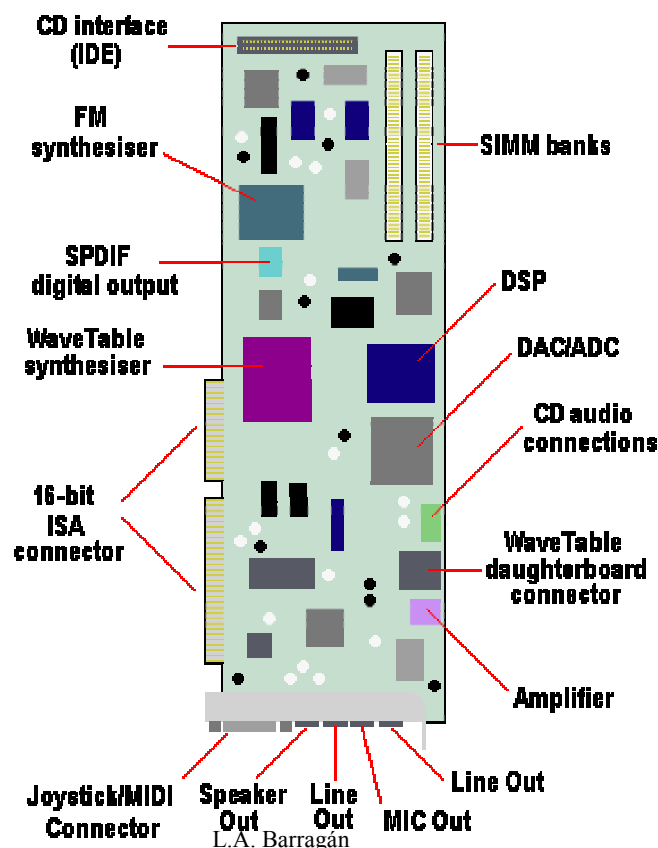
ADC 0804

ADC por aproximaciones sucesivas

- Generador de reloj interno
- Salidas triestado. Interfaz con buses de μP
- Salida de interrupción INTR



Tarjeta de sonido



Universidad de Zaragoza, IEC.

Conversión D/A y A/D - 21

Bibliografía

- ❑ J.I. Artigas, L.A. Barragán, C. Orrite, Aplicaciones y Problemas de Electrónica Digital. Prensas Universitarias de Zaragoza (Colección Textos Docentes, 69), Zaragoza, 1999. [Capítulos 5 y 6.](#)
- ❑ J.I. Artigas, L.A. Barragán, C. Orrite, I. Urriza, Electrónica Digital. Aplicaciones y Problemas con VHDL. Pearson Educación, Madrid, 2002. [Capítulo 4](#)
- ❑ T.L. Floyd, Fundamentos de Sistemas Digitales, 7ª edición, Prentice Hall, Madrid, 2000. [Capítulo 13](#)