

Министерство науки и высшего образования Российской Федерации
ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ АВТОНОМНОЕ ОБРАЗОВАТЕЛЬНОЕ
УЧЕРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ

“НАЦИОНАЛЬНЫЙ ИССЛЕДОВАТЕЛЬСКИЙ УНИВЕРСИТЕТ ИТМО”

Факультет ПИиКТ



УНИВЕРСИТЕТ ИТМО

ОТЧЁТ

По лабораторной работе: 3

По предмету: Системы на кристалле

Вариант 1

Студенты:

Андрейченко Леонид Вадимович

Степанов Михаил Алексеевич

Группа Р34301

Преподаватель:

Быковский Сергей Вячеславович

Санкт-Петербург

2023

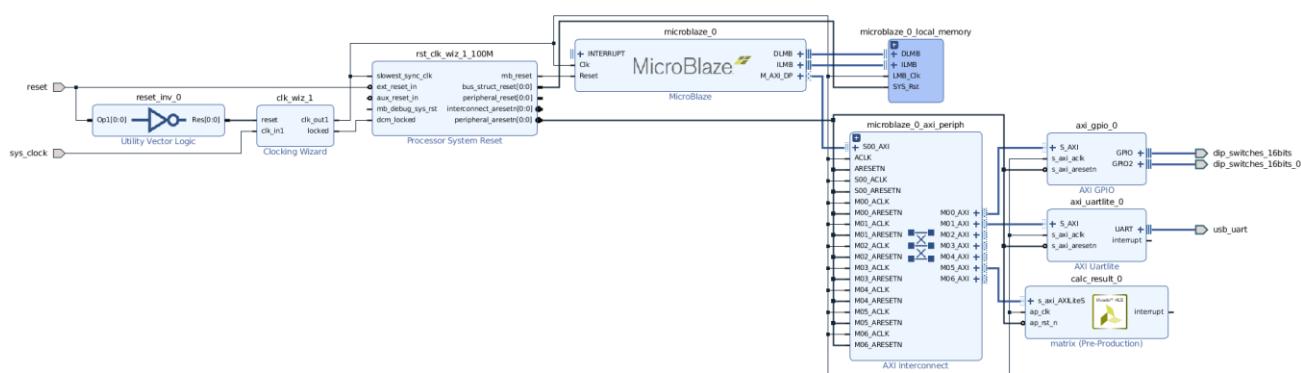
Цель работы

Получить базовые навыки проектирования, отладки и тестирования гетерогенной СнК, включающей блоки с конфигурируемым и фиксированным алгоритмом функционирования.

Задание

1. Интегрировать в созданную в лабораторной 1 СнК аппаратный ускоритель, разработанный в лабораторной работе 2. Должна быть использована версия ускорителя с оптимальными показателями по производительности и занимаемым ресурсам.
2. Провести тестирование созданной системы с полностью программной реализацией алгоритма и с использованием аппаратного ускорителя.
3. Выполнить профилирование системы по занимаемым ресурсам и производительности при частоте тактового сигнала в 100МГц.
4. Выполнить анализ полученных результатов и написать отчет по работе.

Структурная схема



Оценка характеристик

- Число занимаемых ресурсов ПЛИС

Новая реализация

Resource	Utilization	Available	Utilization %
LUT	2339	63400	3.69
LUTRAM	116	19000	0.61
FF	2440	126800	1.92
BRAM	68	135	50.37
DSP	3	240	1.25
IO	36	210	17.14
BUFG	2	32	6.25
MMCM	1	6	16.67

Старая реализация

Resource	Utilization	Available	Utilization %
LUT	1227	63400	1.94
LUTRAM	116	19000	0.61
FF	1049	126800	0.83
BRAM	64	135	47.41
IO	36	210	17.14
BUFG	2	32	6.25
MMCM	1	6	16.67

Аппаратная реализация алгоритма повлияла на использование следующих ресурсов:

- В два раза увеличилось использование LUTов
- В два раза увеличилось количество использующихся FF
- Увеличилось количество используемой блочной памяти BRAM
- Начали использоваться блоки DSP

Время выполнения алгоритма при частоте тактового сигнала в 100 МГц

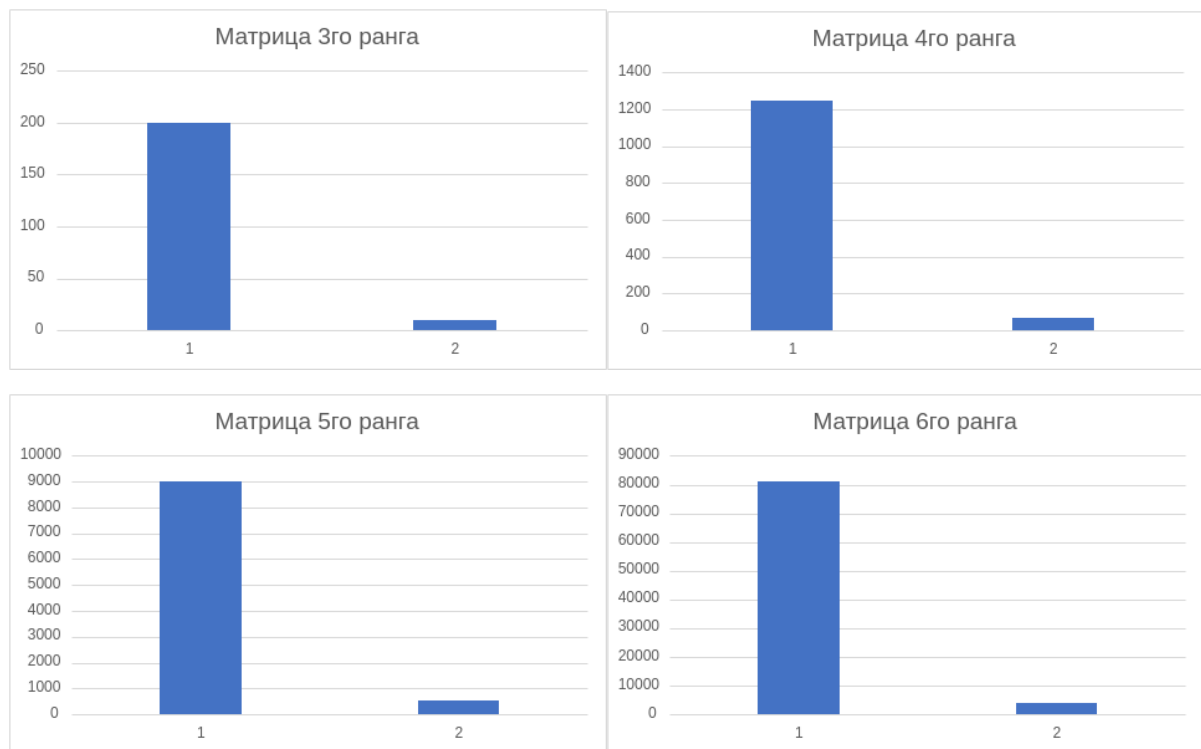
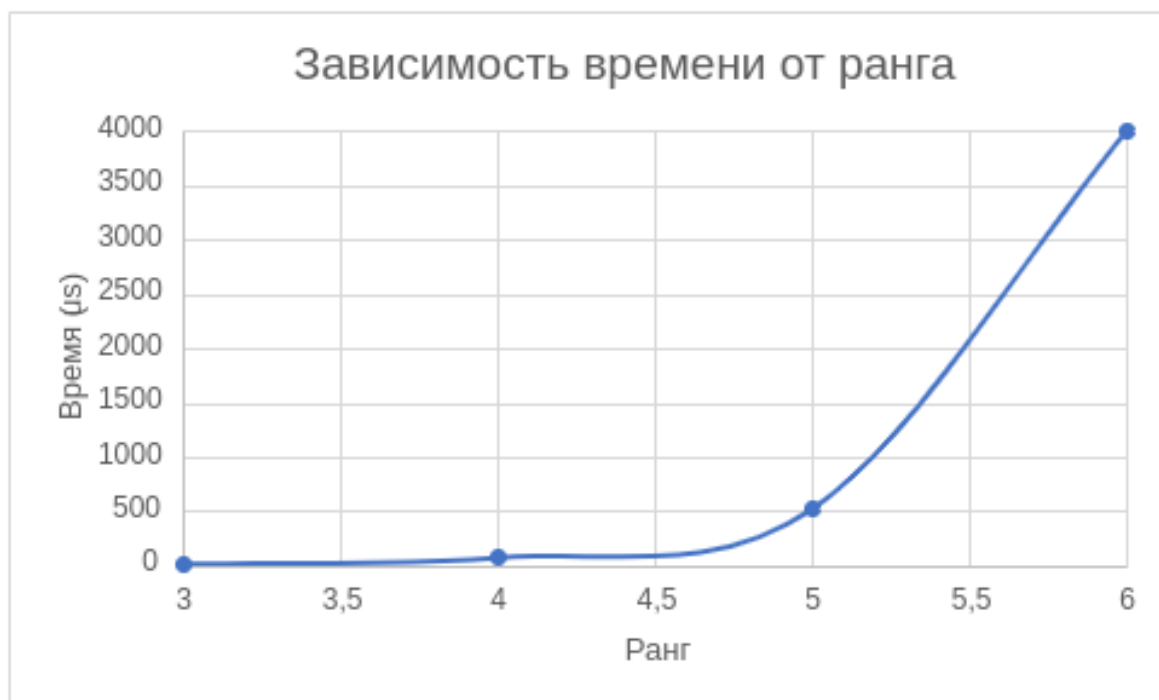


Таблица сравнения времени работы алгоритма

Алгоритм	N = 3	N = 4	N = 5	N = 6
Аппаратный	200 us	1250 us	9020 us	81050 us
Программный	10 us	70 us	518 us	4000 us

В среднем время выполнения алгоритма, при использовании аппаратного ускорителя составил сократился в 20 раз.

- Зависимость времени получения результата вычислений от значения варьируемого параметра алгоритма.



Структурная схема аппаратного ускорителя

