

实验一 印制电路板设计—前处理

地 点： K 楼 416 室 实验台号： 16

实验日期与时间： 2019.7.7 评 分：

学生姓名： 李木晗 学生学号： SZ170210119

实验报告需包含：设计思路、设计图截图、现象的描述和原因分析、问题的回答，

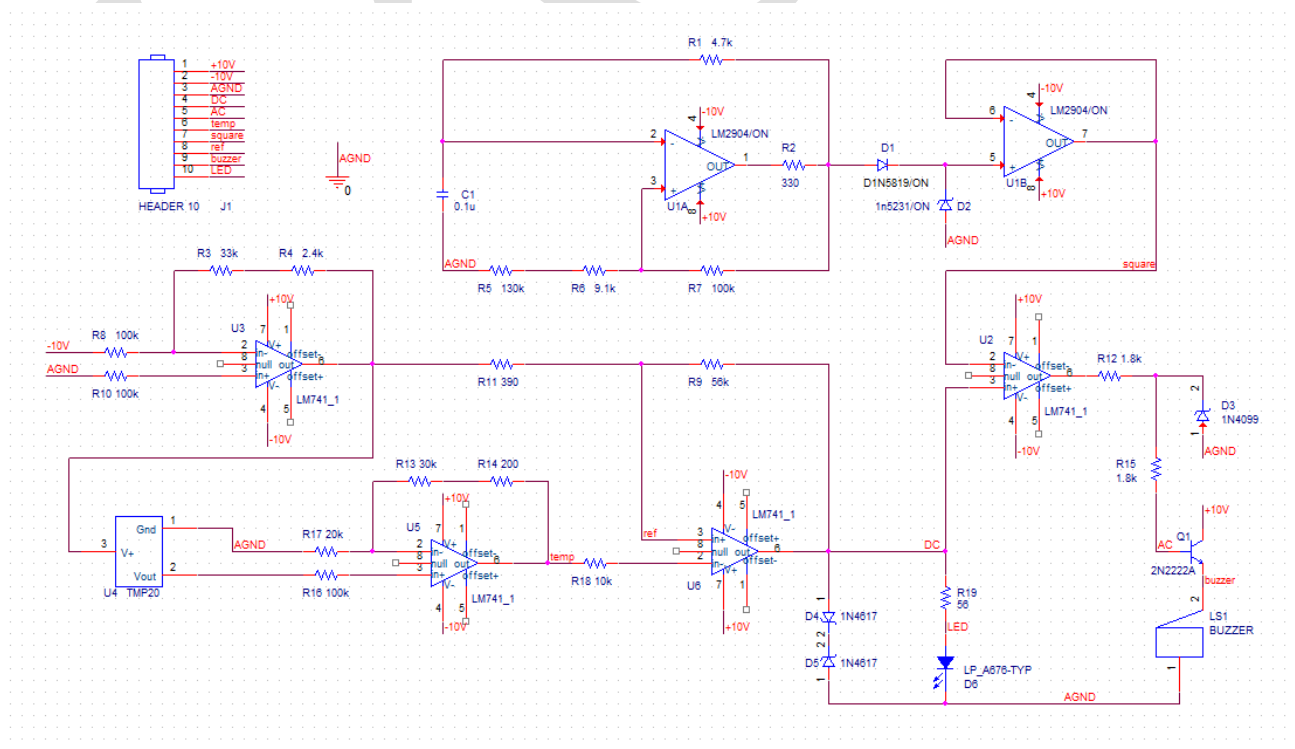
除此之外，源文件请按照以下顺序放到一个文件夹内，并将文件夹命名为：学号-姓名-实验*，如：SZ160110888-张三-PCB 设计实验一，

- 1、原理图文件：*.DSN
- 2、封装：*.dra, *.psm
- 3、物料清单(BOM)：*.xlsx

这个文件夹连同实验报告一起作为设计成果上交。

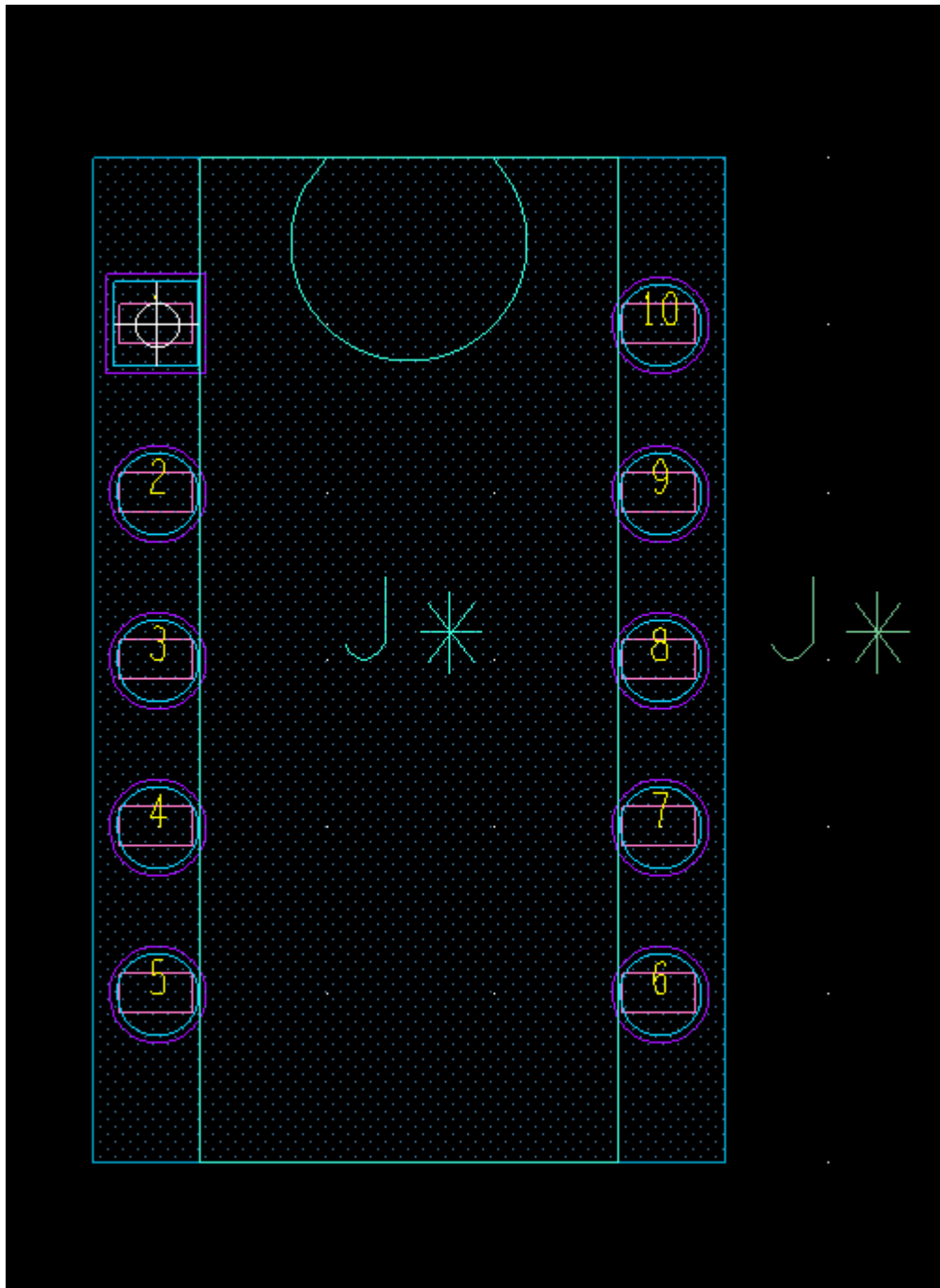
1.1 原理图

图：



1.2 header 的封装

图：



画封装时长度单位是什么？管脚间距是如何定义的？添加了哪些丝印？管脚号是如何排列的？

单位 Mils，共 10 pins，管脚间距 100 mils，左上角为 1 脚，逆时针至右上角 10 脚，在管子上部添加了一个丝印。

1.3 BOM

请在 BOM 中列出每一项元器件的封装名 (PCB Footprint), 并说明每种元器件选择该封装的理由 (比如插件还是贴片? 尺寸? Why?)。

Bill Of Materials

July 7,2019

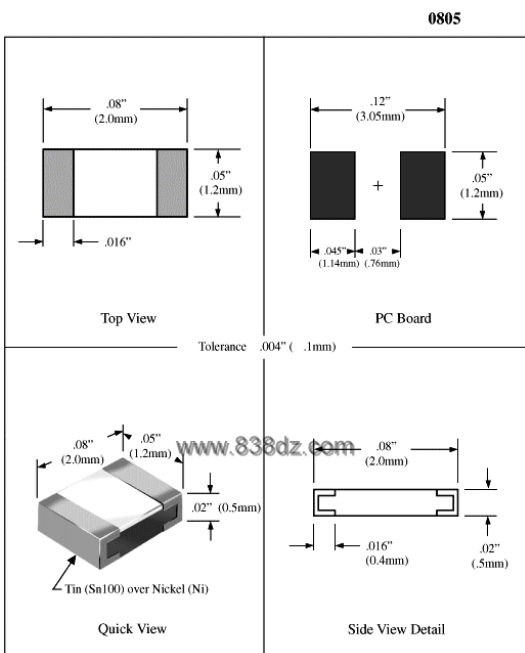
21:55:01

Page1

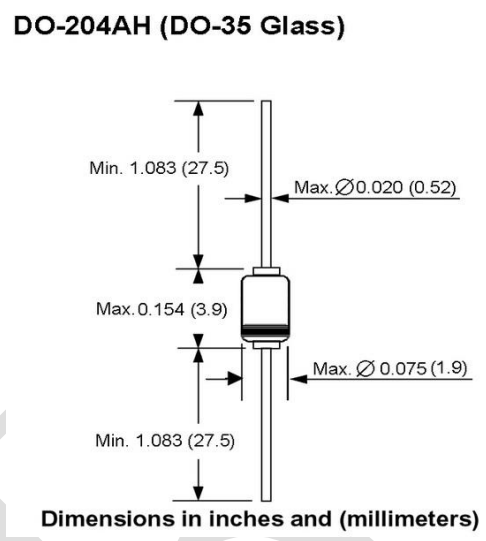
Item	Quantity	Reference Part	{PCB Footprint}
------	----------	----------------	-----------------

1	1	C1 0.1u 0805	15 1 R6 9.1k 0805
2	1	D1 D1N5819/ON do41-1	16 4 R7,R8,R10,R16 100k 0805
3	1	D2 1n5231/ON do35-1	17 1 R9 56k 0805
4	1	D3 1N4099 do35-1	18 1 R11 390 0805
5	2	D4,D5 1N4617 do35-1	19 2 R12,R15 1.8k 0805
6	1	D6 LP_A676-TYP fg	20 1 R13 30k 0805
7	1	J1 HEADER 10 dip	21 1 R14 200 0805
8	1	LS1BUZZER fmq	22 1 R17 20k 0805
9	1	Q1 2N2222A T018	23 1 R18 10k 0805
10	1	R1 4.7k 0805	24 1 R19 56 0805
11	1	R2 330 0805	25 1 U1 LM2904/ON soic8
12	1	R3 33k 0805	26 4 U2,U3,U5,U6 LM741_1 soic8
13	1	R4 2.4k 0805	27 1 U4 TMP20 SC70
14	1	R5 130k 0805	

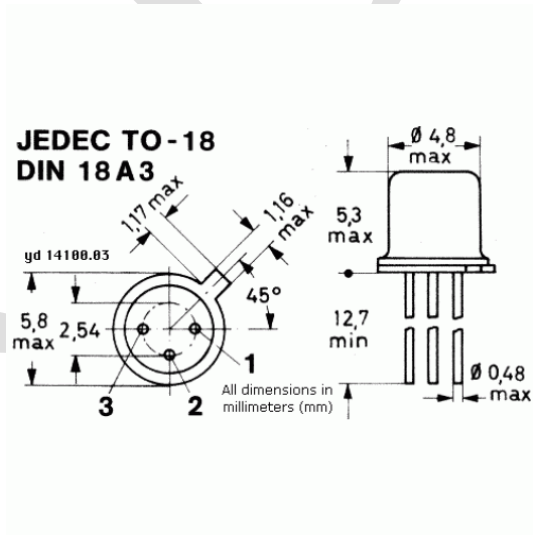
0805 贴片



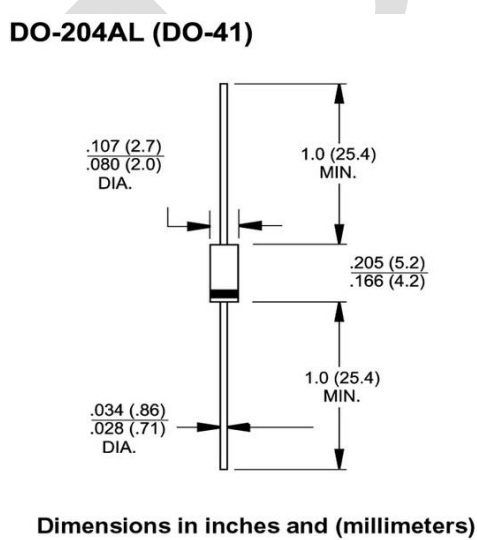
do35 插件



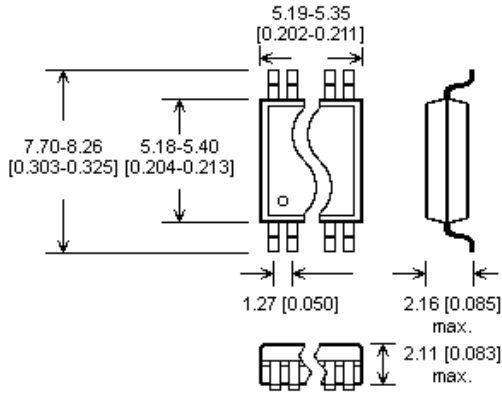
T018 插件



do41 插件



soic8 贴片

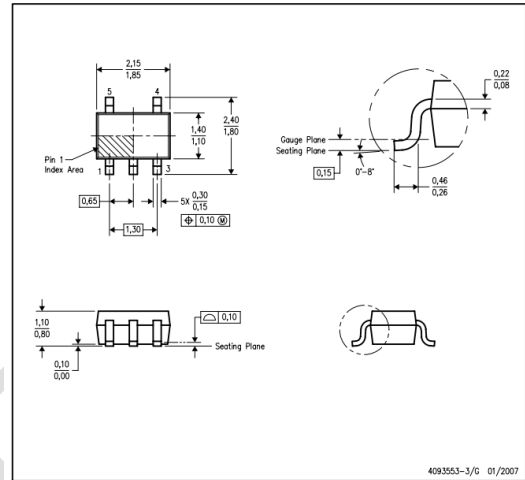


SC70 贴片

贴片封装比较适合机器制造而插件更适合手工组装。在选择封装工艺的过程中，首先要查阅器件厂家及供应商的官网，看看有哪些封装的器件正在供货，然后从安装方便程度、占用空间大小、散热等方面考虑。

DCK (R-PDSO-G5)

PLASTIC SMALL-OUTLINE PACKAGE



NOTES:
A. All linear dimensions are in millimeters.
B. This drawing is subject to change without notice.
C. Body dimensions do not include mold flash or protrusion. Mold flash and protrusion shall not exceed 0.15 per side.
D. Falls within JEDEC MO-203 variation AA.

1.4 创建网表

网表创建时是否报错？是如何解决的？

创建网标报错主要有两类：

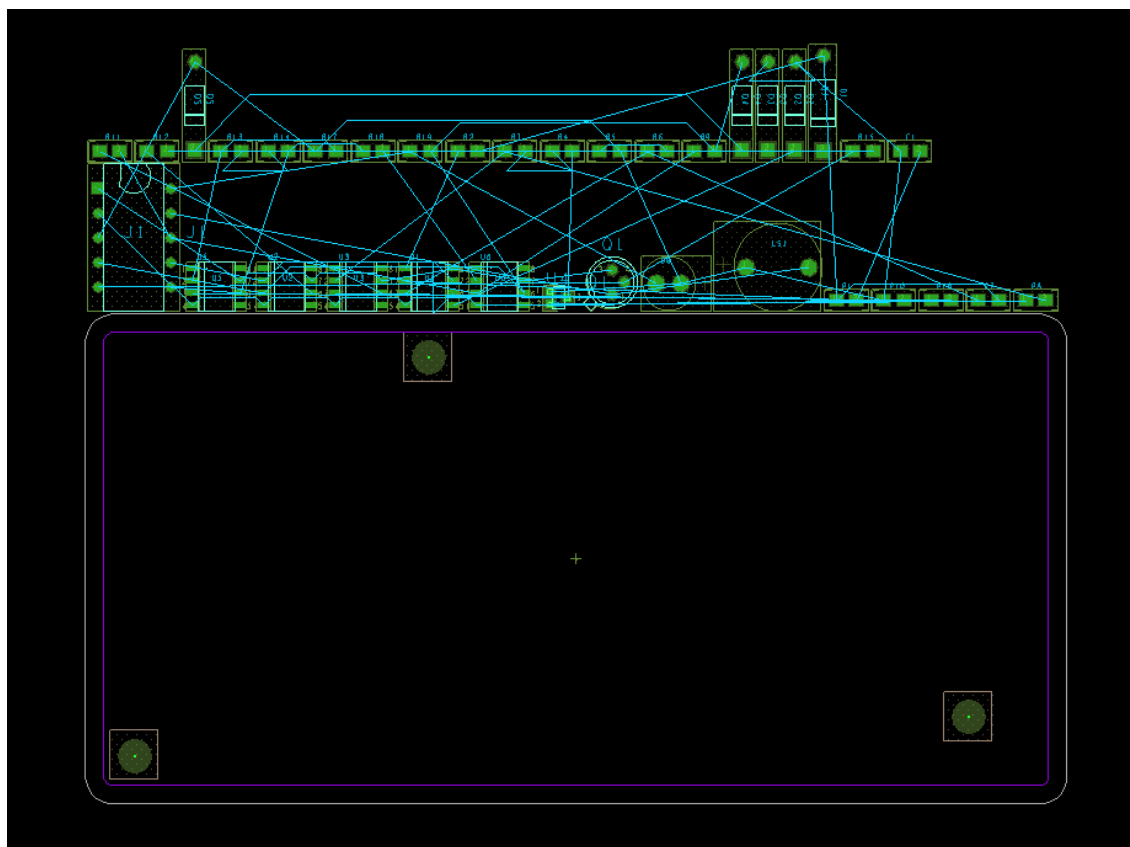
一是器件管脚编号有问题，那么需要在 **Edit Part** 里面修改管脚编号；

还有一种是仿真模型与实际封装不对应，那么需要自己画一个正确的封装模型。

修改这两种 **Error** 后没有其他错误。

1.5 外框

禁止走线框及定位孔设计，贴图



1.6 实验中遇到的问题和解决方法

实验中跟随教学视频没有遇到太大的问题，但是因为我们选择的 SC70 封装为 SC70-5pin，与库中 SC70-3pin 的封装模型不对应，Place 过程持续报错，查阅相关资料找出问题所在，重新更换了器件封装模型解决了问题。

1.7 实验体会与建议

这次实验，我们把之前画好的原理图文件导入到了 PCB Designer 中，完成了从原理图到 PCB 转化的第一步，也期待之后更多的学习。