5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

表7-62物理层16.0 GT/s扩展能力报头

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 十五比零 | **PCI Express扩展功能ID**-此字段是PCI-SIG定义的ID号，指示扩展功能的性质和格式。  物理层16.0 GT/sCapability的扩展能力ID为0026 h。 | RO |
| 十九点十六分 | **Capability Version**-此字段是PCI-SIG定义的版本号，指示当前Capability结构的版本。  对于此版本的规范，必须为1小时。 | RO |
| 三十一点二十分 | **下一个能力偏移量**-此字段包含到下一个PCI Express能力结构的偏移量，如果在能力的链接列表中不存在其他项，则为000 h。  对于在配置空间中实现的扩展能力，该偏移相对于PCI兼容配置空间的开始，因此必须始终为000h（对于PCI兼容配置空间的终止列表）或000h（对于PCI兼容配置空间的终止列表  能力）或大于0FFh。 | RO |

<7.7.5.2> 16.0 GT/s Capabilities Register（偏移量04 h）

|  |  |
| --- | --- |
| 31 | 0 |
| RsvdP | |

图7-8016.0 GT/s能力寄存器表7-63 16.0 GT/s能力寄存器

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 三十一比零 | RsvdP | RsvdP |

<7.7.5.3> 16.0 GT/s控制寄存器（偏移08 h）

|  |  |
| --- | --- |
| 31 | 0 |
| RsvdP | |

图7-8116.0 GT/s控制寄存器表7-64 16.0 GT/s控制寄存器

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 三十一比零 | RsvdP | RsvdP |

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

<7.7.5.4> 16.0 GT/s状态寄存器（偏移0 Ch）

31 54 3 2 1 0

|  |
| --- |
| RsvdZ |

均衡16.0 GT/s完成

均衡16.0 GT/s第1阶段成功均衡16.0 GT/s第2阶段成功均衡16.0 GT/s第3阶段成功链路均衡请求16.0 GT/s

图7-8216.0 GT/s状态寄存器表7-65 16.0 GT/s状态寄存器

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 0 | **均衡16.0 GT/s完成**- 设置时，此位表示16.0 GT/s变送器  均衡程序已完成。变送器E认证过程的详细信息以及何时  此位需要设置为1b，见第4.2.6.4.2节。该位的默认值为0b。  对于多功能上行端口，此位必须在功能0中实现，在其他功能中必须实现Rs vdZ。 | ROS/RsvdZ |
| 1 | **均衡16.0 GT/s第1阶段成功**- 当设置为1b时，此位表示  16.0 GT/s发射机均衡程序已成功完成。第4.2.6.4.2节提供了发射机均衡过程的详细信息以及该位何时需要设置为1b。  该位的默认值为0b。  对于多功能上行端口，此位必须在功能0中实现，在其他功能中必须实现Rs vdZ。 | ROS/RsvdZ |
| 2 | **均衡16.0 GT/s相位2成功**- 当设置为1b时，此位表示  16.0 GT/s发射机均衡程序已成功完成。第4.2.6.4.2节提供了发射机均衡过程的详细信息以及该位何时需要设置为1b。  该位的默认值为0b。  对于多功能上行端口，此位必须在功能0中实现，在其他功能中必须实现Rs vdZ。 | ROS/RsvdZ |
| 3 | **均衡16.0 GT/s第3**阶段**成功**- 当设置为1b时，此位表示  16.0 GT/s发射机均衡程序已成功完成。第4.2.6.4.2节提供了发射机均衡过程的详细信息以及该位何时需要设置为1b。  该位的默认值为0b。  对于多功能上行端口，此位必须在功能0中实现，在其他功能中必须实现Rs vdZ。 | ROS/RsvdZ |
| 4 | **链路均衡请求16.0 GT/s**-此位由硬件设置，以请求16.0 GT/s链路 在链路上执行的均衡过程。详情请参见第4.2.3节和第4.2.6.4.2节。  该位的默认值为0b。  对于多功能上行端口，此位必须在功能0中实现，在其他功能中必须实现Rs vdZ。 | RW1CS/RsvdZ |



页802

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

<7.7.5.5> 16.0 GT/s本地数据奇偶校验不匹配状态寄存器（偏移10 h）

本地数据奇偶校验不匹配状态寄存器是一个32位向量，其中每个位指示本地接收器是否在具有相应通道号的通道上检测到数据奇偶校验不匹配。此通道编号是默认通道编号，其对于在链路训练期间发生的链路宽度和通道反转协商不变。

此寄存器收集16.0 GT/s及更高数据速率的奇偶校验错误。 测试特定链路速度的错误时，软件应在速度变化时清除此寄存器。

31 0

本地数据奇偶校验不匹配状态



图7-8316.0 GT/s本地数据奇偶不匹配状态寄存器表7-66 16.0 GT/s本地数据奇偶不匹配状态寄存器

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 三十一比零 | **本地数据奇偶校验不匹配状态**-每个位指示相应通道是否检测到数据奇偶校验不匹配。 值为1b表示在相应的泳道编号上检测到不匹配。有关4.2.7.2详细信息，请参阅www.example.com部分。  每个位的默认值为0b。  对于窄于32通道的端口，未使用的高位[31：最大链路宽度]为RsvdZ。 | RW1CS/RsvdZ |

<7.7.5.6> 16.0 GT/s第一重定时器数据奇偶校验不匹配状态寄存器（偏移14 h）

第一重定时器数据奇偶校验状态寄存器是32位向量，其中每一位指示路径的第一重定时器 更多信息见图4-36）检测到通道上的数据奇偶校验与相应通道编号不匹配。 此通道编号是默认通道编号，其不随链路训练期间发生的链路宽度和通道反转协商而变化。

此寄存器收集16.0 GT/s及更高数据速率的奇偶校验错误。 测试特定链路速度的错误时，软件应在速度变化时清除此寄存器。

31 0

第一重定时器数据奇偶校验不匹配状态

图7-84 16.0 GT/s第一重定时器数据奇偶校验不匹配状态寄存器

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

表7-67 16.0 GT/s第一重定时器数据奇偶校验不匹配状态寄存器

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 三十一比零 | **第一重定时器数据奇偶校验不匹配状态**-每个位指示相应通道是否检测到数据奇偶校验不匹配。值为1b表示在相应的 泳道编号。更多4.2.7.2信息请参见www.example.com部分。  每个位的默认值为0b。  不存在重定时器时，此字段的值  对于窄于32通道的端口，未使用的高位[31：最大链路宽度]为RsvdZ。 | RW1CS/RsvdZ |

<7.7.5.7> 16.0 GT/s第二重定时器数据奇偶校验不匹配状态寄存器（偏移18 h）

[16.0 GT/s第二重定时器数据极性失配状态寄存器](#bookmark3)是32位向量，其中每个位指示是否

路径的第二个重定时器（更多信息见图4-36）检测到通道上的数据奇偶校验与相应通道号不匹配。此车道号是默认车道号，不随连接宽度和车道而 在链路训练期间发生的反向协商。

此寄存器收集16.0 GT/s及更高数据速率的奇偶校验错误。 测试特定链路速度的错误时，软件应在速度变化时清除此寄存器。

31 0

第二重定时器数据奇偶校验不匹配状态

图7-8516.0 GT/s第二重定时器数据奇偶不匹配状态寄存器表7-68 16.0 GT/s第二重定时器数据奇偶不匹配状态寄存器

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 三十一比零 | **第二重定时器数据奇偶校验不匹配状态**-每个位指示是否对应通道 检测到数据奇偶校验不匹配。值1b表示在相应的通道号上检测到错配。有关4.2.7.2详细信息，请参阅www.example.com部分。  每个位的默认值为0b。  当不存在重定时器或仅存在一个重定时器时，此字段的值未定义。 对于窄于32通道的端口，未使用的高位[31：最大链路宽度]为RsvdZ。 | RW1CS/RsvdZ |

<7.7.5.8>物理层16.0 GT/s已服务（偏移1通道）

这个寄存器是RsvdP。

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

<7.7.5.9> 16.0 GT/s车道均衡控制寄存器（偏移20小时至3通道）

均衡控制寄存器由每通道16.0 GT/s均衡所需的控制字段组成。它包含

至少由最大链接宽度定义的车道数的条目（参见第7.5.3.6节或第7.9.9.2节），

必须以整个DW形式实现（例如，如果最大链路宽度为x1，则寄存器仍将包含4个通道的条目，通道1、2和3的条目未定义），并且允许最多包含32个条目

无论最大链接宽度如何。超出最大链接宽度的条目的值未定义。

每个条目包含具有对应的默认通道编号的通道的值，该默认通道编号对于在链路训练期间发生的链路宽度和通道反转计算是不变的。

3 0

7 4

|  |
| --- |
|  |

|  |
| --- |
|  |

下游端口16.0 GT/s变送器预设上游端口16.0 GT/s变送器预设

图7-86 16.0 GT/s通道均衡控制寄存器条目表7-69 **16.0 GT/s通道均衡控制寄存器条目**

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 三比零 | **下游端口16.0 GT/s发送器预设**-当端口作为下游端口运行时，发送器预设用于此端口的16.0 G T/s均衡。 当端口作为上行端口操作时，忽略此字段。 详见第8章。 字段编码在第www.example.com节中定义4.2.3.2。  对于上游端口，如果CrosslinkSupported为0b，则此字段为RsvdP。否则，此字段为HwInit。  参见7.5.3.18部分。  默认值为1111b。 | HwInit/响应  （见  描述） |
| 七比四 | **上游端口16.0 GT/s发送器预设**-字段包含在16.0 GT/s链路均衡期间发送或接收的发送预设值。字段使用情况如下所示：   |  |  |  |  | | --- | --- | --- | --- | |  | 工作端口方向 | 支持Crosslink | 使用 | | 一 | 下游端口 | 任何 | 字段包含链接期间在关联通道上发送的值  均衡化。  字段为HwInit。 | | B | 上游端口 | 0b | 字段用于调试，  诊断它包含值 在链路均衡期间从相关联的通道捕获。  域是RO。  当支持交叉链接时，情况C（下文）适用， 信息对软件不可见。 | | HwInit/RO  （见  描述） |

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| 比特位置 | 寄存器描述 | | | | 属性 |
|  |  | | | |  |
|  | 工作端口方向 | 支持Crosslink | 使用 |
|  |  |  | 鼓励供应商提供获取这一信息的替代机制。 |
| C | 上游端口 | 1b | 字段未被使用或不受当前链路均衡的影响。  字段值将被使用，如果未来  交叉连接协商交换机  操作端口方向，以便适用情况A（上述）。  字段为HwInit。 |
| 详见第4.2.3节和第8章。 字段编码在www.example.com一节中定义4.2.3.2。 默认值为1111b。 | | | |

7.7.6物理层32.0 GT/s扩展功能

[物理层32.0 GT/s扩展功能](#bookmark4)结构必须在支持以下一项或多项功能

·支持的链路速度向量字段指示对32.0 GT/s的链路速度的支持

·该功能支持发送和/或接收修改的TS 1/TS 2有序集。在实施时，该结构必须在以下方面实施：

·与下游端口相关联的功能

·与上游端口相关联的单功能设备的功能

·与上游端口相关联的多功能设备的功能0（并且仅功能0）

即使不支持32.0GT/s链路速度，也允许在上述任何功能中实现此功能。 当不支持32.0GT/s链路速度时，除Capability Header之外的寄存器行为未定义。

[图7-87](#bookmark5)详细说明了[物理层32.0 GT/s扩展能力](#bookmark4)结构中寄存器字段的分配。

请注意，32.0 GT/s的 [重定时器数据奇偶不匹配状态寄存器](#bookmark2)和[16.0 GT/s第二重定时器数据奇偶不匹配状态寄存器。](#bookmark3) 当跟踪特定链路速度的错误时，软件应在速度变化时清除这些寄存器。



31 20

下一个能力偏移

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| 31 | 30 | 29 | 28 | 27 | 26 | 25 | 24 | 23 | | 22 | 21 | | 20 | 19 | 18 | 17 | 16 | 15 | 14 | 13 | 12 | 11 | 10 | | 9 | 8 | | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| PCI Express扩展功能头 | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 32.0 GT/s能力寄存器 | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
|  | | | | | | | | | | | | 32.0 GT/s控制寄存器 | | | | | | | | | | | |  | | | | | | | | | | | |
| 32.0 GT/s状态寄存器 | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
|  | | | | | | | | | 收到修改后的TS数据1寄存器 | | | | | | | | | | | | | | | | | |  | | | | | | | | |
|  | | | | | | | | | 已接收修改的TS数据2注册器 | | | | | | | | | | | | | | | | | |  | | | | | | | | |
| 发送的修改TS数据1寄存器 | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 发送的修改TS数据2寄存器 | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | | |
| 32.0 GT/s Eq Ctl：泳道3 | | | | | | | | 32.0 GT/s Eq Ctl：泳道2 | | | | | | | | | | 32.0 GT/s Eq Ctl：Lane 1 | | | | | | | | | | 32.0 GT/s Eq Ctl：泳道0 | | | | | | | |
| 32.0 GT/s Eq Ctl：泳道7 | | | | | | | | 32.0 GT/s Eq Ctl：泳道6 | | | | | | | | | | 32.0 GT/s Eq Ctl：泳道5 | | | | | | | | | | 32.0 GT/s Eq Ctl：泳道4 | | | | | | | |
| 32.0 GT/s Eq Ctl：泳道11 | | | | | | | | 32.0 GT/s Eq Ctl：泳道10 | | | | | | | | | | 32.0 GT/s Eq Ctl：泳道9 | | | | | | | | | | 32.0 GT/s Eq Ctl：泳道8 | | | | | | | |
| 32.0 GT/s Eq Ctl：泳道15 | | | | | | | | 32.0 GT/s Eq Ctl：泳道14 | | | | | | | | | | 32.0 GT/s Eq Ctl：泳道13 | | | | | | | | | | 32.0 GT/s Eq Ctl：泳道12 | | | | | | | |
| 32.0 GT/s Eq Ctl：泳道19 | | | | | | | | 32.0 GT/s Eq Ctl：泳道18 | | | | | | | | | | 32.0 GT/s Eq Ctl：泳道17 | | | | | | | | | | 32.0 GT/s Eq Ctl：泳道16 | | | | | | | |
| 32.0 GT/s Eq Ctl：泳道23 | | | | | | | | 32.0 GT/s Eq Ctl：泳道22 | | | | | | | | | | 32.0 GT/s Eq Ctl：泳道21 | | | | | | | | | | 32.0 GT/s Eq Ctl：泳道20 | | | | | | | |
| 32.0 GT/s Eq Ctl：泳道27 | | | | | | | | 32.0 GT/s Eq Ctl：泳道26 | | | | | | | | | | 32.0 GT/s Eq Ctl：泳道25 | | | | | | | | | | 32.0 GT/s Eq Ctl：泳道24 | | | | | | | |
| 32.0 GT/s Eq Ctl：泳道31 | | | | | | | | 32.0 GT/s Eq Ctl：泳道30 | | | | | | | | | | 32.0 GT/s Eq Ctl：泳道29 | | | | | | | | | | 32.0 GT/s Eq Ctl：泳道28 | | | | | | | |

图7-87[物理层32.0 GT/s扩展能力](#bookmark4)

字节偏移量+000h

+004h+008h+00Ch+010h+014h+018h+01Ch+020h+024h+028h+02Ch+030h+034h+038h+03Ch

[**7.7.6.1**](7.7.6.1)**物理层32.0 GT/s扩展能力报头（偏移量00 h）**

|  |
| --- |
| 19 16 |
|  |

|  |
| --- |
| 15 0 |
|  |

PCI Express扩展能力ID能力版本

图7-88物理层32.0 GT/s扩展能力报头

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

表7-70物理层32.0 GT/s扩展能力报头

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 十五比零 | **PCI Express扩展功能ID**-此字段是PCI-SIG定义的ID号，指示扩展功能的性质和格式。  物理层32.0 GT/sCapability的扩展能力ID为002 Ah。 | RO |
| 十九点十六分 | **Capability Version**-此字段是PCI-SIG定义的版本号，指示当前Capability结构的版本。  此版本的规格必须为1h。 | RO |
| 三十一点二十分 | **下一个能力偏移量**-此字段包含到下一个PCI Express能力结构的偏移量，如果在能力的链接列表中不存在其他项，则为000 h。  对于在配置空间中实现的扩展能力，该偏移相对于PCI兼容配置空间的开始，因此必须始终为000h（对于PCI兼容配置空间的终止列表）或000h（对于PCI兼容配置空间的终止列表  能力）或大于0FFh。 | RO |

<7.7.6.2> 32.0 GT/s容量寄存器（偏移04 h）

31 1615 1110 9 87 21 0

|  |
| --- |
| RsvdP |

|  |
| --- |
|  |

|  |
| --- |
| RsvdP |

均衡旁路到最高速率支持不需要均衡支持

支持修改的TS使用模式0- PCIExpress

支持修改的TS使用模式1-训练集消息支持修改的TS使用模式2-替代协议

修改的TS保留使用模式

图7-8932.0 GT/s能力寄存器表7-71 32.0 GT/s能力寄存器

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 0 | **均衡旁路到最高速率支持**-设置时，此端口支持控制端口是否协商跳过最高常用支持速度以外的速度的均衡。详情见第4.2.3节。  对于支持32.0 GT/s或更高数据速率的端口，必须为1b。 | HwInit |
| 1 | **不需要均衡**-设置时，此端口支持控制是否需要均衡。 | HwInit |
| 8 | **修改的TS使用模式0支持- PCIExpress**-此位表示此端口支持PCIExpress（修改的TS使用000 b）。这个比特必须是1b。 | RO |
| 9 | **支持修改的TS使用模式1-训练集消息**-此位指示此端口支持发送和接收供应商特定的训练集消息（修改的TS使用001 b）。见章节  4.2.4.2了解详情。 | HwInit |
| 10 | **修改的TS使用模式2支持的替代协议**-此位表示此端口支持协商使用替代协议（修改的TS使用010 b）。 4.2.4.2有关详细信息，请参见www.example.com上的Secti。 | HwInit |
| 十五点十一分 | **修改的TS保留使用模式**-用于由PCISIG定义的未来使用模式的保留比特。必须是00000B。 | RO |



第808

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

<7.7.6.3> 32.0 GT/s控制寄存器（偏移08 h）

7 2

0

10 8

31

1

11

|  |
| --- |
| RsvdP |

|  |
| --- |
|  |

|  |
| --- |
| RsvdP |

均衡旁路至最高速率禁用不需要均衡禁用

已修改TS使用模式选定边缘

图7-9032.0 GT/s控制寄存器表7-72 32.0 GT/s控制寄存器

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 0 | **均衡旁路到最高速率禁用**-清除时，此端口表示在链路训练期间希望训练到最高公共链路数据速率并跳过中间数据速率的均衡。 详见第4.2.3节。  如果[支持的最高速率均衡旁路](#bookmark6)被设置，则该位为RWS，默认值为0b。  如果[支持的最高速率均衡旁路](#bookmark6)为清除，则允许将此位硬连线至0b。 | RWS/RO |
| 1 | **不需要均衡禁用**-清除时，允许此端口指示它不需要均衡。设置时，此端口必须始终指示it需要均衡。 详见第4.2.3节。  如果设置[了“不需要支持](#bookmark7)”，则该位为RWS，默认值为0b。  如果[不需要支持均衡](#bookmark7)为清除，则允许将该位硬连线至0b。 | RWS/RO |
| 十点八分 | **Modified TS Usage ModeSelected**-该字段指示下一次链路进入L0 LTSSM状态时该下游端口将使用哪种使用模式。 4.2.4.2有关详细信息，请参见www.example.com部分。 如果此字段指示不支持的使用模式（即，相关联的修改的TS使用模式支持位是清除）。  该字段中未使用的位允许硬连线到0b。如果唯一支持的使用模式是PCI Express，则允许将此字段硬连接到000 b。  此字段存在于下游端口中。在上游端口中，此字段为RsvdP。默认值为000b。 | RWS/RO/RsvdP |



第809

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

[**7.7.6.4**](7.7.6.4) **32.0 GT/s状态寄存器（失调0 Ch）**

0

2

3

7 6

8

9

10

1

4

5

|  |
| --- |
|  |

|  |
| --- |
| 31 11 |
| RsvdZ |

均衡32.0 GT/s完成

均衡32.0 GT/s第1阶段成功

均衡32.0 GT/s第2阶段成功

均衡32.0 GT/s第3阶段成功

链路均衡请求32.0 GT/s

收到修改的

接收增强的链路行为控制

发射器预编码开启

发送器预编码请求

接收到无需均衡

图7-9132.0 GT/s状态寄存器表7-73 32.0 GT/s状态寄存器

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 0 | **均衡32.0 GT/s完成**- 设置时，此位表示32.0 GT/s发送器  均衡程序已完成。变送器E认证过程的详细信息以及何时  此位需要设置为1b，见第4.2.6.4.2节。该位的默认值为0b。  对于多功能上行端口，此位必须在功能0中实现，在其他功能中必须实现Rs vdZ。 | ROS/RsvdZ |
| 1 | **均衡32.0 GT/s第1阶段成功**- 当设置为1b时，此位表示  32.0 GT/s发射机均衡程序已成功完成。第4.2.6.4.2节提供了发射机均衡过程以及该位何时需要设置为1b的详细信息。  该位的默认值为0b。  对于多功能上行端口，此位必须在功能0中实现，在其他功能中必须实现Rs vdZ。 | ROS/RsvdZ |
| 2 | **均衡32.0 GT/s相位2有效**- 当设置为1b时，此位表示  32.0 GT/s发射机均衡程序已成功完成。第4.2.6.4.2节提供了发射机均衡过程以及该位何时需要设置为1b的详细信息。  该位的默认值为0b。  对于多功能上行端口，此位必须在功能0中实现，在其他功能中必须实现Rs vdZ。 | ROS/RsvdZ |
| 3 | **均衡32.0 GT/s相位3成功**- 当设置为1b时，此位表示  32.0 GT/s发射机均衡程序已成功完成。第4.2.6.4.2节提供了发射机均衡过程以及该位何时需要设置为1b的详细信息。  该位的默认值为0b。  对于多功能上行端口，此位必须在功能0中实现，在其他功能中必须实现Rs vdZ。 | ROS/RsvdZ |

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 4 | **链路均衡请求32.0 GT/s**-此位由硬件设置，以重新均衡32.0 GT/s链路 在链路上执行的均衡过程。详情请参见第4.2.3节和第4.2.6.4.2节。  该位的默认值为0b。  对于多功能上行端口，此位必须在功能0中实现，在其他功能中必须实现Rs vdZ。 | RW1CS/RsvdZ |
| 5 | **接收的修改的TS**-如果设置，[则接收的修改的TS数据1寄存器](#bookmark12)和[接收的修改的TS数据2](#bookmark13)[寄存器](#bookmark14)包含有意义的数据。  链路断开时，该位清0。 当接收到修改的TS 1/TS 2有序集时，该位置1（参见第4.2.6.3.3节）。默认值为0b。 | RO |
| 七点六分 | **接收到的增强链路行为控制**-该字段包含来自在轮询或配置状态中接收到的最近的TS 1或TS 2的增强链路行为控制比特。见章节  4.2.4.1，表4-6和表4-7。 此字段在DL\_Down时清除。默认值为00b。 | RO |
| 8 | **发射机预编码开启**- 该字段指示接收机是否要求发射机  启用预编码。 参见www.example.com部分4.2.2.5。此位在DL\_Down时清0。默认值为0b。 | RO> |
| 9 | **发送器预编码请求**-设置时，此端口将通过设置其在进入之前发送的TS 1/TS 2中的发送器预编码请求位来请求发送器使用预编码，  恢复速度（见4.2.2.5）。默认值为ImplementationSpecific。 | RO |
| 10 | **接收到不需要均衡**-设置时，该端口接收到不需要均衡位设置的修改的TS 1/TS 2，或者接收到不需要均衡位设置的未修改的TS 1/TS 2。  均衡需要编码（也在接收的[增强链路行为控制](#bookmark15)字段中报告）。默认值为0b。 | RO |

<7.7.6.5>接收到修改的TS数据1寄存器（偏移10h）

该寄存器包含在修改的TS 1/TS 2有序集（见表4-8）中接收的

如果PCI Express（使用模式0）是端口支持的唯一一个，则允许将此寄存器硬连接到00000000h。

31 16 15 3 2 0

已收到修改的TS供应商ID 



已接收的修改TS使用模式 接收到的修改的TS信息1

图7-92接收的修改TS数据1寄存器



第811

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

表7-74接收的修改TS数据1寄存器

|  |  |  |
| --- | --- | --- |
| 位  位置 | 描述 | 属性 |
| 二比零 | **接收的修改的TS使用模式**-如果设置了接收的[修改的TS](#bookmark11)，则该字段包含来自修改的TS 1/TS 2有序集的修改的TS使用字段（参见第4.2.6.3.6节）。如果[接收到的修改的TS](#bookmark11)是清除的，则  字段包含000b。  该字段中未使用的位允许硬连线到0b。如果仅支持PCI Express（使用模式0），则允许将此字段硬连接到000b。  默认值为000b。 | RO |
| 十五比三 | **接收到的修改的TS信息1**-如果设置了[接收到的修改的](#bookmark11)，则该字段包含修改的TS  来自修改的TS 1/TS 2有序集的信息1字段（参见第4.2.6.3.6节）。如果[接收的修改TS](#bookmark11)为清除，则此字段包含0000000000000b。  位15：8包含符号9的值。位7：3包含符号8的位7：3。  如果仅支持PCI Express（使用模式0），则允许将此字段硬连接到0 000000000000b。  默认值为0 0000 0000 0000 b。 | RO |
| 三十一点十六分 | **接收的修改TS供应商ID**-如果[设置了接收的修改TS](#bookmark11)，则该字段包含来自接收的修改TS 1/TS 2有序集的训练集消息供应商ID或替代协议供应商ID字段（参见第4.2.6.3.6节）。如果[接收的修改TS](#bookmark11)为清除，则此字段包含0000h。  位15：8包含符号11的值。位7：0包含符号10的值。  如果仅支持PCI Express（使用模式0），则允许将此字段硬连接到0000h。默认值为0000h。 | RO |

<7.7.6.6>接收的修改TS数据2寄存器（偏移14 h）

该寄存器包含修改后的TS 1/TS 2的符号12至14中接收的值（请参见表4-8）。

如果[支持的修改的TS使用模式1-训练集消息](#bookmark8)和支持的[修改的TS使用模式2-替代协议](#bookmark9)均为清除，则允许将该寄存器硬连线至00000000 h。

23 0

25 24

31 26

|  |  |  |  |
| --- | --- | --- | --- |
| RsvdP |  | 接收到的修改的TS信息2 |  |

备用协议协商状态

图7-93接收的修改TS数据2寄存器

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

表7-75接收的修改TS数据2寄存器

|  |  |  |
| --- | --- | --- |
| 位  位置 | 描述 | 属性 |
| 二十三比零 | **接收的修改的TS信息2**-如果[修改的TS接收](#bookmark11)被设置，则该字段包含来自接收的修改的TS 1/TS 2有序集的修改的TS信息2字段（第4.2.6.3.6节）。如果接收的[修改TS](#bookmark11)为清除，则此字段包含000000h。  位23：16包含符号14的值。位16：8包含符号13的值。位7：0包含符号12的值。  如果仅支持PCI Express（使用模式0），则允许将此字段硬连接到000000h。默认值为000000h。 | RO |
| 二十五点二十四分 | **Alternate ProtocolNegotiationStatus**-指示Alternate Protocol Negotiation的状态。编码为：  不支持备用协议协商-支持[修改的TS使用模式2-备用协议](#bookmark9)为清除。  00b  备用协议协商已禁用-支持修改[的TS使用模式2-备用](#bookmark9)  01b  已设置协议，但在适当的LTSSM状态期间，选择的修改TS使用模式不是2。  备用协议协商失败-已尝试备用协议协商，但找不到链路两端都支持的协议。  10B  Alternate rotocol Negotiationsuccessfully-Alternate Protocol Negotiation（备用协议协商）找到一个或多个在所选链路和下行流端口两端都支持的协议  图11b  这些协议之一的使用。  如果设置，则备用协议协商成功完成。如果清除，则为备用协议协商  协商未成功完成。如果支持[修改的TS使用模式1-训练集消息](#bookmark8) 和[ModifiedTS Usage Mode 2 Supported-Alternate Protocol](#bookmark9)are both Clear（支持修改的TS使用模式2-备用协议），则允许将此寄存器硬连线至00000000 h。  如果[支持修改的TS使用模式2-备用协议](#bookmark9)为Clear，则此位硬连线至0 b。 如果[选择的修改的TS使用模式](#bookmark10)不等于2，则该位包含0b。  此位在检测LTSSM状态时清0。默认值为0b。 | RO |

<7.7.6.7>发送的修改TS数据1寄存器（偏移18h）

该寄存器包含在修改的TS 1/TS 2有序集中传输的值（见表4-8）。

如果PCI Express（使用模式0）是端口支持的唯一一个，则允许将此寄存器硬连接到00000000h。

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

31 1615 32 0





传输的修改TS使用模式 发送的修改的TS信息1

传输的修改TS供应商ID

图7-94发送的修改TS数据1寄存器表7-76发送的修改TS数据1寄存器

|  |  |  |
| --- | --- | --- |
| 位  位置 | 描述 | 属性 |
| 二比零 | **已发送的已修改TS使用模式**-如果已设置已[接收的已修改](#bookmark11)，则此字段包含已修改TS  在配置完成LTSSM状态期间传输的修改的TS2有序集的使用字段（参见第4.2.6.3.6节）。  该字段中未使用的位允许硬连线到0b。如果仅支持PCI Express（使用模式0），则允许将此字段硬连接到000b。  默认值为000b。 | RO |
| 十五比三 | **已发送的已修改TS信息1**-如果[已接收的已修改TS](#bookmark11)被设置，则该字段包含来自已修改TS 2有序集的已修改TS信息1字段，该已修改TS信息1字段在已完成LTSSM状态期间被发送（参见第4.2.6.3.6节）。  位15：8包含符号9的值。位7：3包含符号8的位7：3。  如果仅支持PCI Express（使用模式0），则允许将此字段硬连接到0 000000000000b。  默认值为0 0000 0000 0000 b。 | RO |
| 三十一点十六分 | **传输的修改的TS供应商ID**-如果接收的[修改的TS](#bookmark11)被设置，则该字段包含来自在配置期间传输的修改的TS 2有序集的训练集消息供应商ID或替代协议供应商ID字段。完成LTSSM状态（参见第4.2.6.3.6节）。  位15：8包含符号11的值。位7：0包含符号10的值。  如果仅支持PCI Express（使用模式0），则允许将此字段硬连接到0000h。默认值为0000h。 | RO |

<7.7.6.8>传输的修改TS数据2注册表（偏移1通道）

该寄存器包含修改后的TS 1/TS 2的符号12至14中接收的值（请参见表4-8）。

如果[支持的修改的TS使用模式1-训练集消息](#bookmark8)和支持的[修改的TS使用模式2-替代协议](#bookmark9)均为清除，则允许将该寄存器硬连线至00000000 h。

23 0

25 24

31 26

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |  |
| --- | --- | --- | --- |
| RsvdP |  | 发送的修改的TS信息2 |  |

备用协议协商状态

图7-95发送的修改TS数据2寄存器表7-77发送的修改TS数据2寄存器

|  |  |  |
| --- | --- | --- |
| 位  位置 | 描述 | 属性 |
| 二十三比零 | **发送的修改的TS信息2**-如果设置了[接收的修改的](#bookmark11)，则该字段包含来自在配置期间发送的修改的TS 2有序集的修改的TS信息2字段  LTSSM状态（参见第4.2.6.3.6节）。  位23：16包含符号14的值。位16：8包含符号13的值。位7：0包含符号12的值。  如果仅支持PCI Express（使用模式0），则允许将此字段硬连接到000000h。默认值为000000h。 | RO |
| 二十五点二十四分 | **Alternate ProtocolNegotiationStatus**-指示Alternate Protocol Negotiation的状态。编码为：  不支持备用协议协商-支持[修改的TS使用模式2-备用协议](#bookmark9)为清除。  00b  备用协议协商已禁用-支持修改[的TS使用模式2-备用](#bookmark9)  01b  已设置协议，但在适当的LTSSM状态期间，选择的修改TS使用模式不是2。  备用协议协商失败-已尝试备用协议协商，但找不到链路两端都支持的协议。  10B  Alternate rotocol Negotiationsuccessfully-Alternate Protocol Negotiation（备用协议协商）找到一个或多个在所选链路和下行流端口两端都支持的协议  图11b  这些协议之一的使用。  如果设置，则备用协议协商成功完成。如果清除，则为备用协议协商  协商未成功完成。如果支持[修改的TS使用模式1-训练集消息](#bookmark8) 和[ModifiedTS Usage Mode 2 Supported-Alternate Protocol](#bookmark9)are both Clear（支持修改的TS使用模式2-备用协议），则允许将此寄存器硬连线至00000000 h。  如果[支持修改的TS使用模式2-备用协议](#bookmark9)为Clear，则此位硬连线至0 b。 如果[选择的修改的TS使用模式](#bookmark10)不等于2，则该位包含0b。  此位在检测LTSSM状态时清0。默认值为0b。 | RO |

<7.7.6.9> 32.0 GT/s车道均衡控制R调节器（偏移20 h）

32.0 GT/s均衡控制寄存器由每通道32.0 GT/s均衡所需的控制

包含至少由最大链接宽度定义的车道数的条目（参见第7.5.3.6节或第 7.9.9.2），必须在整个DW DW规范中实现（例如，如果最大链接宽度为x1，则寄存器仍将

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

包含4个通道的条目，通道1、2和3的条目未定义），并且允许包含多达32个条目，而不管最大链接宽度。 超出最大链接宽度的条目的值未定义。

每个条目包含具有对应的默认通道编号的通道的值，该默认通道编号对于在链路训练期间发生的链路宽度和通道反转计算是不变的。

3 0

7 4

|  |
| --- |
|  |

|  |
| --- |
|  |

下游端口32.0 GT/s变送器预设上游端口32.0 GT/s变送器预设

图7-9632.0 GT/sLane均衡控制寄存器条目表7-78**32.0 GT/sLane均衡控制寄存器条目**

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 三比零 | **下游端口32.0 GT/s发送器预设**-当端口作为下游端口运行时，发送器预设用于此端口的32.0 GT/s均衡。 当端口作为上行端口操作时，忽略此字段。 详见第8章。 字段编码在第www.example.com节中定义4.2.3.2。  对于上游端口，如果CrosslinkSupported为0b，则此字段为RsvdP。否则，此字段为HwInit。  参见7.5.3.18部分。  默认值为1111b。 | HwInit/响应  （见  描述） |
| 七比四 | **上游端口32.0 GT/s发送器预设**-字段包含在32.0 GT/s链路均衡期间发送或接收的发送器预设值。字段使用情况如下所示：   |  |  |  |  | | --- | --- | --- | --- | |  | 操作  端口  方向 | 支持Crosslink | 使用 | | 一 | 下游端口 | 任何 | 字段包含链路均衡期间在关联通道上发送的值。  字段为HwInit。 | | B | 上游端口 | 0b | 字段用于调试和诊断。它包含在链接期间从关联通道捕获的值  均衡化。  域是RO。  当支持交叉链接时，情况C（如下）适用，并且该捕获的信息对软件不可见。Vendors是  鼓励提供替代机制以获得此信息。 | | C | 上游端口 | 1b | 字段未被使用或不受当前链路均衡的影响。如果将来的交叉链接协商  切换操作端口方向，以便应用上述情况A。 | | HwInit/RO  （见  描述） |



第816

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| 比特位置 | 寄存器描述 | | | | 属性 |
|  |  | | | |  |
|  | 操作  端口  方向 | 支持Crosslink | 使用 |
|  |
|  |  |  | 字段为HwInit。 |
| 详见第4.2.3节和第8章。 字段编码在www.example.com一节中定义4.2.3.2。 默认值为1111b。 | | | |

7.7.7接收机扩展能力下的通道裕量

[接收机扩展能力](#bookmark16)结构中的通道裕量必须在以下情况下实施：

·与下游端口相关联的功能，其中支持的链路速度向量字段指示对16.0GT/s或更高的链路速度的支持。

·与上游端口相关联的单功能设备的功能，其中支持的链路速度向量字段指示支持16.0GT/s或更高的链路速度。

·与上游端口相关联的多功能设备的功能0（并且仅功能0），其中支持的链路速度向量字段指示支持16.0GT/s或更高的链路速度。

[图7-97](#bookmark17)显示了裕量扩展能力的布局。此功能包含一对每端口寄存器，后跟一组每通道寄存器。

每个通道条目的数量由最大链接宽度决定（参见第www.example.com节7.5.3.6或第www.example.com节7.9.9.2）。最多允许32个条目，而不考虑最大链接宽度。 超过最大链接宽度的条目的值未定义。

每个通道条目包含该通道的值。通道编号使用默认通道编号，因此不受链路训练期间发生的链路宽度和通道反转协商的影响。

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |
| --- | --- |
| 313029282726252423222120191817161514131211109876543210 | 字节偏移t |
| PCIExpressExtendende dCapabilityHead er  新加坡港口注册局      保证金PortCa pabilitiesRegister  Margining Lane Status：Lane28（Op tional）   保证金限额控制：限额28（可选）  Margining Lane Status：Lane 11（Op tional）   保证金限额控制：限额11（可选）  您的位置：首页>新闻动态>新闻动态       3月1日LaneContro l：Lane0  Margining Lane Status：Lane 1（Opt ional）    Margining Lane C ont rol：Lan e 1（Op tional）  Margining Lane Status：Lane 2（Optional）    Margining Lane C ont rol：Lan e2（Op tional）  Margining Lane Status：Lane3（Optional）    MarginingLane C ont rol：Lan e3（Op tional）  Margining Lane Status：Lane4（Optional）    Margining Lane C ont rol：Lan e4（Op tional）  Margining Lane Status：Lane5（Optional）    MarginingLane C ont rol：Lan e5（Op tional）  Margining Lane Status：Lane 6（Opt ional）    Margining Lane C ont rol：Lan e 6（Op tional）  Margining Lane Status：Lane 7（Optional）    Margining Lane C ont rol：Lan e7（Op tional）  Margining Lane Status：Lane 8（Optional）    Margining Lane C ont rol：Lan e8（Op tional）  Margining Lane Status：Lane 9（Optional）    Margining Lane C ont rol：Lan e9（Op tional）  Margining Lane Status：Lane 10（Op tional）   保证金限额控制：限额10（可选）  Margining Lane Status：Lane 12（Op tional）   保证金限额控制：限额12（可选）  Margining Lane Status：Lane 13（Op tional）   保证金限额控制：限额13（可选）  Margining Lane Status：Lane 14（Op tional）   保证金限额控制：限额14（可选）  Margining Lane Status：Lane 15（Op tional）   保证金限额控制：限额15（可选）  Margining Lane Status：Lane 16（Op tional）   保证金限额控制：限额16（可选）  Margi ning La ne Stat us：Lane 17（Op tional）   保证金限额控制：限额17（可选）  Margining Lane Status：Lane 18（Op tional）   保证金限额控制：限额18（可选）  Margining Lane Status：Lane 19（Op tional）   保证金限额控制：限额19（可选）  Margining Lane Status：Lane20（Op tional）   保证金限额控制：限额20（可选）  Margining Lane Status：Lane21（Op tional）   保证金限额控制：限额21（可选）  Margining Lane Status：Lane22（Op tional）   保证金限额控制：限额22（可选）  Margining Lane Status：Lane23（Op tional）   保证金限额控制：限额23（可选）  Margining Lane Status：Lane24（Op tional）   保证金限额控制：限额24（可选）  Margining Lane Status：Lane25（Op tional）   保证金限额控制：限额25（操作）  Margining Lane Status：Lane26（Op tional）   保证金限额控制：限额26（可选）  Margining Lane Status：Lane27（Op tional）   保证金限额控制：限额27（可选）  Margining Lane Status：Lane29（Op tional）   保证金限额控制：限额29（可选）  Margining Lane Status：Lane30（Op tional）   保证金限额控制：限额30（可选）  边缘通道状态：通道31（可选） 边缘车道控制：车道31（可选） | +000h+004h+008h+00Ch+010h+014h+018h+01Ch+020h+024h+028h+02Ch+030h+034h+038h+03Ch+040h+044h+048h+04Ch+050h+054h+058h+05Ch+060h+064h+068h+06Ch+070h+074h+078h+07Ch+080h+084h |





31 20

下一个能力偏移

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

图7-97[接收机扩展能力下的通道裕度](#bookmark16)

[**7.7.7.1**](7.7.7.1)**接收机扩展能力报头处的通道边缘（偏移00h）**

|  |
| --- |
| 19 16 |
|  |

|  |
| --- |
| 15 0 |
|  |

PCI Express扩展能力ID能力版本

图7-98接收机扩展能力标头处的通道裕量表7-79接收机扩展能力标头处的通道裕量

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 十五比零 | **PCI Express扩展功能ID**-此字段是PCI-SIG定义的ID号，指示扩展功能的性质和格式。  物理层16.0 GT/s边际扩展能力的扩展能力ID为0027 h。 | RO |
| 十九点十六分 | **Capability Version**-此字段是PCI-SIG定义的版本号，指示当前Capability结构的版本。  此版本的规格必须为1h。 | RO |
| 三十一点二十分 | **下一个能力偏移量**-此字段包含到下一个PCI Express能力结构的偏移量，如果在能力的链接列表中不存在其他项，则为000 h。  对于在配置空间中实现的扩展能力，该偏移相对于PCI兼容配置空间的开始，因此必须始终为000h（对于PCI兼容配置空间的终止列表）或000h（对于PCI兼容配置空间的终止列表  能力）或大于0FFh。 | RO |

<7.7.7.2>MarginingPort CapabilitiesRegister（偏移量04h）

|  |  |
| --- | --- |
| 15 1 | 0 |
| RsvdP |  |

边缘使用驱动程序软件

图7-99边缘端口能力寄存器表7-80边缘端口能力寄存器

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 0 | **Margining uses DriverSoftware**-如果设置，则表示Margining部分使用设备驱动程序软件实现。[MarginingSoftw are Ready](#bookmark19)指示软件初始化的时间。如果清除，则为边缘 | HwInit |

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
|  | 不需要设备驱动程序软件。在这种情况下，从[MarginingSoftware Ready读取的值](#bookmark20)未定义。 |  |

[**7.7.7.3**](7.7.7.3)**边缘端口状态寄存器（偏移06h）**

|  |  |  |  |
| --- | --- | --- | --- |
| 15 2 | 1 | | 0 |
| RsvdZ |  |  | |

保证金就绪

保证金软件准备

图7-100边缘端口状态寄存器表7-81边缘端口状态寄存器

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 0 | **准备就绪**。- 指示边距功能何时准备好接受边距命令。 如果该位为清除，则行为未定义，并且对于任何通道，写入了接收器编号、保证金类型、使用模式或保证金负载字段中的任何一个（参见[第www.example.com节7.7.7.4）](#bookmark22)。  如果[设置了“使用驱动程序软件的边缘](#bookmark18)”，[则](#bookmark21)必须在“[边缘软件就绪”](#bookmark23)变为“设置”或链路训练为16.0 GT/s（以较晚者为准）后100 ms内设置“边缘就绪”。  如果[清除了使用驱动程序软件的边缘](#bookmark18)，[则](#bookmark21)必须在链路训练到16.0GT/s后不迟于100 ms设置边缘就绪。  默认值是特定于实现的。 | RO |
| 1 | **边缘软件就绪**-当[边缘使用驱动程序软件时](#bookmark18)，此位被设置，则表示所需软件已执行所需的初始化。  如果[使用驱动程序软件的边缘设置](#bookmark18)为清除，则该位的值未定义。此位的默认值与具体实现有关。 | RO |

<7.7.7.4>边缘通道控制寄存器（偏移08h）

裕[量通道控制寄存器](#bookmark23)由每个通道裕量所需的控制字段组成。此寄存器中的条目数由最大链接宽度决定（参见www.example.com部分7.5.3.6）。 4.2.7.2有关此寄存器的详细信息，请参见www.example.com部分。



第820

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| 15 | 8 | 7 | 6 | 5 3 | 2 0 |
| 保证金 | 有效载荷 |  |  |  |  |

收款人编号

边界类型

使用模型

RsvdP

图7-101通道N：边缘控制寄存器条目表7-82**通道N：边缘控制寄存器条目**

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 二比零 | **接收器编号**-详情见第8.4.4节。 默认值为000b。  如果端口进入DL\_Down状态，则必须将此字段重置为默认 | RW（参见 描述） |
| 五比三 | **保证金类型**-详见第8.4.4节。 默认值为111b。  如果端口进入DL\_Down状态，则必须将此字段重置为默认 | RW（参见 描述） |
| 6 | **使用模型**-详情见第8.4.4节。 默认值为0b。  如果端口进入DL\_Down状态，则必须将此字段重置为默认 | RW（参见 描述） |
| 十五点八分 | **保证金有效载荷**-详见8.4.4节。  此字段的值与“标记类型”字段一起使用，如第8.4.4节所述。 默认值为9Ch。  如果端口进入DL\_Down状态，则必须将此字段重置为默认 | RW（参见 描述） |

<7.7.7.5>边缘车道状态注册表（偏移0Ah）

边缘通道状态寄存器由每个通道边缘所需的状态字段组成。此寄存器中的条目数由最大L油墨宽度确定（参见www.example.com部分7.5.3.6）。 4.2.7.2有关此寄存器的详细信息，请参见www.example.com部分。

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

765 32 0

8

15

|  |
| --- |
|  |

|  |
| --- |
|  |

收款人编号状态保证金类型状态

使用模型状态

RsvdP

保证金有效负载状态

图7-102通道N：边缘通道状态寄存器条目表7-83**通道N：边缘通道状态寄存器条目**

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |

控制字段

|  |  |  |
| --- | --- | --- |
| 二比零 | **接收机编号状态**-详情请参见第8.4.4节。 默认值为000b。  对于下游端口，如果端口进入DL\_Down状态，则必须将此字段重置为默认值。 | RO（参见 描述） |
| 五比三 | **保证金类型状态**-详见第8.4.4节。 默认值为000b。  如果端口进入DL\_Down状态，则必须将此字段重置为默认 | RO（参见 描述） |
| 6 | **使用模型状态**-有关详细信息，请参见第8.4.4节。 默认值为0b。  如果端口进入DL\_Down状态，则必须将此字段重置为默认 | RO（参见 描述） |
| 十五点八分 | **保证金有效负载状态**-详情请参见第8.4.4节。  此字段仅在边距类型是定义的编码而不是“无命令”时才有意义。默认值为00h。  如果端口进入DL\_Down状态，则必须将此字段重置为默认 | RO（参见 描述） |

7.7.8 ACS扩展功能

ACS[扩展功能](#bookmark24)是一种可选功能，可提供增强的访问控制（参见第6.12节）。 该能力可以通过根端口、交换机下游端口或多功能设备功能来实现。是 从不适用于PCI Express到PCI桥或根复杂事件收集器。它不适用于交换机

上游端口，除非交换机上游端口是多功能设备中的功能。



31 20

下一个能力偏移

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| 3130292827262524 | | 2322212019181716 | | 15141312111098 | 76543210 |
| PCI Express扩展功能头 | | | | | |
|  | ACS控制寄存器 | |  | ACS能力寄存器 | |
| 出口控制矢量（如果需要） | | | | | |
| （如需要，可提供额外的出口控制矢量DWORD） | | | | | |

图7-103[ACS扩展功能](#bookmark24)

字节偏移

+000h+004h+008h+00Ch

[**7.7.8.1**](7.7.8.1)**ACS扩展能力报头（偏移量00h）**

|  |
| --- |
| 19 16 |
|  |

|  |
| --- |
| 15 0 |
|  |

PCI Express扩展能力ID能力版本

图7-104 ACS扩展能力标题表7-84 ACS扩展能力标题

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 十五比零 | **PCI Express扩展功能ID**-此字段是PCI-SIG定义的ID号，指示扩展功能的性质和格式。  ACS扩展功能的PCI Express扩展功能ID为000Dh。 | RO |
| 十九点十六分 | **Capability Version**-此字段是PCI-SIG定义的版本号，指示当前Capability结构的版本。  此版本的规格必须为1h。 | RO |
| 三十一点二十分 | **Next CapabilityOffset**-此字段包含到下一个PCI Express扩展功能结构的偏移量，如果在功能的链接列表中不存在其他项，则为000 h。 | RO |

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

<7.7.8.2>ACS能力寄存器（偏移04h）

15 87 6 5 4 3 2 1 0

|  |
| --- |
|  |

ACS源验证

ACS转换阻塞

ACS P2P请求重定向

ACS P2P完成重定向ACS上游转发

ACS P2P出口控制

ACS直接转换P2PACS增强能力出口控制向量大小

图7-105 ACS能力寄存器表7-85 ACS能力寄存器

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 0 | **ACS源验证**-根端口和交换机下游端口需要;否则必须硬连线到0 b。如果为1b，则表示组件实现[ACS源验证。](#bookmark26) | RO |
| 1 | **ACS转换阻塞**-根端口和交换机下游端口必需;否则必须硬连线到0 b。如果为1b，则表示组件实现[ACS转换阻塞。](#bookmark27) | RO |
| 2 | **ACSP 2 P请求重定向**- 对于支持与其他根进行对等通信的  端口;交换机下游端口必需;支持与其他功能对等通信的多功能设备功能必需;否则必须硬连线到0 b。如果是1b，则表明  组件实现[ACS P2P请求重定向。](#bookmark28) | RO |
| 3 | **ACSP 2 P完成重定向**-支持[ACS P2P请求重定向的所有功能都需要;否则](#bookmark28)必须硬连线到0 b。如果为1b，则表示组件实现[ACS P2P完成](#bookmark29)  [重定向](#bookmark29) | RO |
| 4 | **ACS上游转发**-如果RC支持重定向请求验证，则根端口需要;交换机下游端口需要;否则必须硬连线到0 b。如果是1b，则表明  组件实现[ACS U流转发。](#bookmark30) | RO |
| 5 | **ACSP 2 P出口控制**-可选用于根端口、交换机下游端口和多功能设备功能;否则必须硬连线至0 b。如果为1b，则表示该组件实现ACS P2P出口控制。 | RO |
| 6 | **ACS直接转换P2P**-支持地址转换服务（ATS）并支持与其他根端口的对等流量的根端口需要;交换机下游端口需要;支持地址转换服务（ATS）并支持  与其他功能的对等通信;必须硬连接到0 b。如果为1b，则表示该组件实现[ACS直接转换P2P。](#bookmark31) | RO |

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 7 | **ACS增强功能**-支持ACS增强功能机制的根端口和交换机下游端口所需。  如果为Set，则表示组件支持以下任何机制：  ·[ACS I/O请求阻塞](#bookmark33)  ·[ACS DSP存储器目标访问](#bookmark34)  ·[ACS USP内存目标访问](#bookmark35)  ·[ACS无人认领请求重定向](#bookmark36) | RO |
| 十五点八分 | **出口控制向量大小**-编码01 h-FFh直接指示出口控制向量中的可应用比特[的数量](#bookmark37);编码00 h指示256比特。  如果ACS P2P出口控制位为0b，则大小字段的值未定义，并且[出口控制](#bookmark38)[向量寄存器](#bookmark39)不需要存在。 | HwInit |

[**7.7.8.3**](7.7.8.3)**ACS控制寄存器（偏移06h）**

|  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| 15 13 | 12 | 11 10 | 9 8 | 7 | 6 | 5 | 4 | 3 | 2 | 1 | 0 |
| RsvdP |  |  |  |  |  |  |  |  |  |  |  |

源验证启用

ACSACSACSACSACS

翻译阻止E启用

P2P请求重定向启用

P2P完成重定向启用上游转发启用

P2P出口控制启用 直接转换P2P启用I/O请求阻塞启用

ACSACSACS

DSP存储器目标访问控制 USP内存目标访问控制 无人认领的请求Redirect控制

表7-86 ACS控制寄存器

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 0 | **ACS源验证启用**-设置后，组件将根据上游请求的调度器ID验证总线编号是否与第二个/从属总线编号一致。  这个b的默认值是0b。如果未实现ACS源验证功能，则必须硬连线至0b。 | RW |

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |  |
| --- | --- | --- | --- |
| 比特位置 | 寄存器描述 | | 属性 |
| 1 | **ACS转换阻止启用**-设置时，组件阻止地址类型（AT）字段未设置为默认值的所有上游内存请求。  该位的默认值为0b。如果未实现ACS转换阻止功能，则必须硬连线至0b。 | | RW |
| 2 | **ACSP 2 P请求重定向启用**-结合ACS P2P出口控制和[ACS Direct](#bookmark31)  [翻译的P2P](#bookmark31)机制，确定组件何时  上游（见第6.1和2.3节）。请注意，对于下游端口，此位仅适用于上游端口 到达下游端口的请求，其正常路由针对不同的下游端口。  该位的默认值为0b。如果未实现[ACS P2P请求重定向](#bookmark28)功能，则必须硬连接到0b。 | | RW |
| 3 | **ACSP 2 P完成重定向启用**-确定组件何时  上游完成;仅适用于Relaxed Ordering属性明确的完成146。 该位的默认值为0b。如果未实现[ACS P2P完成重定向](#bookmark29)功能，则必须硬连接到0b。 | | RW |
| 4 | **ACS上游转发启用**- 设置后，组件将向上游转发任何请求或  它接收的完成TLP，由层次结构中较低的组件重定向到上游。请注意，此位仅适用于到达下游端口的上游TLP，并且其正常路由  目标是同一个港口  该位的默认值为0b。如果未实现[ACS上游转发](#bookmark30)功能，则必须硬连接到0b。 | | RW |
| 5 | **ACSP 2 P出口控制启用**- 结合[出口控制矢量](#bookmark42)和[ACS P2P](#bookmark28)  [请求重定向](#bookmark28)和[ACS直接转换P2P](#bookmark31)机制决定何时允许、不允许或重定向对等请求（参见第6.12.3节）。  该位的默认值为0b。如果未实现ACS P2P出口控制功能，则必须硬连线至0b。 | | RW |
| 6 | **ACS直接转换**[P2P](#bookmark28)**启用**-设置时，使用地址类型（AT）字段  表示转换后的地址ss（参见第6.12.3节）。  如果[ACS转换阻塞使能](#bookmark41)为1b，则忽略此位。  该位的默认值为0b。如果未实现[ACS直接转换P2P](#bookmark31)功能，则必须硬连接到0b。 | | RW |
| 7 | **ACSI/O请求阻塞启用**-如果设置，则下游端口收到的上游I/O请求必须作为ACS违规处理。  如果设置了ACS增强功能位，则根端口和交换机下游端口需要此位;否则必须为RsvdP。该位的默认值为0b。 | | RW/RsvdP |
| 九点八分 | **ACSDSP内存目标访问控制**-此字段控制显示下游端口处理上游内存请求，该请求试图访问适用根端口或交换机上的任何内存BAR空间  下游端口（包括入口端口）。参见www.example.com部分6.12.1.1。定义的编码为： | | RW/RsvdP |
| 00b01b10b | 直接请求访问已启用请求阻止已启用  请求重定向已启用 |



146. 这包括读取完成、AtomicOp完成和其他有或没有数据的完成。

第826

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |  |
| --- | --- | --- | --- |
| 比特位置 | 寄存器描述 | | 属性 |
|  | **11b** 保留  如果[ACS增强功能](#bookmark32)位为，则根端口和交换机下行端口需要此 设置，并且有适用的内存BAR空间要保护;否则它必须是RsvdP。此字段的默认值为00b。 | |  |
| 十一点十分 | **ACS USP内存目标访问控制**- 此字段控件显示交换机下游端口句柄  上游内存请求试图访问交换机上游端口上的任何内存BAR空间。  参见www.example.com部分6.12.1.1。 定义的编码为： | | RW/RsvdP |
| 00 b01 b10 b11 b | 直接请求访问已启用请求阻止已启用  已启用请求重定向保留 |
| 如果[ACS增强功能](#bookmark32)位为，则根端口和交换机下行端口需要此 设置，并且有适用的内存BAR空间要保护;否则它必须是RsvdP。此字段的默认值为00b。 | |
| 12 | **ACS未声明请求重定向控制**-控制显示交换机下游端口处理传入的请求，这些请求的目标是交换机上游端口的存储器孔径内的存储器空间，而不是交换机内任何下游端口的存储器孔径或存储器BAR空间。  当设置时，交换机必须将此类请求向上游转发出交换机。  清除时，交换机下游端口必须将此类请求作为不支持的请求（UR）处理。 如果[ACS增强功能](#bookmark32)位被设置，则交换机下游端口需要此位;否则必须为RsvdP。该位的默认值为0b。 | | RW/RsvdP |

<7.7.8.4>出口控制矢量寄存器（偏移量08 h）

出口[控制向量](#bookmark44)是一个包含位数组的读写寄存器。寄存器中的位数由[出口控制向量大小](#bookmark40)字段指定，如果需要，寄存器可以跨越多个DWORD。如果ACS能力寄存器中的ACS P2P出口控制位是0b，则[出口控制向量大小](#bookmark40)字段是未定义的，并且[出口控制向量大小字段是](#bookmark43)

[注册](#bookmark43)不需要在场。

对于[出口控制](#bookmark45)向量平移多个DWORD的一般情况，对于给定的任意位K，该DWORD内的DWORD偏移和位数由公式147指定：

DWORD偏移=08h+（Kdiv32）×4DWORD位#= K mod32

等式7-4出口控制矢量访问

DWORD中超出出口[控制向量大小](#bookmark40)字段指定的位是RsvdP。

对于根端口和交换机下游端口，位阵列中的每个位总是对应于端口号。 因此，对于多功能装置内的功能148，位阵列中的每一位对应于一个或一个以上功能编号或功能群组编号。例如，对函数2的访问由位数组中的位数2控制。为



147. Div是一个带截断的整数除法Mod是整数除的余数。

148.包括交换机上游端口。

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

在端口号和功能号的情况下，对应于实现此扩展能力结构的功能的位必须硬连线到0b。149

如果ARI设备实现ACS功能组（设置[ACS功能组能力](#bookmark46)），则其[出口控制向量大小](#bookmark40)需要为8到256的2的幂，并且其实现的所有[出口控制向量](#bookmark47)位必须为RW。 对于ARI设备，多个功能可以与单个位相关联，因此对于每个功能，其相关联的位确定如何处理来自其的针对与相同位相关联的其他功能（如果有的话）的请求。

如果在ARI设备中启用ACS功能组[（设置ACS功能组启用](#bookmark48)），则每个功能中的前8个[出口控制向量](#bookmark49)位与功能组号而不是功能号相关联。在这种情况下，

控制在函数组而不是函数之间实施，并且超过前8位的任何实现的[出口控制向量](#bookmark50)位都未使用。

与ARI设备是否实现ACS功能组无关，其[出口控制向量大小](#bookmark40)不需要覆盖由设备实现的所有功能的整个功能编号范围。如果ACS功能组未

启用后，通过取出口控制向量大小的模，将函数号映射到实现的[出口控制向量](#bookmark51)位，出口控制向量大小被约束为2的幂。

对于RC，一些端口号可以指内部端口而不是根端口。对于这种RC中的根端口，位阵列中对应于内部端口的每个位必须硬连线到0b。

31 0

出口控制矢量

图7-107出口控制向量寄存器表7-87出口控制向量寄存器

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 三十一比零 | **出口控制向量**-由软件配置的N位位数组，其中N由 [出口控制向量大小](#bookmark40)字段。当一个给定的位被设置时，以相关端口、功能或功能组为目标的对等请求被阻止或重定向（如果启用）（参见第6.12.3节）。  [图7-107](#bookmark52)显示了一个单DWORD寄存器. 该寄存器始终是DWORD的整数。每个位的默认值为0b。 | RW |

以下示例说明如何配置矢量

· 对于8端口交换机，每个端口将具有单独的向量，该向量指示它可以将请求转发到哪个下游出口端口。

不允许端口1与任何其他下游端口通信，则端口1将被配置为：

1111 1100b，其中位0对应于上行端口（硬连线到0b），位1对应于入口端口（硬连线到0b）。

允许端口2与端口3、5和7通信的端口2将被配置为：01010010b。

· 对于4功能设备，每个功能将有一个单独的向量，指示它可以转发

请求。

不允许功能0与任何其他功能通信的功能0将被配置为：1110b，其中位0对应于功能0（硬连线到0b）。



149.对于ARI设备，位必须为RW。 请参见说明。

第828

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

允许功能1与功能2和3通信的功能1将被配置为：0001b，其中位1对应于功能1（硬连线到0b）。

7.8通用PCI和PCIeCapabi

本节包含对通用PCI和PCIe功能的描述，这些功能在本节中是单独可选的，但其他PCISIG规范可能需要这些功能。

7.8.1电源扩展能力

电源[分配扩展功能](#bookmark54)允许系统在运行时将电源分配给添加到系统的设备。通过此功能，设备可以报告其在各种电源轨上消耗的功率，

设备电源管理状态，在各种操作条件下。 系统可以使用该信息来确保系统能够向设备提供适当的功率和冷却水平。未能正确显示 设备功率消耗可能有设备或系统故障的风险。

对于已实施的PCIExpress设备， 或者以不需要热插拔支持的形式，或者集成在系统板上。PCIExpress形状因子规范可能需要对功率预算的支持。[图7-108](#bookmark55)详细说明了[功率分配扩展功能中寄存器字段的分配。](#bookmark54)

字节偏移

+000h+004h+008h+00Ch

|  |  |  |  |
| --- | --- | --- | --- |
| 3130292827262524 | 2322212019181716 | 15141312111098 | 76543210 |
| PCI Express扩展功能头 | | | |
| RsvdP | | | 数据选择寄存器 |
| 数据寄存器 | | |  |
| RsvdP | | | 功率预算能力 |

图7-108[电源扩展能力](#bookmark54)

<7.8.1.1>电源扩展能力报头（偏移量00h）

[图7-109](#bookmark57)详细说明了[功率扩展能力报头中寄存器字段的分配;](#bookmark56)[表7-88](#bookmark58)提供了相应的位定义。有关PCI Express扩展功能标头的说明，请参阅第7.6.3节。的 用于电源[管理扩展功能的扩展功能ID](#bookmark54)为0004h。



31 20

下一个能力偏移

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |
| --- |
| 15 0 |
|  |

PCI Express扩展能力ID能力版本

图7-109电源扩展能力标题表7-88电源扩展能力标题

|  |
| --- |
| 19 16 |
|  |

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 十五比零 | **PCI Express扩展功能ID**-此字段是PCI-SIG定义的ID号，指示扩展功能的性质和格式。  电源扩展功能的扩展功能ID为0004h。 | RO |
| 十九点十六分 | **Capability Version**-此字段是PCI-SIG定义的版本号，指示当前Capability结构的版本。  此版本的规格必须为1h。 | RO |
| 三十一点二十分 | **下一个能力偏移量**-此字段包含到下一个PCI Express能力结构的偏移量，如果在能力的链接列表中不存在其他项，则为000 h。  对于在配置空间中实现的扩展能力，该偏移相对于PCI兼容配置空间的开始，因此必须始终为000h（对于PCI兼容配置空间的终止列表）或000h（对于PCI兼容配置空间的终止列表  能力）或大于0FFh。 | RO |

<7.8.1.2>功率调整数据选择寄存器（偏移04h）

[电源管理数据选择寄存器](#bookmark59)是一个8位读写寄存器，用于对通过[电源管理数据寄存器](#bookmark60)报告的电源管理数据进行索引，并选择要出现在

[功率调整数据寄存器](#bookmark61)。此寄存器的值从零开始，用于选择第一个DWORD的功率调整数据;后续的DWORDs的功率调整数据通过增加索引值来选择。此寄存器的default值未定义。

<7.8.1.3>功率调整数据寄存器（偏移08h）

此只读寄存器返回[电源调整数据选择](#bookmark59)所选择的电源调整数据的DWORD

[注册](#bookmark59). [功率消耗数据](#bookmark61)的每个DWORD描述设备在特定操作中的功率使用

条件[不](#bookmark61)需要以任何特定的顺序返回不同操作条件的功率控制数据，只要递增[功率控制数据选择寄存器](#bookmark59)会导致返回不同操作条件的信息即可。如果[功率调整数据选择寄存器](#bookmark59)包含大于或等于

在设备提供功率信息的操作条件下，该寄存器必须返回全零。默认

该寄存器的值未定义。[图7-110](#bookmark62)详细说明了[功率控制数据寄存器中寄存器字段的分配;](#bookmark61)[表7-89](#bookmark63)提供了相应的位定义。

基本[功率](#bookmark64)和[数据比例](#bookmark65)字段描述设备的功率使用;[电源轨、](#bookmark66)[类型、](#bookmark67)[PM状态](#bookmark68)和[PM](#bookmark69)[子状态](#bookmark70)字段描述设备具有此功率使用的条件。

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| 31 21 | 20 18 | 17 15 | 14 13 | 12 10 | 9 8 | 7 | 0 |
| RsvdP |  | 类型 |  |  |  | 基地 | 功率 |

数据规模

PM子状态

PM状态

功率轨

图7-110功率调整数据寄存器表7-89功率调整数据寄存器

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| 比特位置 | 寄存器描述 | | | 属性 |
| 七比零 | **基本功率**-以瓦特为单位指定给定操作条件下的基本功率值。此值必须乘以数据比例，以产生实际功耗值，除非[数据](#bookmark72) [比例](#bookmark73)字段等于00b（1.0x）并且[基本功率](#bookmark71)超过EFh，则使用以下替代 | | | RO |
| F0hF1hF2h  F3h至FFh | | 大于239W且小于或等于250W插槽功率限制大于250W且小于或等于275W插槽功率限制大于275W且小于或等于300W插槽功率限制为大于300W的值 |
| 九点八分 | **数据比例**-指定要应用于[基本功率](#bookmark71)值的比例。设备的功耗通过将[基本功率](#bookmark71)字段的内容与对应于基本功率字段的值相乘来 此字段返回的编码，除非上面提到。  定义的编码为： | | | RO |
| 00 b01 b10 b11 b | 1.0x  0.1x  0.01x0.001x | |
| 十二点十分 | **PM子状态**-指定所述操作条件的电源管理子状态。定义的编码为： | | | RO |
| 000b  001 b- 111b | 默认子状态  器械特定子状态 | |
| 十四点十三分 | **PM状态**-指定所述操作条件的电源管理状态。定义的编码为： | | | RO |
| 00 b01 b10 b11 b | D0D1D2D3 | |
| 设备在该字段中返回11b，在类型字段中返回Aux或PMEAux，以指定D3冷[PM状态。](#bookmark74)11b的编码与任何其他[类型](#bookmark76)字段值一起指定D3热状态。 | | |



第831

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |  |
| --- | --- | --- | --- |
| 比特位置 | 寄存器描述 | | 属性 |
| 十七点十五分 | **类型**- 指定所描述的操作条件的类型定义的编码是： | | RO |
| 000b  001b  010B  011B  100b  101b  111b  别人 | PME辅助怠速  持续  持续-紧急功率降低状态（见第6.25节）最大-紧急功率降低状态（见第6.25节）最大  所有其他编码均保留。 |
| 二十点十八分 | **电源轨**-指定所述工作条件的热负荷或电源轨。定义的编码为： | | RO |
| 000b  001b  010B  111b  别人 | 电源（12V）电源（3.3V）  电源（1.5V或1.8V）散热  所有其他编码均保留。 |

需要实现[功率调整扩展功能](#bookmark54)的设备为D0提供数据值

消耗功率的每个电源轨的最大和D 0持续[PM状态](#bookmark74)和[类型](#bookmark75)组合;如果这些值与电源轨上报告的D 0最大和D 0持续的运行条件值之和不同，则还必须提供D 0最大和D 0持续的数据。

支持辅助电源或来自辅助电源的PME的设备必须提供相应电源[类型](#bookmark75)（辅助或PMEAux）的数据。

如果设备实施紧急功率降低状态，则必须报告以下各项的功率降低值

· 最大紧急功率降低状态，[PM状态](#bookmark74)D0，设备

· 最大紧急功率降低状态，[PM状态](#bookmark74)D0，热（如果与前述值之和不同）

·持续紧急功率降低状态，[PM状态](#bookmark74)D0，设备

·持续紧急功率降低状态，[PM状态：](#bookmark74)D0，热（如果与前述值的总和不同

<7.8.1.4>功率调整能力寄存器（偏移0Ch）

此寄存器指示器件的功率预算能力。[图7-111](#bookmark78)详细说明了[功率放大能力寄存器中寄存器字段的分配;](#bookmark77)[表7-90](#bookmark79)提供了相应的位定义。

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |
| --- | --- |
| 7 1 | 0 |
| RsvdP |  |

系统分配

图7-111功率调整能力寄存器表7-90功率调整能力寄存器

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 0 | **SystemAllocated（系统分配）**-设置时，此位表示设备的功率预算包含在系统功率预算中。如果此位被设置，则软件必须忽略此设备的报告[功率预算数据](#bookmark61)，以进行功率预算决策。 | HwInit |

7.8.2延迟容差报告（LTR）扩展功能

PCI Express[延迟容限报告（LTR）扩展功能](#bookmark80)是一种可选的扩展功能， 软件，用于向具有上游端口（端点和交换机）的组件提供平台延迟信息，如果功能支持LTR机制，则交换机上游端口和端点需要该软件。不适用于 根端口、网桥或交换机下游端口。

对于与实现LTR机制的组件的上游端口相关联的多功能设备 此功能结构必须仅在FUNCTIONAL0中实现，并且必须代表设备的所有功能来控制组件的链接行为。

被实现为多功能设备的RCiEP被允许在多功能设备的多于一个功能中实现该能力结构。

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| 3130292827262524 | | 2322212019181716 | | 15141312111098 | 76543210 |
| PCI Express扩展功能头 | | | | | |
|  | 最大无监听延迟寄存器 | |  | 最大监听延迟寄存器 | |

图7-112 LTR扩展能力结构

字节偏移+000h

+004小时

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

[**7.8.2.1**](7.8.2.1)**LTR扩展能力报头（偏移量00h）**

|  |
| --- |
| 19 16 |
|  |

31 20

下一个能力偏移

|  |
| --- |
| 15 0 |
|  |

PCI Express扩展能力ID能力版本

图7-113LTR扩展能力报头表7-91 LTR扩展能力报头

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 十五比零 | **PCI Express扩展功能ID**-此字段是PCI-SIG定义的ID号，指示扩展功能的性质和格式。  LTR扩展能力的PCI Express扩展能力为0018h。 | RO |
| 十九点十六分 | **Capability Version**-此字段是PCI-SIG定义的版本号，指示当前Capability结构的版本。  此版本的规格必须为1h。 | RO |
| 三十一点二十分 | **Next CapabilityOffset**-此字段包含到下一个PCI Express扩展功能结构的偏移量，如果在功能的链接列表中不存在其他项，则为000 h。 | RO |

<7.8.2.2>最大监听延迟寄存器（偏移04h）

12 10

0

9

15 13

|  |
| --- |
|  |

|  |
| --- |
| RsvdP |

最大监听延迟值最大监听延迟比例

图7-114最大监听等待时间记录器表7-92最大监听等待时间记录器

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 九比零 | **MaxSnoopLatencyValue**- 与[MaxSnoop LatencyScale](#bookmark82)字段一起，此寄存器指定  允许设备请求的最大监听延迟。 软件应将其设置为平台支持的最大延迟或更小延迟。强烈建议对该字段进行任何更新，  反映在设备在1 ms内发送的  此字段的默认值为0000000000b。 | RW |

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 十二点十分 | **MaxSnoop LatencyScale**-此寄存器为[MaxSnoop](#bookmark81)中包含的值提供刻度 [LatencyValue](#bookmark81)字段。编码与LTR消息中的LatencyScale字段相同。 参见第6.18节。强烈建议将此字段的任何更新反映在由  1 ms内的设备  此字段的默认值为000b。  如果软件将不允许值写入此字段，则未定义硬件操作。 | RW |

<7.8.2.3>最大无监听延迟注册（偏移06小时）

12 10

0

9

15 13

|  |
| --- |
|  |

|  |
| --- |
| RsvdP |

最大无监听延迟值最大无监听延迟比例

图7-115最大无监听延迟寄存器表7-93最大无监听延迟寄存器

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 九比零 | **MaxNo-SnoopLatencyValue**-与[Max No-SnoopLatencyScale](#bookmark84)字段一起，此寄存器指定允许设备请求的最大无监听延迟。软件应将此设置为  平台支持的最大延迟或更低。强烈建议此字段的任何更新都反映在设备在1 ms内发送的LTR消息中。  此字段的默认值为0000000000b。 | RW |
| 十二点十分 | **MaxNo-Snoop LatencyScale**- 此寄存器为[Max](#bookmark83)  [无监听延迟值](#bookmark83)字段。编码与LTR消息中的LatencyScale字段相同。 参见第6.18节。强烈建议此字段的任何更新都反映在设备在1 ms内发送的LTR消息中。  此字段的默认值为000b。  如果软件将不允许值写入此字段，则未定义硬件操作。 | RW |

7.8.3 L1 PM子状态扩展能力

L1[PMSubstates扩展功能](#bookmark85)是一种可选的扩展功能，如果在端口实施L1 PM Substates，则需要此功能。L1[PM子状态扩展能力](#bookmark85)结构的定义如[图7-116所示。](#bookmark86)

对于与实现L1 PM子状态的上游端口相关联的多功能设备，该扩展能力结构必须仅在功能0中实现，并且必须代表设备的所有功能来控制上游端口的链路行为。



页面835



31 20

下一个能力偏移

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| 3130292827262524 | 2322212019181716 | | | 15141312111098 | | 76543210 |
| PCI Express扩展功能头 | | | | | | |
|  | | L1 PM子状态能力寄存器 | | | | |
| L1 PM子状态控制1寄存器 | | | | | | |
| L1 PM子状态控制2寄存器 | | | | | | |
|  | | | L1 PM Substates StatusRegister | |  | |

图7-116[L1PM子状态扩展能力](#bookmark85)

字节偏移+000h

+004h+008h+00Ch+010h

[**7.8.3.1**](7.8.3.1)**L1PM子状态扩展能力报头（偏移量00h）**

|  |
| --- |
| 19 16 |
|  |

|  |
| --- |
| 15 0 |
|  |

PCI Express扩展能力ID能力版本

图7-117L1PM子状态扩展能力标题表7-94 L1 PM子状态扩展能力标题

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 十五比零 | **PCI Express扩展功能ID**-此字段是PCI-SIG定义的ID号，指示扩展功能的性质和格式。  L1 PM子状态的扩展能力ID为001 Eh。 | RO |
| 十九点十六分 | **Capability Version**-此字段是PCI-SIG定义的版本号，指示当前Capability结构的版本。  如果实施[L1 PMSubstates Status Register](#bookmark89)，则此字段必须为2h，否则必须为1h。 | RO |
| 三十一点二十分 | **下一个能力偏移量**-此字段包含到下一个PCI Express能力结构的偏移量，如果在能力的链接列表中不存在其他项，则为000 h。  对于在配置空间中实现的扩展能力，该偏移相对于PCI兼容配置空间的开始，因此必须始终为000h（对于PCI兼容配置空间的终止列表）或000h（对于PCI兼容配置空间的终止列表  能力）或大于0FFh。  该偏移的最低2位是保留位，必须实现为00b，尽管软件必须屏蔽它们以允许将来使用这些位。 | RO |

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

[**7.8.3.2**](7.8.3.2)**L1PM子状态功能寄存器（偏移04h）**

0

2

3

7 6

15 8

17 16

18

23 19

1

4

5

|  |
| --- |
|  |

|  |
| --- |
|  |

|  |
| --- |
|  |

|  |
| --- |
|  |

|  |
| --- |
| 31 24 |
| RsvdP |

支持PCI-PM L1.2

支持PCI-PM L1.1

支持ASPM L1.2

支持ASPM L1.1

L1 PM子状态支持边缘

支持链路激活

RsvdP

端口共模恢复时间

端口T\_POWER\_ON刻度

RsvdP

端口T\_POWER\_ON值

图7-118L1PM子状态能力寄存器表7-95 L1 PM子状态能力寄存器

|  |  |  |  |
| --- | --- | --- | --- |
| 比特位置 | 寄存器描述 | | 属性 |
| 0 | **PCI-PML 1.2Supported**-设置时，此位表示支持PCI-PML1. 2。 | | HwInit |
| 1 | **PCI-PML 1.1Supported**-当设置时，此位表示支持PCI-PML1. 1，并且必须由实现L1 PM子状态的所有端口设置。 | | HwInit |
| 2 | **ASPML1.2Supported**-设置时，此位表示支持AS PML1.2。 | | HwInit |
| 3 | **ASPML1.1Supported**-设置时，此位表示支持AS PML1.1。 | | HwInit |
| 4 | **L1 PMSubstates Supported（支持的L1 PM子状态）**-设置时，此位表示此端口支持L1 PM子状态。 | | HwInit |
| 5 | **支持链路激活**-对于下游端口，当设置时，此位表示此端口支持链路激活。详情见第5.5.6节。  此位为上游端口的RsvdP类型。 | | HwInit/响应 |
| 十五点八分 | **Port Common\_Mode\_Restore\_Time**-此端口重新建立共模所需的时间（μs），如表5-11所述。  对于[PCI-PM L1.2支持](#bookmark91)位为Set、[ASPM L1.2支持](#bookmark92)位为Set或两者均为Set的所有端口，此字段都是必需的，否则此字段的类型为RsvdP。 | | HwInit/响应  （请参阅  描述） |
| 十七点十六分 | **端口T\_POWER\_ON比例**-指定用于L1 PM子状态能力寄存器中[端口T\_POWER\_ON值](#bookmark96)字段[的比例。](#bookmark90)  值范围 | | HwInit/响应 |
| 00 b01 b10 b11 b | 2 μs  10 μs100 μs  保留 |

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
|  | 对于[PCI-PM L1.2支持](#bookmark91)位为Set、[ASPM L1.2支持](#bookmark92)位为Set或两者均为Set的所有端口，此字段都是必需的，否则此字段的类型为RsvdP。  默认值为00b |  |
| 二十三点十九分 | **端口T\_POWER\_ON值**-[L1 PM子状态](#bookmark90)中[端口T\_POWER\_ON比例](#bookmark97)字段的长  [Capabilities Register](#bookmark90)设置此端口要求链路另一端的端口在L1.2中等待的时间（以μs为单位）。在主动驱动接口之前采样CLKRE Q#断言后退出。  端口T\_POWER\_ON的值通过将此字段中的值乘以L1 PM子状态功能寄存器中[端口T\_POWER\_ON比例](#bookmark97)字段[中的比例值来计算。](#bookmark90)  默认值为00101b  对于[PCI-PM L1.2支持](#bookmark91)位为Set、[ASPM L1.2支持](#bookmark92)位为Set或两者均为Set的所有端口，此字段都是必需的，否则此字段的类型为RsvdP。 | HwInit/响应 |

[**7.8.3.3**](7.8.3.3)**L1PMSubstatesControl1寄存器（偏移08h）**

|  |
| --- |
| 15 8 |
|  |

|  |
| --- |
| 28 26 |
| RsvdP |

0

2

3

7 6

31 29

1

4

5

|  |
| --- |
|  |

|  |
| --- |
|  |

|  |
| --- |
| 25 16 |
|  |

PCI-PM L1.2启用

PCI-PM L1.1启用

ASPM L1.2启用

ASPM L1.1启用

Link Activation链接激活

链接激活控制

RsvdP

共模恢复时间

LTR\_L1.2\_THRESHOLD\_Value

LTR\_L1.2\_THRESHOLD\_Scale

图7-119L1PM子状态控制1寄存器表7-96 L1 PM子状态控制1寄存器

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 0 | **PCI-PML 1.2使能**- 设置时，该位使能PCI-PM L1. 2。  上游和下游端口均需要。对于[PCI-PM L1.2Support ed](#bookmark91)位为Clear的端口，允许将此位硬连线为0。  为了与未来可能的扩展兼容，软件不得启用L1 PM子状态，除非[L1 PM子状态功能寄存器中的L1 PM子状态支持](#bookmark94)位被设置。  默认值为0b。 | RW |
| 1 | **PCI-PML 1.1使能**-设置时，该位使能PCI-PM L1. 1。上游和下游端口都需要。  为了与未来可能的扩展兼容，软件不得启用L1 PM子状态，除非[L1 PM子状态功能寄存器中的L1 PM子状态支持](#bookmark94)位被设置。  默认值为0b。 | RW |



第838

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 2 | **ASPML1.2使能**-设置时，该位使能ASPM L1.2。上游和下游端口都需要。  对于[ASPML1.2支持](#bookmark92)位为清除的端口，允许将此位硬连线为0。 为了与未来可能的扩展兼容，除非L1[PM子状态功能寄存器中的L1 PM子状态支持](#bookmark94)位被置位，否则软件不得启用L1 PM子状态。  默认值为0b。 | RW |
| 3 | **ASPML1.1使能**-设置时，该位使能ASPM L1.1。上游和下游端口都需要。  对于[ASPML1.1支持](#bookmark93)位为清除的端口，允许将此位硬连线为0。 为了与未来可能的扩展兼容，除非L1[PM子状态功能寄存器中的L1 PM子状态支持](#bookmark94)位被置位，否则软件不得启用L1 PM子状态。  默认值为0b。 | RW |
| 4 | **链路激活中断使能**-设置此位时，可生成中断，以指示链路激活过程完成。详情见第5.5.6节。  当[链路激活支持](#bookmark95)位被设置时，下游端口需要，否则允许硬连线到0b。  必须是上游端口的RsvdP。 默认值为0b。 | RW/RsvdP |
| 5 | **链路激活控制**-当此位被设置时，端口必须启动链路激活过程。详情见第5.5.6节。  当[链路激活支持](#bookmark95)位被设置时，下游端口需要，否则允许硬连线到0b。  必须是上游端口的RsvdP。 默认值为0b。 | RW/RsvdP |
| 十五点八分 | **Common\_Mode\_Restore\_Time**-设置TCOMMONMODE的值（单位：μs），必须由  用于定时共模重建的下游端口，如表5-11所述。  仅当[ASPM L1.2启用](#bookmark99)和[PCI-PM L1.2启用](#bookmark98)位均为  清楚 如果在[ASPM L1.2启用](#bookmark99)和/或[PCI-PM L1.2启用](#bookmark98)位置位时修改此字段，则端口行为未定义。  对于[PCI-PM L1.2支持](#bookmark91)位被设置、[ASPM L1.2支持](#bookmark92)位被设置或两者都被设置的下游端口，此字段是必需的，否则此字段的类型为RsvdP。  此字段的类型为上游端口的RsvdP。 默认值是特定于实现的。 | RW/RsvdP  （请参阅  说明） |
| 二十五点十六分 | **LTR\_L1.2\_THRESHOLD\_Value**-与LTR\_L1.2\_THRESHOLD\_Scale一起，该字段指示用于确定进入L1是否导致L1.1（如果启用）或L1.2（如果启用）的LTR阈值。  此字段的默认值为0000000000b。  只有当[ASPM L1.2使能](#bookmark99)位为清除时，才能修改此字段。 如果在[ASPM L1.2 Enable位置](#bookmark99)位时修改此字段，则端口行为未定义。  对于[ASPM L1.2Supported](#bookmark92)位为Set的所有端口，此字段都是必需的，否则此字段的类型为RsvdP。 | RW/RsvdP  （请参阅  说明） |



第839

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 三十一点二十九分 | **LTR\_L1.2\_THRESHOLD\_Scale**- 此字段提供  LTR\_L1.2\_THRESHOLD\_Value。En编码与LTR消息中的LatencyScale字段相同（参见第6.18节）。  此字段的默认值为000b。  如果软件将不允许的值写入此字段，则硬件操作未定义。  只有当[ASPM L1.2使能](#bookmark99)位为清除时，才能修改此字段。 如果在[ASPM L1.2 Enable位置](#bookmark99)位时修改此字段，则端口行为未定义。  对于[ASPM L1.2支持](#bookmark92)位被设置的所有端口都是必需的，否则此字段的类型为RsvdP。 | RW/RsvdP  （请参阅  描述） |

[**7.8.3.4**](7.8.3.4)**L1PM子状态控制2寄存器（偏移0Ch）**

|  |  |  |  |
| --- | --- | --- | --- |
| 31 8 | 7 3 | 2 | 1 0 |
| RsvdP |  |  |  |

T\_POWER\_ON刻度

RsvdP

T\_POWER\_ON值

图7-120L1PMSubstatesControl2寄存器表7-97 L1 PM SubstatesControl2寄存器

|  |  |  |  |
| --- | --- | --- | --- |
| 比特位置 | 寄存器描述 | | 属性 |
| 一比零 | **T\_POWER\_ON比例**-指定用于[T\_POWER\_ON值的比例。](#bookmark101)数值范围： | | RW/RsvdP |
| 00 b01 b10 b11 b | 2 μs  10 μs100 μs  保留 |
| 对于支持L1.2的所有端口都是必需的，否则此字段的类型为RsvdP。  只有当[ASPM L1.2使能](#bookmark99)和[PCI-PM L1.2使能](#bookmark98)位均为清除时，才可修改此字段。如果在[ASPM L1.2启用](#bookmark99)和/或[PCI-PM](#bookmark98)  [L1.2使能](#bookmark98)位已置位。默认值为00b | |
| 七比三 | **T\_POWER\_ON值**-与[T\_POWER\_ON Scale一起](#bookmark100)设置L1.2中端口必须等待的最短时间（以μs为单位）。在主动驱动接口之前，在采样CLKREQ#断言后退出。  T\_POWER\_ON的计算方法是将此字段中的值乘以[T\_POWER\_ON比例](#bookmark100)字段中的值。  只有当[ASPM L1.2使能](#bookmark99)和[PCI-PM L1.2使能](#bookmark98)位均为清除时，才可修改此字段。 如果在[ASPM L1.2启用](#bookmark99)和/或[PCI-PML1.2启用](#bookmark98)位置位时修改此字段，则端口行为未定义。 | | RW/RsvdP |



第840

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
|  | 默认值为00101b  对于支持L1.2的所有端口都是必需的，否则此字段的类型为RsvdP。 |  |

<7.8.3.5>L1PM子状态状态寄存器（偏移t10小时）

如果[L1 PM子状态扩展能力报头中的能力版本](#bookmark87)为2h或更高，则硬件必须实现此寄存器。如果能力版本为1h，则不存在此寄存器。

|  |  |
| --- | --- |
| 31 1 | 0 |
| RsvdZ |  |

链路激活状态

图7-121L1PM子状态统计寄存器表7-98 L1 PM子状态统计寄存器

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 0 | **链路激活状态**-指示链路激活的状态。详情见第5.5.6节。 当“[链路激活支持](#bookmark95)”位被设置时，下游端口需要，否则它被硬连接到0b。  必须是上游端口的RsvdZ。 默认值为0b。 | RW1C/RsvdZ |

7.8.4高级错误报告扩展功能

PCI Express高级错误报告能力是可选的扩展能力，其可以通过

PCI Express设备支持高级错误控制和报告的功能。高级错误报告功能结构定义对根端口和根复杂事件收集器有额外的解释;软件必须

解释PCI Express功能寄存器中的设备/端口类型字段，以确定根端口和根复杂事件收集器的附加寄存器的可用性。

[图7-122](#bookmark103)显示了PCI Express[高级错误报告扩展功能](#bookmark102)结构。

请注意，如果错误报告位字段在错误寄存器中被标记为可选，则这些位必须在状态、掩码和严重性寄存器中作为一个组实现或不实现。换句话说，一个函数需要

在相应的状态、掩码和严重性寄存器中实现相同的错误位字段。除非另有说明，否则与未实现的位字段对应的位必须硬连线为0。

除根端口和根复杂事件收集器外，如果“支持端-端TLP前缀”位被设置，则根错误命令和[错误源标识寄存](#bookmark104)器必须为RsvdP，[根错误状态寄存器](#bookmark105)必须为RsvdZ。

字节偏移量+000h

+004h+008h+00Ch+010h+014h+018h+01Ch+020h+024h+028h+02Ch+030h+034h+03Ch+040h+044h

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| 3130292827262524 | 2322212019181716 | | | | 15141312111098 | | | | 76543210 | |
| PCI Express扩展功能头 | | | | | | | | | | |
| 不可纠正的错误状态寄存器 | | | | | | | | | | |
| 不可纠正错误掩码寄存器 | | | | | | | | | | |
|  | | 无法纠正的错误严重性寄存器 | | | | | |  | | |
| 可纠正错误状态寄存器 | | | | | | | | | | |
|  | | | 可纠正错误掩码寄存器 | | | |  | | | |
| 高级错误功能和控制寄存器 | | | | | | | | | | |
| 标题日志寄存器 | | | | | | | | | | |
| 根错误命令注册表 | | | | | | | | | | |
|  | | | | 根错误状态寄存器 | |  | | | | |
| 可纠正错误源标识寄存器 | | | | | 错误源识别寄存器 | | | | |  |
| TLP前缀日志寄存器 | | | | | | | | | | |

图7-122[高级错误报告扩展能力](#bookmark102)结构

<7.8.4.1>高级错误报告扩展功能标题r（偏移量00h）

[图7-123](#bookmark106)详细说明了高级错误报告扩展能力报头的寄存器字段的分配;[表](#bookmark107)[7-99](#bookmark108)提供了相应的位定义。

有关PCI Express扩展功能标头的说明，请参阅第7.6.3节。高级错误报告功能的扩展功能ID为0001h。



31 20

下一个能力偏移

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |
| --- |
| 15 0 |
|  |

PCI Express扩展能力ID能力版本

图7-123高级错误报告扩展功能头表7-99高级错误报告扩展功能头

|  |
| --- |
| 19 16 |
|  |

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 十五比零 | **PCI Express扩展功能ID**-此字段是PCI-SIG定义的ID号，指示扩展功能的性质和格式。  高级错误报告功能的扩展功能ID为0001h。 | RO |
| 十九点十六分 | **Capability Version**-此字段是PCI-SIG定义的版本号，指示当前Capability结构的版本。  如果设置了端-端TLP前缀支持位（参见www.example.com节7.5.3.15），则此字段必须为2 h，否则必须为1h或2 h。 | RO |
| 三十一点二十分 | **下一个能力偏移量**-此字段包含到下一个PCI Express能力结构的偏移量，如果在能力的链接列表中不存在其他项，则为000 h。  对于在配置空间中实现的扩展能力，该偏移相对于PCI兼容配置空间的开始，因此必须始终为000h（对于PCI兼容配置空间的终止列表）或000h（对于PCI兼容配置空间的终止列表  能力）或大于0FFh。 | RO |

<7.8.4.2>不可纠正错误状态寄存器（偏移04h）

[不可纠正错误状态寄存器](#bookmark109)指示PCI Express设备上各个错误的错误检测状态

功能单个错误状态位为Set表示检测到特定错误;软件可以清除 错误状态，将1b写入相应的位。更多详情请参见第6.2节。该功能未实现的寄存器位硬连线至0b。[图7-124](#bookmark110)详细说明了[不可纠正错误状态寄存器字段的分配](#bookmark109) [寄存器; www.example.com7.8.4.2部分](#bookmark109)提供了相应的位定义。



|  |
| --- |
| 3 1 |
| RsvdZ |

0

23

18

12

16

25

11 6

26

24

19

13

20

21

22

4

5

14

15

17

|  |
| --- |
| RsvdZ |

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |
| --- |
| 31 27 |
| RsvdZ |

未定义

数据链路协议错误状态

意外停机错误状态

收到中毒

流控制协议错误状态

完成状况

完成者中止状态

意外完成状态

接收器溢出状态

格式错误的TLP状态

错误状态

请求错误状态

ACS违规状态

无法纠正的内部错误状态

MC阻塞TLP状态

AtomicOp出口阻塞状态

TLP前缀阻塞错误状态

中毒TLP出口B锁定状态

图7-124不可纠正错误状态寄存器表7-100不可纠正错误状态寄存器

|  |  |  |  |
| --- | --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 | 默认 |
| 0 | **未定义**- 从该位读取的在以前的版本中，  规范中，此位用于指示链路训练错误。系统软件必须  忽略从该位读取的值。允许系统软件向该位写入任何值。 | 未定义 | 未定义 |
| 4 | 数据链路协议错误状态 | RW1CS | 0b |
| 5 | **意外停机错误状态**（可选） | RW1CS | 0b |
| 12 | **中毒TLP接收**状态 | RW1CS | 0b |
| 13 | **流量控制协议错误状态**（可选） | RW1CS | 0b |
| 14 | **完成状况**150 | RW1CS | 0b |
| 15 | **完成程序中止状态**（可选） | RW1CS | 0b |
| 16 | 意外完成状态 | RW1CS | 0b |
| 17 | **接收器溢出状态**（可选） | RW1CS | 0b |
| 18 | 格式错误的TLP状态 | RW1CS | 0b |
| 19 | **ECRC错误状态**（可选） | RW1CS | 0b |
| 20 | 不支持的请求错误状态 | RW1CS | 0b |



150.对于交换机端口，如果交换机端口代表自己发出非发布请求（而不是仅转发由其他设备生成的此类请求），则需要。如果交换机端口不发出此类请求，则完成验证机制不适用，此位必须硬连线至0b。

第844

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |  |
| --- | --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 | 默认 |
| 21 | **ACS违规状态**（可选） | RW1CS | 0b |
| 22 | **无法纠正的内部错误状态**（可选） | RW1CS | 0b |
| 23 | **MC阻塞TLP状态**（可选） | RW1CS | 0b |
| 24 | **AtomicOp出口阻塞状态**（可选） | RW1CS | 0b |
| 25 | **TLP前缀阻塞错误状态**（可选） | RW1CS | 0b |
| 26 | **中毒TLP出口阻塞状态**（可选） | RW1CS | 0b |

<7.8.4.3>不可纠正错误掩码寄存器（偏移08h）

[不可纠正错误掩码寄存](#bookmark111)器控制设备功能向PCI Express报告单个错误 根复合体通过PCI Express错误消息。屏蔽错误（屏蔽寄存器中的相应位设置）不会记录或报告在报头日志、TLP前缀日志或第一错误指针中，也不会通过此功能报告给PCI Express根联合体。更多详情请参见第6.2节。不可纠正错误状态的每个错误位都 注册.用于未由固件实现的位的寄存器字段被硬连线到0b。[图7-125](#bookmark112)详细说明了[不可纠正错误掩码寄存器的寄存器字段的分配;](#bookmark111)[表7-101](#bookmark113)提供了相应的位定义。

|  |
| --- |
| 3 1 |
| RsvdP |

0

26

16

24

18

23

11 6

25

12

22

13

21

19

20

5

15

14

17

4

|  |
| --- |
| RsvdP |

|  |
| --- |
| 31 27 |
| RsvdP |

未定义

数据链路协议错误掩码

意外停机错误掩码

中毒TLP接收面罩

流量控制协议错误掩码

完成面膜

完成程序中止掩码

意外完成掩码

接收器溢出掩码

变形TLP掩码

ECRC错误掩码

不支持的请求错误掩码

ACS违规掩码

无法纠正的内部错误掩码

MC阻塞TLP掩码

AtomicOp出口阻塞面罩

TLP前缀阻塞错误掩码

中毒TLP出口阻塞面罩

图7-125不可纠正错误掩码寄存器

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

表7-101不可纠正错误掩码寄存器

|  |  |  |  |
| --- | --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 | 默认 |
| 0 | **未定义**- 从该位读取的在以前的版本中，  规范中，此位用于屏蔽链路训练错误。 系统软件必须忽略从该位读取的值。 系统软件只能将值1b写入此位。 | 未定义 | 未定义 |
| 4 | 数据链路协议错误掩码 | RWS | 0b |
| 5 | **意外停机错误掩码**（可选） | RWS | 0b |
| 12 | 中毒TLP收到的邮件 | RWS | 0b |
| 13 | **流量控制协议错误掩码**（可选） | RWS | 0b |
| 14 | **化妆面膜**151 | RWS | 0b |
| 15 | **完成程序中止掩码**（可选） | RWS | 0b |
| 16 | 意外完成掩码 | RWS | 0b |
| 17 | **接收器溢出掩码**（可选） | RWS | 0b |
| 18 | 变形TLP掩码 | RWS | 0b |
| 19 | **ECRC错误掩码**（可选） | RWS | 0b |
| 20 | 不支持的请求错误掩码 | RWS | 0b |
| 21 | **ACS违规掩码**（可选） | RWS | 0b |
| 22 | **无法纠正的内部错误掩码**（可选） | RWS | 1b |
| 23 | **MC阻塞TLP屏蔽**（可选） | RWS | 0b |
| 24 | **AtomicOp出口阻塞面罩**（可选） | RWS | 0b |
| 25 | **TLP前缀阻止错误掩码**（可选） | RWS | 0b |
| 26 | **中毒TLP出口阻塞面罩**（可选） | RWS | 1b |

<7.8.4.4>无法纠正的错误严重性寄存器（偏移0Ch）

无法[纠正的错误严重性寄存器](#bookmark114)控制将单个错误报告为非致命错误还是致命错误。 当严重性寄存器中的相应错误位为Set时，错误报告为致命错误。如果该位为Clear，

相应的错误被认为是非致命的。有关详细信息，请参阅第6.2节。位的寄存器字段不

由函数实现的值被硬连线到实现特定的值。[图7-126](#bookmark115)详细说明了[不可纠正错误严重性寄存器的寄存器字段的分配;](#bookmark114)[表7-102](#bookmark116)提供了相应的位定义。



151.对于交换机端口，如果交换机端口代表自己发出非发布请求（而不是仅转发由其他设备生成的此类请求），则需要。如果交换机端口不发出此类请求，则完成验证机制不适用，此位必须硬连线至0b。



|  |
| --- |
| 3 1 |
| RsvdP |

0

23

18

12

16

25

11 6

26

24

19

13

20

21

22

4

5

14

15

17

|  |
| --- |
| RsvdP |

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |
| --- |
| 31 27 |
| RsvdP |

未定义

数据链路协议错误严重性

意外下降错误严重性

中毒TLP接收严重度

流量控制协议错误严重性

完成验证错误严重性

完成程序中止错误严重性

意外完成错误严重性

接收器溢出严重性

变形TLP严重度

ECRC错误严重性

不支持的请求错误严重性

ACS违规严重性

无法纠正的内部错误严重性

MC阻塞TLP严重度

AtomicOp出口阻塞严重性

TLP前缀阻塞错误严重性

中毒TLP出口阻塞严重度

图7-126不可纠正错误严重性寄存器表7-102不可纠正错误严重性寄存器

|  |  |  |  |
| --- | --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 | 默认 |
| 0 | **未定义**- 从该位读取的在以前的版本中，  规范中，此位用于设置链路训练错误的严重性。 系统软件必须忽略从该位读取的值。允许系统软件向该位写入任何值。 | 未定义 | 未定义 |
| 4 | 数据链路协议错误严重性 | RWS | 1b |
| 5 | **意外停机错误严重性**（可选） | RWS | 1b |
| 12 | 中毒TLP接收严重度 | RWS | 0b |
| 13 | **流控制协议错误严重性**（可选） | RWS | 1b |
| 14 | **完成验证错误严重性**152 | RWS | 0b |
| 15 | **完成程序中止错误严重性**（可选） | RWS | 0b |
| 16 | 意外完成错误严重性 | RWS | 0b |
| 17 | **接收器溢出严重性**（可选） | RWS | 1b |
| 18 | 变形TLP严重度 | RWS | 1b |
| 19 | **ECRC错误严重性**（可选） | RWS | 0b |
| 20 | 不支持的请求错误服务 | RWS | 0b |



152.对于交换机端口，如果交换机端口代表自己发出非发布请求（而不是仅转发由其他设备生成的此类请求），则需要。如果交换机端口不发出此类请求，则完成验证机制不适用，此位必须硬连线至0b。

第847

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |  |
| --- | --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 | 默认 |
| 21 | **ACS违规严重性**（可选） | RWS | 0b |
| 22 | **无法纠正的内部错误严重性**（可选） | RWS | 1b |
| 23 | **MC阻塞TLP严重度**（可选） | RWS | 0b |
| 24 | **AtomicOp出口阻塞严重度**（操作） | RWS | 0b |
| 25 | **TLP前缀阻止错误服务**（可选） | RWS | 0b |
| 26 | **中毒TLP出口阻塞严重度**（可选） | RWS | 0b |

<7.8.4.5>可纠正错误状态寄存器（偏移10h）

可更正错误状态寄存器报告PCI Express设备功能上各个可更正错误源的错误状态。当单个错误状态位被置位时，表示发生了特定错误;软件可以清除

错误状态，将1b写入相应的位。更多详情请参见第6.2节。该功能未实现的寄存器位硬连线至0b。[图7-127](#bookmark117)详细说明了可纠正错误状态寄存器字段的分配

寄存器;[表7-103](#bookmark118)提供了相应的位定义。

|  |
| --- |
| 5 1 |
| RsvdZ |

0

6

8

11 9

12

13

7

14

15

|  |
| --- |
| RsvdZ |

|  |
| --- |
| 31 16 |
| RsvdZ |

接收器错误状态

不良TLP状态

错误的DLLP状态

RENOW\_NUM滚动状态

重播计时器状态

咨询性非致命错误状态

已纠正内部错误或状态

标题日志溢出状态

图7-127可纠正错误状态寄存器表7-103可纠正错误状态寄存器

|  |  |  |  |
| --- | --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 | 默认 |
| 0 | **接收器错误状态**153 | RW1CS | 0b |
| 6 | 不良TLP状态 | RW1CS | 0b |
| 7 | 错误的DLLP状态 | RW1CS | 0b |
| 8 | RENOW\_NUM滚动状态 | RW1CS | 0b |
| 12 | 重播计时器状态 | RW1CS | 0b |
| 13 | 咨询性非致命错误状态 | RW1CS | 0b |



153.由于历史原因，此位的实现是可选的。如果未实现，则此位必须为RsvdZ，并且可[纠正错误掩码寄存器](#bookmark119)的位0必须

也不能实施。请注意，在所有情况下都需要对接收方错误进行一些检查（参见第4.2.1.1.3节、第www.example.com4.2.4.8节和第4.2.6节）。

第848

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |  |
| --- | --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 | 默认 |
| 14 | **已更正的内部错误状态**（可选） | RW1CS | 0b |
| 15 | **标题日志溢出状态**（可选） | RW1CS | 0b |

<7.8.4.6>可纠正错误掩码寄存器（偏移设置14h）

可[纠正错误掩码寄存器](#bookmark119)控制该功能向PCI报告单个可纠正错误

通过PCI Express错误消息的Express根复合体掩码错误（掩码寄存器中的相应位设置）不

由该功能向PCI Express根复合体报告。更多详细信息，请参见Se 6.2。 在可纠正错误状态寄存器中，每个错误位都有一个掩码位。功能未实现的位的寄存器字段是硬连线的 到0B。[图7-128](#bookmark120)详细说明了可[纠正错误掩码寄存器的寄存器字段的分配;](#bookmark119)[表7-104提供](#bookmark121)了 各自的比特定义。

|  |
| --- |
| 11 9 |
| RsvdP |

0

6

8

12

13

5 1

7

14

15

|  |
| --- |
| RsvdP |

|  |
| --- |
| 31 16 |
| RsvdP |

接收器错误掩码

TLP掩码错误

DLLP掩码错误

RESIDO\_NUM翻转掩码

重放定时器屏蔽

建议性非致命错误掩码

已纠正的内部错误掩码

标题日志溢出掩码

图7-128可纠正错误掩码寄存器表7-104可纠正错误掩码寄存器

|  |  |  |  |
| --- | --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 | 默认 |
| 0 | **接收器错误掩码**154 | RWS | 0b |
| 6 | TLP掩码错误 | RWS | 0b |
| 7 | DLLP掩码错误 | RWS | 0b |
| 8 | RESIDO\_NUM翻转掩码 | RWS | 0b |
| 12 | 重放定时器屏蔽 | RWS | 0b |
| 13 | **咨询非致命错误掩码**-此位默认设置为启用与不包含基于角色的错误报告的软件的兼容性。 | RWS | 1b |
| 14 | **已更正的内部错误掩码**（可选） | RWS | 1b |
| 15 | **标题日志溢出掩码**（可选） | RWS | 1b |



154.由于历史原因，此位的实现是可选的。如果未实现，则此位必须为RsvdP，并且可纠正错误状态寄存器的位0也不得实现。请注意，在所有情况下都需要对接收方错误进行一些检查（参见第4.2.1.1.3节，<4.2.4.7>和第4.2.6节）。

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

<7.8.4.7>高级错误功能和控制寄存器（偏移18h）

[图7-129](#bookmark122)详细说明了高级错误能力和控制寄存器中寄存器字段的分配;[表7-105](#bookmark123)提供了相应的位定义。多个错误的处理在www.example.com一节中讨论6.2.4.2。

4 0

6

8

9

10

12

5

7

11

|  |
| --- |
| 31 13 |
| RsvdP |

第一个错误指针

ECRC生成能力

ECRC生成启用

ECRC检查功能

ECRC检查启用

多标题记录功能

多标题记录启用

存在TLP前缀日志

完成前缀/标题日志功能

图7-129高级错误能力和控制寄存器表7-105高级错误能力和控制寄存器

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 四比零 | **第一个错误指针**-第一个错误指针是一个字段，用于标识不可纠正错误状态寄存器中报告的第一个错误的位位置。更多详细信息请参见第6.2节。 | ROS |
| 5 | **ECRC生成能力**-如果设置，此位表示功能能够生成ECRC（参见第2.7节）。 | RO |
| 6 | **ECRC生成启用**-设置时，启用ECRC生成（参见第2.7节）。  允许不实现相关机制的函数将此位硬接线到0b。该位的默认值为0b。 | RWS |
| 7 | **ECRC检查能力**-如果设置，此位表示固件能够检查ECRC（参见第2.7节）。 | RO |
| 8 | **ECRC检查启用**-设置时，启用ECRC检查（参见第2.7节）。允许不实现相关机制的函数将此位硬连线到0b。  该位的默认值为0b。 | RWS |
| 9 | **多标题记录能力**-如果设置，该位表示该功能能够记录一个以上的错误标题。更多详情请参见第6.2节。 | RO |
| 10 | **多标题记录使能**-设置时，该位使功能记录多个错误标题。  允许不实现相关机制的函数将此位硬接线到0b。该位的默认值为0b。 | RWS |
| 11 | **TLP前缀日志存在**-如果设置且第一个错误指针为valid，则表明TLP前缀日志  寄存器包含有效信息。如果清除或第一个错误指针无效，则TLP前缀日志寄存器未定义。  此位的默认值为0。 如果支持端-端TLP前缀位为清除，则该位为RsvdP。 | ROS |

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 12 | **能够记录完成前缀/报头**-如果设置，则该位指示功能记录经历完成前缀错误的请求TLP的前缀/报头。 | RO |

<7.8.4.8>标头日志注册表（偏移量1通道）

[报头日志寄存器](#bookmark124)包含与检测到的错误相对应的TLP报头;请参阅第6.2节

更多详情第6.2节还描述了记录数据包报头的条件。该寄存器为16字节，并遵循本规范中定义的报头格式。

头部被捕获，使得当使用DW访问读取时，头部的字段以与本文档中呈现的头部相同的方式布局。因此，报头的字节0位于[报头日志寄存器](#bookmark124)的字节3 报头的字节1在[报头日志寄存器的字节2中](#bookmark124)，依此类推。对于12字节标头，仅为的字节0到11 使用[报头日志寄存器](#bookmark124)，字节12到15中的值未定义。

在某些情况下，当报告格式错误的TLP时，[报头日志寄存器](#bookmark124)可能包含TLP前缀信息。 6.2.4.4有关详细信息，请参见www.example.com部分。

[图7-130](#bookmark125)详细说明了[标题日志寄存器中寄存器字段的分配;](#bookmark124)[表7-106](#bookmark126)提供了相应的位定义。

31 24 23 16 15 8 7 0

|  |  |  |  |
| --- | --- | --- | --- |
| 标题日志寄存器（第1个DW） | | | |
| 标题字节0 | 标题字节1 | 标题字节2 | 标题字节3 |
| 标题字节4 | 标题日志寄存器（第二DW）  标题字节5  标题字节6 | | 标题字节7 |
| 标题字节8 | 标题日志寄存器（第3 DW）  标题字节9  标题字节10 | | 标题字节11 |
| 标题字节12 | 标题日志寄存器（第4DW）  标头字节13  标题字节14 | | 标题字节15 |

OM14549A

图7-130[报头日志寄存器](#bookmark124)表7-106报头日志寄存器

|  |  |  |  |
| --- | --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 | 默认 |
| 一百二十七比零 | 与错误相关的TLP的标题 | ROS | 0 |

<7.8.4.9>根错误命令寄存器（偏移2Ch）

[根错误命令寄存器](#bookmark127)允许比基本根复合体能力更进一步控制根复合体对可校正的、非致命的和致命的错误消息的响应，以响应于错误消息（或者 内部生成或接收）。位字段（见[图7-131](#bookmark128)）根据表中的定义启用或禁用除系统错误消息外的中断（根端口或根复合事件收集器要求）的[生成](#bookmark129)

[7-107](#bookmark130)

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

对于根端口和根复杂事件收集器，为了使接收到的错误消息或内部生成的错误消息生成此寄存器启用的中断，必须启用根端口或根复杂事件收集器的“传输”错误消息6.2.4.16.2.8.1。

31 32 1 0

|  |
| --- |
| RsvdP |

可更正错误报告启用非致命错误报告 致命错误报告启用

图7-131根错误命令寄存器表7-107根错误命令寄存器

|  |  |  |  |
| --- | --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 | 默认 |
| 0 | **可纠正错误报告使能**- 设置时，此位使能中断的生成  当与此根端口相关联的层次域中的任何功能报告可纠正的错误时。  根复合体事件收集器为RCiEP的上述功能提供支持。  有关详细信息，请参阅第6.2节。 | RW | 0b |
| 1 | **非致命错误报告启用**-设置时，此位启用中断生成 当与此根端口相关的层次结构Doma中的任何功能报告非致命错误时。  根复合体事件收集器为RCiEP的上述功能提供支持。  有关详细信息，请参阅第6.2节。 | RW | 0b |
| 2 | **FatalError Reporting Enable（致命错误报告启用）**-设置时，当与此根端口关联的层次结构域中的任何功能报告致命错误时，此选项启用中断的生成。  根复合体事件收集器为RCiEP的上述功能提供支持。  有关详细信息，请参阅第6.2节。 | RW | 0b |

响应PCI Express错误消息的系统错误生成可由系统软件使用PCI关闭 当启用通过中断的高级错误报告时，第7.5.3节中描述的Express Capability结构。更多详情请参见第6.2节。

<7.8.4.10>RootErrorStatusRegister（Offset30h）

根[错误状态寄存器](#bookmark131)报告由根端口接收的错误消息（ERR\_COR、ERR\_NONFATAL和ERR\_FATAL）的状态，以及由根端口本身检测到的错误的状态（从概念上讲，根端口已经向其自身发送了错误消息）。为了更新此寄存器，根端口和/或内部接收的错误消息

生成的错误消息必须通过根端口的主接口启用“传输”。ERR\_NONFATAL和ERR\_FATAL消息被组合在一起作为不可纠正的。每个可纠正和不可纠正（非致命性和

致命错误源具有分别与其相关联的第一错误位和下一错误位。当根复合体接收到错误时，相应的第一个错误位被设置，并且[错误源标识](#bookmark132)中记录了错误ID

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

[注册](#bookmark133). 设置单个错误状态位表示发生了特定的错误类别;软件可以通过向相应位写入1b来清除错误状态。如果软件未在另一个错误之前清除第一个报告的错误，

接收到相同类别的消息（可纠正或不可纠正），将设置相应的下一个错误状态位，但丢弃后续错误消息的验证器ID。下一个错误状态位可以通过以下方式清除：

通过将1b写入相应的位，也可以对软件进行修改。更多详情请参见第6.2节本登记册已更新

而不管根控制寄存器和[根错误命令寄存器的设置如何。](#bookmark127)[图7-132](#bookmark134)细节

[根错误状态寄存器中寄存器字段的分配;](#bookmark131)[表7-108](#bookmark135)提供了相应的位定义。根

复杂事件收集器为RCiEP（以及根联合体）的上述功能提供支持

事件收集器本身）。为了更新该寄存器，由根复合事件收集器从其相关联的RCiEP接收的错误消息和/或内部生成的错误消息必须被启用以用于由根复合事件收集器“传输”。

复杂事件收集器。

0

2

3

6

8 7

9

26

1

4

5

|  |
| --- |
| RsvdZ |

|  |
| --- |
| 31 27 |
|  |

ERR\_COR已接收

收到多个ERR\_COR

ERR\_FATAL/NONFATAL接收

收到多个ERR\_FATAL/NON FATAL

第一个无法纠正的致命

收到的非致命错误消息

收到致命错误消息

ERR\_COR子类

高级错误消息编号

图7-132根错误状态寄存器表7-108根错误状态寄存器

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 0 | **ERR\_COR Received**-接收到可纠正错误消息且该位尚未置位时置位。该位的默认值为0b。 | RW1CS |
| 1 | **收到多个ERR\_COR**-当收到可纠正错误消息且[ERR\_COR已被](#bookmark136)设置时设置。  该位的默认值为0b。 | RW1CS |
| 2 | **ERR\_FATAL/NONFATAL Received**-当接收到致命或非致命错误消息且该位尚未置位时，置位。  该位的默认值为0b。 | RW1CS |
| 3 | **接收到多个ERR\_FATAL/NONFATAL**-当接收到致命或非致命错误且[ERR\_FATAL/NONFATAL Received](#bookmark137)已设置时设置。  该位的默认值为0b。 | RW1CS |
| 4 | **第一个无法纠正的致命错误**-当接收到的第一个无法纠正的错误消息是致命错误时设置。此字段的默认值为0b。 | RW1CS |
| 5 | **收到非致命错误消息**-当收到一个或多个非致命不可纠正错误消息时设置。  该位的默认值为0b。 | RW1CS |

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 6 | **接收到致命错误消息**-当接收到一个或多个致命的无法纠正的错误消息时设置。  该位的默认值为0b。 | RW1CS |
| 八点七分 | **ERR\_COR子类**-如果函数支持ERR\_COR子类，并且[ERR\_COR接收](#bookmark136)位尚未置位，则该字段将加载接收ERR\_COR中的ERR\_COR子类字段的值 留言该 参见第2.2节。8.3. 此字段中的值仅在[ERR\_COR Received](#bookmark136)位设置时有效。 如果函数不支持ERR\_COR子类，则此字段为保留字段。  如果该功能支持ERR\_COR子类，并且收到SIG\_SFWERR\_COR消息，则系统  应当使用系统特定的机制来发信号通知固件。此字段的默认值为00b。 | ROS/RsvdZ |
| 三十一点二十七分 | **高级错误中断消息编号**-此寄存器指示哪个MSI/MSI-X向量用于与此功能的任何状态位关联生成的中断消息。  对于MSI，寄存器中的值表示基本消息数据和生成的中断消息之间的偏移量。需要硬件来更新此字段，以便在数字 当软件重新写入多个消息时，分配给功能的MSI消息的数量发生变化  MSI消息控制寄存器中的启用字段。  对于MSI-X，此寄存器中的值指示哪个MSI-X表条目用于生成中断消息。该条目必须是前32个条目之一，即使函数实现了超过32个条目。对于给定的MSI-X实现，条目必须保持不变。  如果MSI和MSI-X都被实现，则它们被允许使用不同的向量，尽管软件被允许一次仅启用一种机制。如果MSI-X使能，则此寄存器中的值必须 指示MSI-X的矢量。如果启用MSI或两者都未启用，则此寄存器中的值必须  指示MSI的向量。如果软件同时使能MSI和MSI-X，则此寄存器中的值为undefined。 | RO |

<7.8.4.11>错误源标识寄存器（偏移量34h）

[错误源标识寄存器](#bookmark133)标识第一个可纠正和不可纠正的错误的源（请求ID）。

根错误状态寄存器中报告的（非致命/致命）错误。更多详情请参见第6.2节。 无论根控制寄存器和[根错误命令寄存器的设置如何，都会更新此寄存器。](#bookmark127)[图7-133](#bookmark138)

详细说明了[错误源识别寄存器中寄存器字段的分配;](#bookmark133)[表7-109](#bookmark139)提供了相应的位定义。

31 1615 0

 ERR\_COR源标识



ERR\_FATAL/NONFATAL源标识

图7-133错误源标识寄存器表7-109错误源标识寄存器

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 十五比零 | **ERR\_COR源标识**-当ERR\_COR接收数据位尚未设置时，使用接收到的ERR\_COR消息中指示的发送器ID加载。 | ROS |

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
|  | 此字段的默认值为0000h。 |  |
| 三十一点十六分 | **ERR\_FATAL/NONFATAL源标识**-加载接收到的 ERR\_FATAL或ERR\_NONFATAL消息（当[ERR\_FATAL/NONFATAL Received](#bookmark137)位尚未设置时）。此字段的默认值为0000h。 | ROS |

<7.8.4.12>TLP前缀日志寄存器（fset38h）

TLP[前缀日志寄存器](#bookmark140)捕获对应于检测到的错误的TLP的端-端TLP前缀;有关更多详细信息，请参阅第6.2节。TLP[前缀日志寄存器](#bookmark140)仅在TLP前缀日志存在位被设置时才有意义（参见[第www.example.com节7.8.4.7）](#bookmark122)。

捕获TLP前缀，使得当使用DW访问读取时，TLP前缀的字段被布置在

以同样的方式描述TLP前缀的字段。因此，TLP前缀的字节0位于相关联的[TLP前缀日志寄存器](#bookmark140)的字节3中; TLP前缀的字节1位于字节2中;等等。

第一个[TLP前缀日志寄存器](#bookmark140)包含来自TLP的第一个端-端TLP前缀（参见第www.example.com节6.2.4.4）。 第二[TLP前缀日志寄存器](#bookmark140)包含第二端-端TLP前缀等等。如果TLP包含少于四个端-端TLP前缀，则剩余的[TLP前缀日志寄存器](#bookmark140)包含零。ATLP包含比实际更多的端到端TLP前缀

必须将函数的最大端-端TLP前缀字段指示的错误2.2.10.2

细节）。为了允许软件检测到这种情况，支持的端-端TLP前缀数将记录在 寄存器中，第一个溢出端-端TLP前缀记录在报头日志寄存器的第一个DW中，报头日志寄存器的其余DW未定义（参见第www.example.com节6.2.4.4）。

超出该函数支持的数量的[TLP前缀日志寄存器](#bookmark140)被硬连线为零。比如一个 函数，最大端-端TLP前缀字段包含10 b（指示2 DW的缓冲），然后是第三和第四[TLP](#bookmark140) [前缀日志寄存](#bookmark140)器已硬连接为零。如果端-端TLP前缀支持位（第7. 5.3.15）为清除，则不需要实现[TLP前缀日志寄存器](#bookmark140)。

字节偏移

31 24 23 16 15 8 7 0

38h

3通道

40h

44h

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| 第一个TLP前缀日志寄存器 | | | | | |
| 字节 | 0 | 字节1 | 字节2 | 字节 | 3 |
| 字节 | 0 | 第二个TLP前缀日志寄存器 字节1  字节2 | | 字节 | 3 |
| 字节 | 0 | 第三个TLP前缀日志寄存器  字节1  字节2 | | 字节 | 3 |
| 字节 | 0 | 第四TLP前缀日志寄存器 字节1  字节2 | | 字节 | 3 |

粤ICP备17078555号-1

图7-134[TLP前缀日志寄存器](#bookmark140)表7-110 TLP前缀日志寄存器

|  |  |  |  |
| --- | --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 | 默认 |
| 一百二十七比零 | TLP前缀日志 | ROS | 0 |

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

7.8.5增强的分配能力结构（EA）

每个支持增强型分配机制的功能都必须实现增强型分配功能结构。

每个字段在以下部分中定义。当读写操作必须无效时，保留寄存器必须返回0。只读寄存器在读取时返回有效数据，写入操作必须无效。

<7.8.5.1>增强型分配能力第一DW（O偏移00h）

增强分配能力的第一个DW如[图7-135所示，](#bookmark141)并记录在[表7-111中。](#bookmark142)

31 22

15 8

21 16

7 0

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| RsvdP | however， |  | | 能力ID |
|  | | |  | |

下一个功能指针

图7-135第一个增强分配能力数据仓库表7-111第一个增强分配能力数据仓库

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 七比零 | **能力ID**-必须设置为14小时，以指示增强分配能力。此字段为只读。 | HwInit |
| 十五点八分 | **下一个功能指针**-指向功能列表中的下一项的指针。对于列表中的最后一项，必须为NULL。 此字段为只读。 | HwInit |
| 二十一点十六分 | **第**一个DW之后的条目数。 值000000b是允许的，表示没有条目。  此字段为只读。 | HwInit |

<7.8.5.2>增强分配能力第二DW（偏移04h）

[Type1仅限功能]

仅对于类型1函数，在第一个条目之前的功能中有第二个DW。每当在类型1功能中实现增强分配能力时，该第二DW必须包括在该能力中。增强分配能力的第二个DW如[图7-136所示，](#bookmark143)并记录在[表7-112中。](#bookmark144)

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

31

0

8

16

7

15

|  |
| --- |
|  |

|  |
| --- |
| RsvdP |

固定辅助总线编号 固定下级总线编号

图7-136增强分配能力第二数据仓库表7-112增强分配能力第二数据仓库

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 七比零 | **固定辅助总线号**-如果至少有一个使用EA的功能位于此功能之后，则必须设置此字段以指示此功能的辅助接口的总线号。如果没有  使用EA的函数位于此函数之后，则此字段必须设置为00h。 | HwInit |
| 十五点八分 | **固定从属总线号**-如果至少有一个使用EA的功能位于此功能之后，则必须设置此字段以指示此功能下方的最高总线号。如果没有使用-EA的功能位于此功能之后，则此字段必须设置为00 h。 | HwInit |

<7.8.5.3>增强的每条目分配格式（偏移04h或08h）

增强分配条目由第一个DW组成，后面是2到4个DW的Base/ MaxOffset信息。

· 对于类型0功能，增强型分配从该功能的偏移04h开始。

· 对于第1类功能，增强型分配能力从该能力的偏移08h

·随后的增强分配队列彼此立即跟随。

增强分配能力中每个条目的第一个DW如[图7-137所示，](#bookmark145)并在[表](#bookmark146)[7-113中定义。](#bookmark147)

|  |
| --- |
| 15 8 |
|  |

2 0

3

29 24

30

31

7 4

|  |
| --- |
|  |

|  |
| --- |
| RsvdP |

|  |
| --- |
| 23 16 |
|  |

入口尺寸（ES）

RsvdP

BAR等效指标（BEI）

主要属性

次要属性

可调（W）

启用（E）

图7-137增强分配能力的每个条目的第一个DW

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

表7-113增强分配能力的每个条目的第一个DW

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 二比零 | **条目大小（ES）**-此条目中初始DW之后的DW数。  当处理该能力时，软件需要使用该字段中的值来确定该条目的大小，并且如果该条目不是最后条目，则确定该能力中的下一条目的开始。软件必须严格遵守此要求，即使指定的条目大小与本规范中定义的任何条目不对应。  值000b表示条目中仅包括第一个DW（包含条目大小 | HwInit |
| 七比四 | **BAR等效指示符（BEI）**-此字段指示此条目的等效BAR。 使用此字段的具体规则见下表。   |  |  | | --- | --- | | BEI价值 | 描述 | | 0 | 入口相当于位置10h处的BAR | | 1 | 入口相当于位置14h处的BAR | | 2 | 入口相当于位置18h处的BAR | | 3 | 入口相当于位置1Ch处的BAR | | 4 | 入口相当于位置20 h处的BAR | | 5 | 入口相当于24小时位置的BAR | | 6 | 仅允许具有类型1配置空间报头的函数使用，可选地用于指示位于函数 | | 7 | 等同器械未指明 | | 8 | 扩展ROM基本地址 | | 9-14 | 条目分别与VF BAR 0-5相关 | | 15 | 保留-软件必须将此范围内的值 | | HwInit |
| 十五点八分 | **主要属性**-表示[表7-11 4中定义的条目属性。](#bookmark148) | HwInit |
| 二十三点十六分 | **次要属性**-可选地用于指示不同但兼容的条目属性，使用[表7-114中定义的属性。](#bookmark149) | HwInit |
| 30 | **可重写（W）**-值1b指示此条目的[Base](#bookmark150)和[MaxOffset](#bookmark151)字段是RW，并且此条目的FieldSize位是RW或HwInit。 值0b表示这些字段为HwInit。 见[表7-114 f](#bookmark152)或对该字段值的附加要求。 | HwInit |
| 31 | **启用（E）**- 1b表示此条目已启用，0 b表示此条目已禁用。  如果系统软件禁用此条目，则所指示的资源仍必须与此功能相关联，并且不允许将此资源重新分配给任何其他实体。  允许将此字段实现为HwInit，用于需要分配  例如，如果要使用BAR机制来代替该资源，则可以将该资源作为关联资源来使用，或者作为RW用于可以允许系统软件禁用该资源的功能。 | RW/HwInit |

BEI字段的使用规则



第858

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

·类型0功能被允许使用EA来为其自身分配资源，并且这样的资源必须指示0-5、7或8的BEI值。

·物理功能（支持SR-IOV的类型0功能）被允许使用EA为其相关联的虚拟功能分配资源，并且这样的资源必须指示9-14的BEI值。

·类型1功能（网桥）被允许使用EA来为其自身分配资源，并且这样的资源必须指示0、1或7的BEI值。

·允许但不要求类型1功能指示映射在该功能之后的资源，但是如果这样的资源由类型1功能指示，则条目必须指示BEI值为6。

· 对于64位基址寄存器，BEI表示低位DWORD的等效BAR位置。

· 对于主属性或次属性为00h或01h的内存BAR，允许在0到5的范围内分配相同的BEI，对于[Base](#bookmark153)+ [MaxOffset](#bookmark154)小于4GB的范围分配一次，对于 [Base](#bookmark155)+ [MaxOffset](#bookmark156)大于4 GB;否则不允许为多个条目分配0到5范围内的相同BEI。

· 对于主要或次要属性为03 h或04 h的虚拟功能BAR，允许在9至14的范围内为Base + MaxOffset低于4 GB的范围分配相同的BEI[一](#bookmark157)[次](#bookmark158)，并再次为Base + MaxOffset低于4 GB的范围分配相同的BEI一次。 其中[Base](#bookmark159)+ [MaxOffset](#bookmark160)大于4 GB;否则不允许为多个VF条目分配9到14范围内的相同BEI。

· 对于允许具有相同BEI的两个条目的所有情况，对于给定函数，软件每次只能启用两个范围中的一个。

· 允许任意数量的条目分配6或7的BEI

·BEI为8时，最多允许一个条目;如果存在这样的条目，则扩展ROM基址寄存器的行为发生变化（参见第7.5.1.2.4节）。

· 对于类型1功能，保留BEI值2到5。

[图7-138](#bookmark161)说明了0型功能的完整增强分配表项的格式。对于[Base](#bookmark162)和[MaxOffset](#bookmark163)字段，比特1指示该字段是32b（0）还是64b（1）字段。

2 0

3

30

31

7 4

15 8

29 24

RsvdP

主要属性

|  |
| --- |
|  |
| 贝 |

|  |
| --- |
| 表项大小 |

|  |
| --- |
| R |

|  |
| --- |
| W |

|  |
| --- |
| E |

|  |
| --- |
| R |

|  |
| --- |
| S |

S

1：64 b

最大偏移[31：2] S R

|  |
| --- |
| 基地[31：2] |

23 16

次要属性

|  |
| --- |
| [63：32] |

|  |
| --- |
| 最大偏移[63：32] |

图7-138增强分配能力的条目格式

Base字段中的值（[63：2]或[31：2]）表示资源范围开始的DW地址。地址的位[1：0]不包括在[Base](#bookmark162)字段中，必须始终解释为00b。

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

Base字段中的值加上**MaxOffset**字段中的值（[63：2]或[31：2]）指示资源范围的最后包括的DW的地址。MaxOffset的位[1：0]不包括在[MaxOffset](#bookmark154)字段中，必须始终为

解释为11B。

对于[Base](#bookmark153)和[MaxOffset](#bookmark154)字段，如果未提供位[63：32]，则这些位必须解释为全0。

尽管允许0型函数指示使用不自然对齐和/或不完全对齐的范围，

2的幂，如果这样做，某些系统软件可能会失败。特别是对于映射到旧版

BAR通过指示0到5范围内的BEI，强烈建议类型0函数的[Base](#bookmark153)和[MaxOffset](#bookmark154)字段指示自然对齐区域。

主属性[7：0]字段必须由硬件设置，以标识条目所指示的资源类型是

强烈建议硬件设置辅助属性[7：0]，以指示当软件不理解主属性[7：0]字段值时，软件可以使用的替代资源类型，例如

当旧系统软件与新硬件一起使用时，新硬件使用在实现旧系统软件时保留的主要属性值来实现资源。当完成此操作时，硬件必须确保

根据在Se\_consciousness\_Properties字段中指示的值使用资源操作的软件将以功能正确的方式操作，尽管不要求该操作将导致最佳系统性能或行为。

表7-114中定义了主要属性[7：0]和次要属性[7：0]字段[。](#bookmark165) 该表还定义了

是否允许该条目是可写的。任何条目中的可写位必须为0b，除非该条目的主属性和次属性都允许。

表7-114主要属性和次要属性字段的增强分配条目字段值定义

|  |  |  |
| --- | --- | --- |
| 数值（h） | 资源定义 | 允许写入 |
| 00 | 内存空间，不可预取。 | 没有 |
| 01 | 内存空间，可预取。 | 没有 |
| 02 | I/O空间。 | 没有 |
| 03 | 仅供物理功能使用，以指示虚拟功能使用的资源，内存空间，可预取。 | 没有 |
| 04 | 仅供物理功能使用，以指示虚拟功能使用的资源，内存空间，不可预取。 | 没有 |
| 05 | 仅由类型1函数使用，以指示网桥后面的分配的不可预取内存。 | 没有 |
| 06 | 仅由类型1函数使用，以指示桥后分配的可预取内存。 | 没有 |
| 07 | 仅供类型1功能使用，以指示在该网桥后面分配的I/O空间。 | 没有 |
| 08-FC | 保留供将来使用;系统固件/软件不得写入此条目，不得尝试解释此条目或使用此资源。  当软件读取此范围内的“主要属性”值时，如果“次要属性”字段包含非保留值，则强烈建议软件根据该字段中的值处理此资源。 | 是的 |
| FD | 内存空间资源不可用-系统固件/软件不得写入此条目，不得试图使用此条目所描述的资源用于任何目的。 | 没有 |

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |
| --- | --- | --- |
| 数值（h） | 资源定义 | 允许写入 |
| Fe | I/O空间资源不可用--系统固件/软件不得写入此条目，也不得试图将此条目所描述的资源用于任何目的。 | 没有 |
| FF | 条目不可用-系统固件/软件不得写入此条目，也不得试图将此条目解释为指示任何资源。  强烈建议硬件在Secondary Properties字段中使用此值，以表明为了正常运行，硬件需要使用Primary  属性字段。 | 没有 |

下图说明了各种情况下增强分配条目的布局。

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| 3130  29 | | |  | 2423 | |  | 1615 | |  | 8 | 7   432 | | |  | 0 |  |
| E | W | RsvdP | | | 次要属性 | | | 主要属性 | | | 贝 | R | 1 0 0 | | |  |
|  |
| 基地[31：2] | | | | | | | | | | | | | | 1 | R |  |
|  |
| 最大偏移[31：2] | | | | | | | | | | | | | | 1 | R |  |
|  |
| [63：32] | | | | | | | | | | | | | | | |  |
|  |
| 最大偏移[63：32] | | | | | | | | | | | | | | | |  |
|  |
|  | | | | | | | | | | | | | | | |  |

图7-139具有64 b[Base](#bookmark150)和64 b[MaxOffset](#bookmark151)的条目示例

0

3130 3 2

7 4

15 8

29 24

RsvdP

主要属性

|  |
| --- |
|  |
| 贝 |

|  |
| --- |
| 0 1 1 |

|  |
| --- |
| R |

|  |
| --- |
| W |

|  |
| --- |
| E |

|  |
| --- |
| 1 |

|  |
| --- |
| R |

|  |
| --- |
| R |

|  |
| --- |
| 0 |

|  |
| --- |
| 基地[31：2] |

23 16

次要属性

|  |
| --- |
| 最大偏移[31：2] |

|  |
| --- |
| [63：32] |

图7-140具有64 b[Base](#bookmark150)和32 b[MaxOffset](#bookmark151)的条目示例

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

0

3130 3 2

7 4

15 8

29 24

RsvdP

主要属性

|  |
| --- |
|  |
| 贝 |

|  |
| --- |
| 0 1 1 |

|  |
| --- |
| R |

|  |
| --- |
| W |

|  |
| --- |
| E |

|  |
| --- |
| R |

|  |
| --- |
| 0 |

|  |
| --- |
| 基地[31：2] |

23 16

次要属性

最大偏移[31：2] 1R

|  |
| --- |
| 最大偏移[63：32] |

图7-141具有32 b[Base](#bookmark164)和64 b[MaxOffset](#bookmark163)的条目示例

3130 3 2

|  |  |
| --- | --- |
| 0 |  |
|  |
|  |
|  |
|  |
|  |
|  |
|  |

7 4

29 24

RsvdP

15 8

主要属性

|  |
| --- |
|  |
| 贝 |

|  |
| --- |
| 0 1 0 |

|  |
| --- |
| R |

|  |
| --- |
| W |

|  |
| --- |
| E |

|  |
| --- |
| R |

|  |
| --- |
| 0 |

|  |
| --- |
| 基地[31：2] |

23 16

次要属性

最大偏移[31：2] 0 R

图7-142带有32 b[Base](#bookmark162)和32 b[MaxOffset](#bookmark163)的条目示例

7.8.6可调整尺寸的BAR扩展能力

可[调整大小的BAR扩展能力](#bookmark166)是一种可选能力，其允许硬件传送资源大小，并且系统软件在确定最佳大小之后将该最佳大小传送回硬件。

硬件通过Resizable BARCapability和Control寄存器传送操作可接受的资源大小。硬件必须支持1 MB到512GB范围内的至少一个大小。

执行说明

可调整大小的BAR向后兼容软件

Resizable[BAR扩展功能](#bookmark166)最初支持20种大小，范围从1 MB到512 GB，后来扩展为16种更大的大小。支持至少一个初始大小的硬件要求确保

与只包含初始大小的软件向后兼容。



软件通过专有机制确定资源的最佳大小，并编写程序，

通过可调整大小的BAR C控制寄存器的BAR大小字段调整大小。硬件会立即反映出 相应基址寄存器的只读位。硬件必须清除从RW变为只读的所有位，以便后续读取返回零。软件必须清除命令寄存器中的内存

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

写入BAR大小字段。 写入BAR大小字段后，相应BAR的内容未定义。 为了确保它包含一个有效的地址后，重新配置BAR，系统软件必须重新配置BAR，并设置内存空间使能位（除非资源没有分配）。

只有当相关的BAR是64位BAR时，才允许Resizable BAR Capability和Control寄存器指示以4GB或更大的容量工作的能力。

此功能适用于仅具有基址寄存器的函数。强烈建议， 函数不会通告任何支持的BAR大小，如果该BAR大小大于它在分配时将有效利用的空间。

执行说明

在资源分配过程

分配资源的系统软件可以使用此功能来调整由函数的BAR的只读位推断的资源大小。此软件的以前版本通过将FFFFh写入BAR、读回值并根据Set的位数确定大小来确定资源大小。随后，基地

地址写在酒吧里。

系统软件使用这种能力来代替上述确定资源大小的方法，并且在将基地址分配给BAR之前。潜在的可用资源大小由函数通过其可调整BAR能力和控制寄存器报告。软件应尽可能分配最大的报告大小，因为分配的地址空间小于最大报告大小可能会导致较低的 性能然后，软件将大小写入可调整大小的BAR控制寄存器，以获得函数的相应BAR。在此之后，基地址被写入BAR。

出于互操作性原因，硬件可能会将BAR的默认大小设置为较小的大小;即，小于可调整大小的BAR能力和控制寄存器中报告的最大大小。 不使用此功能来调整资源大小的软件可能会导致次优的资源分配，其中资源比预期的要小，或者因为没有空间而无法分配。

使用Resizable BAR功能，设备占用的地址空间量可以改变。在资源受限的环境中，向设备分配更多地址空间可能会导致向其他内存映射硬件（例如系统RAM）分配更少的地址空间。 在这种环境中，建议负责分配资源的系统软件适当分配有限的地址空间。



Resizable BAR Capability结构定义了PCI Express扩展能力，其位于PCI Express中

扩展配置空间，即在前256字节以上，如[图7-143所示。](#bookmark167) 这种结构

允许识别和控制具有这种能力的设备。 为每个可调整大小的BAR实现能力和控制寄存器。由于任何函数最多可以实现六个BAR，因此可调整大小的BAR

能力结构的范围可以从12字节长（对于单个BAR）到52字节长（对于所有六个BAR）。



31 20

下一个能力偏移

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| 3130292827262524 | 2322212019181716 | | 15141312111098 | | 76543210 |
| PCI Express扩展功能头 | | | | | |
|  | | 可调整大小的BAR能力寄存器（0） | |  | |
| 可调整大小的BAR控制寄存器（0） | | | | | |
|  | | 可调整大小的BAR能力寄存器（1） | |  | |
| 可调整大小的BAR控制寄存器（1） | | | | | |
| ... | | | | | |

图7-143可[调整尺寸的BAR扩展功能](#bookmark166)

字节偏移+000h

+004h+008h+00Ch+010h+014h

[**7.8.6.1**](7.8.6.1)**调整大小的BAR扩展功能报头（偏移量00h）**

|  |
| --- |
| 19 16 |
|  |

|  |
| --- |
| 15 0 |
|  |

PCI Express扩展能力ID能力版本

图7-144可调整大小的BAR扩展功能顶盖表7-115可调整大小的BAR扩展功能顶盖

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 十五比零 | **PCI Express扩展功能ID**-此字段是PCI-SIG定义的ID号，指示扩展功能的性质和格式。  可调整大小的BAR功能的PCI Express扩展功能ID为0015 h。 | RO |
| 十九点十六分 | **能力版本**-该字段是PCI-SIG定义的版本号，其指示存在的能力结构的版本。  此版本的规格必须为1h。 | RO |
| 三十一点二十分 | **Next CapabilityOffset**-此字段包含到下一个PCI Express扩展功能结构的偏移量，如果在功能的链接列表中不存在其他项，则为000 h。 | RO |

<7.8.6.2>可调整BAR功能寄存器

为了与软件向后兼容，硬件必须在4到23的范围内设置至少一位。 参见第7.8.6节中的相关实施说明[。](#bookmark166)

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

3130 29 28 27 26 25 24 23 22 21 20 19 18 17 16151413121110 9 8 7 6 5 4

|  |
| --- |
| 3 0 |
| RsvdP |



功能支持1 MB BAR 功能支持2 MB BAR 功能支持4 MB BAR 功能支持8 MB BAR 功能支持16MB BAR功能支持32 MB BAR功能支持64MB BAR功能支持128 MB BAR功能支持256 MB BAR功能支持512 MB BAR功能支持1 GBBAR 功能支持2 GB BAR 功能支持4 GB BAR 功能支持8 GB BAR 功能支持16GB BAR 功能支持32 GB BAR 功能支持64GB BAR 功能支持128 GB BAR功能支持256 GB BAR功能支持512 GB BAR功能支持1TB BAR

功能支持2TB BAR 功能支持4TB BAR 功能支持8TB BAR 功能支持16TB BAR功能支持32TB BAR功能支持64TB BAR功能支持128TB BAR

图7-145可调整BAR能力寄存器表7-116可调整BAR能力寄存器

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 4 | **Functionsupports1 MB BAR**-设置时，表示该函数支持使用大小为1 MB（220字节）的BAR进行操作 | RO |
| 5 | **Functionsupports2 MB BAR**-设置时，表示该函数支持使用大小为2 MB（221字节）的BAR进行操作 | RO |
| 6 | **Functionsupports4 MB BAR**-设置时，表示该函数支持使用大小为4 MB（222字节）的BAR进行操作 | RO |
| 7 | **函数支持8 MB BAR**-设置时，表示函数支持使用大小为8 MB（223字节）的BAR进行操作 | RO |
| 8 | **Functionsupports16MB BAR**-设置时，表示该函数支持使用大小为16 MB（224字节）的BAR进行 | RO |



第865

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 9 | **函数支持32 MB BAR**-设置时，表示函数支持使用大小为32 MB（225字节）的BAR进行操作 | RO |
| 10 | **函数支持64 MB BAR**-设置时，表示函数支持使用大小为64 MB（226字节）的BAR进行操作 | RO |
| 11 | **函数支持128 MB BAR**-设置时，表示函数支持使用大小为128 MB（227字节）的BAR进行操作 | RO |
| 12 | **函数支持256MB BAR**-设置时，表示函数支持使用大小为256 MB（228字节）的BAR进行 | RO |
| 13 | **函数支持512 MB BAR**-设置时，表示函数支持使用大小为512 MB（229字节）的BAR进行操作 | RO |
| 14 | **Functionsupports1 GB BAR**-设置时，表示该函数支持使用大小为1GB（230字节）的BAR进行操作 | RO |
| 15 | **Functionsupports2 GB BAR**-设置时，表示该函数支持使用大小为2 GB（231字节）的BAR操作 | RO |
| 16 | **Functionsupports4 GB BAR**-设置时，表示该Function支持使用大小为4 GB（232字节）的BAR进行操作 | RO |
| 17 | **Functionsupports 8 GB BAR**-设置时，表示该函数支持使用大小为8 GB（233字节）的BAR进行操作 | RO |
| 18 | **Functionsupports16 GB BAR**-设置时，表示该函数支持使用大小为16 GB（234字节）的BAR进行操作 | RO |
| 19 | **Functionsupports32 GB BAR**-设置时，表示该函数支持使用大小为32 GB（235字节）的BAR进行操作 | RO |
| 20 | **Functionsupports 64 GB BAR**-设置时，表示该函数支持使用大小为64GB（236字节）的BAR进行操作 | RO |
| 21 | **Functionsupports128 GB BAR**-设置时，表示该函数支持BAR大小为128 GB（237字节）的操作 | RO |
| 22 | **函数支持256 GB BAR**-设置时，表示函数支持使用大小为256 GB（238字节）的BAR进行操作 | RO |
| 23 | **函数支持512 GB BAR**-设置时，表示函数支持使用大小为512 GB（239字节）的BAR进行操作 | RO |
| 24 | **Functionsupports1 TB BAR**-设置时，表示该函数支持使用大小为1TB（240字节）的BAR进行 | RO |
| 25 | **Functionsupports2 TB BAR**-当设置时，表示该函数支持使用大小为2TB（241字节）的BAR进行 | RO |
| 26 | **功能支持4 TB BAR**-设置时，表示功能支持使用大小为4TB（242字节）的BAR进行 | RO |



第866



31 30 29 28 27 26 25 24 23 22 21 20 19 18 17 16 15 14 13 8 7 54 32 0

|  |
| --- |
|  |

|  |
| --- |
|  |

|  |
| --- |
| 棒尺寸为 |

|  |
| --- |
|  |

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 27 | **功能支持8 TBBAR**-设置时，表示功能支持使用大小为8TB（243字节）的BAR进行操作 | RO |
| 28 | **Functionsupports16 TB BAR**-设置时，表示该函数支持使用大小为16TB（244字节）的BAR进行 | RO |
| 29 | **功能支持32 TB BAR**-设置时，表示功能支持使用大小为32TB（245字节）的BAR进行 | RO |
| 30 | **功能支持64 TB BAR**-设置时，表示功能支持使用大小为64TB（246字节）的BAR进行 | RO |
| 31 | **功能支持128 TB BAR**-设置时，表示功能支持使用大小为128TB（247字节）的BAR进行 | RO |

<7.8.6.3>调整大小的BAR控制寄存器

BAR索引

RsvdP

可调整大小的BAR

RsvdP

功能支持256TB BAR功能支持512TB BAR功能支持1 PB BAR 功能支持2 PB BAR 功能支持4 PB BAR 功能支持8 PB BAR 功能支持16 PB BAR功能支持32 PB BAR功能支持64 PB BAR功能支持128 PB BAR功能支持256 PB BAR功能支持512 PB BAR功能支持1 EB BAR 功能支持2 EB BAR 功能支持4 EB BAR 功能支持8 EB BAR

图7-146可调整大小的BAR控制寄存器表7-117可调整大小的BAR控制寄存器

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 二比零 | **BAR索引**-此编码值指向BAR的开头。  **0** 酒吧位于10点左右 | RO |

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |  |
| --- | --- | --- | --- |
| 比特位置 | 寄存器描述 | | 属性 |
|  | **1** BAR位于偏移14 h处  **2** 酒吧位于18小时  **3** BAR位于偏移1通道  **4** BAR位于偏移20 h处  **5** BAR位于偏移24 h处  **别人** 所有其他编码均保留。  对于64位基址寄存器，BAR索引表示低位DWORD。 此值指示哪个BAR支持可协商的大小。 | |  |
| 七点五 | **可调整大小的BAR数**-指示功能的能力结构中可调整大小的BAR的总数。 见[图7-143。](#bookmark167)  此字段的值必须在01h到06h的范围内。 字段d在可调整大小的BAR控制寄存器（0）中有效（偏移量为008h），并且对于所有其他寄存器为RsvdP。 | | RO/RsvdP |
| 十三点八分 | **BAR大小**-这是一个编码值。 | | RW |
| 0  1  2  3 | 1 MB（220字节）  2 MB（221字节）  4 MB（222字节）  8 MB（223字节） |
| …  43 | 8 EB（263字节） |
| 该字段的默认值等于BAR资源经由BAR的只读位请求的地址空间的默认大小。为了与软件向后兼容，默认值 必须在0到19之间。  当此寄存器字段被编程时，该值立即反映在资源的大小中，以BAR中的只读位数进行编码。  软件必须只写入与Resizable BAR中表示支持的值相对应的值 能力和控制寄存器。写入不支持的值将产生未定义的结果。允许将从不需要设置以指示每个支持的大小的BAR大小位硬连线为0。 | |
| 16 | **功能支持256 TB BAR**-设置时，表示该功能支持使用大小为256TB（248字节）的BAR | | RO |
| 17 | **功能支持512 TB BAR**-设置时，表示功能支持使用大小为512TB（249字节）的BAR进行 | | RO |
| 18 | **功能支持1 PB BAR**-当设置时，表示功能支持使用大小为1 PB（250字节）的BAR进行操作 | | RO |
| 19 | **Functionsupports2 PB BAR**-当Set时，表示Function支持使用大小为2 PB（251字节）的BAR进行操作 | | RO |
| 20 | **函数支持4 PB BAR**-设置时，表示函数支持使用大小为4 PB（252字节）的BAR进行操作 | | RO |



第868

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 21 | **函数支持8 PB BAR**-设置时，表示函数支持使用大小为8 PB（253字节）的BAR进行操作 | RO |
| 22 | **函数支持16PB BAR**-设置时，表示函数支持使用大小为16 PB（254字节）的BAR进行 | RO |
| 23 | **函数支持32PB BAR**-设置时，表示函数支持使用大小为32 PB（255字节）的BAR进行操作 | RO |
| 24 | **函数支持64 PB BAR**-设置时，表示函数支持使用大小为64 PB（256字节）的BAR进行操作 | RO |
| 25 | **功能支持128 PB BAR**-设置时，表示功能支持使用大小为128 PB（257字节）的BAR操作 | RO |
| 26 | **函数支持256PB BAR**-设置时，表示函数支持使用大小为256 PB（258字节）的BAR进行 | RO |
| 27 | **函数支持512 PB BAR**-设置时，表示函数支持使用大小为512 PB（259字节）的BAR进行操作 | RO |
| 28 | **功能支持1 EB BAR**-设置时，表示功能支持BAR大小为1 EB（260字节）的操作 | RO |
| 29 | **功能支持2 EB BAR**-设置时，表示功能支持BAR大小为2 EB（261字节）的操作 | RO |
| 30 | **Functionsupports4 EB BAR**-当设置时，表示该函数支持使用大小为4 EB（262字节）的BAR进行操作 | RO |
| 31 | **功能支持8 EB BAR**-设置时，表示功能支持大小为8 EB（263字节）的BAR操作 | RO |

7.8.7 ARI扩展功能

ARI是一种可选功能。此功能必须由ARI设备中的每个功能实现。 它不适用于根端口、交换机下游端口、RCiEP或根复杂事件收集器。

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| 3130292827262524 | | 2322212019181716 | | 15141312111098 | 76543210 |
| PCI Express扩展功能头 | | | | | |
|  | ARI控制寄存器 | |  | ARI能力寄存器 | |

图7-147[ARI扩展能力](#bookmark168)

字节偏移量+000h

+004小时



第869

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

[**7.8.7.1**](7.8.7.1)**ARI扩展能力报头（偏移量00h）**

|  |
| --- |
| 19 16 |
|  |

31 20

下一个能力偏移

|  |
| --- |
| 15 0 |
|  |

PCI Express扩展能力ID能力版本

图7-148 ARI扩展能力标题表7-118 ARI扩展能力标题

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 十五比零 | **PCI Express扩展功能ID**-此字段是PCI-SIG定义的ID号，指示扩展功能的性质和格式。  ARI扩展功能的PCI Express扩展功能ID为000Eh。 | RO |
| 十九点十六分 | **能力版本**-该字段是PCI-SIG定义的版本号，其指示存在的能力结构的版本。  此版本的规格必须为1h。 | RO |
| 三十一点二十分 | **Next CapabilityOffset**-此字段包含到下一个PCI Express扩展功能结构的偏移量，如果在功能的链接列表中不存在其他项，则为000 h。 | RO |

[**7.8.7.2**](7.8.7.2)**ARI能力寄存器（偏移04h）**

0

7 2

1

|  |
| --- |
| RsvdP |

|  |
| --- |
| 15 8 |
|  |

MFVC功能组能力（M）

ACS功能组能力（A）

下一个功能编号

图7-149 ARI能力寄存器表7-119 ARI能力寄存器

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 0 | **MFVC功能组能力（M）**-仅适用于功能0;所有其他功能必须为0 b。如果是1b，则指示ARI设备经由其多功能虚拟信道（MFVC）能力结构支持功能组级仲裁。 | RO |
| 1 | **ACS功能组能力（A）**-仅适用于功能0;对于所有其他功能，必须为0 b。如果是1b，则指示ARI设备经由其ACS能力结构支持用于ACS P2P出口控制的功能组级别粒度。 | RO |

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 十五点八分 | **下一个功能编号**-该字段指示设备中下一个更高编号功能的功能编号，或者如果没有更高编号功能，则为00 h。函数0s启动此  功能协调发展的 | RO |

[**7.8.7.3**](7.8.7.3)**ARI控制寄存器（偏移06h）**

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| 15 7 | 6 4 | 3 2 | 1 | | 0 |
| RsvdP |  |  |  |  | |

MFVC功能组启用（M）

ACS功能组启用（A）

RsvdP

功能组

表7 -120 ARI控制寄存器

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 0 | **MFVC功能组启用（M）**-仅适用于功能0;对于所有其他功能，必须硬连线至0 b。当设置时，ARI设备必须将其功能仲裁表中的预编码条目解释为功能仲裁表。 组编号而不是功能编号。  该位的默认如果MFVC功能组功能位为0b，则必须硬连线至0b。 | RW |
| 1 | **ACS功能组启用（A）**-仅适用于功能0;对于所有其他功能，必须硬连线至0 b 功能协调发展的当设置时，ARI设备中的每个功能必须将其[出口控制向量](#bookmark53)内的位与功能组号而不是功能号相关联。  该位的默认值为0b。如果ACS功能组能力y位为0b，则必须硬连线至0b。 | RW |
| 六比四 | **功能组**- 为该功能分配一个功能组编号  此字段的默认值为000b。如果在功能0中，MFVC功能组能力位和ACS功能组能力位均为0b，则必须硬连线至000b。 | RW |

7.8.8 PASID扩展能力结构

PASID[扩展能力的存在](#bookmark169)指示端点支持发送和接收包含PASIDTLP首选项的TLP。 为各种可选功能提供单独的支持和启用。

此功能适用于端点和RCiEP。对于根端口，支持和控制超出了本规范的范围。

此功能独立于第10章中定义的ATS和PRI功能。包含[PASID扩展功能的端点](#bookmark169)不需要支持ATS或PRI。支持ATS或PRI的端点不需要支持PASID。

[图7-151](#bookmark170)详细说明了[PASID扩展功能](#bookmark169)结构中寄存器位的分配。

15 0

19 16

31 20

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| 3130292827262524 | 2322212019181716 | 15141312111098 | 76543210 | |
| PCI Express扩展功能头 | | | | |
| PASID控制寄存器 | | PASID能力寄存器 | |  |

图7-151[PASID扩展能力](#bookmark169)结构

字节偏移+000h

+004小时

<7.8.8.1>PASID扩展功能标头（偏移量00h）

[图7-152](#bookmark172)详细说明了[PASID扩展能力报头中寄存器字段的分配;](#bookmark171)[表7-121](#bookmark173)提供了相应的位定义。

|  |  |  |  |
| --- | --- | --- | --- |
| 下一个能力偏移 |  | | PASID扩展能力ID |
|  | |  | |

能力版本

图7-152PASID扩展功能标题表7-121 PASID扩展功能标题

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 十五比零 | **PASID扩展功能ID**-指示[PASID扩展功能](#bookmark169)结构。 此字段必须返回CapabilityID 001Bh，指示这是[PASID扩展功能](#bookmark169)结构。 | RO |
| 十九点十六分 | **Capability Version**-此字段是PCI-SIG定义的版本号，指示当前Capability结构的版本。  此版本的规格必须为1h。 | RO |
| 三十一点二十分 | **下一个能力偏移**-下一个PCI扩展能力结构的偏移量，或者如果链接的能力列表中不存在其他项目，则为000 h。 | RO |

<7.8.8.2>PASID能力寄存器（偏移04h）

[图7-153](#bookmark174)详细说明了PASID能力寄存器的寄存器位的分配;[表7-122](#bookmark175)提供了相应的位定义。

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

8

|  |
| --- |
| 15 13 |
| RsvdP |

7 3210

12

|  |
| --- |
|  |

|  |
| --- |
| RsvdP |

RsvdP

支持的执行权限支持的默认模式

最大PASID宽度

图7-153PASID能力寄存器表7-122 PASID能力寄存器

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 1 | **支持的执行权限**-如果设置，则端点支持发送设置了执行请求位的TLP。  如果清除，端点将永远不会设置执行请求位。 | RO |
| 2 | **受支持的挂起模式**-如果设置，端点支持在挂起和非挂起模式下操作，并支持发送已设置挂起模式请求位的请求。  如果清除，则端点将永远不会设置已激活模式请求位。 | RO |
| 十二点八分 | **最大PASID宽度**-指示端点支持的PASID字段的宽度。值n  表示支持PASID值0到2 n（含）。 值0表示支持单个PASID（0）。 值20表示支持f或所有PASID值（20位）。 此字段必须介于0和20之间（包括0和20）。 | RO |

<7.8.8.3>PASID控制寄存器（偏移06h）

[图7-154](#bookmark176)详细说明了PASID控制寄存器的寄存器位分配;[表7-123](#bookmark177)提供了相应的位定义。

|  |  |  |  |
| --- | --- | --- | --- |
| 15 3 | 2 | 1 | 0 |
| RsvdP |  |  |  |

的PASID使能

执行权限启用

启用缓冲模式

图7-154 PASID控制寄存器

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

表7-123 PASID控制寄存器

|  |  |  |
| --- | --- | --- |
| 位  位置 | 寄存器描述 | 属性 |
| 0 | **PASID启用**-如果设置，则允许端点发送和接收包含PASIDTLP Prefix的TLP。 如果清除，则不允许端点执行此操作。  如果端点支持ATS，并且ATS控制寄存器中的使能（E）位被设置时，该位的值发生变化，则行为未定义（参见第www.example.com节10.5.1.3）。  默认值为0b。 | RW |
| 1 | **执行权限启用**-如果设置，则允许端点发送设置了执行请求位的请求。如果清除，则不允许端点t这样做。  如果端点支持ATS，则行为未定义，并且当ATS控制寄存器中的使能位被设置时，该位改变值（参见第10.5.1.3节）。  如果支持的执行权限为清除，则此位为RsvdP。默认值为0b。 | RW/RsvdP  （见  描述） |
| 2 | **启用重命名模式**-如果设置，则允许端点发送已设置重命名模式请求位的请求。如果清除，则不允许端点这样做。  如果端点支持ATS，并且ATS控制寄存器中的使能位被设置时，该位的值发生变化，则行为未定义（参见T部分10.5.1.3）。  如果支持的缓冲模式为清除，则此位为RsvdP。默认值为0b。 | RW/RsvdP  （见  描述） |

7.8.9 FRS扩展能力

支持以下功能的根端口和根复杂事件收集器需要[FRS连接扩展功能](#bookmark178)： 可选的标准FRS封装能力。 参见第6.23节。 此扩展功能仅在根端口和根复杂事件收集器中允许。

如果此功能存在于功能中，则该功能还必须实现MSI、MSI-X或两者之一。

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| 3130292827262524 | 2322212019181716 | | 15141312111098 | 76543210 |
| PCI Express扩展功能头 | | | | |
| 发射能力寄存器 | | | | |
| FRS认证控制寄存器 | |  | FRS认证状态寄存器 | |
| 消息队列寄存器 | | | | |

图7-155[FRS扩展能力](#bookmark178)

字节偏移

+000h+004h+008h+00Ch

11 0

15 12

20 16

31 21

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

[**7.8.9.1**](7.8.9.1)**FRS封装扩展能力报头（偏移量00h）**

|  |
| --- |
| 19 16 |
|  |

31 20

下一个能力偏移

|  |
| --- |
| 15 0 |
|  |

PCI Express扩展能力ID能力版本

图7-156FRS封装扩展能力报头表7-124 FRS封装扩展能力报头

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 十五比零 | **PCI Express扩展功能ID**-此字段是PCI-SIG定义的ID号，指示扩展功能的性质和格式。  FRS扩展功能的PCI Express扩展功能ID为0021h。 | RO |
| 十九点十六分 | **能力版本**-该字段是PCI-SIG定义的版本号，其指示存在的能力结构的版本。  此版本的规格必须为1h。 | RO |
| 三十一点二十分 | **下一个能力偏移量**-此字段包含到下一个PCI Express扩展能力结构的偏移量，或者如果在能力的链接列表中不存在其他项，则为000 h。 | RO |

<7.8.9.2>FRS检测能力寄存器（偏移04h）

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| RsvdP |  | | RsvdP | FRS队列最大深度 |
|  |  |  |  | |

FRS消息编号

图7-157FRS存储能力寄存器表7-125 FRS存储能力寄存器

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 十一比零 | **FRS队列最大深度**-指示实现的队列深度，有效值范围为001 h（队列深度为1）到FFFh（队列深度为4095）  FRS[消息队列深度的值](#bookmark179)不能超过此值。值000h是保留的。 | HwInit |
| 二十点十六分 | **FRS中断消息编号**-此寄存器指示哪个MSI/MSI-X向量用于与[接收到的FRS消息](#bookmark180)或[FRS消息溢出关联生成的中断消息。](#bookmark181)  对于MSI，寄存器中的值表示基本消息数据和生成的中断消息之间的偏移量。需要硬件来更新此字段，以便在 | RO |

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
|  | 当软件写入MSI消息控制寄存器中的多消息启用字段时，分配给功能的MSI消息会发生变化。  对于MSI-X，此寄存器中的值指示哪个MSI-X表条目用于生成中断消息。该条目必须是前32个条目之一，即使函数实现了超过32个条目。对于给定的MSI-X实现，条目必须保持不变。  如果MSI和MSI-X都被实现，则它们被允许使用不同的向量，尽管软件被允许一次仅启用一种机制。如果MSI-X使能，则此寄存器中的值必须 指示MSI-X的矢量。如果启用MSI或两者都未启用，则此寄存器中的值必须  指示MSI的向量。如果软件同时使能MSI和MSI-X，则此寄存器中的值为undefined。 |  |

[**7.8.9.3**](7.8.9.3)**FRS认证状态寄存器（偏移08h）**

|  |  |  |  |
| --- | --- | --- | --- |
| 15 2 | 1 | | 0 |
| RsvdZ |  |  | |

FRS消息接收FRS消息溢出

图7-158FRS连接状态寄存器表7-126 FRS连接状态寄存器

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 0 | **接收FRS消息**-当此根端口或根复合事件收集器接收或生成新FRS消息时，此位置1。  当链路为DL\_Down时，根端口必须清除此位。该位的默认值为0b。 | RW1C |
| 1 | **FRS消息溢出**-如果FRS消息队列已满，并且此根端口或根复合事件收集器接收或生成新FRS消息，则设置此位。  当链路为DL\_Down时，根端口必须清除此位。该位的默认值为0b。 | RW1C |



第876

15 0

19 16

31 20

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

<7.8.9.4>FRS触发控制寄存器（偏移0Ah）

|  |  |
| --- | --- |
| 15 1 | 0 |
| RsvdP |  |

YFRS启用

图7-159FRS缓存控制寄存器表7-127 FRS缓存控制寄存器

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 0 | **FRS报文启用**-当设置并启用MSI或MSI-X时，端口必须发出MSI/MSI-X中断，以指示[接收到的FRS报文](#bookmark182)或[FRS报文溢出](#bookmark183)位的0 b到1b转换。该位的默认值为0b。 | RW |

<7.8.9.5>FRS消息队列寄存器（偏移0Ch）

FRS[消息队列寄存器](#bookmark184)包含队列中最旧FRS消息的字段。它还指示队列中FRS消息的数量。

将包括字节0的任何值写入此寄存器，将从队列中删除最旧的FRS消息，并更新这些字段。当队列为空时，写入此寄存器无效。

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| FRS消息队列深度 |  | |  | FRS消息队列功能ID |  |
|  | |  | | | |

FRS消息队列原因

图7-160FRS消息队列寄存器表7-128 FRS消息队列寄存器

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 十五比零 | **FRS消息队列功能ID**-从此根端口或根复杂事件收集器接收或生成的最旧FRS消息的转发器ID记录，并且仍在队列中。  如果[FRS消息队列深度](#bookmark185)为000 h，则未定义。 | RO |
| 十九点十六分 | **FRS消息队列原因**-从此根端口或根复杂事件收集器接收或生成的最旧FRS消息的FRS原因中记录，并且仍在队列中。  如果[FRS消息队列深度](#bookmark186)为000 h，则未定义。 | RO |
| 三十一点二十分 | **FRS消息队列深度**-指示队列中FRS消息的当前数量 | RO |

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
|  | 000h的值表示一个空队列。此字段的默认值为000h。 |  |

7.8.10调平门式桥（FPB）能力

扁平[化门户桥（FPB）能力](#bookmark187)是一种可选的能力，对于实现FPB的任何桥功能都是必需的。FPB能力结构如[图7-161所示。](#bookmark188)

字节偏移量+000h

+004h+008h+00Ch+010h+014h+018h+01Ch+020h

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| 3130292827262524 | 2322212019181716 | | 15141312111098 | | 76543210 |
| RsvdP | | | 下一指针 | | 能力ID |
| FPB能力寄存器 | | | | | |
| FPB RID矢量控制1寄存器 | | | | | |
| FPB RID矢量控制2寄存器 | | | | | |
| FPB Mem Low Vector ControlRegister | | | | | |
| FPB内存高矢量控制1寄存器 | | | | | |
| FPB存储器高矢量控制2寄存器 | | | | | |
| 向量访问控制寄存器 | | | | | |
|  | | 向量存取数据寄存器 | |  | |

图7-161 FPB能力结构

如果交换机实现FPB，则交换机的每个端口必须实现FPB能力结构。根 允许Complex在其部分或全部根端口上实现FPB能力结构。根复合体x被允许实现内部逻辑总线的FPB能力。

[**7.8.10.1**](7.8.10.1)**FPB CapabilityHeader（偏移00h）**

7 0

15 8

31 16

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
|  | RsvdP | 下一指针 |  | 能力ID |  |

图7-162 FPB能力标题

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

表7-129 FPB能力指标

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 七比零 | **能力ID**-必须设置为15小时 | RO |
| 十五点八分 | **下一个指针**- 指向功能列表中的下一个项目的列表中的最后一项必须为00h | RO |

<7.8.10.2>FPB功能寄存器（偏移04h）

[图7-163](#bookmark189)详细说明了FPB能力寄存器的寄存器字段分配，[表7-130](#bookmark190)描述了该寄存器的要求。

31 2726 2423 19 18 16 15 11 10 87 3 2 1 0

|  |
| --- |
|  |

|  |
| --- |
|  |

|  |
| --- |
|  |

|  |
| --- |
| RsvdP |

|  |
| --- |
|  |

|  |
| --- |
| RsvdP |

|  |
| --- |
| RsvdP |

支持FPB RID解码机制

支持的FPB MEM低解码机制支持的FPB MEM高解码机制支持的FPB解码安全设备

支持的FPB RID向量大小

支持的FPBMEM低向量大小支持的FPB MEM高向量大小

图7-163FPB能力寄存器表7-130 FPB能力寄存器

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 0 | **支持的FPB RID解码机制**-如果设置，则指示支持FPB RID向量机制。 | HwInit |
| 1 | **支持FPB MEM低解码机制**-如果设置，则表示支持FPB MEM低矢量机制。 | HwInit |
| 2 | **支持的FPB MEM高解码机制**-如果设置，则表示支持FPB MEM高机制。 | HwInit |
| 七比三 | **FPB网络安全设备**-仅适用于交换机的上游端口，此字段表示与上游端口桥的辅助侧关联的设备编号数量。数量是  通过在该字段的数值上加上e来确定。  尽管建议交换机实现使用所有8个  允许每个分配的设备号的功能，以便在设备号和功能号的连续范围内分配所有下游端口，但是，明确允许分配  在指定的设备编号范围内不连续的功能编号的下游端口，并且需要系统软件扫描每个功能的交换机下游端口  与上游端口的辅助端关联的设备编号的指示数量内的编号。  此字段为“保留用于下游端口”。 | HwInit/响应 |
| 十点八分 | **支持**的**FPB RID向量大小**-指示硬件中实现的FPB RID向量的大小，并限制允许软件写入[FPB RID向量粒度](#bookmark194)的允许值 领域 | HwInit |



第879

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
|  | 定义的编码为：   |  |  |  | | --- | --- | --- | | 值 | 大小 | 允许的粒度（RID单位） | | 000b | 256位 | 8、64、256 | | 010B | 1 K bits | 第八、六十四章 | | 101b | 8 K bits | 8 |   所有其他编码均保留。  如果[FPB RID解码机制支持](#bookmark191)位为清除，则此字段中的值未定义，软件必须忽略。 |  |
| 十八点十六分 | **支持**的**FPB MEM低矢量大小**-指示硬件中实现的FPB MEM低矢量的大小，并限制允许软件写入[FPB MEM低](#bookmark195)的允许值  [“向量开始](#bookmark196)”字段。  定义的编码为：   |  |  |  | | --- | --- | --- | | 值 | 大小 | 允许的粒度（MB单位） | | 000b | 256位 | 一、二、四、八、十六 | | 001b | 512位 | 一、二、四、八 | | 010B | 1 K bits | 一、二、四 | | 011B | 2 K比特 | 1、2 | | 100b | 4 K比特 | 1 |   所有其他编码均保留。  如果[FPB MEM低解码机制支持](#bookmark192)位为清除，则此字段中的值未定义，必须由软件进行签名。 | HwInit |
| 二十六点二十四分 | **支持的FPB MEM高向量大小**-指示在硬件中实现的FPB MEM高向量的大小。  定义的编码为：   |  |  | | --- | --- | | 值 | 大小 | | 000b | 256位 | | 001b | 512位 | | 010B | 1 K bits | | 011B | 2 K比特 | | 100b | 4 K比特 | | 101b | 8 K bits |   所有其他编码均保留。  所有定义的粒度都允许用于所有定义的向量大小。 | HwInit |



第880

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
|  | 如果[FPB MEM高解码机制支持](#bookmark193)位为清除，则此字段中的值未定义，必须由软件进行签名。 |  |

<7.8.10.3>FPBRID VectorControl1 Register（偏移08h）

[图7-164](#bookmark198)详细说明了FPB RID控制1寄存器的寄存器字段分配，[表7-131](#bookmark199)描述了该寄存器的要求。

|  |
| --- |
| 3 1 |
| RsvdP |

18 87 4 0

|  |
| --- |
|  |

|  |
| --- |
| RsvdP |



31 19

FPB RID载体启动

FPB RID解码机制启用FPB RID向量粒度

图7-164FPBRID矢量控制1寄存器表7-131 FPBRID矢量控制1寄存器

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 0 | **启用FPB RID解码机制**- 设置时，启用FPB RID解码机制  如果支持的[FPB RID解码机制](#bookmark191)位为清除，则允许硬件将该位实现为RO，并且在这种情况下，该字段中的值未定义。  该位的默认值为0b。 | RW/RO |
| 七比四 | **FPB RID矢量粒度**-软件写入此字段的值控制FPB RID矢量的粒度和[FPB RID矢量起始](#bookmark201)字段（如下）所需的对齐。  定义的编码为：   |  |  | | --- | --- | | 值 | 粒度 | | 0000B | 8个RID | | 0011b型 | 64个RID | | 0101 b | 256个RID |   所有其他编码均保留。  基于所实现的FPB RID向量大小，允许硬件仅将该字段中可以被编程为非零值的那些位实现为RW，在这种情况下，  允许但不要求硬连接到0。  如果支持的[FPB RID解码机制](#bookmark191)位为清除，则允许硬件将该字段实现为RO，并且该字段中的值未定义。  对于下游端口，如果设备控制2寄存器中的ARI转发使能位和[FPB RID解码机制使能](#bookmark200)位被设置，则软件必须将0101b编程到此字段中，如果此字段 可编程。  此字段的默认值 | RW/RO |

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 三十一点十九分 | **FPB RID矢量开始**-软件写入此字段的值控制应用FPB RID矢量的偏移。  该值表示以8个RID为单位的RID偏移集，使得FPB RID向量的位0表示对应的RID偏移。 RID的范围从该寄存器中表示的值开始直到该值加上[FPB RID向量粒度](#bookmark194)减1，并且位1表示从该寄存器值加上粒度直到该值加上[FPB RID向量粒度](#bookmark194)减1的范围，等等。  软件必须根据FPB RID向量粒度字段中的值将该字段编程为自然对齐的值（意味着低阶位必须为0），如下所   |  |  | | --- | --- | | [FPB RID向量粒度](#bookmark194) | 起点对齐约束 | | 0000B | <无约束> | | 0011b型 | …00 | | 0101 b | …0000 |   所有其他编码均保留。  如果违反此要求，则硬件行为未定义。  对于下游端口，如果设备控制2寄存器中的ARI转发使能位和[FPB RID解码机制使能](#bookmark200)位被设置，则软件必须将该字段的位23：19编程为值 00000b，如果编程了任何其他值，则硬件行为为未定义d。  如果支持的[FPB RID解码机制](#bookmark191)位为清除，则允许硬件将该字段实现为RO，并且该字段中的值未定义。  此字段的默认值为0 000000000000b。 | RW/RO |

<7.8.10.4>FPBRID矢量控制2寄存器（偏移t0Ch）

[图7-165](#bookmark202)详细说明了FPB RID矢量控制2寄存器的寄存器字段分配，表7-132描述了该寄存器的要求

2 0

15 3

31 16

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
|  | RsvdP | RID辅助启动 |  | RsvdP |

图7-165FPBRID矢量或控制2寄存器表7-132 FPBRID矢量控制2寄存器

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 十五比三 | **RID辅助启动**-软件写入此字段的值控制RID偏移量，在该偏移量处，通过网桥向下游传递的类型1配置请求必须转换为类型0。  RID偏移的位[2：0]由硬件固定，因为000band无法修改。  对于下游端口，如果设备控制2寄存器中的ARI转发使能位被设置，则软件必须将该字段的位7：3写入00000b。 | RW/RO |

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
|  | 如果支持的[FPB RID解码机制](#bookmark191)位为清除，则允许硬件将该字段实现为RO，并且该字段中的值未定义。  此字段的默认值为0 000000000000b。 |  |

<7.8.10.5>FPBMEM低电平矢量控制寄存器（偏移10h）

[图7-166](#bookmark204)详细说明了[FPB MEM低矢量控制寄存器的寄存器字段分配](#bookmark204)，[表7-133](#bookmark205)描述了该寄存器的要求。

31 2019 87 43 10

|  |
| --- |
|  |

|  |
| --- |
| RsvdP |

|  |
| --- |
|  |

|  |
| --- |
| RsvdP |

FPB MEM低解码机制使能FPB MEM低矢量梯度

FPB MEM低矢量启动

图7-166FPBMEM低矢量控制寄存器表7-133 FPB MEM低矢量控制寄存器

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 0 | **FPB MEM低解码机制启用**-设置时，启用FPB MEM低解码机制。如果[FPB MEM低解码机制支持](#bookmark192)位为清除，则允许硬件  将该位实现为RO，在这种情况下，该字段中的值未定义。  该位的默认值为0b。 | RW/RO |
| 七比四 | **FPB MEM低向量粒度**-软件写入此字段的值控制FPB MEM低向量的粒度，以及[FPB MEM低向量开始](#bookmark207)字段（如下）的所需对齐。  定义的编码为：   |  |  | | --- | --- | | 值 | 粒度 | | 0000B | 1 MB | | 0001b时， | 2 MB | | 0010B | 4 MB | | 0011b型 | 8 MB | | 0100b型 | 16 MB |   所有其他编码均保留。  基于所实现的FPB MEM低向量大小，允许硬件仅将该字段中可以被编程为非零值的那些位实现为RW，在这种情况下，允许但不要求将高阶位硬连线为0。  如果[FPB MEM低解码机制支持](#bookmark192)位为清除，则允许硬件将该字段实现为RO，并且该字段中的值未定义。 | RW/RO |

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
|  | 此字段的默认值 |  |
| 三十一点二十分 | **FPB MEM低矢量开始**-软件写入此字段的值设置基本地址的位31：20，FPB MEM低矢量应用于该位置。  软件必须根据FPB MEM低矢量或粒度字段中的值将该字段编程为自然对齐的值（意味着低位必须为0），如下所   |  |  | | --- | --- | | [FPB MEM低向量粒度](#bookmark206) | 约束 | |  | | 0000B | <无约束> | | 0001b时， | .0b | | 0010B | .00b | | 0011b型 | . 000b | | 0100b型 | .0000b |   如果违反此要求，则硬件行为未定义。  如果[FPB MEM低解码机制支持](#bookmark192)位为清除，则允许硬件将该字段实现为RO，并且该字段中的值未定义。  此字段的默认值 | RW/RO |

<7.8.10.6>FPBMEM高矢量控制1寄存器（偏移14 h）

[图7-167](#bookmark209)详述了[FPB MEM高矢量控制1寄存器的寄存器字段分配](#bookmark208)，[表7-134](#bookmark210)描述了该寄存器的要求。

31 2827 87 43 10

|  |
| --- |
|  |

|  |
| --- |
| RsvdP |

|  |
| --- |
|  |

|  |
| --- |
| RsvdP |

FPB MEM高解码机制实现FPB MEM高矢量粒度

FPB MEM高向量开始下限

图7-167FPBMEM高矢量控制1寄存器表7-134 FPB MEM高矢量控制1寄存器

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 0 | **FPB MEM高解码机制启用**-设置时，启用FPB MEM高解码机制。如果[FPB MEM高解码机制支持](#bookmark193)位为清除，则允许硬件  将该位实现为RO，在这种情况下，该字段中的值未定义。  该位的默认值为0b。 | RW/RO |

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 七比四 | **FPB MEM高向量粒度**-软件写入该字段的值控制FPB MEM高向量的粒度，以及[FPB MEM高向量开始较低](#bookmark212)字段的所需对齐  （见下文）。  允许软件从下表中选择任何允许的粒度，无论[FPB MEM高向量大小支持](#bookmark197)字段中的值如何。  定义的编码为：   |  |  | | --- | --- | | 值 | 粒度 | | 0000B | 256 MB | | 0001b时， | 512 MB | | 0010B | 1 GB | | 0011b型 | 2 GB | | 0100b型 | 4 GB | | 0101 b | 8 GB | | 0110b型 | 16 GB | | 0111b型 | 32 GB |   所有其他编码均保留。  基于所实现的FPB MEM高向量大小，硬件被允许仅将该字段中可以被编程为非零值的那些位实现为RW，在这种情况下，高阶位被允许但不需要被硬连线为0。  如果[FPB MEM高解码机制支持](#bookmark193)位为清除，则允许硬件将该字段实现为RO，并且该字段中的值未定义。  此字段的默认值 | RW/RO |
| 三十一点二十八分 | **FPB MEM高向量开始较低**-软件写入此字段的值设置应用FPB MEM高向量的基址的较低位。  软件必须根据FPB MEM高向量粒度字段中的值将该字段编程为自然对齐的值（意味着低阶位必须为0），如下所示   |  |  | | --- | --- | | [FPB MEM高向量粒度](#bookmark211) | 约束 | |  | | 0000B | <无约束> | | 0001b时， | .0b | | 0010B | .00b | | 0011b型 | . 000b | | 0100b型 | .0000b | | 0101 b | …0 | | 0110b型 | …00 | | 0111b型 | …000 | | RW/RO |



第885

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
|  | 如果违反此要求，则硬件行为未定义。  如果[FPB MEM高解码机制支持](#bookmark193)位为清除，则允许硬件将该字段实现为RO，并且该字段中的值未定义。  此字段的默认值为0h。 |  |

<7.8.10.7>FPBMEM高矢量控制2寄存器（偏移18 h）

[图7-168](#bookmark213)详细说明了[FPB MEM高矢量控制2寄存器的寄存器字段分配](#bookmark213)，[表7-135](#bookmark214)说明了该寄存器的要求。

31 0

FPB MEM高向量开始上限



图7-168FPBMEM高矢量控制2寄存器表7-135 FPB MEM高矢量控制2寄存器

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 三十一比零 | **FPB MEM高向量起始上限**-软件写入此字段的值设置应用FPB MEM高向量的基地址的位63：32。  软件必须根据FPB MEM高向量粒度字段中的值将该字段编程为自然对齐的值（意味着低阶位必须为0），如下所示   |  |  | | --- | --- | | [FPB MEM高向量粒度](#bookmark211) | 约束 | |  | | 0000B | <无约束> | | 0001b时， | <无约束> | | 0010B | <无约束> | | 0011b型 | <无约束> | | 0100b型 | <无约束> | | 0101b型 | .0b | | 0110b型 | .00b | | 0111b型 | ... 000b |   如果违反此要求，则硬件行为未定义  如果[FPB MEM高解码机制支持](#bookmark193)位为清除，则允许硬件将该字段实现为RO，并且该字段中的值未定义。  此字段的默认值为00000000h。 | RW/RO |

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

<7.8.10.8>FPB矢量访问控制寄存器（偏移1通道）

[图7-169](#bookmark215)详细说明了FPB矢量访问控制寄存器寄存器字段的分配，[表7-136](#bookmark216)描述了该寄存器的要求。

31 16151413 87 0

|  |
| --- |
|  |

|  |
| --- |
| RsvdP |

|  |
| --- |
| RsvdP |

矢量访问偏移量

图7-169FPB矢量访问控制寄存器表7-136 FPB矢量访问控制寄存器

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 七比零 | **FPB矢量访问fset**-该字段中的值表示FPBRID、MEM低或MEM高矢量的DWORD部分的偏移，可通过[FPB矢量访问数据](#bookmark218)寄存器读取或写入。  RID、MEM低或MEM高的选择由写入[FPB矢量选择](#bookmark219)字段的值决定。 此字段的位根据对应的FPB RID、MEM低或MEM高向量大小支持字段中的值映射到偏移，如以下所示：   |  |  |  | | --- | --- | --- | | 支持的矢量大小 | 偏移位 | 矢量访问偏移 | | 000b | 二比零 | 2：0（7：3未使用） | | 001b | 三比零 | 3：0（7：4未使用） | | 010B | 四比零 | 4：0（7：5未使用） | | 011B | 五比零 | 5：0（7：6未使用） | | 100b | 六比零 | 6：0（7个未使用） | | 101b | 七比零 | 七比零 |   所有其他编码均保留。  根据上表，此字段中未使用的位必须由软件写入为0b，并且允许但不要求实现为RO。  此字段的默认值为00h | RW/RO |
| 十五点十四分 | **FPB矢量选择**-写入此字段的值选择要在指定的[FPB矢量访问偏移处访问的矢量](#bookmark217)。软件必须仅使用与支持的FPB机制对应的值写入此字段，否则结果未定义。  定义的编码为：**00b** 摆脱  **01b** MEM低  **10b** MEM高 | RW |

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
|  | **11b** 保留  此字段的默认值为00b |  |

<7.8.10.9>FPB矢量访问数据寄存器（偏移设置20h）

[图7-170](#bookmark220)详细说明了[FPB矢量访问数据寄存器的寄存器字段分配](#bookmark220)，[表7-137](#bookmark221)描述了该寄存器的要求。

31 0

FPBVector访问数据

图7-170FPB矢量访问数据寄存器表7-137 FPB矢量访问数据寄存器

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 三十一比零 | **FPB矢量访问数据**- 从该寄存器读取返回来自  位置由[FPB矢量访问偏移](#bookmark217)寄存器中的值确定。写入此寄存器将替换FPB矢量中的DW数据，其位置由[FPB矢量访问](#bookmark217)中的  [偏移](#bookmark217)寄存器。  如果软件编程不支持[FPB矢量选择](#bookmark219)或[FPB矢量访问偏移](#bookmark217)字段的值，则该字段的行为未定义，但需要硬件才能完成对该寄存器的访问  正常情况下  此字段的默认值为00000000h | RW |

7.9额外的PCI和PCIe功能

本节包含附加PCI和PCIe功能的描述，这些功能在本规范中是单独可选的，但其他PCISIG规范可能需要这些功能。

7.9.1虚拟通道扩展能力

[虚拟通道扩展能力](#bookmark222)（**VC能力**）是设备所需的可选扩展能力，

具有支持默认虚拟通道（VC 0）上的默认流量类（TC 0）之外的功能的端口（或用于单个功能）。这可能适用于只有一个VC支持TC过滤的设备，或支持

多个VC请注意，仅支持VC 0上的TC 0的PCI Express设备不需要VC扩展功能

以及相关联的寄存器RS。[图7-171](#bookmark223)提供了[虚拟通道扩展能力](#bookmark222)结构的高级视图。

该结构控制PCI Express链路的虚拟信道分配，并且可以存在于包含（控制）端口的任何设备（或RCRB）中，或者存在于具有多功能虚拟信道（MFVC）能力结构的任何设备中。一些

[虚拟信道扩展能力](#bookmark222)结构中的寄存器/字段可以对端点具有不同的解释

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

交换机端口、根端口和RCRB。软件必须解释PCI Express功能寄存器中的设备/端口类型字段，以确定这些寄存器/字段的可用性和含义。

（扩展）虚拟通道的数量由[端口VC能力寄存器](#bookmark225)中的[扩展VC计数](#bookmark224)

[1](#bookmark226). 软件必须解释此字段以确定扩展VC资源寄存器的可用性。

VC[能力](#bookmark222)结构允许在所有单功能设备的扩展配置空间或RCRB中使用。允许上游端口处的多功能设备可选地包含多功能虚拟信道（MFVC）能力结构（参见第7.9.2节）。如果多功能器械包含MFVC能力结构，则其任何或所有

允许函数包含[VC Capability](#bookmark222)结构。对于仅包含交换机下游端口功能的交换机内部的设备或对于RCiEP，也允许Per-Function VC Capability结构。否则，仅允许函数0包含[VC能力](#bookmark222)结构。

为了保持软件向后兼容性，VC能力结构允许有两个扩展能力ID：0002和0009h。在还包含MFVC能力结构的设备中，任何VC能力结构都必须使用扩展能力ID0009h。 不包含MFVC能力结构的设备中的VC能力结构必须使用扩展能力ID0002h。

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

字节

偏移0

31 1615

00h

04h

08h

0通道

10h

14h

18h

|  |  |  |  |
| --- | --- | --- | --- |
| PCI Express扩展能力头 | | | |
| 端口VC能力寄存器1 | | | \*n（2：0） |
| VCArb工作台偏移（31：24） | 端口VC能力寄存器2 | | |
| 端口VC状态寄存器 | | 端口VC控制寄存器 | |
| 端口任意波形表偏移（31：24） | VC资源能力寄存器（0） | | |
| VC资源控制寄存器（0） | | | |
| VC资源状态寄存器（0） | | RsvdP | |



10 h + \*n 0 Ch

14 h + \*n 0 Ch

18 h + \*n 0 Ch

|  |  |  |
| --- | --- | --- |
| 端口任意波形表偏移（31：24） | VC资源能力寄存器（n） | |
| VC资源控制寄存器（n） | | |
| VC资源状态寄存器（n） | | RsvdP |

增值税\_补偿\* 10小时

|  |
| --- |
| VC仲裁表 |

PAT\_Offset（0）\*10h

|  |
| --- |
| 端口仲裁表（0） |

PAT\_Offset（n）\* 10 h

|  |
| --- |
| 端口仲裁表（n） |

\*n =扩展VC计数

OM14320B

图7-171[虚拟通道扩展能力](#bookmark222)结构

以下各节介绍[虚通道扩展能力](#bookmark222)结构的寄存器/字段。

<7.9.1.1>虚拟通道扩展能力报头r（偏移量00h）

有关PCI Express扩展功能标头的说明，请参阅第7.6.3扩展的[虚拟通道E](#bookmark222)

[能力](#bookmark222)必须使用两个扩展能力ID之一：0002h或0009h。请参阅[第7.9.1 f节](#bookmark222)或管理何时使用每种方法的规则。[图7-172](#bookmark228)详细说明了[虚拟通道扩展能力报头中寄存器字段的分配;](#bookmark227)[表7-138](#bookmark229)提供了相应的位定义。



31 20

下一个能力偏移

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |
| --- |
| 15 0 |
|  |

PCI Express扩展能力ID能力版本

图7-172虚拟通道扩展能力报头表7-138虚拟通道扩展能力报头

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 十五比零 | **PCI Express扩展功能ID**-此字段是PCI-SIG定义的ID号，指示扩展功能的性质和格式。  虚拟[信道扩展能力的扩展能力ID](#bookmark222)是0002h或0009h。 | RO |
| 十九点十六分 | **Capability Version**-此字段是PCI-SIG定义的版本号，指示当前Capability结构的版本。  此版本的规格必须为1h。 | RO |
| 三十一点二十分 | **下一个能力偏移量**-此字段包含到下一个PCI Express能力结构的偏移量，如果在能力的链接列表中不存在其他项，则为000 h。  对于在配置空间中实现的扩展能力，该偏移相对于PCI兼容配置空间的开始，因此必须始终为000h（对于PCI兼容配置空间的终止列表）或000h（对于PCI兼容配置空间的终止列表  能力）或大于0FFh。 | RO |

<7.9.1.2>端口VC能力寄存器1（偏移04h）

[端口VC能力寄存器1](#bookmark230)描述与PCI Express端口相关联的虚拟信道的配置。 [图7-173](#bookmark231)详细说明了[端口VC能力寄存器1中寄存器字段的分配;](#bookmark230)[表7-139](#bookmark232)提供了相应的位定义。

31 1211109 876 432 0

|  |
| --- |
|  |

|  |
| --- |
|  |

|  |
| --- |
|  |

|  |
| --- |
|  |

|  |
| --- |
| RsvdP |

扩展VC计数

RsvdP

低优先级扩展VC计数

RsvdP

参考时钟

端口仲裁表条目大小

图7-173端口VC能力寄存器1

|  |
| --- |
| 19 16 |
|  |

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

表7-139端口VC能力寄存器1

|  |  |  |  |
| --- | --- | --- | --- |
| 比特位置 | 寄存器描述 | | 属性 |
| 二比零 | **扩展VC计数**-指示除了设备支持的默认VC之外的（扩展）虚拟通道的数量。 此字段对所有函数都有效。  此值表示除了默认VC所需的VC资源寄存器之外，配置空间中还存在（扩展）VC资源能力、控制和状态寄存器的数量。 该字段的最小值是0（对于仅支持默认VC并且对于该VC仅具有1组VC资源寄存器的设备）。最大值为7。 | | RO |
| 六比四 | **低优先级扩展VC计数**-指示除了属于低优先级VC（LPVC）组的默认VC之外的（扩展）虚拟通道的数量，该低优先级VC（L PVC）组相对于  其他VC资源采用严格优先级VC仲裁。 此字段对所有功能都有效。  此字段的最小值为000，最大值为[扩展VC计数。](#bookmark233) | | RO |
| 九点八分 | **参考时钟**-指示支持基于时间的WRR端口的虚拟通道的参考时钟 Arbitration. 此字段对支持对等流量的RCRB、交换机端口和根端口有效。它对不支持对等流量的根端口、端点和交换机或根端口无效  不执行WRR的复合体，必须硬连接到00b。  定义的编码为：  **00b** 100 ns基准时钟  **01b- 11b** 保留 | | RO |
| 十一点十分 | **PortArbitration Table EntrySize**-指示端口仲裁表条目的大小（以位为单位）。  功能此字段仅对支持对等的RCRB、交换机端口和根端口有效  交通对于不支持对等通信和端点的根端口，它无效，必须硬连接到00b。  定义的编码为： | | RO |
| 00 b01 b10 b11 b | 端口仲裁表条目的大小为1位。 端口仲裁定额表条目的大小为2位。表条目上的端口仲裁的大小是4位。 端口仲裁表条目的大小为8位。 |

<7.9.1.3>端口VC能力寄存器2（偏移08h）

[端口VC能力寄存器2](#bookmark236)提供关于与PCI Express端口相关联的虚拟信道的配置的进一步信息。[图7-174](#bookmark237)详细说明了[端口VC能力寄存器2中寄存器字段的所有位置;](#bookmark236)[表7-140](#bookmark238) 提供了相应的位定义。

|  |  |  |
| --- | --- | --- |
| 31 24 | 23 8 | 7 0 |
|  | RsvdP |  |

VC仲裁能力 VC仲裁表偏移

图7-174端口VC能力寄存器2

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

表7-140端口VC能力寄存器2

|  |  |  |  |
| --- | --- | --- | --- |
| 比特位置 | 寄存器描述 | | 属性 |
| 七比零 | **VC仲裁能力**-指示LPVC组的功能支持的VC仲裁类型。 此字段对于表示[低优先级扩展VC计数](#bookmark234)字段大于0的所有函数有效。对于所有其他功能，此字段必须硬连线至00h。  该字段内的每个比特位置对应于下面定义的[VC仲裁能力](#bookmark239)。当此字段中的1位以上被设置时，表示端口可以被配置为提供不同的VC  仲裁服务。  定义的位位置为： | | RO |
| 位0  位1  位2  位3  位4-7 | 硬件固定仲裁方案，例如，循环赛 具有32个阶段的加权轮询（WRR）仲裁具有64个阶段的  保留128相WRR仲裁 |
| 三十一点二十四分 | **VC仲裁表偏移**-指示VC仲裁表的位置。 此字段对所有函数都有效。  该字段包含从虚拟通道扩展上限能力结构的基地址开始的以DQ WORDS（16字节）表示的表[的](#bookmark222)从零开始的偏移。 值为0表示表不存在。 | | RO |

<7.9.1.4>端口VC控制寄存器（偏移0Ch）

[图7-175](#bookmark242)详细说明了[端口VC控制寄存器中寄存器字段的分配;](#bookmark241)[表7-141](#bookmark243)给出了相应的位定义。

|  |  |  |
| --- | --- | --- |
| 15 4 | 3 1 | 0 |
| RsvdP |  |  |

加载VC仲裁表

VC仲裁选择

图7-175端口VC控制寄存器表7-141端口VC控制寄存器

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 0 | **加载VC仲裁表**-由软件用于更新VC仲裁表。 当所选VC仲裁使用VC仲裁表时，此位对所有功能有效。  软件设置此位以请求硬件应用编程到VC仲裁表中的新值;清除此位无效。 软件检查[VC仲裁表状态](#bookmark245)位，以确认存储在VC仲裁表中的新值已被VC仲裁逻辑锁存。  读取时，此位始终返回ns0b。 | RW |



第893

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 三比一 | **VC仲裁选择**-由软件使用，通过选择端口VC能力寄存器2中的VC仲裁能力字段指示的支持的VC仲裁方案[之一来配置VC仲裁。](#bookmark236) 此字段对所有函数都有效。  该字段的允许值是与[VC仲裁能力](#bookmark239)字段中的断言位之一相对应的数字。  当LPVC组中有多个VC被启用时，此字段不能修改 | RW |

<7.9.1.5>端口VC状态寄存器（偏移0Eh）

[端口VC状态寄存器](#bookmark247)提供与端口相关联的虚拟通道的配置的状态。[图7-176](#bookmark247)详细说明了VC[端口状态寄存器中寄存器字段的分配;](#bookmark247)[表7-142](#bookmark248)提供了相应的位定义。

|  |  |
| --- | --- |
| 15 1 | 0 |
| RsvdZ |  |

YVC仲裁表状态

图7-176端口VC状态寄存器表7-142端口VC状态寄存器

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 0 | **VC仲裁表状态**-指示VC仲裁表的一致性状态。 当所选VC使用VC仲裁表时，此位对所有功能有效。  当VC仲裁表的任何条目由软件写入时，该位由硬件置位。当硬件完成加载存储在VC仲裁表中的值时，此位由硬件清0  软件设置端口VC控制寄存器中的[加载VC仲裁表](#bookmark244)位[。](#bookmark241)该位的默认值为0b。 | RO |

<7.9.1.6>VC资源能力注册器

VC[资源能力寄存器](#bookmark249)描述特定虚拟信道资源的能力和配置。[图7-177](#bookmark250)详细说明了[VC资源能力寄存器](#bookmark249)中寄存器字段的分配;表7-143提供了

位的定义。

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

22 16

0

13 8

23

24

31

7

14

15

|  |
| --- |
|  |

|  |
| --- |
|  |

|  |
| --- |
| RsvdP |

端口仲裁能力未定义

监听事务最大时间槽

RsvdP

端口仲裁表偏移

图7-177VC资源能力寄存器表7-143 VC资源能力寄存器

|  |  |  |  |
| --- | --- | --- | --- |
| 比特位置 | 寄存器描述 | | 属性 |
| 七比零 | **端口仲裁能力**-指示VC资源支持的端口仲裁类型。此字段对所有交换机端口、支持对等流量的根端口和RCRB有效，但不适用于  不支持对等通信的端点或根端口。  此字段中的每个位位置对应于下面定义的[端口仲裁能力](#bookmark252)。当  如果该字段中有1位以上被置位，则表示VC资源可以被配置为提供不同的仲裁服务。  软件通过写入[端口仲裁选择](#bookmark253)字段来选择这些功能（[请参见](#bookmark254)  [7.9.1.7）](#bookmark255)上提供。  定义的位位置为： | | RO |
| 位0  位1  位2  位3  位4  位5  位6-7 | 不可配置的硬件固定仲裁方案，例如，Round Robin（RR）加权Round Robin（WRR）仲裁，具有32个阶段  WRR仲裁，64个阶段 128相WRR仲裁128相时基WRR仲裁256相预留 |
| 14 | **未定义**-从该位读取的值未定义。在本规范的早期版本中，此位用于表示高级分组交换。 系统软件必须忽略从该位读取的值。 | | RO |
| 15 | **监听事务**-清除时，在此V C上允许在TLP报头内设置或不设置无监听位的事务。如果设置为Set，则其NoSnoop属性为  适用但未在TLP报头中设置的请求被允许作为不支持的请求被拒绝。 2.2.6.5有关NoSnoop属性适用于何处的信息，请参阅第www.example.com节。此位有效 用于根端口和RCRB;它对端点或交换机端口无效。 | | HwInit |
| 二十二点十六分 | **Maximum TimeSlots**-指示VC资源在配置为基于时间的WRR端口仲裁时能够支持的最大时隙数（减1）。例如，值 0000000b表示支持的最大时间时隙数为1，  111 1111b表示支持的最大时隙数为128。此字段对所有交换机端口、支持对等通信的根端口和RCRB有效，但对端点或根端口无效  不支持对等通信的端口。此外，此字段仅在[端口](#bookmark252)  [仲裁能力](#bookmark252)字段指示VC资源支持基于时间的WRR端口仲裁。 | | HwInit |



第895

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 三十一点二十四分 | **端口仲裁表偏移**-指示与VC资源相关联的[端口仲裁表](#bookmark256)的位置。此字段对所有交换机端口、支持对等流量的根端口和RCRB有效， 但对于不支持对等通信的端点或根端口无效。  此字段包含表的从零开始的偏移量，以DQ WORDS（16字节）表示，从 虚拟[通道E扩展能力](#bookmark222)结构。 值00h表示表不存在。 | RO |

<7.9.1.7>VC资源控制注册

[图7-178](#bookmark258)详细说明了[VC资源控制寄存器中寄存器字段的分配;](#bookmark257)[表7-144](#bookmark259)提供了相应的位定义。

|  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| 31 | 30 27 | 26 24 | 23 20 | 19 17 | 16 | 15 8 | 7 | | 0 | |
|  | RsvdP | VC ID | RsvdP |  |  | RsvdP |  | TC/VC | 地图 |  |

加载端口仲裁表端口仲裁选择

VC启用

图7-178VC资源控制寄存器表7-144 VC资源控制寄存器

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 七比零 | **TC/VC映射**-该字段指示映射到VC资源的TC。 此字段对所有函数都有效。  该字段中的位位置对应于TC值。例如，当在该字段中设置比特7时，TC7被映射到该VC资源。当该字段中超过1位为Set时，表示有多个TC 映射到VC资源。  为了从已启用VC的[TC/VC映射](#bookmark260)中删除一个或多个TC，软件必须确保没有新的或未完成的具有TC标签的事务以给定链路为目标。  对于第一个VC资源，该字段的默认值为FFh，对于其他VC资源，该字段的默认值为00h。注意：  此字段的位0对于默认VC 0，它必须设置，对于所有其他启用的VC，它必须清除。 | RW  (see的  说明  例外情况） |
| 16 | **加载端口仲裁表**- 设置时，此位从[端口](#bookmark262)更新端口仲裁逻辑  VC资源的[仲裁表](#bookmark263)此位对所有交换机端口有效，根端口支持  对等流量和RCRB，但对于不支持的端点或根端口无效  点对点通信此外，此位仅在[端口仲裁表](#bookmark264)由 选择的端口仲裁方案（其由端口仲裁选择所选择的[端口仲裁能力](#bookmark252)字段[中的设置位指示）](#bookmark265)。  软件设置此位以通知硬件使用存储在[端口](#bookmark266)[仲裁表中的新值更新端口仲裁逻辑](#bookmark267);清除此位无效。软件使用[端口仲裁表](#bookmark268)状态位 确认[端口仲裁表](#bookmark269)的新值是否被仲裁  逻辑  读取时，该位始终返回0 b。该位的默认值为0b。 | RW |



第896

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 19时17分 | **PortArbitrationSelect（端口**仲裁选择）-此字段配置VC资源以提供特定的端口仲裁 的服务. 此字段对RCRB、支持对等流量的根端口和交换机端口有效，但对不支持对等流量的端点或根端口无效。  该字段的允许值是与VC资源的[端口仲裁能力](#bookmark252)字段中的断言位之一相对应的数字。 | RW |
| 二十六点二十四分 | **VCID**-此字段为VC资源分配VC ID（有关例外情况，请参见注释）。 此字段对所有函数都有效。  当VC已启用时，无法修改此字段。注意：  对于第一个VC资源（默认VC），此字段是只读的，必须硬连接到000b。 | RW |
| 31 | **VC使能**-该位置1时，使能虚拟通道（例外情况见注1）。该位清0时，虚拟通道禁用。此位对所有功能有效。  软件必须使用[VC协商挂起](#bookmark271)位来确认VC协商是否完成。该位的默认值对于第一个VC资源为1b，对于其他VC资源为0b。  备注：  1. 对于默认VC（VC 0），此位硬连线至1b，即， 写入此位对VC 0没有影响。  2. 要使能虚拟通道，必须在链路上的两个组件中设置该虚拟通道的VC使能位。  3. 要禁用虚拟通道，必须在链路上的两个组件中清除该虚拟通道的VC使能位。  4. 软件必须确保在禁用虚拟通道时没有流量正在使用该通道。  5. 在重新启用虚拟通道之前，软件必须完全禁用链路上两个组件中的虚拟通道。 | RW |

<7.9.1.8>VC资源状态寄存器

[图7-179](#bookmark272)详细说明了[VC资源状态寄存器中寄存器字段的分配;](#bookmark272)[表7-145](#bookmark273)给出了相应的位定义。

|  |  |  |  |
| --- | --- | --- | --- |
| 15 2 | 1 | | 0 |
| RsvdZ |  |  | |

端口仲裁表状态VC协商待定

图7-179 VC资源状态寄存器



第897

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

表7-145 VC资源状态寄存器

|  |  |  |
| --- | --- | --- |
| 比特位置 | 寄存器描述 | 属性 |
| 0 | **端口仲裁表状态**- 此位表示[端口仲裁表](#bookmark274)的一致性状态  与VC资源相关。此位对RCRB、支持对等通信的根端口和交换机端口有效，但对不支持对等通信的端点或根端口无效。此外，仅当[端口仲裁表](#bookmark275)被用于VC资源的所选端口仲裁使用时，该位才有效。  当软件写入端口仲裁表的任何条目时，该位由硬件置1。 当软件设置[加载端口仲裁表](#bookmark261)位后，硬件完成加载存储在端口仲裁表中的值时，硬件将该位清0。  该位的默认值为0b。 | RO |
| 1 | **VC协商待定**-此位指示虚拟通道协商（初始化或禁用）是否处于待定状态。此位对所有功能有效。  仅当链路处于DL\_Active状态且启用虚拟通道（其[VC启用](#bookmark270)位为置位）时，才定义此位的值。  当该位被硬件置位时，表示VC资源没有完成协商过程。VC协商完成后（从 FC\_INIT2状态）。对于VC 0，此位被设置为硬连线至0b。  在使用虚拟通道之前，软件必须检查该虚拟通道的[VC协商挂起](#bookmark271)位在链路上的两个组件中是否为清除。 | RO |

<7.9.1.9>VC仲裁表

[VC仲裁表](#bookmark278)是一个读写寄存器阵列，用于存储VC仲裁表。这

当所选VC仲裁使用WRR表时，寄存器阵列对所有函数有效。不支持WRRVC仲裁的函数不需要实现[VC仲裁表。](#bookmark278)如果存在，[则](#bookmark278)通过[VC仲裁表偏移](#bookmark240)字段来定位VC仲裁表。

[VC仲裁表](#bookmark278)是具有4位的固定大小条目的寄存器阵列。[图7-180](#bookmark279)描述了32个阶段的[VC仲裁表](#bookmark278)的结构。每个4位表条目对应于WRR仲裁中的一个阶段 期表项的定义如[表7-146所示](#bookmark280)。低3位（位0-2）包含VCID值，

指示在WRR仲裁周期内的相应阶段被分配给由VC ID（必须是对应于使能的VC的有效VC ID）指示的虚拟信道。

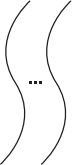
表条目的最高位（位3）被重新服务。表的长度取决于所选的VC仲裁，如[表7-147所示。](#bookmark281)

当默认VC仲裁方法使用VC仲裁表时，表条目的默认值必须全为零，以确保默认VC（VC ID为0）的前进进度。

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

字节

位置

31 28 7 4 3 0

|  |
| --- |
| 阶段[7] |
| [31]第23话：我的世界 |

|  |  |  |
| --- | --- | --- |
|  | 阶段[1] | 阶段[0] |
|  | 第九阶段[9] | 第八阶段[8] |
|  | 第17话 | 第十六期 |
| [25]第二十五话 | [24]第二十四话 |

00h

04h

08h

0Ch

OM14489

图7-180具有32个阶段的[VC仲裁n表](#bookmark278)

表7-146VC仲裁表中的4位前缀定义

|  |  |  |
| --- | --- | --- |
| 比特位置 | 描述 | 属性 |
| 二比零 | VC ID | RW |
| 3 | RsvdP | RW |

表7-147VC仲裁表长度

|  |  |
| --- | --- |
| [VC仲裁选择](#bookmark246) | [VC仲裁表](#bookmark278)长度 |
| 001b | 32个条目 |
| 010B | 64个条目 |
| 011B | 128个条目 |

<7.9.1.10>端口仲裁表

[端口仲裁表](#bookmark274)寄存器是用于存储WRR或基于时间的WRR

用于VC资源的端口仲裁的仲裁表。此寄存器阵列对所有交换机端口、支持对等通信的根端口和RCRB有效，但对不支持对等通信的端点或根端口无效

交通仅当[端口仲裁能力](#bookmark252)字段中的一个或多个断言位指示

组件支持使用可编程仲裁表的端口仲裁方案。此外，它仅在[端口仲裁能力](#bookmark252)字段中的上述比特之一被[端口仲裁选择选择器选择时才有效](#bookmark253) 领域

[端口仲裁表](#bookmark274)表示一个端口仲裁周期。[图7-181](#bookmark282)显示了一个[端口仲裁表](#bookmark274)的结构，它有128个相位和2位表项。包含端口号的每个表条目对应于端口仲裁周期内的阶段。例如，具有2位条目的表可以由具有最多四个端口的Switch组件使用。写入表条目的端口号指示端口仲裁周期中的阶段

分配给选定的PCI Express端口（端口号必须是有效的）。

·当WRR端口仲裁用于任何出口端口的VC时，在每个仲裁阶段，端口仲裁器服务于来自由当前阶段的端口号指示的入口端口的一个事务。当

5.0-1.0-PUB - PCI Express®基本规范修订版5.0版本1.0

完成后，立即进入下一阶段。跳过一个阶段，即， 如果阶段指示的入口端口不包含VC的任何事务（注意，阶段不能包含出口端口的端口号），则端口仲裁器简单地立即移动到下一阶段。

·当基于时间的WRR端口仲裁用于任何给定端口的VC时，在与虚拟时隙对准的每个仲裁阶段，端口仲裁器服务来自由当前阶段的端口号指示的入口端口的一个事务。它在下一个虚拟时隙前进到下一个阶段。相位表示

时隙，即，端口仲裁器在该阶段期间不服务任何事务

◦ 阶段包含出口端口的端口号，或

◦ 由阶段指示的入口端口不包含用于VC的任何事务。

◦ [端口VC能力寄存器1](#bookmark230)中的[端口仲裁表条目大小](#bookmark235)字段确定该表 入口尺寸表的长度由[端口仲裁选择](#bookmark253)字段决定，如[表](#bookmark283)[7-148所示。](#bookmark284)

◦ 当默认VC的默认端口仲裁使用[端口仲裁表](#bookmark274)时，默认 表条目的值必须包含至少一个条目，用于 组件，以确保每个端口的默认VC的前进进度。 该表可以包含用于默认VC的RR或类似RR的公平端口仲裁。

31 30

|  |  |
| --- | --- |
| 第十五期[15] |  |
| 第31话 |
| [47]第四十七话 |
| 第63话 |
| 第79话 |
| [95]第95话 |  |
| 第111话 |  |
| 第127话 |  |

字节

位置

4 3 2 1 0

00h

04h

08h

0Ch

10h

14h

18h

1Ch

|  |  |  |
| --- | --- | --- |
|  | 阶段[1] | 阶段[0] |
|  | 第17话 | 第十六期 |
|  | 第33话 | 第32话 |
|  | [49]第49话 | 第48话 |
|  | [65]第65话 | [64]第64话 |
| 第81话 | 第80话 |
| 第97话 | [96]第96话 |
|  | 第113话 | 第112话 |

OM14490

图7-181[端口仲裁表](#bookmark274)示例（128个相位和2位表）表7-148端口A长度仲裁表

|  |  |
| --- | --- |
| [端口仲裁选择](#bookmark253) | [端口仲裁表](#bookmark274)长度 |
|  |
| 001b | 32个条目 |
| 010B | 64个条目 |
| 011B | 128个条目 |