

IP_SCC 概要

SCCのブロック図

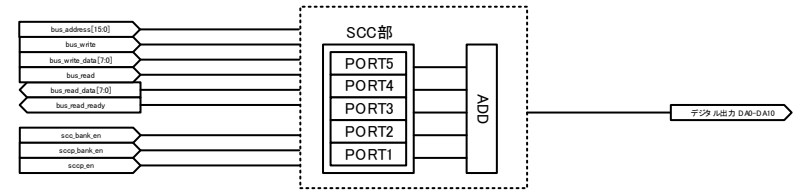
・SCC, SCC-I 互換の音源/MegaROMマッパーは含まない。

SCC互換部仕様

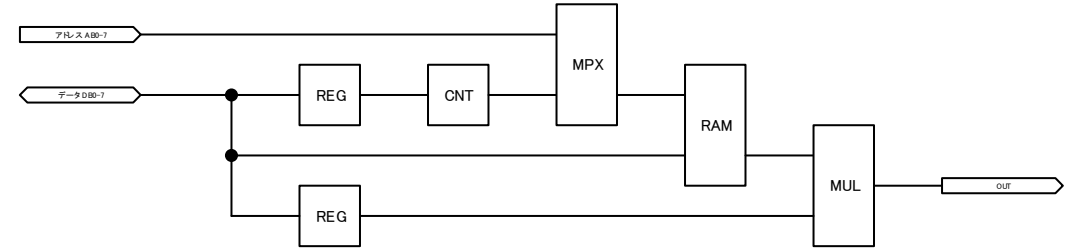
- ・32[word] の sound RAM を 5個搭載し、個々にコントロール可能
- ・出力は 11bit のデジタル出力

【MEMO】

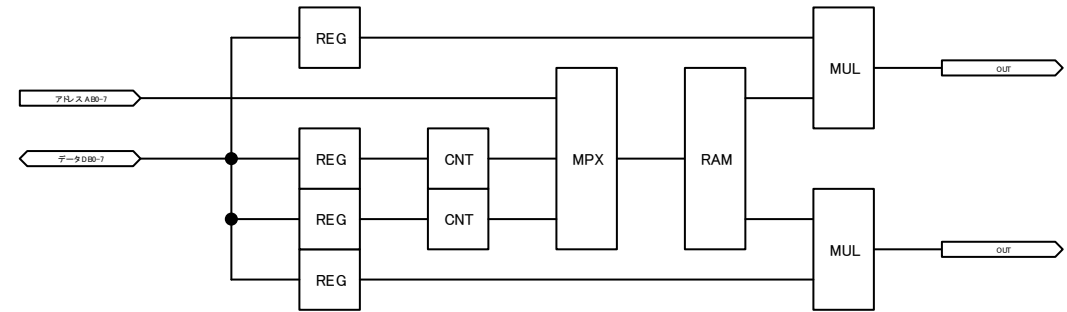
実際の SCC は、右図のように各PORTの回路が実装されていて、それぞれ 3.579MHz で駆動しているようだ。
小規模FPGAで実現しようとなると、消費LEが多くなりすぎる問題がある。
一方で、高クロックへの耐性は高いため、6倍クロックの 21.47727MHz を入れて時分割で処理する。



PORT1 (PORT2, PORT3 も同じ)



PORT4, 5



SCC registers

Address	Name	Dir	内容
8000h-8FFh	Memory	RW	BANK63
9000h-97FFh	Memory	RO	BANK63
9000h-97FFh	BR2	WO	バンクレジスタ
9800h-981Fh	WM0	RW	ウェーブメモリー ch.A
9820h-983Fh	WM1	RW	ウェーブメモリー ch.B
9840h-985Fh	WM2	RW	ウェーブメモリー ch.C
9860h-987Fh	WM3	RW	ウェーブメモリー ch.D/E
9880h	R0	WO	FRL, トーンジェネレータコントロール ch.A。周波数指定下位8bit
9881h	R1	WO	FRH, トーンジェネレータコントロール ch.A。周波数指定上位4bit
9882h	R2	WO	FRL, トーンジェネレータコントロール ch.B。周波数指定下位8bit
9883h	R3	WO	FRH, トーンジェネレータコントロール ch.B。周波数指定上位4bit
9884h	R4	WO	FRL, トーンジェネレータコントロール ch.C。周波数指定下位8bit
9885h	R5	WO	FRH, トーンジェネレータコントロール ch.C。周波数指定上位4bit
9886h	R6	WO	FRL, トーンジェネレータコントロール ch.D。周波数指定下位8bit
9887h	R7	WO	FRH, トーンジェネレータコントロール ch.D。周波数指定上位4bit
9888h	R8	WO	FRL, トーンジェネレータコントロール ch.E。周波数指定下位8bit
9889h	R9	WO	FRH, トーンジェネレータコントロール ch.E。周波数指定上位4bit
988Ah	R10	WO	アンブリチュードコントロール ch.A。振幅ゲイン。0～15
988Bh	R11	WO	アンブリチュードコントロール ch.B。振幅ゲイン。0～15
988Ch	R12	WO	アンブリチュードコントロール ch.C。振幅ゲイン。0～15
988Dh	R13	WO	アンブリチュードコントロール ch.D。振幅ゲイン。0～15
988Eh	R14	WO	アンブリチュードコントロール ch.E。振幅ゲイン。0～15
988Fh	R15	WO	ポートイネーブルコントロール。
9890h-989Fh	Mirror	WO	9880h-988Fh と同じ。
98E0h-98FFh	Mode	WO	モードレジスタ。詳細不明。

SCC-I registers

Address	Name	Dir	内容
A000h-AFFh	N/A	N/A	N/A
B000h-B7FFh	BR3	WO	バンクレジスタ
B800h-B81Fh	WM0	RW	ウェーブメモリー ch.A
B820h-B83Fh	WM1	RW	ウェーブメモリー ch.B
B840h-B85Fh	WM2	RW	ウェーブメモリー ch.C
B860h-B87Fh	WM3	RW	ウェーブメモリー ch.D
B880h-B89Fh	WM4	RW	ウェーブメモリー ch.E
B8A0h	R0	WO	FRL, トーンジェネレータコントロール ch.A。周波数指定下位8bit
B8A1h	R1	WO	FRH, トーンジェネレータコントロール ch.A。周波数指定上位4bit
B8A2h	R2	WO	FRL, トーンジェネレータコントロール ch.B。周波数指定下位8bit
B8A3h	R3	WO	FRH, トーンジェネレータコントロール ch.B。周波数指定上位4bit
B8A4h	R4	WO	FRL, トーンジェネレータコントロール ch.C。周波数指定下位8bit
B8A5h	R5	WO	FRH, トーンジェネレータコントロール ch.C。周波数指定上位4bit
B8A6h	R6	WO	FRL, トーンジェネレータコントロール ch.D。周波数指定下位8bit
B8A7h	R7	WO	FRH, トーンジェネレータコントロール ch.D。周波数指定上位4bit
B8A8h	R8	WO	FRL, トーンジェネレータコントロール ch.E。周波数指定下位8bit
B8A9h	R9	WO	FRH, トーンジェネレータコントロール ch.E。周波数指定上位4bit
B8AAh	R10	WO	アンブリチュードコントロール ch.A。振幅ゲイン。0～15
B8ABh	R11	WO	アンブリチュードコントロール ch.B。振幅ゲイン。0～15
B8ACh	R12	WO	アンブリチュードコントロール ch.C。振幅ゲイン。0～15
B8ADh	R13	WO	アンブリチュードコントロール ch.D。振幅ゲイン。0～15
B8AEh	R14	WO	アンブリチュードコントロール ch.E。振幅ゲイン。0～15
B8AFh	R15	WO	ポートイネーブルコントロール。
B8B0h-B8BFh	Mirror	WO	B8A0h-B8AFh と同じ。
BFFEh-BFFh	Mode	WO	モードレジスタ。RAM/ROM選択。SCC/SCC-I選択。