|  |
| --- |
| **北 京 邮 电 大 学**  **实 验 报 告**  **课程名称\_\_\_数字逻辑与数字系统实验\_\_\_\_\_\_\_\_\_\_\_\_\_**  **实验名称\_\_\_触发器\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_**  **\_\_XXXX\_\_\_\_学院\_\_\_X\_\_\_班 姓名\_XXX\_\_\_\_**  **教师\_\_XXX\_\_\_\_\_\_ 成绩\_\_\_\_\_\_**  **\_202X\_\_\_年\_XX\_\_\_月\_XX\_\_\_日** |

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **一、RS触发器**  将与非门按照图1的方式进行连线，调整K1，K2的值，观察LED1和LED0灯泡的亮灭关系。  图 1 利用74LS00与非门搭建的一个RS触发器   1. 逻辑功能及其特点   逻辑功能：  当K1，K2同时为1时，输出保持  当K1为0，K2为1时，Q端值为0，电路实现置零  当K2为0，K1为1时，Q端值为1，电路实现置一。  当K1和K2同时为0时，输出呈现不稳定状态。  作为一个存储单元，能保持当前状态并进行置位和复位。  特点：  结构直观简单，适用于简单的存储场景。当输入为S·R=0时，会出现不稳定状态。   1. 真值表  |  |  |  |  |  | | --- | --- | --- | --- | --- | | R’ | S’ | Qn | Qn+1 | 说明 | | 0 | 0 | 0 | X | 不稳 | | 0 | 0 | 1 | X | | 0 | 1 | 0 | 0 | 置0 | | 0 | 1 | 1 | 0 | | 1 | 0 | 0 | 1 | 置1 | | 1 | 0 | 1 | 1 | | 1 | 1 | 0 | 0 | 保持 | | 1 | 1 | 1 | 1 |   表1 RS触发器真值表  **二、D触发器**  将芯片74LS74按如下实验电路接好，CLK端接入10MHz的电压，D端口接入1MHz的电压，将CLR端和PR端均置1，用双踪示波器观察Q和Q’的波形。    图2 74LS74D触发器功能验证电路   1. 逻辑功能及其特点   逻辑功能：  D端口的输入在脉冲信号有效时，会输出D。  通过单一信号的输入，在脉冲到来时输出这个信号。可以避 免sr触发器的非法访问状态。  特点：  简化设计，消除逻辑输出。同时单一输入限制了功能的灵活性。  2、 真值表与波形图   |  |  |  |  | | --- | --- | --- | --- | | D | Qn | Qn+1 | 说明 | | 0 | 0 | 0 | 置0 | | 0 | 1 | 0 | | 1 | 0 | 1 | 置1 | | 1 | 1 | 1 |   表2 D触发器真值表    图3 D触发器波形图  **三、JK触发器**  将74LS107按照图示连线方式连接好，并接入脉冲信号，通过改变输入值J和K，观察输出信号小灯泡L1和L2的亮灭关系。    图4 74LS107验证JK触发器功能的实验电路图   1. 逻辑功能及其特点   逻辑功能：  当J=0,K=0时，电路输出保持  当J=0,K=1时，Q=0，电路实现置零。  当J=1,K=0时，Q=1，电路实现置一。  当J=1,K=1时，Q=Q’，电路实现状态翻转。  扩展了SR触发器解决了冲突问题。  特点：  支持状态翻转。  2、 真值表与波形图   |  |  |  |  |  | | --- | --- | --- | --- | --- | | J | K | Qn | Qn+1 | 说明 | | 0 | 0 | 0 | 0 | 保持 | | 0 | 0 | 1 | 1 | | 0 | 1 | 0 | 0 | 置0 | | 0 | 1 | 1 | 0 | | 1 | 0 | 0 | 1 | 置1 | | 1 | 0 | 1 | 1 | | 1 | 1 | 0 | 1 | 翻转 | | 1 | 1 | 1 | 0 |   表3 JK触发器真值表    图5 JK当J=1，K=1时触发器波形图  **四、对比不同触发器的触发方式**  1、实验中的SR触发器利用74LS00来实现，所以采用的是电平触发。电平触发指的是触发器在输入信号的某一电平（高电平或低电平）期间响应输入信号。  2、D触发器和JK触发器采用的是边沿触发。边沿触发指的是触发器仅在时钟信号的上升沿（由低到高）或下降沿（由高到低）的一瞬间响应输入信号。 |