



T.C.
SELÇUK ÜNİVERSİTESİ
TEKNOLOJİ FAKÜLTESİ
BİLGİSAYAR MÜHENDİSLİĞİ

ASANSÖR SİSTEMİ

BURAK TURAN

DONANIM PROJESİ

ARALIK – 2023
KONYA
Her Hakkı Saklıdır

ÖZET

DONANIM PROJESİ

ASANSÖR SİSTEMİ

BURAK TURAN

SELÇUK ÜNİVERSİTESİ

TEKNOLOJİ FAKÜLTESİ

BİLGİSAYAR MÜHENDİSLİĞİ BÖLÜMÜ

Danışman: Prof. Dr. Fatih BAŞÇİFTÇİ

Bu proje yüksek katlı binalar için daha hızlı bir ulaşım sağlamak için yapılmıştır. Projenin amacı kullanıcının istediği kat değerine fiziksel bir enerji harcamadan gitmesidir. Bu sistem zaman, insan enerjisi ve fazla taşıma kapasitesi ile ilgili birçok konuda performans ve tasarruf sağlamaktadır. Kullanıcı 3 input'luk bir değer seçer, ayrıca yukarı veya aşağı doğru gitmesini ayarlar ve son olarak asansörü çalıştırır. Eğer asansör kullanıcının girdiği değerler uygun ise o katta gidecektir. Bu devrenin avantajları arasında en önemlisi lojik olarak kurulmasından dolayı maliyeti ucuzdur. Tasarım olarak analog sisteme göre kolaydır. Aynı anda birçok devrenin birbiriyle irtibatı mümkündür. Çünkü gerilim ve akım değerleri doğrudan devre elemanlarına bağlıdır. Kullandığımız entegreler birden çok devre elemanının entegrenin içine bağlamamızı sağlar bu da bizim için avantajlı bir durumdur.

Anahtar Kelimeler: Devre - Kat – Lojik - Bit – Yukarı - Aşağı – Performans

ABSTRACT

HARDWARE PROJECT

ELEVATOR SYSTEM

BURAK TURAN

SELCUK UNIVERSITY

FACULTY OF TECHNOLOGY

DEPARTMENT OF COMPUTER ENGINEERING

Advisor: Prof. Dr. Fatih BAŞÇİFTÇİ

This project is created to provide faster transportation in high-rise buildings. The goal of my project is for users to reach their desired floor without expending physical energy. This system provides performance and savings in various aspects related to time, human energy, and excess transportation capacity. The user selects a 3-input value, sets the direction (up or down), and finally activates the elevator. If the values entered by the user are appropriate, the elevator will move to that floor. Among the advantages of this circuit, the most significant is its low cost due to its logical setup. Design-wise, it's easier compared to an analog system. Multiple circuits can interact simultaneously since voltage and current values are directly connected to circuit elements. The integrated circuits we used allow us to connect multiple circuit elements within the integrated circuit, which is advantageous for us.

Keywords: Circuit - Floor – Logic - Bit - Up – Down - Performance

İÇİNDEKİLER

ÖZET	iv
ABSTRACT.....	v
ŞEKİLLER TABLOSU	vii
1. GİRİŞ	1
1.1.Devrenin Amacı	1
1.2.Devrenin Kurulumu	1
1.2.1.Devre Şemasının Kurulumu.....	1
1.2.2.Devrenin Lojik Kurulumu	1
1.3.Devrenin Çalışma Mantığı.....	2
2. MATERYAL VE YÖNTEM.....	3
2.1. Materyaller	3
2.1.1. Breadboard.....	3
2.1.2. Anahtar (Switch).....	4
2.1.3.74266 Entegre	4
2.1.4.7411 Entegre	5
2.1.5.7410 Entegre	5-6
2.1.6. 7400 Entegre	6
2.1.7.Jumper Kablo	6
2.1.8. 9V Pil	7
2.1.9. NE555 Kare Dalga Üreticisi	7-8
2.1.10. 7 Segment Decoder	8
2.1.11. 7 Segment Display	9
2.1.12.JK FLIP FLOP	10
2.2. Yöntemler	11
2.2.1.Teorik Bilgilerin Toplanması.....	11
2.2.2.Doğruluk Tablosunun Çıkartılması	11
2.2.3 Devrenin Lojik Kapılar İle gösterimi.....	13

4. SONUÇ	14
ŞEKİLLER TABLOSU	14
KAYNAKÇA.....	16
EKLER	17

ŞEKİLLER TABLOSU

Şekil 1:Breadboard	3
Şekil 2:Anahtar (Switch)	4
Şekil 3-4:74266 Entegre	4
Şekil 5-6:7411 Entegre	5
Şekil 7-8:7410 Entegre	5-6
Şekil 9-10:7400 Entegre	6
Şekil 11:Jumper Kablo.....	6
Şekil 12: 9V Pil.....	7
Şekil 13:NE555 Kare Dalga Üreticisi.....	7-8
Şekil 14:7 Segment Decoder.....	8
Şekil 15:7 Segment Display	9
Şekil 16:JK Flip Flop.....	10
Şekil 17-21:Doğruluk Tablosu.....	11
Şekil 22:Devrenin Lojik Kapılar İle gösterimi	11-13

1. GİRİŞ

1.1.Devrenin Amacı

Tasarlamış olduğum devrenin amacı 5 bitlik giriş verisi kullanarak istediğimiz kat değerine adımsal olarak gitmektir. Girilen değerler uygun olduğunda sistem bizi gitmek istediğimiz katta götürecektir. Aksi takdirde girilen değerler uygun değilse sistem olduğu yerde bekleyecektir. Birden fazla doğru seçenek vardır, bu yüzden karnaugh map'i çok detaylıdır.

1.2.Devrenin Kurulumu

1.2.1.Devre Şemasının Kurulumu

Amacıma uygun bir devre tasarlamak için gerekli teorik bilgileri kaynaklardan topladım. Doğruluk tablosu, devre şemasını kâğıt üzerinde çizip önce tasarımıımı oluşturduğum. Arkasından bütçe ve zaman kaybı yaşamamak adına devreyi sanal olarak ve bilgisayar ortamında kurup çalışıp çalışmadığını kontrol ettim. Entegre ve kapıları deneyip projemizi sanal ortamda devre kurarak çalıştırdım. Sonrasında kullanmam gerek materyalleri edindim.

1.2.2.Devrenin Lojik Kurulumu

Breadboard üzerine anahtarları 5'er bir yan yana gelecek şekilde yerleştiririz. Tasarlamış olduğum devrede anahtarların her biri birer biti temsil etmektedir. 3 bit kat değerini, 1 bit yukarı – aşağı değerini ve 1 bir hareket ettirmek için kullanılır. Entegreleri, breadboard'un üzerine yerleştirdikten sonra, 3 tane kat inputunun outputundan XNOR kapısının giriş pinlerine jumper kablo ile bağlantı kurarız. Ardından bu üç giriş değerini tekrar bir 3 girişli NAND kapısına sokarız ve tek bir çıkış ile elde ederiz. Ardından, bir clock ve devreyi çalıştırma biti ile az önce elde ettiğimiz çıkışı bir AND kapısına sokarız. Sonrasında yukarı ve aşağı doğru hareket etmemize yarayan bitin bağlantıları yapılır. Şimdi karmaşık olan kısma geldik, bu devre sonu başına bağlı yani kendi kuyruğunu yiyen bir yılan benziyor. 3 girişli NAND ve 2 girişli NAND kapılarını kullanarak bu kabloları JK Flip Flop'a bağlarız. Flip Flop'dan çıkan değerler en baştaki XNOR kapsına, Karmaşık olan NAND

kapılarına ve 7 segment decoder'a gider. Flip Flop kullanmak zorunda olduğumu belirtmek isterim, eğer kullanmasaydım devre durmuyordu. 7 segment decoder bağlantılarımızda yaptığımızda çıkışları 7 segment bir display'a bağliyoruz ve kurulum bitecek. Eğer kullanıcı 3. Katta ise ve 3 bitlik kat değerini 010 = 2 ayarladı ise yani 2. Kata gitmek istiyor ise ve lakin yukarı – aşağı biti 1 yani yukarı ise sistem çalışmayacaktır. Aşağı biti yani 0 olarak ayarlar ise asansör sistemi onu 2. Kata götürecektir.

1.3.Devrenin Çalışma Mantığı

Devrede toplam 5 bitlik bir giriş değeri vardır. 3 bir kat değerini, 1 bit yukarı – aşağı doğru hareket ve 1 bit çalıştırmak için kullanılır. Sistemin hali hazırda bir 5 bit değeri vardır örnek olarak: 001 1 1 bunun anlamı kat değeri 1, yön yukarı ve sistemi çalıştır. Sistem 1. Katta duracaktır. Eğer bitleri 111 1 1 ayarlarsak sistem 7. Katta çıkacaktır. Aksi yönde yani çalışmadığı duruma örnek vereyim.

Farz edelim bitler şu şekilde 100 1 1 anlamı 4. Kattayım ve yukarı doğru çıkıyorum. Sistem en sonunda 4. Katta olacaktır ve siz 3. Katta gitmek istiyorsunuz kat bitlerini 011 yapacaksınız fakat 3. Katta gidemeyeceksiniz. Onun yerine olduğunuz yerde kalacaksınız çünkü yönünüzü de ayarlamamız gerekiyor. 011 0 1 olmalı. Karşılaştırma sistemi bu şekilde çalışmaktadır. Sistemin bir kusuru olarak gördüm şey kat ayarlamasıdır.

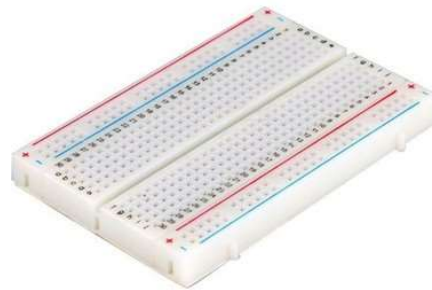
2. MATERYAL VE YÖNTEM

2.1. Materyaller

- 3 adet BreadBoard
- 5 adet Anahtar-Switch
- 74266 Entegre
- 7411 Entegre
- 3 Adet 7410 Entegre
- 2 Adet 7400 Entegre
- Jumper kablo
- 9 V pil
- ne555 Kare Dalga Üreticisi
- 7 Segment Decoder
- 7 Segment Display
- 3 Tane JK Flip Flop

2.1.1. Breadboard

Breadboard üzerinde devrelerimizi test ettiğimiz araçtır. Kurduğumuz devreleri birbirlerine lehimlemeden kolaylıkla test etmemizi sağlar. Tasarladığımız devreleri baskı devre veya delikli plaketler üzerine aktarmadan önce denememize olanak sağlar. Bu sayede devre bağlantılarını kontrol ederek bir hata olup olmadığını gözlemlemiş oluruz. Devreleri tak-çıkart şeklinde kurabildiğimiz için kullandığımız elektronik bileşenleri başka projelerde tekrar kullanma imkanı verir.



Şekil 1: Breadboard

2.1.2. Anahtar (Switch)

Switch buton 1 ve 0 değerlerini vermemizi sağlar, açık değerinin karşılığı 1 kapalı değerinin karşılığı ise 0 dır. Devreye bağlanış şekli orta bacağı entegremize gitmek üzere belirlediğimiz tarafa göre 1 veya 0 dır. Switch buton aşağıdaki şekilde gösterilmiştir.

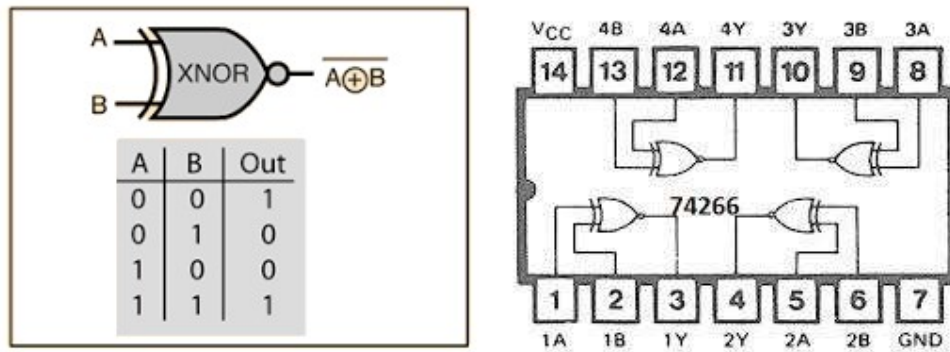


Şekil 2: Anahtar (Switch)

2.1.3. 74266 Entegresi

Entegre çok sayıda devre elemanını tek bir devreyi oluşturacak şekilde (ses amfisi, motor sürücü, mikro kontrolcü vs.) tek bir çekirdekte toplayan eleman olarak bilinir.

Gönderdiğimiz değerler aynı ise 1 farklı ise 0 değerini aldığımız entegredir. 0 ve 0, 1 ve 1 için çıkışta 1 değeri, 1 ve 0 veya 0 ve 1 değerleri için çıkışta 0 değerini alırsınız.

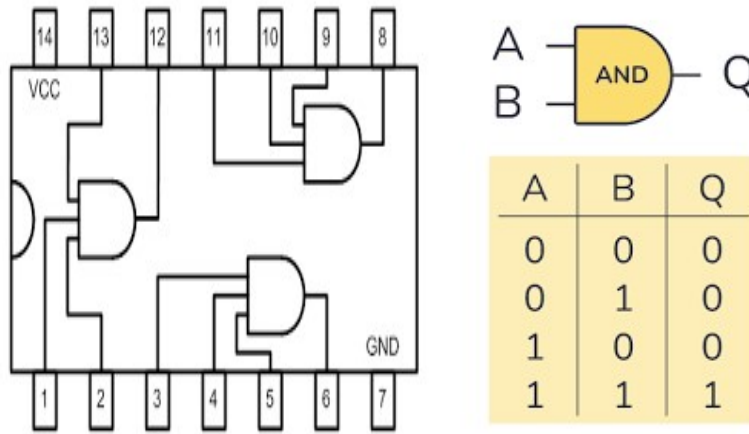


Şekil 3 ve 4: XNOR kapısı ve 74266 Entegresi

2.1.4. 7411 Entegresi

Entegre çok sayıda devre elemanlarını tek bir devreyi oluşturacak şekilde (ses amfisi, motor sürücü, mikro kontrolcü vs.) tek bir çekirdekte toplayan eleman olarak bilinir.

Gönderdiğim değerlerde sadece iki giriş değerinin 1 olması durumunda çıkış 1 olacaktır. Bir giriş 0 bile olsa sonuç her zaman 0 olacaktır.

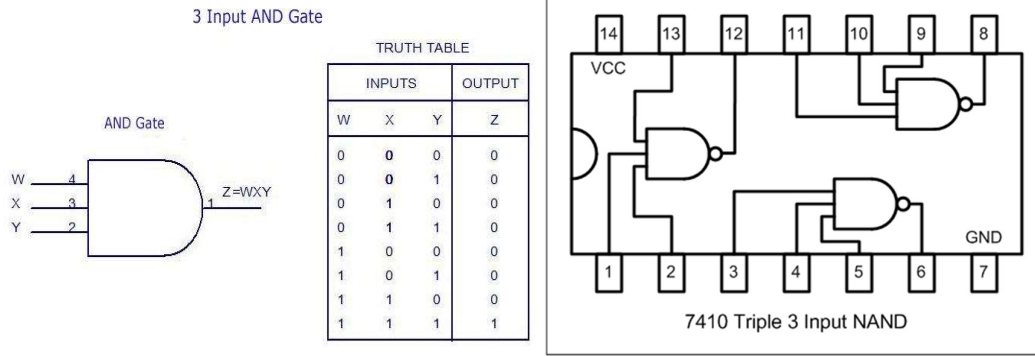


Şekil 5 ve 6: 7411 Entegresi ve AND kapısı

2.1.5. 7410 Entegresi

Entegre çok sayıda devre elemanlarını tek bir devreyi oluşturacak şekilde (ses amfisi, motor sürücü, mikro kontrolcü vs.) tek bir çekirdekte toplayan eleman olarak bilinir.

Gönderdiğim değerlerde sadece tüm girişlerin 1 olması durumunda çıkış 1 olacaktır. Aksi durumda bir tane bile 0 olması sonucu hep 0 yapacaktır.

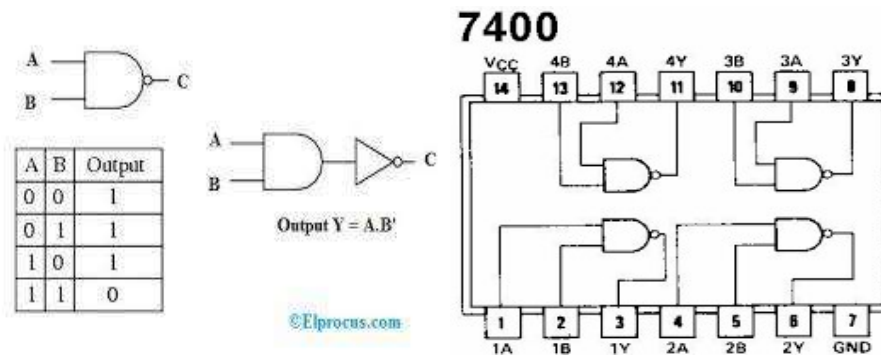


Şekil 7 ve 8: 3 girişli AND kapısı ve 7410 Entegresi

2.1.6. 7400 Entegresi

Entegre çok sayıda devre elemanını tek bir devreyi oluşturacak şekilde (ses amfisi, motor sürücü, mikro kontrolcü vs.) tek bir çekirdekte toplayan eleman olarak bilinir.

AND kapsının NOT kapısı ile birleştirilmiş halidir. Girişlerin ikisi de 1 ise çıkış 0 olur. Bir tane bile 0 var ise çıkış 1 olacaktır.



Şekil 9 ve 10: AND kapısı ve 7400 Entegresi

2.1.7. Jumper Kablo

Breadboard üzerinden atlamalı ve bağlantıları yapmaya yarayan kablolardır.



Şekil 11: Jumper Kablo

2.1.8. 9V pil

Pil, kimyasal enerjinin depolanabilmesi ve elektriksel bir forma dönüştürülebilmesi için kullanılan bir ayardır.



Şekil 12: 9V pil

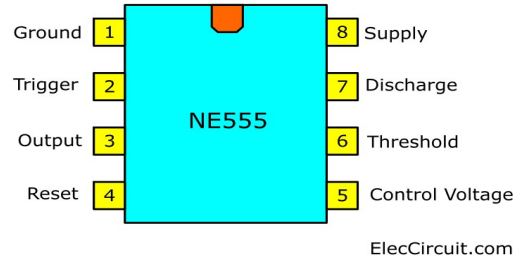
2.1.9. NE555 Kare Dalga Üreticisi

NE555, genellikle "555 Timer" olarak bilinen entegre devrelerden biridir. Bu, geniş bir uygulama yelpazesi olan ve elektronik devrelerde sıkça kullanılan bir entegredir. Kare dalga üretici olarak da kullanılabilir.

NE555, zamanlayıcı ve osilatör olarak çalışabilir. Kare dalga üreticisi olarak kullanıldığında, zamanlama kapasitesiyle darbe genişliği modülasyonu (PWM), zamanlama devreleri ve zamanlayıcı uygulamalarında kullanılabilir. Genellikle belirli bir frekansta kare dalga üretmek veya belirli bir süre boyunca sinyal sağlamak için kullanılır.

Bu entegre, genellikle kolayca bulunabilir, ucuz ve kullanımı oldukça basit olduğundan, elektronik projelerde sıkça tercih edilir. Kare dalga üreticisi olarak kullanıldığında, NE555,

belirli frekanslarda ve belirli darbe genişliklerinde istikrarlı bir kare dalga sinyali sağlamak için kullanılabilir.



555 Pinout Connection (Top view)

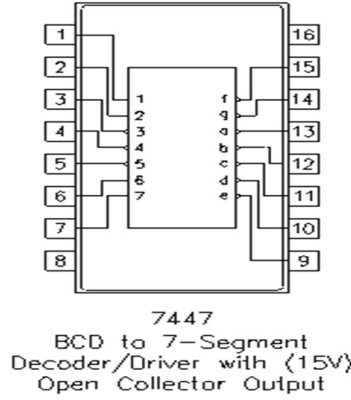
Şekil 13: NE555

2.1.10. 7 Segment Dekoder (7447 Entegresi)

7-segment dekoder 7447, dört bitlik bir BCD (Binary Coded Decimal) girişini alarak, bu girişe karşılık gelen 7 segmentli bir göstergeyi kontrol etmek için gerekli çıkış sinyallerini üreten bir entegredir. Temel olarak, bu entegre, 7 segmentli bir ekranın her bir segmentini kontrol etmek için BCD girişlerini alır ve bu segmentlerin doğru kombinasyonunu aydınlatarak rakamları veya bazı karakterleri gösterir.

7447, BCD girişi olan dört adet giriş pini (A, B, C, D) ve bu girişlere karşılık gelen yedi segmentin her birini kontrol eden çıkış pinleri (a, b, c, d, e, f, g) içerir. Bu entegre, belirli bir BCD değeriyle eşleşen 7 segment display'ini aydınlatmak için gereken pinleri etkinleştirir. Örneğin, belirli bir BCD girişi 3'e karşılık geliyorsa, 7447 bu değeri alır ve 7 segment ekranındaki ilgili segmentleri (LED'ler veya diğer ışıktandırma elemanları) aydınlatarak "3" rakamını gösterir.

Bu entegre, sayısal bilgiyi 7 segmentli ekranda göstermek için kullanılır ve dijital saatlerden hesap makinelerine kadar birçok elektronik cihazda yaygın olarak kullanılır.



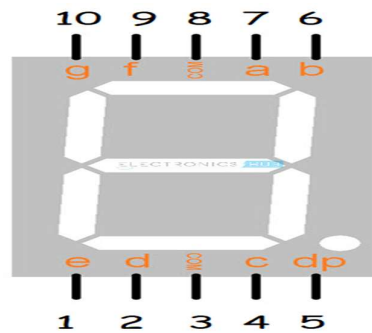
Şekil 14: 7 Segment Decoder (7447 Entegresi)

2.1.11. 7 Segment Display

7 segment display, tipik olarak sayısal rakamları temsil etmek için kullanılan bir gösterge türüdür. Bu, 7 adet temel segmentten oluşan bir LED (Light Emitting Diode) veya diğer ışıktandırma elemanlarıyla yapılan bir düzendir.

Bu display'de her bir rakam veya harf, 7 segmentin (a, b, c, d, e, f, g) belirli bir kombinasyonunu kullanarak gösterilir. Her bir segment, belirli bir deseni veya rakamı temsil eder. Örneğin, "0" rakamı için belli bir kombinasyon, "1" için farklı bir kombinasyon şeklinde 7 segment kullanılarak rakamlar ve bazı harfler gösterilebilir.

Bu tür bir gösterge, dijital saatler, hesap makineleri, trafik işaretleri, ölçü aletleri ve birçok diğer cihazda yaygın olarak kullanılır. 7 segment display'leri, kolaylıkla anlaşılabilir ve rakamları veya harfleri göstermek için basit ve etkili bir yöntem sunarlar.



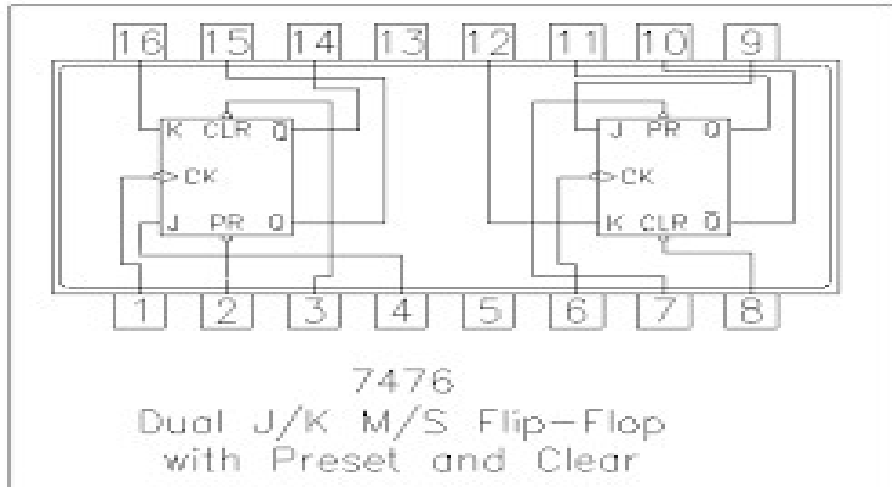
Şekil 15: 7 Segment Display

2.1.12. JK FLIP FLOP (7476 Entegresi)

JK flip-flop, veri depolamak, veri kaydırmak ve veri işlemek için kullanılan bir tür flip-flop'tur. 7476 ise bu JK flip-flop'un spesifik bir model numarasıdır.

JK flip-flop, iki girişli bir flip-flop'tur ve çıkışını önceki durumuna göre değiştirir. JK flip-flop'un girişleri J (set) ve K (reset) olarak adlandırılır. Bu girişler, mevcut durumu ve flip-flop'un davranışını belirler. JK flip-flop, çeşitli sayıda bağlanarak veya kombinasyonlar oluşturularak çeşitli işlemlerde kullanılabilir.

7476, özel bir üreticinin ürettiği ve belirli bir özellik setine sahip olan JK flip-flop'un belirli bir modelidir. Bu modelde genellikle çeşitli giriş ve çıkış pinleri bulunur ve belirli bir işlev veya spesifikasyona göre tasarlanmış olabilir. JK flip-flop'lar genellikle sayısal elektronik devrelerinde, belleklerde, sayaçlarda ve zamanlama devrelerinde kullanılır.



Şekil 16: JK FLIP FLOP (7476)

2.2. Yöntemler

2.2.1. Teorik Bilgilerin Toplanması

Karşılaştırmacı devreler girişine uygulanan 5 bitlik bir sayıyı, kendi içinde tuttuğu 5 bitlik bir sayı ile karşılaştıran eşit olmadığı durumlara göre hareket eden yapıdır ve kullanıcının her zaman girdiği en son değeri tutar. Kurulan devrede kullanıcın değerlerinin büyük veya küçük olduğu durumlarda çalışır. Kullanıcıyı istediği kat değerine fiziksel enerji harcamadan götürmek amaçlanır.

2.2.2. Doğruluk Tablosunun Çıkartılması

INPUT=0		INPUT=1	
Present	Next	Present	Next
000	000	000	001
001	000	001	010
010	001	010	011
011	010	011	100
100	011	100	101
101	100	101	110
110	101	110	111
111	110	111	111

INPUT=0						INPUT=1					
JA	KA	JB	KB	JC	KC	JA	KA	JB	KB	JC	KC
0	x	0	x	0	x	0	x	0	x	1	x
0	x	0	x	x	1	0	x	1	x	x	1
0	x	x	1	1	x	0	x	x	0	1	x
0	x	x	0	x	1	1	x	x	1	x	1
x	1	1	x	1	x	x	0	0	x	1	x
x	0	0	x	x	1	x	0	1	x	x	1
x	0	x	1	1	x	x	0	x	0	1	x
x	0	x	0	x	1	x	0	x	0	x	0

JA		Qb Qc			
		00	01	11	10
Input Qa	00	0	0	0	0
	01	x	x	x	x
	11	x	x	x	x
	10	0	0	1	0
		JA=i.Qb.Qc			
		JA=((i'.Qb.Qc)')'			

KA		Qb Qc			
		00	01	11	10
Input Qa	00	x	x	x	x
	01	1	0	0	0
	11	0	0	0	0
	10	x	x	x	x
		KA=i'.Qb'.Qc'			
		KA=((i'.Qb'.Qc')')'			

JB		Qb Qc			
		00	01	11	10
Input Qa	00	0	0	x	x
	01	1	0	x	x
	11	0	1	x	x
	10	0	1	x	x
		JB=i'.Qa.Qc'+i.Qc			
		JB=((i'.Qa.Qc')'.(i.Qc)')			

KB		Qb Qc			
		00	01	11	10
Input Qa	00	x	x	0	1
	01	x	x	0	1
	11	x	x	0	0
	10	x	x	1	0
		KB=i'.Qc'+i.Qa'Qc			
		KB=((i'.Qc')'.(i.Qa'Qc)')			

JC		Qb Qc			
		00	01	11	10
Input Qa	00	0	x	x	1
	01	1	x	x	1
	11	1	x	x	1
	10	1	x	x	1
		JC=Qb			

JC		Qb Qc			
		00	01	11	10
Input Qa	00	0	x	x	1
	01	1	x	x	1
	11	1	x	x	1
	10	1	x	x	1
		JC=Qa			

JC		Qb Qc			
		00	01	11	10
Input Qa	00	0	x	x	1
	01	1	x	x	1
	11	1	x	x	1
	10	1	x	x	1
		JC=i			

JC		Qb Qc			
		00	01	11	10
Input Qa	00	0	x	x	1
	01	1	x	x	1
	11	1	x	x	1
	10	1	x	x	1
		JC=i+Qb+Qa			
		JC=((i'.Qb'.Qa')')			

KC		Qb Qc			
		00	01	11	10
Input Qa	00	x	1	1	x
	01	x	1	1	x
	11	x	1	0	x
	10	x	1	1	x
		KC=i'			

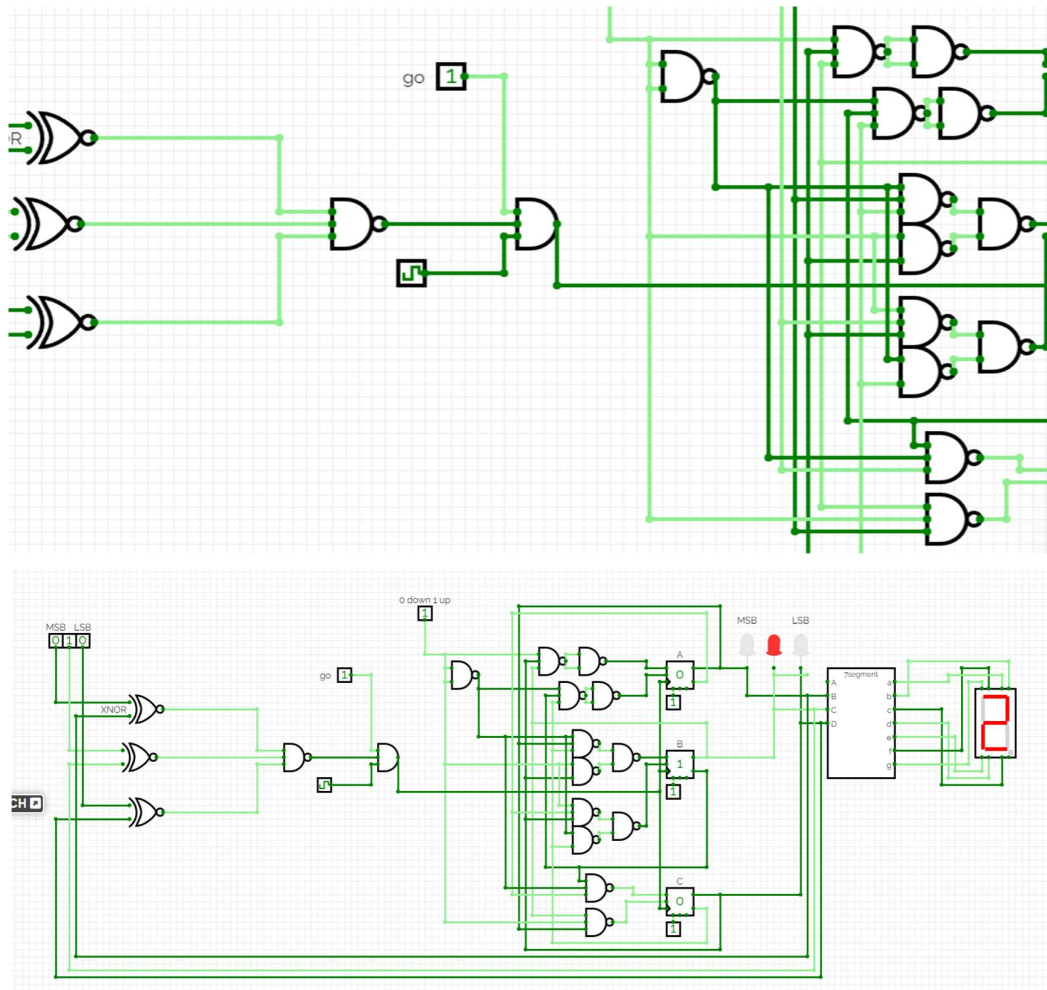
KC		Qb Qc			
		00	01	11	10
Input Qa	00	x	1	1	x
	01	x	1	1	x
	11	x	1	0	x
	10	x	1	1	x
		KC=Qa'			

KC		Qb Qc			
		00	01	11	10
Input Qa	00	x	1	1	x
	01	x	1	1	x
	11	x	1	0	x
	10	x	1	1	x
		KC=Qb'			

KC		Qb Qc			
		00	01	11	10
Input Qa	00	x	1	1	x
	01	x	1	1	x
	11	x	1	0	x
	10	x	1	1	x
		KC=i'+Qa'+Qb'			
		KC=((i'.Qa.Qb)')			

Şekil 17-21: Doğruluk Tablosu

2.2.3 Devrenin Lojik Kapılar ile gösterimi



Şekil 22: Devrenin Lojik Kapılar ile gösterimi

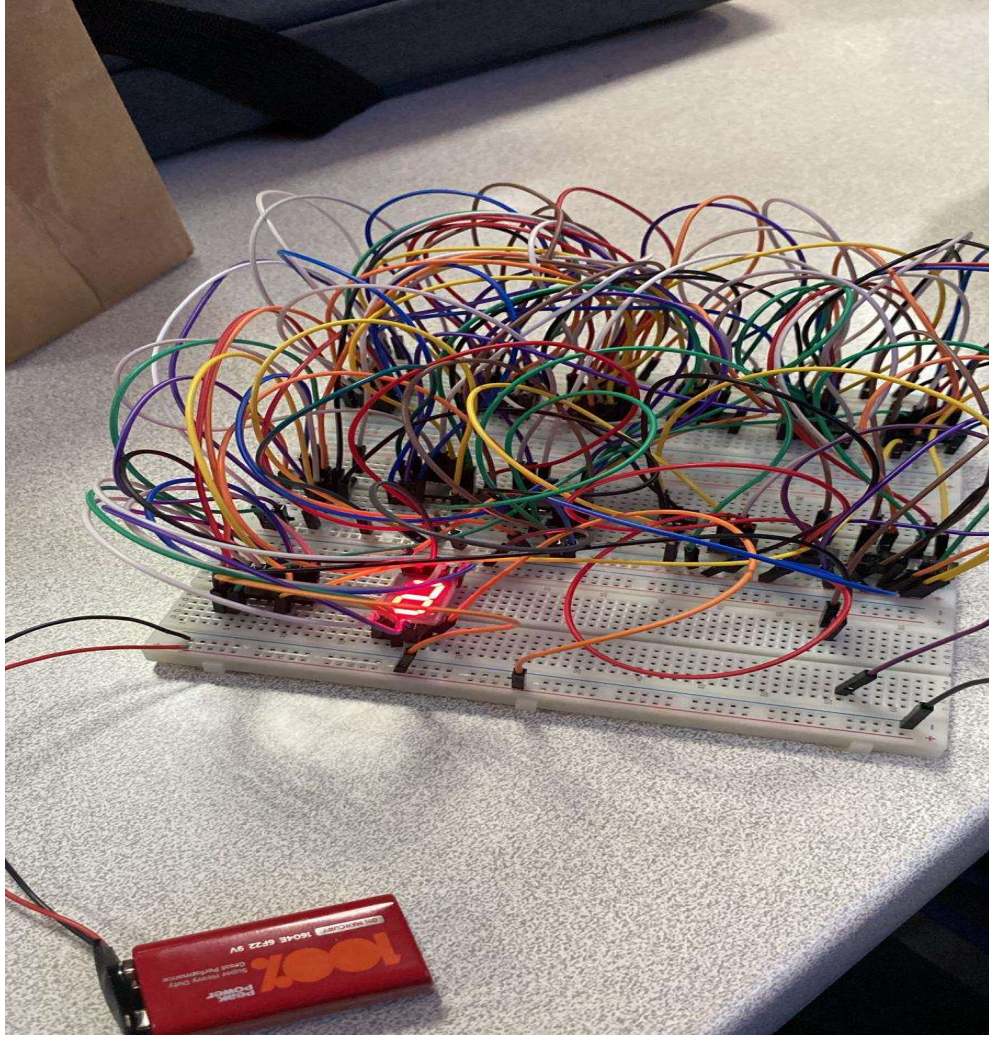
4. SONUÇ

Kullanıcı tarafında girilen 5 bitlik değerler eğer devrenin tuttuğu değerden farklı ise display'de gitmek istediğiniz kat değerine gideceksiniz. Örnek olarak 0. Katta dururken 5. Katta gitmek için 101 1 1 değerlerini girmemiz gerekiyor. Devre 101 1 1 ve 000 1 1 değerlerini kıyaslar ve ona göre hareket eder. Sonuç olarak lojik devre elemanları kullanılarak maliyet bakımından ucuz, tasarımı daha kolay ve birden fazla devreyi birbirine en basit yolla bağlayarak bir asansör sistemi devresi elde edilmiştir.

Simülatör ile devremi elektronik olarak test edin ve tanıtım videomu izleyin. Linkler aşağıdadır.

Link 1: <https://circuitverse.org/simulator/edit/11can-odev-6fb66434-6bdb-4e7d-b105-c36a02fb55a7>

Link 2: <https://youtu.be/3EoKN-mUHpE>



Şekil 23 : Devrenin Fiziksel Tasarımı

KAYNAKÇA

- www.fatihbasciftci.com
- Dijital Elektronik ve Uygulamaları ,1992, JICA, Tuzla Teknik Lisesi ,İstanbul
- Halit Pastacı , 2008, Dijital Ve Modern Ölçme Teknikleri , Nobel Akademik Yayıncılık , İstanbul
- Hasan Bayram , 1990 , Dijital Elektronik , Önder Matbaacılık , Bursa
- MucizÖzcan , 2005 , Lojik Tasarımın Temelleri Ve Uygulamaları , Atlas Akademik Yayıncılık , Ankara
- Saadettin Aksoy , 2010, Lojik Devre Tasarımı Ve Uygulamaları , Sakarya Yayıncılık , İstanbul
- Taner Arsan , Rıfat Çölkesen , 2001,Lojik Devre Tasarımı ,Papatya Yayıncılık , İstanbul
- Wakerly,Fjohn ,2000 ,Digital Design ,Third Edition , USA

EKLER**EK-1**

Kontrol Edilecek Hususlar	Evet	Hayır
Sayfa yapısı uygun mu?		
Şekil ve çizelge başlık ve içerikleri uygun mu?		
Denklem yazımları uygun mu?		
İç kapak, onay sayfası, Proje bildirimi, özet, abstract, önsöz ve/veya teşekkür uygun yazıldı mı?		
Proje yazımı; Giriş, Kaynak Araştırması, Materyal ve Yöntem (veya Teorik Esaslar), Araştırma Bulguları ve Tartışma, Sonuçlar ve Öneriler sıralamasında mıdır?		
Kaynaklar soyadı sırasına göre verildi mi?		
Kaynaklarda verilen her bir yayına proje içerisinde atıfta bulunuldu mu?		
Kaynaklar açıklanan yazım kuralına uygun olarak yazıldı mı?		
Proje içerisinde kullanılan şekil ve çizelgelerde kullanılan ifadeler Türkçe 'ye çevrilmiş mi? (Latince ve Özel kelimeler hariçtir)		
Projenin içindekiler kısmı, proje içerisinde verilen başlıklara uygun hazırlanmış mı?		

Yukarıdaki verilen cevapların doğruluğunu kabul ediyorum.

Unvanı Adı SOYADI

İmza

Öğrenci :

Danışman :

*Bitirme projesi/araştırma projeleri Teknoloji Fakültesi proje yazım kurallarına uygun olarak hazırlanmalıdır. Projeler teslim edilmeden önce yukarıdaki kontrol listesi öğrenci ve danışman tarafından imzalanmalıdır. Bu sayfa tez teslimi esnasında en üst sayfa olarak verilmelidir.

*Proje ilk savunmaya sunulduğunda spiral cilt veya klip dosya formunda teslim edilmelidir.