

# BIL 331

## PROJECT 2

**BURAK ÖZDEMİR 141044027**

Ana module: mips\_core . Öncelikle mips\_register modulünü verileri dosyadan registerlara almak için çağırdık . Bu sırada signal write 0 olacak cunku register a write data yazılmayacak . Ödevde sadece R-type registerlar oldgu için sinyal üretme kısmı kısa olmuştur . Instruction son 6 bitini yani function code ile gerekli sinyalleri urettim (module alu\_Cntrl). Daha sonra register blogundan gelen read\_data\_1 ve read\_data\_2 yani RS VE RT registerlarının icerigini ALU modulu yardmya sinyalin karsılık geldigi operasyonu yaptım .Daha sonra module icinde reg wire keywordleri karısıyor diye newassign modulu ile de atama islemlerini yaptm . Bu arada SLTU instruction ise Zero bitimiz RS ve RT registerlerinin icerigine gore 1 veya 0 alıcak . En sonunda mips\_register modulu tekrar cağırıldı ve signal\_write 1 olarak . Sonuc RD registerinin icerigine yazıldı ve en sonunda result a ALU sonucu ataması yapıldı .