

Microcontroladores

Semestre: 2021-2

Profesor: Kalun José Lau Gan

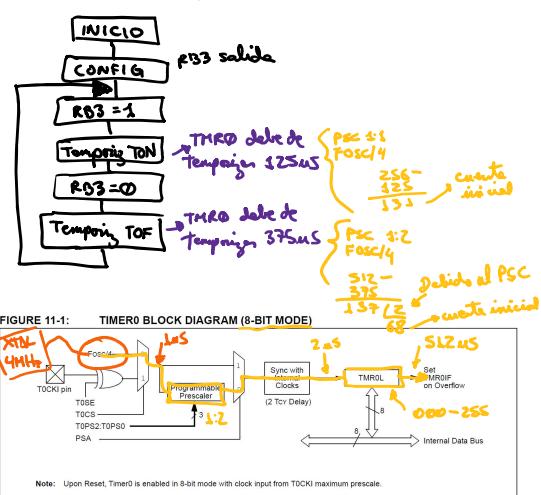
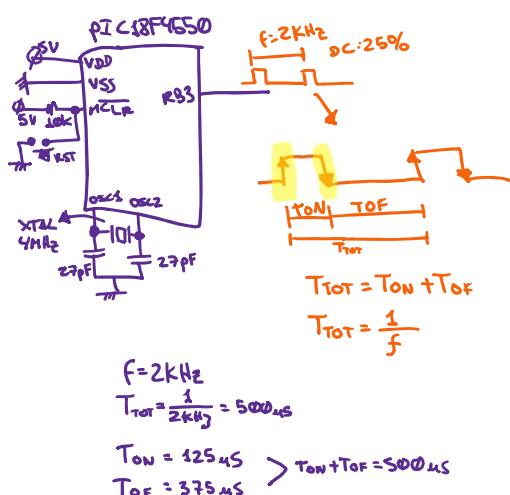
Semana 5: Interrupciones

1

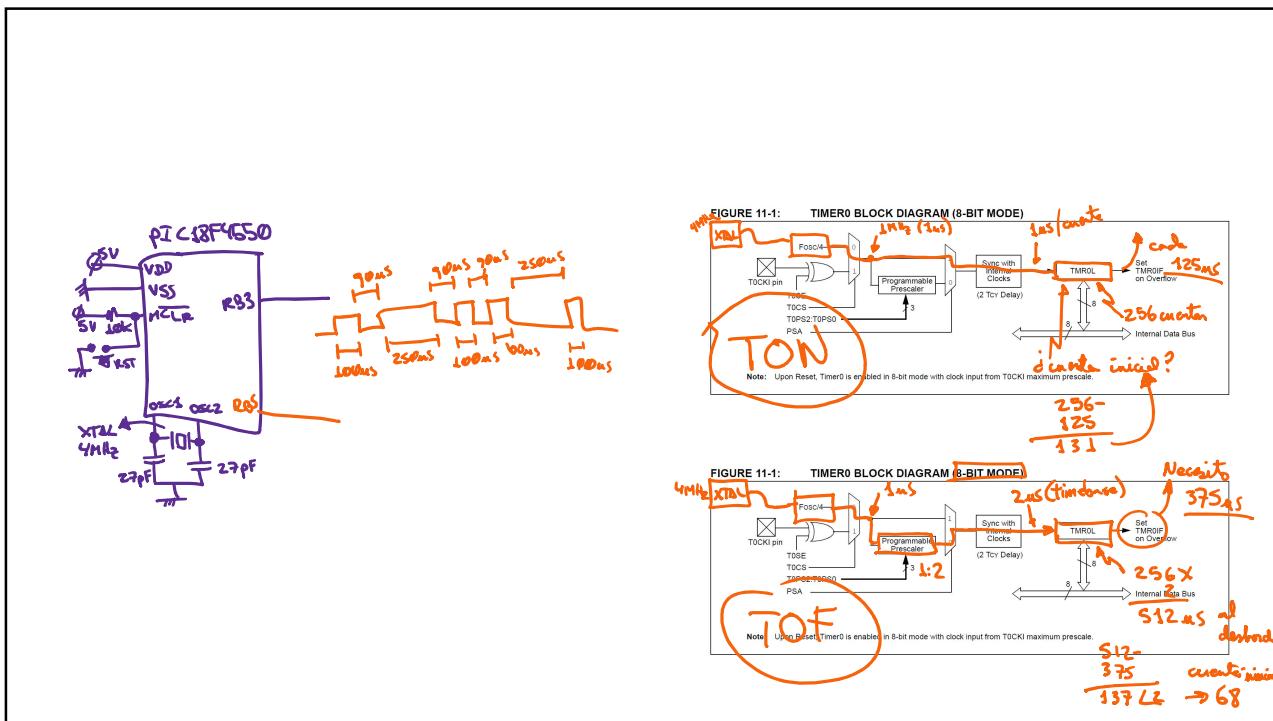
¿Preguntas previas? (Mantener la mano alzada durante la consulta)

- ¿Cómo es que genero una señal cuadrada de frecuencia f y de duty cycle distinto a 50%?

Bosquejo del algoritmo



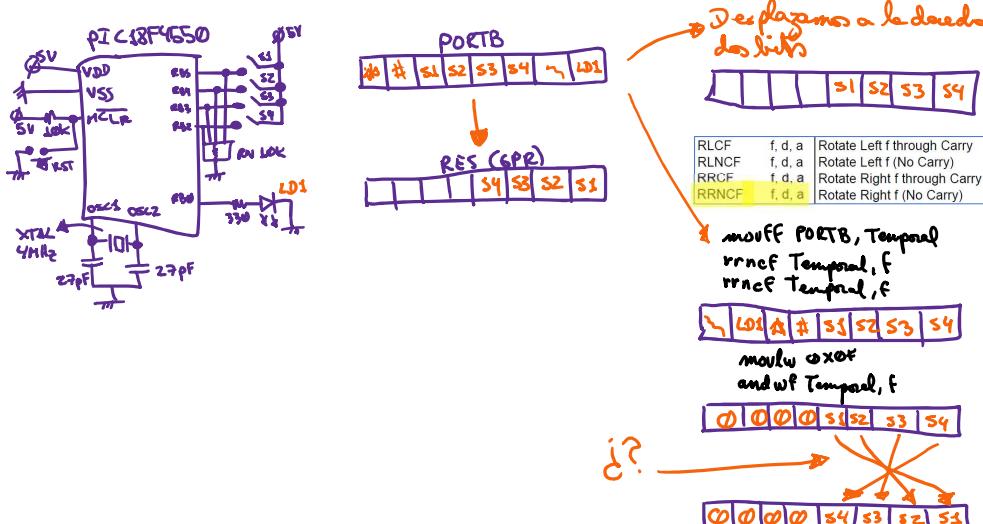
2



3

¿Preguntas previas? (Mantener la mano alzada durante la consulta)

- Proceso de enmascaramiento entre entradas y salidas en un puerto del microcontrolador



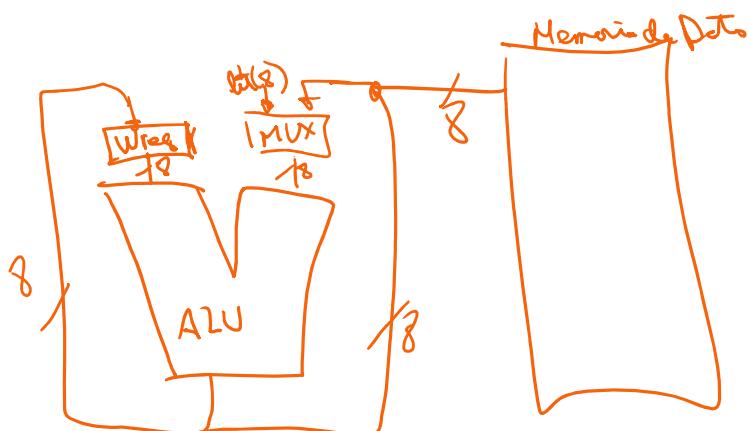
4

¿Preguntas previas? (Levantar y mantener la mano alzada durante la consulta)

- Se puede parametrar la rutina de retardo en una macro para poder utilizarlo en otros proyectos?
 - Si, se puede parametrar y armar una macro, como también lo podemos trabajar como llamada a subrutina. Dependerá de cuántas veces llames a la rutina de retardo ya que en macro lo que se hará es reemplazar código y ello generará un crecimiento en el tamaño del código (ocupará mas espacio en la memoria de programa) y se optaría por usar llamada a subrutina.
- Si uso retardo para atender los rebotes en los pulsadores ya no será necesario emplear los condensadores de filtrado?
 - Así es, o uno o lo otro.

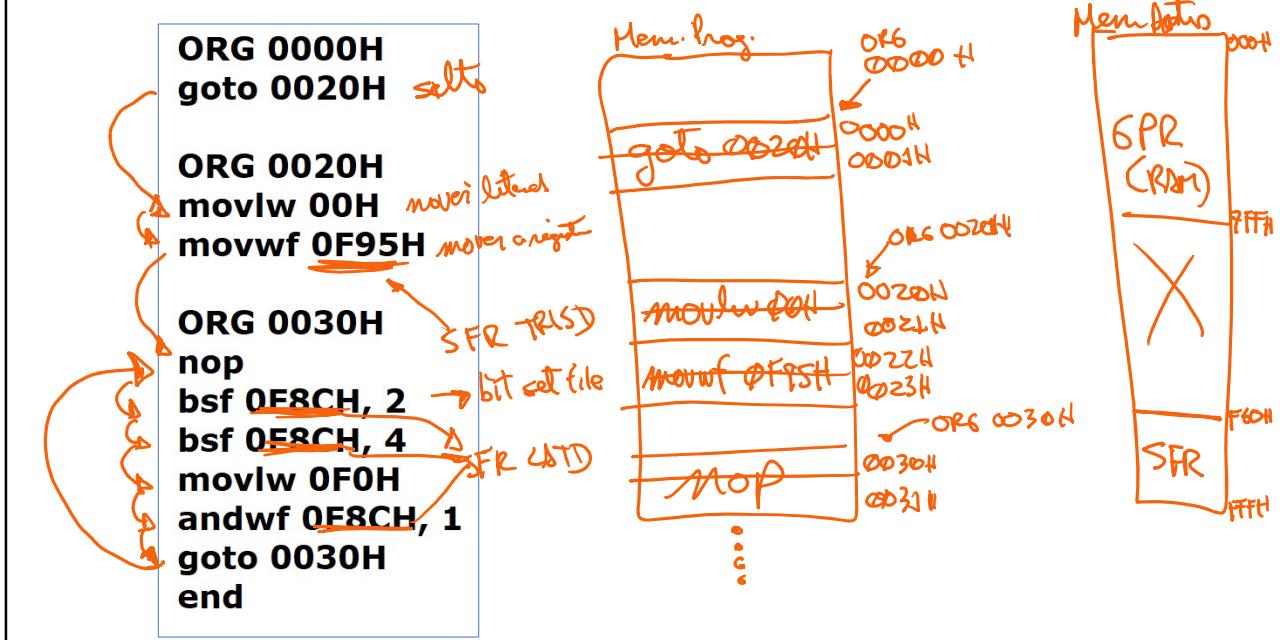
5

¿Preguntas previas? (Levantar y mantener la mano alzada durante la consulta)



6

¿Preguntas previas? (Levantar y mantener la mano alzada durante la consulta)



7

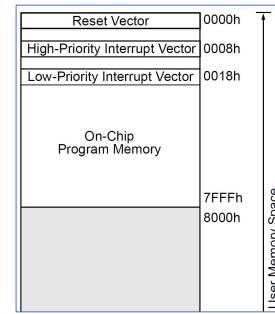
Agenda:

- Encuesta inicial UPC 2021-2
- Ref Capítulo 9 del datasheet del PIC18F4550 (pag 99)
- Las interrupciones en el PIC18F4550
- Interrupción por desborde del Timer 0
- Interrupciones externas INT0, INT1 e INT2
- Prioridades en las interrupciones

8

Interrupciones:

- Las interrupciones son eventualidades que detienen el flujo normal de operación del microcontrolador.
- En el PIC18F4550 tenemos dos vectores de interrupción:
 - Alta Prioridad (0x0008)
 - Baja Prioridad (0x0018)
- Las interrupciones vienen desactivadas por defecto.
- Las prioridades están desactivadas por defecto, si están desactivadas, todas van al 0x0008
- La interrupción externa INT0 solo es alta prioridad
- Todos los periféricos internos del microcontrolador (Timers, INTs externas, CCP, EUSART, A/D, comparadores analógicos, etc) pueden emitir interrupciones al CPU.
- Son 10 registros de configuración en el sistema de interrupciones
- Las banderas que indican la fuente de interrupción deberán de bajarse una vez activados.



```

org 0x0000
goto init_conf

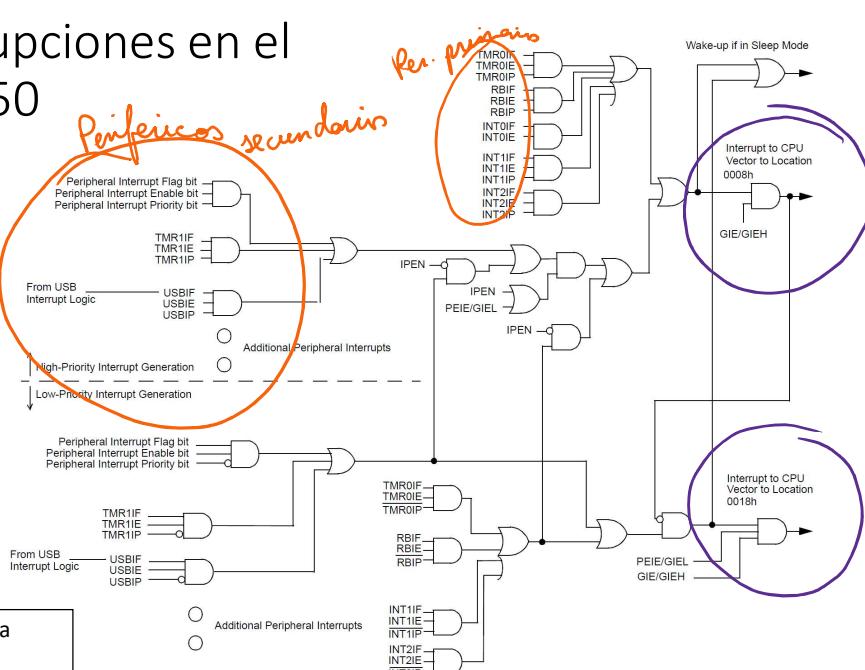
org 0x0008
goto INT_ISRH

org 0x0018
goto INT_ISRL

org 0x0020
init_conf:   -----
-----
```

9

Las interrupciones en el PIC18F4550



10

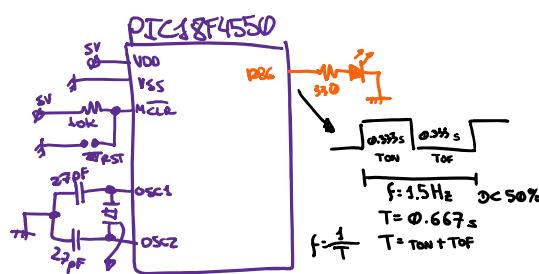
Los diez registros para configurar las interrupciones:

- **INTCON** (están las interrupciones primarias TMR0, INT0, RB incluyendo los habilitadores globales GIE, PEIE)
 - **INTCON2** (configuración de flancos de las ints. exts., prioridad en TMR0 y RB)
 - **INTCON3** (prioridades, habilitadores y banderas de INT1 e INT2)
 - **PIE1** (habilitadores de interrupciones de periféricos parte 1: ADC, EUSART Rx y Tx, SSP, CCP1, Timer1, Timer 2)
 - **PIE2** (habilitadores de interrupciones de periféricos parte 2: Comparador analógico, EEPROM Datos, Timer3, CCP2)
 - **PIR1** (banderas de interrupciones de periféricos parte 1: ADC, EUSART Rx y Tx, SSP, CCP1, Timer1, Timer 2)
 - **PIR2** (banderas de interrupciones de periféricos parte 2: Comparador analógico, EEPROM Datos, Timer3, CCP2)
 - **IPR1** (configuración de prioridades de interrupciones de periféricos parte 1: ADC, EUSART Rx y Tx, SSP, CCP1, Timer1, Timer 2)
 - **IPR2** (configuración de prioridades de interrupciones de periféricos parte 2: Comparador analógico, EEPROM Datos, Timer3, CCP2)
 - **RCON** (registro de control de reset del CPU, incluye el IPEN - habilitador de prioridades)

11

Ejemplo: Empleando el TMR0 con interrupciones desarrollar un titilador de LED conectado en RB6 con frecuencia 1.5Hz.

REGISTER 11-1: TOCON: TIMER0 CONTROL REGISTER							
R/W	RB4	RB5	RB6	RB7	RB8	RB9	RB10
TMR0EN	0	0	0	0	0	0	0
REGISTER 9-1: INTCON: INTERRUPT CONTROL REGISTERS							
GIE	1	0	1	0	0	0	0



Configuración del Timer0

- Modo 36 bit
 - Fosc /4
 - PSC 1:8
 - Cuenta inicial
23869
(0x5D33)

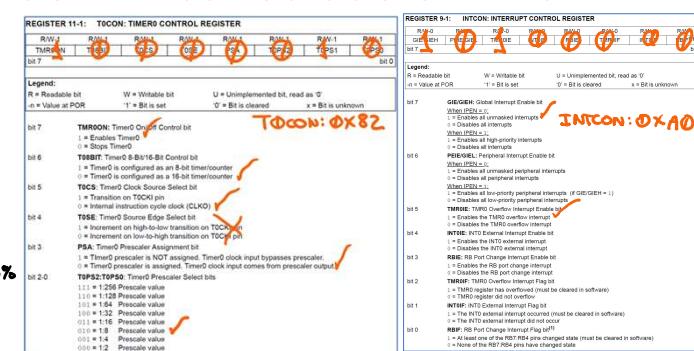
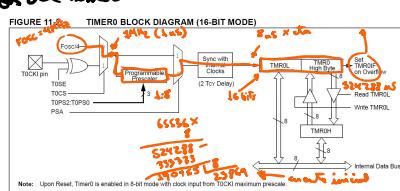
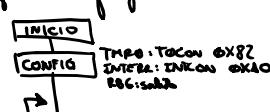
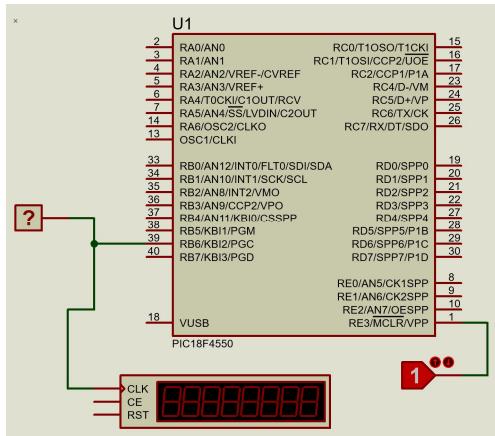


Diagramme de flujo.



12

(cont...)



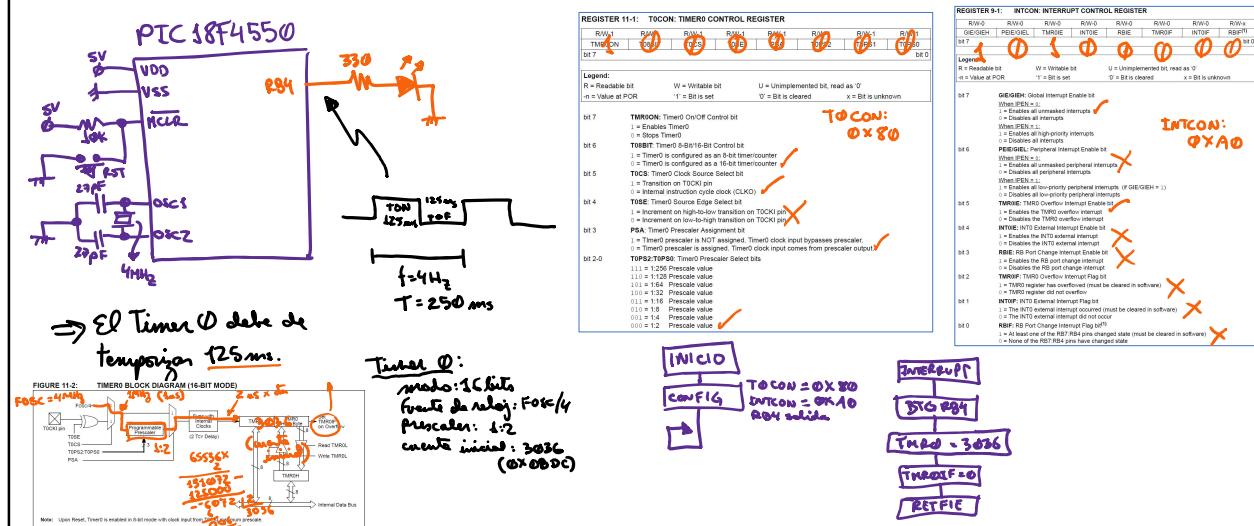
```

17    org 0x0000
18    goto init_conf
19
20    org 0x0008
21    goto Tmr0_ISR
22
23    init_conf: bcf TRISB, 6 ;RB6 como salida
24    moviw 0x82
25    movwf TOCON ;Timer0 modo 16bit, PSC 1:8, fosc/4
26
27    moviw 0xA0
28    movwf INTCON ;GIE=1, TMROIE=1
29
30    moviw 0x5D
31    movwf TMRH
32    moviw 0x3D
33    movwf TMRL ;Carga de cuenta inicial a TMRO: 0x5D3D (23869)
34
35    loop:    nop
36    goto loop
37
38    Tmr0_ISR: btg LATB, 6 ;Carga de cuenta inicial a TMRO: 0x5D3D (23869)
39
40    moviw 0x5D
41    movwf TMRH
42    moviw 0x3D
43    movwf TMRL ;Bajamos bandera de TMRO
44    bcf INTCON, TMROIF ;Retornamos de ISR
45    retfie
46
47    end

```

13

Ejemplo: Desarrollar un parpadeador de LED a frecuencia 4Hz y conectado a RB4 empleando interrupciones y el Timer0 ✓



14

(cont...)

```

1 ;Este es un comentario, se le antecede un punto y com
2 list p=18f4550           ;Modelo del microcontrolador
3 #include <p18f4550.inc>      ;Llamada a la librer
4
5 ;Directivas de preprocesador o bits de configuraci
6 CONFIG PLLDIV = 1          ; PLL Prescaler Se
7 CONFIG CPUDIV = OSC1_PLL2   ; System Clock Pos
8 CONFIG FOSC = XT_XT        ; Oscillator Sele
9 CONFIG PWRT = ON            ; Power-up Timer E
10 CONFIG BOR = OFF           ; Brown-out Reset
11 CONFIG WDT = OFF           ; Watchdog Timer E
12 CONFIG CCP2MX = ON          ; CCP2 MUX bit (CC
13 CONFIG PBADEN = OFF         ; PORTB A/D Enable
14 CONFIG MCLRE = ON           ; MCLR Pin Enable
15 CONFIG IVP = OFF            ; Single-Supply IC
16
17 org 0x0000                  ;Vector de reset
18 goto init_conf
19
20 org 0x0008                  ;Vector de interrupcion
21 goto Tmr0_ISR

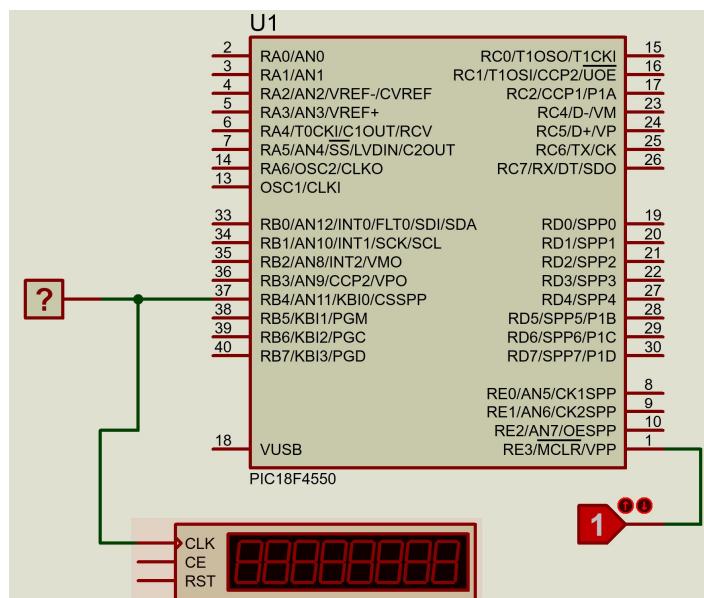
23          org 0x0020          ;Zona de programa de usuario
24 init_conf: bcf TRISB, 4    ;RB4 como salida
25         movlw 0x80
26         movwf T0CON
27         movlw 0x0B
28         movwf TMROH
29         movlw 0xDC
30         movwf TMROL ;Carga de cuenta inicial en TMRO
31         movlw 0xA0
32         movwf INTCON ;Interrupts on en Tmr0
33
34 loop:    nop
35         goto loop

37 Tmr0_ISR: btg LATB, 4      ;Basculo RB4
38         movlw 0x0B
39         movwf TMROH
40         movlw 0xDC
41         movwf TMROL ;Carga de cuenta inicial en TMRO
42         bcf INTCON, TMROIF
43         retfie
44         end

```

15

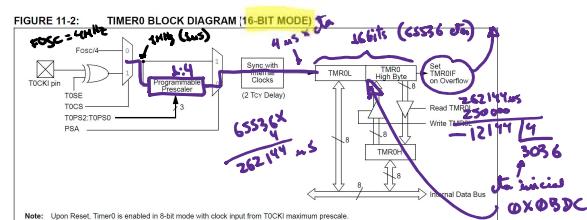
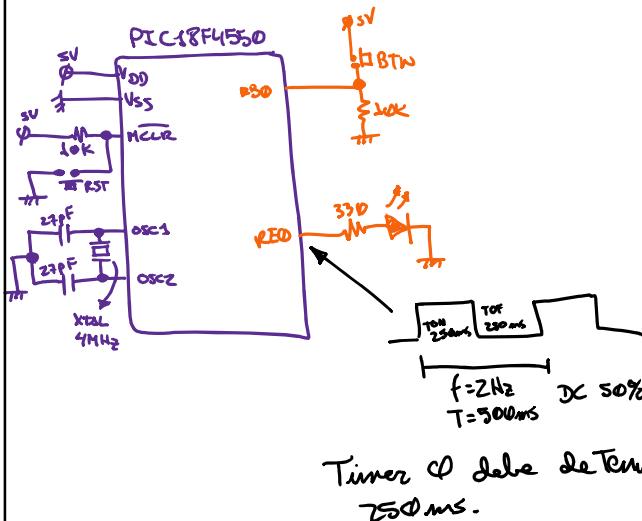
(cont...)



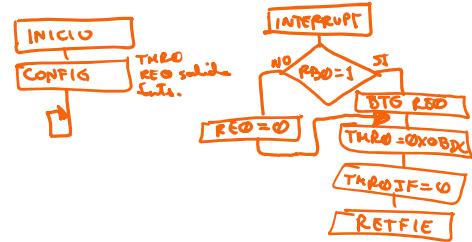
16

Uso de la interrupción de desborde de Timer0

- Desarrollar un titilador de LED con periodo de alrededor de medio segundo con **entrada de habilitación**: Obtención de los valores de T0CON e INTCON



Timer0 : 16bit, PSC 1:4, Fosc/4 , modo 0x0BDC
interrupts activados



17

(cont.)

- Configuración del Timer0

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
TMR0ON	TOBIT	TCS	TOSE	PSA	TOPS2	TOPS1	TOPS0
bit 7							bit 0

Legend:
 R = Readable bit W = Writable bit U = Unimplemented bit, read as '0'
 -n = Value at POR '1' = Bit is set '0' = Bit is cleared x = Bit is unknown

bit 7 **TMR0ON: Timer0 On/Off Control bit**
 1 = Enables Timer0
 0 = Stops Timer0

bit 6 **TOBIT: Timer0 8-Bit/16-Bit Control bit**
 1 = Timer0 is configured as an 8-bit timer/counter
 0 = Timer0 is configured as a 16-bit timer/counter

bit 5 **TCS: Timer0 Clock Source Select bit**
 1 = Transition on T0CKI pin
 0 = Internal instruction cycle clock (CLKO)

bit 4 **TOSE: Timer0 Source Edge Select bit**
 1 = Increment on high-to-low transition on T0CKI pin
 0 = Increment on low-to-high transition on T0CKI pin

bit 3 **PSA: Timer0 Prescaler Assignment bit**
 1 = Timer0 prescaler is NOT assigned. Timer0 clock input bypasses prescaler
 0 = Timer0 prescaler is assigned. Timer0 clock input comes from prescaler output.

bit 2-0 **TOPS2:TOPS0: Timer0 Prescaler Select bits**
 111 = 1:256 Prescale value
 110 = 1:128 Prescale value
 101 = 1:64 Prescale value
 100 = 1:32 Prescale value
 011 = 1:16 Prescale value
 010 = 1:8 Prescale value
 001 = 1:4 Prescale value
 000 = 1:2 Prescale value

T0CON = 0x81

18

(cont.)

- Configuración de las interrupciones

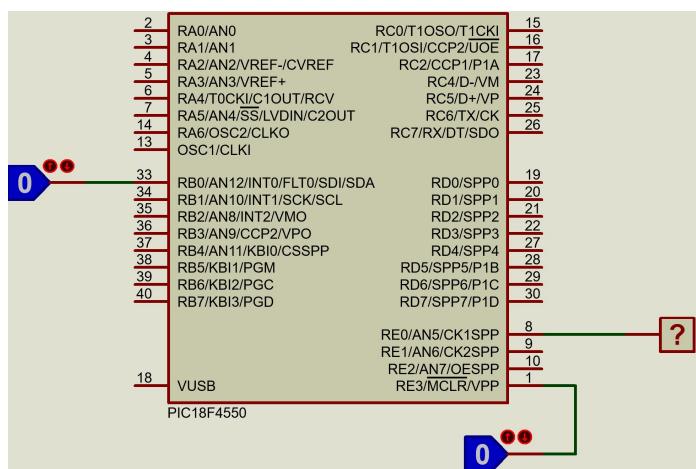
REGISTER 9-1: INTCON: INTERRUPT CONTROL REGISTER							
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
bit 7	GIE/GIEH	PEIE/PEIEL	TMR0IE	INT0IE	REIE	TMR0IF	INT0IF
bit 6							
Legend:							
	R = Readable bit -n = Value at POR	W = Writable bit '1' = Bit is set	U = Unimplemented bit, read as '0'	0 = Bit is cleared	x = Bit is unknown		
bit 7	GIE/GIEH: Global Interrupt Enable bit						
	When IPEN = 0: 1 = Enables all unmasked interrupts 0 = Disables all interrupts						
	When IPEN = 1: 1 = Enables all high-priority interrupts 0 = Disables all interrupts						
bit 6	PEIE/PEIEL: Peripheral Interrupt Enable bit						
	When IPEN = 0: 1 = Enables all unmasked peripheral interrupts 0 = Disables all peripheral interrupts						
	When IPEN = 1: 1 = Enables all low-priority peripheral interrupts (if GIE/GIEH = 1) 0 = Disables all low-priority peripheral interrupts						
bit 5	TMR0IE: TMR0 Overflow Interrupt Enable bit						
	1 = Enables the TMR0 overflow interrupt 0 = Disables the TMR0 overflow interrupt						
bit 4	INT0IE: INT0 External Interrupt Enable bit						
	1 = Enables the INT0 external interrupt 0 = Disables the INT0 external interrupt						
bit 3	RBIE: RB Port Change Interrupt Enable bit						
	1 = Enables the RB port change interrupt 0 = Disables the RB port change interrupt						
bit 2	TMR0IF: TMR0 Overflow Interrupt Flag bit						
	1 = TMR0 register has overflowed (must be cleared in software) 0 = TMR0 register did not overflow						
bit 1	INT0IF: INT0 External Interrupt Flag bit						
	1 = The INT0 external interrupt occurred (must be cleared in software) 0 = The INT0 external interrupt did not occur						
bit 0	RBIF: RB Port Change Interrupt Flag bit¹⁴						
	1 = At least one of the RB7/RB4 pins changed state (must be cleared in software) 0 = None of the RB7/RB4 pins have changed state						

INTCON = 0xA0

19

(cont...)

- Circuito en Proteus



20

(cont...)

- Código en MPASM

```

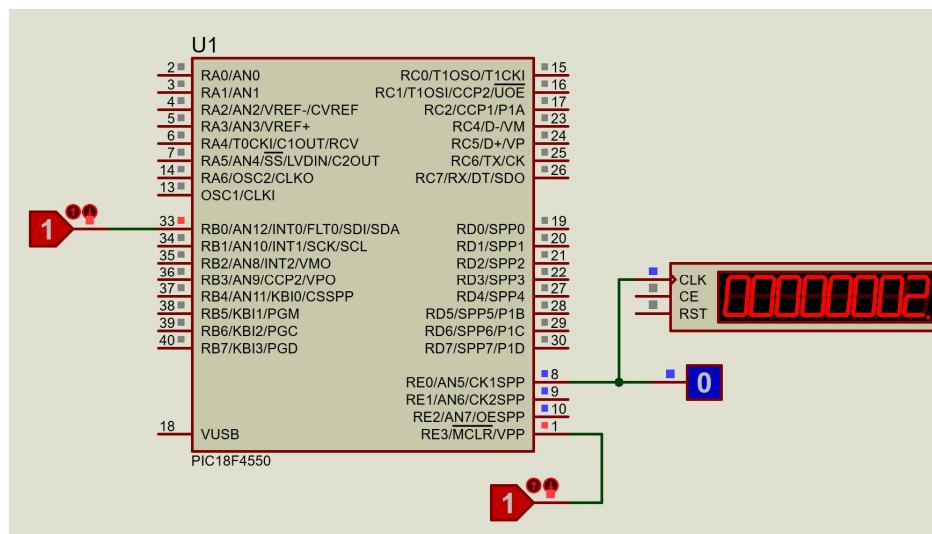
17      org 0x0000
18      goto init_conf
19
20      org 0x0008
21      goto TMR0_ISR
22
23      init_conf: movlw 0x0F
24          movwf ADCON1           ;Desactivando todos las I/O analógicas
25          clrf TRISE, 0        ;RE0 como salida
26          movlw 0x81
27          movwf T0CON           ;Tmr0: FOSC/4, PSC 1:4, 16bit mode
28          movlw 0x0B
29          movwf TMROH
30          movlw 0xDC
31          movwf TMROL           ;Cuenta inicial de Timer0
32          movlw 0xA0
33          movwf INTCON           ;Interrupciones habilitadas para Timer0 (GIE=1, TMROIE=1)
34
35      loop:    nop
36          goto loop
37
38      TMR0_ISR: btfss PORTB, 0 ;Pregunto por RB0
39          goto falso
40          btg LATB, 0            ;Basculo RE0
41          goto otro
42      falso:   bcf LATB, 0            ;RE0=0
43      otro:    movlw 0x0B
44          movwf TMROH
45          movlw 0xDC
46          movwf TMROL           ;Carga de cuenta inicial 3036 a TMRO
47          bcf INTCON, TMROIF ;Bajo la bandera de desborde del TMRO
48          retfie
49      end

```

21

(cont...)

- Simulación



Las interrupciones externas INT0, INT1, INT2

- Interrumpen al CPU del microcontrolador, estas acciones provienen de pines externos (INT0, INT1 e INT2).
- Pueden ser activos en alto (flanco ascendente) o activos en bajo (flanco descendente). Revisar registro INTCON2 (bits INTEDGx)
- Los bits de habilitación de las interrupciones externas son INT0IE (reg INTCON), INT1IE e INT2IE (reg INTCON3)
- Por defecto las tres interrupciones saltan al vector de alta prioridad (0x0008) al ser activadas. Si se requieren pasar a baja prioridad alguno de ellos (a excepción de INT0). Deberán activar la prioridad de las interrupciones (reg. RCON bit IPEN) y revisar el registro INTCON3.
- Las banderas INT0IF, INT1IF e INT2IF deberán de bajarse (acción manual) cuando se activen.

33	RB0/AN12/INT0/FLT0/SDI/SDA
34	RB1/AN10/INT1/SCK/SCL
35	RB2/AN8/INT2/VMO
36	

23

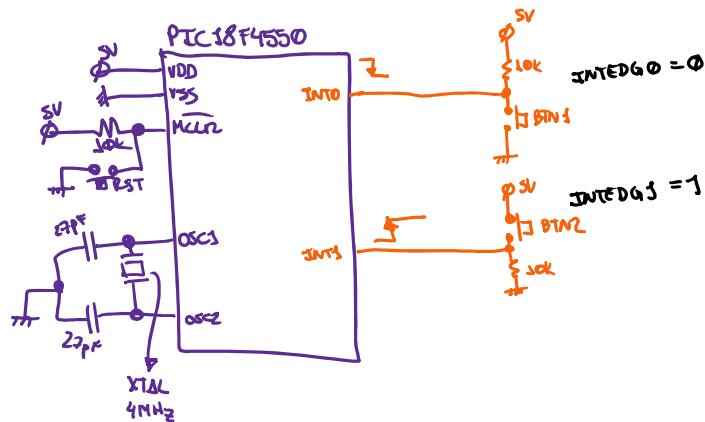
Las interrupciones externas INT0, INT1, INT2

- Configuración del tipo de flanco en las interrupciones externas:

REGISTER 9-2: INTCON2: INTERRUPT CONTROL REGISTER 2							
R/W-1	R/W-1	R/W-1	R/W-1	U-0	R/W-1	U-0	R/W-1
RBPU	INTEDG0	INTEDG1	INTEDG2	—	TMROIP	—	RBIP
bit 7				—		—	bit 0
Legend:							
R = Readable bit -n = Value at POR	W = Writable bit '1' = Bit is set	U = Unimplemented bit, read as '0' '0' = Bit is cleared	x = Bit is unknown				
bit 7 RBPU: PORTB Pull-up Enable bit 1 = All PORTB pull-ups are disabled 0 = PORTB pull-ups are enabled by individual port latch values	bit 6 INTEDG0: External Interrupt 0 Edge Select bit 1 = Interrupt on rising edge 0 = Interrupt on falling edge	bit 5 INTEDG1: External Interrupt 1 Edge Select bit 1 = Interrupt on rising edge 0 = Interrupt on falling edge	bit 4 INTEDG2: External Interrupt 2 Edge Select bit 1 = Interrupt on rising edge 0 = Interrupt on falling edge				

24

Caso:



25

Ejemplo: Interrupción externa INT0

- Cada vez que se pulse un botón activo en alto por INT0 debe de alternar de valor lógico la salida RD7.

Circuito:

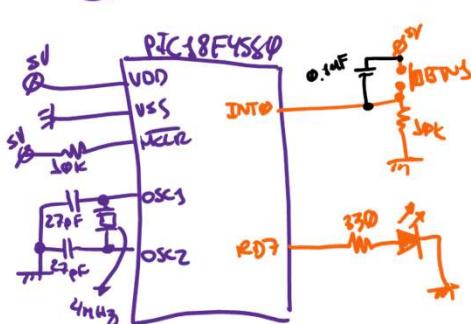


Diagrama de flujo:



26

Ejemplo: Interrupción externa INT0

- Cada vez que se pulse un botón activo en alto por INT0 debe de alternar de valor lógico la salida RD7: Configuración de INTCON

REGISTER 9-1: INTCON: INTERRUPT CONTROL REGISTER							
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
GIE/GIEH	PEIE/GIEL	TMR0IE	INT0IE	PIE1IE	TMR0IF	INT0IF	RBIF
bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
Legend:							
R = Readable bit	W = Writable bit	U = Unimplemented bit, read as '0'					
-n = Value at POR	'1' = Bit is set	'0' = Bit is cleared	x = Bit is unknown				
bit 7: GIE/GIEH: Global Interrupt Enable bit							
When IPEN = 0: 1 = Enables all unmasked interrupts 0 = Disables all interrupts							
When IPEN = 1: 1 = Enables all high-priority interrupts 0 = Disables all interrupts							
bit 6: PEIE/GIEL: Peripheral Interrupt Enable bit							
When IPEN = 0: 1 = Enables all unmasked peripheral interrupts 0 = Disables all peripheral interrupts							
When IPEN = 1: 1 = Enables all low-priority peripheral interrupts (if GIE/GIEH = 1) 0 = Disables all low-priority peripheral interrupts							
bit 5: TMR0IE: TMR0 Overflow Interrupt Enable bit							
1 = Enables the TMR0 overflow interrupt 0 = Disables the TMR0 overflow interrupt							
bit 4: INT0IE: INT0 External Interrupt Enable bit							
1 = Enables the INT0 external interrupt 0 = Disables the INT0 external interrupt							
bit 3: RBIE: RB Port Change Interrupt Enable bit							
1 = Enables the RB port change interrupt 0 = Disables the RB port change interrupt							
bit 2: TMR0IF: TMR0 Overflow Interrupt Flag bit							
1 = TMR0 register has overflowed (must be cleared in software) 0 = TMR0 register did not overflow							
bit 1: INT0IF: INT0 External Interrupt Flag bit							
1 = The INT0 external interrupt occurred (must be cleared in software) 0 = The INT0 external interrupt did not occur							
bit 0: RBIF: RB Port Change Interrupt Flag bit⁽¹⁾							
1 = At least one of the RB7:RB4 pins changed state (must be cleared in software) 0 = None of the RB7:RB4 pins have changed state							

27

Ejemplo: Interrupción externa INT0

- Cada vez que se pulse un botón activo en alto por INT0 debe de alternar de valor lógico la salida RD7: Código en MPASM

```

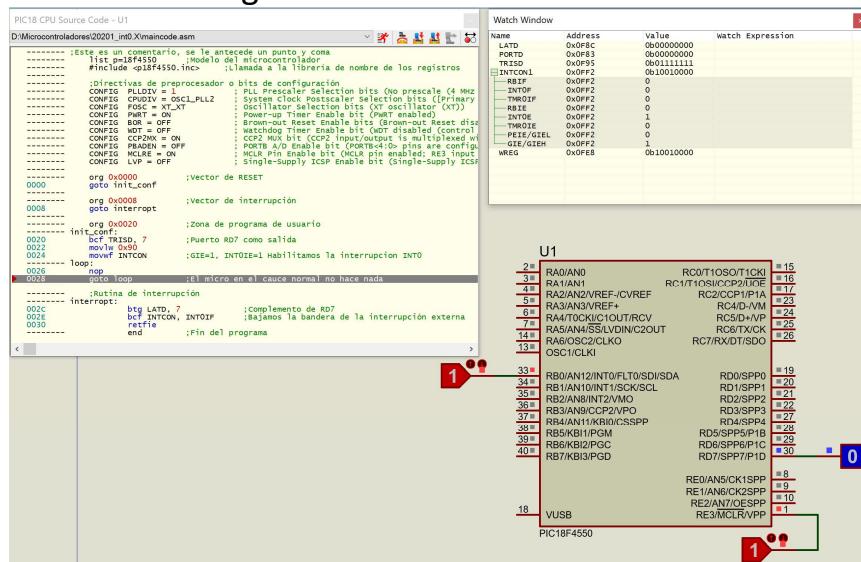
17      org 0x0000          ;Vector de RESET
18      goto init_conf
19
20      org 0x0008          ;Vector de interrupción
21      goto interrupt
22
23      org 0x0020          ;Zona de programa de usuario
24      init_conf:
25          bcf TRISD, 7    ;Puerto RD7 como salida
26          movlw 0x90
27          movwf INTCON      ;GIE=1, INT0IE=1 Habilitamos la interrupcion INT0
28      loop:
29          nop
30          goto loop        ;El micro en el cauce normal no hace nada
31
32      ;Rutina de interrupción
33      interrupt:
34          btg LATD, 7        ;Complemento de RD7
35          bcf INTCON, INT0IF   ;Bajamos la bandera de la interrupción externa
36          retfie
37          end                ;Fin del programa

```

28

Ejemplo: Interrupción externa INT0

- Cada vez que se pulse un botón activo en alto por INT0 debe de alternar de valor lógico la salida RD7: Simulación del circuito



29

Interrupciones con prioridades en el PIC18F4550

- Se tienen dos vectores de interrupción:
 - Alta prioridad (0x0008)
 - Baja prioridad (0x0018)
 - Las fuentes de interrupción provenientes de los periféricos se pueden colocar en baja prioridad o en alta prioridad siendo este último por defecto.

30

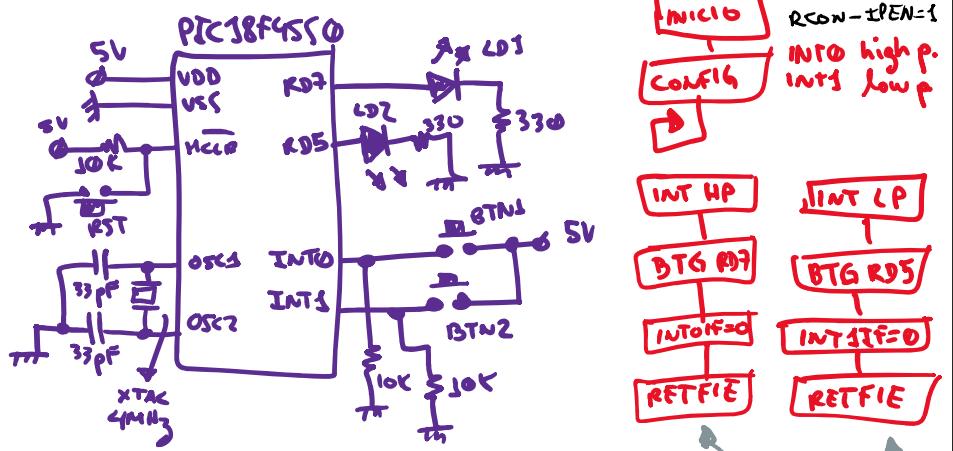
Prioridades de las interrupciones en el PIC18F4550, escenarios:

- Si se disparan ambas prioridades al mismo tiempo, la rutina de alta prioridad se ejecutará primero y luego la rutina de baja prioridad.
 - Si se encuentra ejecutando la rutina de alta prioridad y ocurre una interrupción de baja prioridad, terminará primero la rutina de alta prioridad antes de ejecutar la rutina de baja prioridad.
 - Si se encuentra ejecutando la rutina de baja prioridad y ocurre una interrupción de alta prioridad, se pausará la rutina de baja prioridad en curso y se pasará inmediatamente a ejecutar la rutina de alta prioridad, luego de terminada dicha rutina se retomará la de baja prioridad.

31

Ejemplo: INT0 e INT1 con prioridades

- Agregar al ejemplo anterior la INT1 configurada en baja prioridad para hacer otra basculación y ésta vez en el BD5



Nota: Un algoritmo por cada fuente de interrupción 0x0008 0x0018

32

Procedimiento de configuración de las prioridades en las interrupciones

1. Habilitar las prioridades de las interrupciones: (bit IPEN, reg RCON)
2. Establecer quienes son baja prioridad, en nuestro ejemplo el INT1 será baja prioridad: (reg INTCON3 bit INT1IP)
3. Habilitar INTO con el INTOIE (reg INTCON) y habilitar INT1 con el INT1IE (reg INTCON3)
4. Cuando se habilita IPEN, el bit 7 del registro INTCON se llamará ahora GIEH (habilitador global de interrupciones de alta prioridad y el bit 6 del mismo registro se llamará ahora GIEL (habilitador global de interrupciones de baja prioridad), ambos deberán habilitarse.
5. Detallar lo que se va a hacer en cada evento de interrupción, la alta prioridad estará en 0x0008 y la baja prioridad en la 0x0018

33

Las interrupciones externas INTO, INT1, INT2

- Configuración de las prioridades en las interrupciones externas

REGISTER 9-10: RCON: RESET CONTROL REGISTER							
R/W-0	R/W-1 ⁽¹⁾	U-0	R/W-1	R-1	R-1	R/W-0 ⁽²⁾	R/W-0
IPEN	SBOREN	—	RI	TO	PD	POR	BOR
bit 7							

Legend:
R = Readable bit W = Writable bit U = Unimplemented bit, read as '0'
-n = Value at POR '1' = Bit is set '0' = Bit is cleared x = Bit is unknown

bit 7 **IPEN:** Interrupt Priority Enable bit
1 = Enable priority levels on interrupts
0 = Disable priority levels on interrupts (PIC16CXXX Compatibility mode)

bit 6 **SBOREN:** BOR Software Enable bit⁽¹⁾
For details of bit operation, see Register 4-1.
Unimplemented: Read as '0'

bit 5 **RI:** RESET Instruction Flag bit
For details of bit operation, see Register 4-1.

bit 4 **TO:** Watchdog Time-out Flag bit
For details of bit operation, see Register 4-1.

bit 3 **PD:** Power-Down Detection Flag bit
For details of bit operation, see Register 4-1.

bit 2 **POR:** Power-on Reset Status bit⁽²⁾
For details of bit operation, see Register 4-1.

bit 1 **BOR:** Brown-out Reset Status bit
For details of bit operation, see Register 4-1.

REGISTER 9-3: INTCON3: INTERRUPT CONTROL REGISTER 3							
R/W-1	R/W-1	U-0	R/W-0	R/W-0	U-0	R/W-0	R/W-0
INT2IP	INT1IP	—	INT2IE	INT1IE	—	INT2IF	INT1IF
bit 7							

Legend:
R = Readable bit W = Writable bit U = Unimplemented bit, read as '0'
-n = Value at POR '1' = Bit is set '0' = Bit is cleared x = Bit is unknown

bit 7 **INT2IP:** INT2 External Interrupt Priority bit
1 = High priority
0 = Low priority

bit 6 **INT1IP:** INT1 External Interrupt Priority bit
1 = High priority
0 = Low priority

bit 5 **Unimplemented:** Read as '0'

bit 4 **INT2IE:** INT2 External Interrupt Enable bit
1 = Enables the INT2 external interrupt
0 = Disables the INT2 external interrupt

bit 3 **INT1IE:** INT1 External Interrupt Enable bit
1 = Enables the INT1 external interrupt
0 = Disables the INT1 external interrupt

bit 2 **Unimplemented:** Read as '0'

bit 1 **INT2IF:** INT2 External Interrupt Flag bit
1 = The INT2 external interrupt occurred (must be cleared in software)
0 = The INT2 external interrupt did not occur

bit 0 **INT1IF:** INT1 External Interrupt Flag bit
1 = The INT1 external interrupt occurred (must be cleared in software)
0 = The INT1 external interrupt did not occur

34

(cont...)

R/W-0	R/W-1 ⁽¹⁾	U-0	R/W-1	R-1	R-1	R/W-0 ⁽²⁾	R/W-0
IPEN	SBOREN	—	RI	TO	PD	POR	BOR
bit 7							bit 0

Legend:

R = Readable bit W = Writable bit U = Unimplemented bit, read as '0'
-n = Value at POR '1' = Bit is set '0' = Bit is cleared x = Bit is unknown

bit 7 **IPEN:** Interrupt Priority Enable bit
 1 = Enable priority levels on interrupts
 0 = Disable priority levels on interrupts (PIC16CXXX Compatibility mode)
SBOREN: BOR Software Enable bit⁽¹⁾
 For details of bit operation, see Register 4-1.

bit 6 **Unimplemented:** Read as '0'

bit 5 **RI:** RESET Instruction Flag bit
 For details of bit operation, see Register 4-1.

bit 4 **TO:** Watchdog Time-out Flag bit
 For details of bit operation, see Register 4-1.

bit 3 **PD:** Power-Down Detection Flag bit
 For details of bit operation, see Register 4-1.

bit 2 **POR:** Power-on Reset Status bit⁽²⁾
 For details of bit operation, see Register 4-1.

bit 1 **BOR:** Brown-out Reset Status bit
 For details of bit operation, see Register 4-1.

bit 0 For details of bit operation, see Register 4-1.

35

(cont...)

R/W-1	R/W-1	U-0	R/W-0	R/W-0	U-0	R/W-0	R/W-0
INT2IP	INT1IP	—	INT2IE	INT1IE	—	INT2IF	INT1IF
bit 7							bit 0

Legend:

R = Readable bit W = Writable bit U = Unimplemented bit, read as '0'
-n = Value at POR '1' = Bit is set '0' = Bit is cleared x = Bit is unknown

bit 7 **INT2IP:** INT2 External Interrupt Priority bit
 1 = High priority
 0 = Low priority

bit 6 **INT1IP:** INT1 External Interrupt Priority bit
 1 = High priority
 0 = Low priority

bit 5 **Unimplemented:** Read as '0'

bit 4 **INT2IE:** INT2 External Interrupt Enable bit
 1 = Enables the INT2 external interrupt
 0 = Disables the INT2 external interrupt

bit 3 **INT1IE:** INT1 External Interrupt Enable bit
 1 = Enables the INT1 external interrupt
 0 = Disables the INT1 external interrupt

bit 2 **Unimplemented:** Read as '0'

bit 1 **INT2IF:** INT2 External Interrupt Flag bit
 1 = The INT2 external interrupt occurred (must be cleared in software)
 0 = The INT2 external interrupt did not occur

bit 0 **INT1IF:** INT1 External Interrupt Flag bit
 1 = The INT1 external interrupt occurred (must be cleared in software)
 0 = The INT1 external interrupt did not occur

36

(cont...)

*movlw 0xD0
movwf INTCON*

*bsf INTCON, GIEH
bsf INTCON, GIEL
bsf INTCON, INTOIE*

REGISTER 9-1: INTCON: INTERRUPT CONTROL REGISTER							
R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-x
GIE/GIEH	PEIE/GIEL	TMROIE	INTOIE	RBIE	TMROIF	INTOIF	RBIF ⁽¹⁾
bit 7	1	1	0	1	0	bit 0	

Legend:

R = Readable bit	W = Writable bit	U = Unimplemented bit, read as '0'
-n = Value at POR	'1' = Bit is set	'0' = Bit is cleared
		x = Bit is unknown

bit 7 **GIE/GIEH:** Global Interrupt Enable bit
When IPEN = 0:
1 = Enables all unmasked interrupts
0 = Disables all interrupts
When IPEN = 1:
1 = Enables all high-priority interrupts
0 = Disables all interrupts

bit 6 **PEIE/GIEL:** Peripheral Interrupt Enable bit
When IPEN = 0:
1 = Enables all unmasked peripheral interrupts
0 = Disables all peripheral interrupts
When IPEN = 1:
1 = Enables all low-priority peripheral interrupts (if GIE/GIEH = 1)
0 = Disables all low-priority peripheral interrupts

bit 5 **TMROIE:** TMRO Overflow Interrupt Enable bit
1 = Enables the TMRO overflow interrupt
0 = Disables the TMRO overflow interrupt

bit 4 **INTOIE:** INTO External Interrupt Enable bit
1 = Enables the INTO external interrupt
0 = Disables the INTO external interrupt

bit 3 **RBIE:** RB Port Change Interrupt Enable bit
1 = Enables the RB port change interrupt
0 = Disables the RB port change interrupt

bit 2 **TMROIF:** TMRO Overflow Interrupt Flag bit
1 = TMRO register has overflowed (must be cleared in software)
0 = TMRO register did not overflow

bit 1 **INTOIF:** INTO External Interrupt Flag bit
1 = The INTO external interrupt occurred (must be cleared in software)
0 = The INTO external interrupt did not occur

bit 0 **RBIF:** RB Port Change Interrupt Flag bit⁽¹⁾
1 = At least one of the RB7:RB4 pins changed state (must be cleared in software)
0 = None of the RB7:RB4 pins have changed state

37

(cont...)

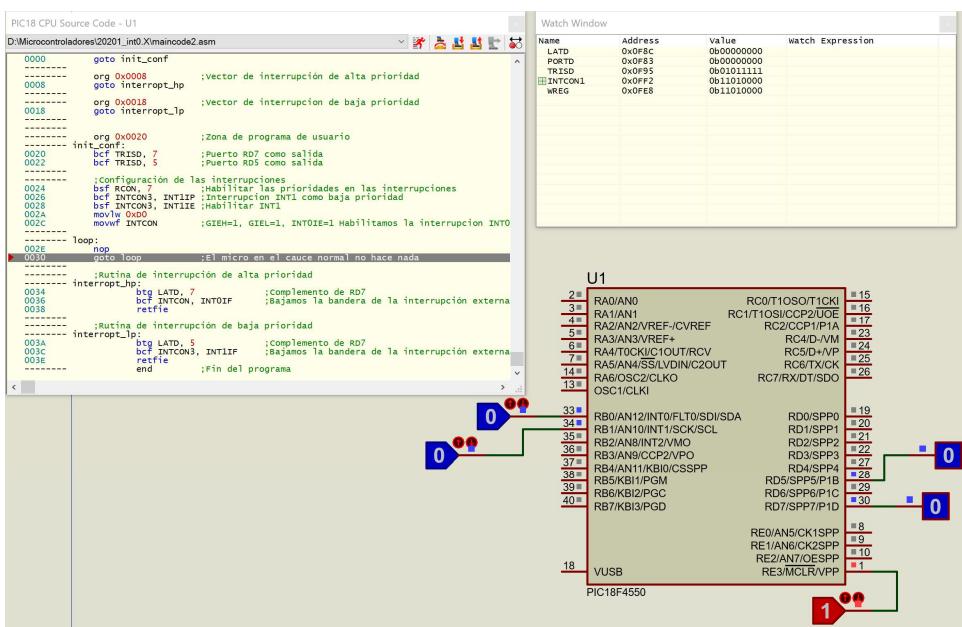
```

17      org 0x0000      ;Vector de RESET
18      goto init_conf
19
20      org 0x0008      ;Vector de interrupción de alta prioridad
21      goto interrupt_hp
22
23      org 0x0018      ;Vector de interrupcion de baja prioridad
24      goto interrupt_lp
25
26
27      org 0x0020      ;Zona de programa de usuario
28
init_conf:
29      bcf TRISD, 7      ;Puerto RD7 como salida
30      bcf TRISD, 5      ;Puerto RD5 como salida
31
32      ;Configuración de las interrupciones
33      bsf RCON, 7      ;Habilitar las prioridades en las interrupciones
34      bcf INTCON3, INT1IP ;Interrupcion INT1 como baja prioridad
35      bsf INTCON3, INT1IE ;Habilitar INT1
36      movlw 0xD0
37      movwf INTCON      ;GIEH=1, GIEL=1, INTOIE=1 Habilitamos la interrupcion INTO
38
loop:
39      nop
40      goto loop        ;El micro en el cauce normal no hace nada
41
42      ;Rutina de interrupcion de alta prioridad
interrupt_hp:
43      btg LATD, 7      ;Complemento de RD7
44      bcf INTCON, INTOIF    ;Bajamos la bandera de la interrupcion externa
45      retfie
46
47      ;Rutina de interrupcion de baja prioridad
interrupt_lp:
48      btg LATD, 5      ;Complemento de RD7
49      bcf INTCON3, INT1IF    ;Bajamos la bandera de la interrupcion externa
50      retfie
51
52      end                ;Fin del programa
53

```

38

(cont...)



39

Fin de la sesión

40