Microcontroladores

Semestre: 2020-1

Profesor: Kalun José Lau Gan

Semana 7: Multitarea en microcontroladores

1

¿Preguntas previas?

- Esta semana (la 7) se estará evaluando LB2 en sus respectivos horarios.
- La asignación de grupos en el LB2 se hará de manera aleatoria
- Las instrucciones del desarrollo de LB2 serán dadas a conocer en el mismo momento de la evaluación
- Examen Parcial: Viernes 15 de Mayo 15:00-17:50 (170 minutos)

Agenda:

- Multitarea
- Múltiples interrupciones
- Ejemplos de multitarea

3

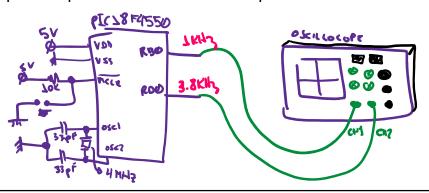
¿Multitarea?

- Ejecución de varias tareas a la vez en el microcontrolador
- Sistemas RTOS (Real Time Operating System)
- Ejecución de una instrucción ≠ ejecución de una tarea

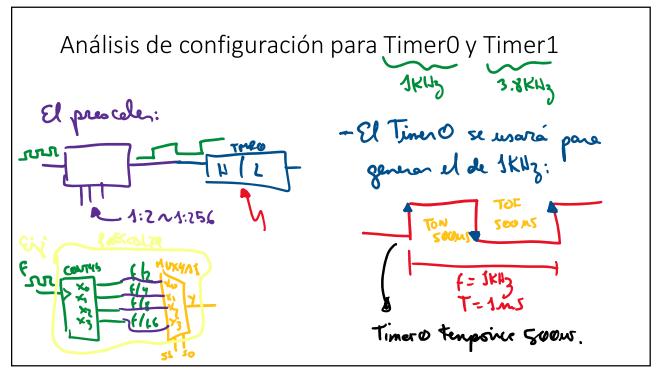
Δ

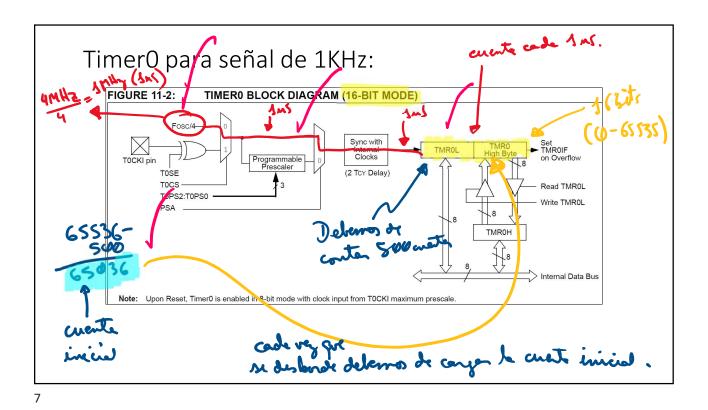
Ejemplo: Generación de dos ondas cuadradas de 1KHz y 3.8KHz asíncronas

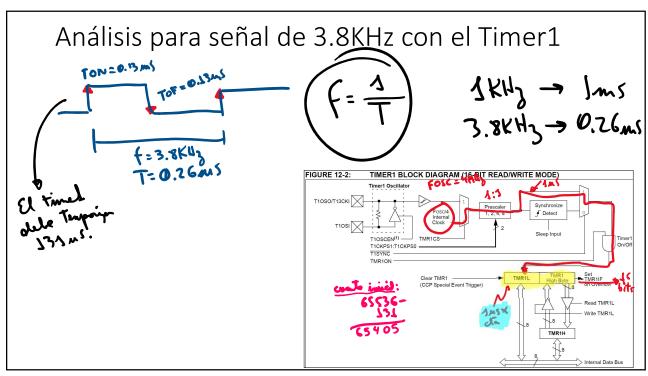
- Se usarán dos temporizadores: Timer1 y Timer0
- Se activarán interrupciones por desborde de ambos temporizadores
- Se emplearán prioridades en las interrupciones

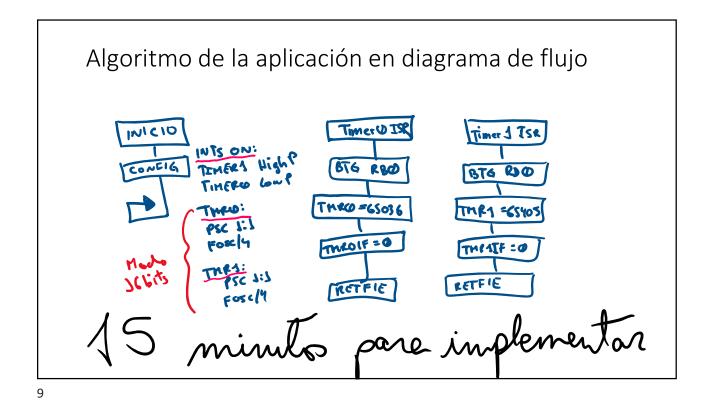


5





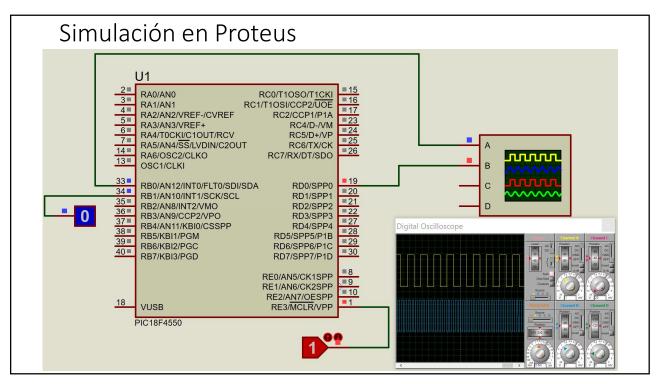




org 0x0000 18 goto init_conf Código en 19 org 0x0008 ; Vector de interrupción de alta prioridad MPASM: goto TMR1_ISR Configuración org 0x0018 ;Vector de interrupción de baja prioridad goto TMR0_ISR y rutina org 0x0020 ¿Zona de programa de usuario principal 27 init conf: ;Primero, configurar el Timero (TOCON) movlw 0x88 movwf TOCON ;Segundo, configurar el Timer1 (T1CON) 31 movlw 0x01 32 movwf T1CON 33 ;Tercero, configurar interrupciones (revisar los registros y el procedimiento) ;Prioridades de las interrupciones habilitadas bcf INTCON2, TMR0IP ; TMR0 como interrupcion de baja prioridad 36 37 bsf INTCON, TMR0IE ; Habilitar interrupcion del desborde de TMR0 38 bsf PIE1, TMR1IE 39 bsf INTCON, GIEH ; Habilitacion de interrupciones globales de high priority 40 bsf INTCON, GIEL ; Habilitacion de interrupciones globales de low priority 41 ;Cuarto los puertos como salida bof TRISD, 0 42 43 bof TRISB, 0 loop: 45 nop goto loop

```
Código en MPASM: Rutinas de interrupción
48
      TMR1 ISR:
                              ; Rutina para el evento de interrupción high priority
49
              btg LATD, 0
              movlw 0xFF
50
51
              movwf TMR1H
52
              movlw 0x7D
53
              movwf TMR1L
                              ; Cargar 65036 en TMR0
              bcf PIR1, TMR1IF
                                      ;Bajamos bandera de desborde de TMRO
54
              retfie
55
56
57
      TMR0 ISR:
                              ;Rutina para el evento de interrupción low priority
58
              btg LATB, 0
59
              movlw 0xFE
60
              movwf TMR0H
61
              movlw 0x0C
              movwf TMR0L
                              ; Cargar 65036 en TMR0
62
63
              bcf INTCON, TMR0IF
                                      ;Bajamos bandera de desborde de TMRO
64
              retfie
                              ;Fin del programa
```

11



Cuestionario:

• Modificar el ejemplo anterior para que se pueda modificar el duty cycle de ambas ondas de manera independiente empleando un teclado matricial para ello.

13

Fin de la sesión

• Destinar una hora el sábado y una hora el domingo para repasar el curso.