

## Hi3516A/Hi3516D Core 电源合并方案和功 耗收益

文档版本 03

发布日期 2015-06-15

### 版权所有 © 深圳市海思半导体有限公司 2014-2015。保留一切权利。

非经本公司书面许可,任何单位和个人不得擅自摘抄、复制本文档内容的部分或全部,并不得以任何 形式传播。

### 商标声明



(上) 、HISILICON、海思和其他海思商标均为深圳市海思半导体有限公司的商标。

本文档提及的其他所有商标或注册商标,由各自的所有人拥有。

### 注意

您购买的产品、服务或特性等应受海思公司商业合同和条款的约束,本文档中描述的全部或部分产 品、服务或特性可能不在您的购买或使用范围之内。除非合同另有约定,海思公司对本文档内容不做 任何明示或默示的声明或保证。

由于产品版本升级或其他原因,本文档内容会不定期进行更新。除非另有约定,本文档仅作为使用指 导,本文档中的所有陈述、信息和建议不构成任何明示或暗示的担保。

### 深圳市海思半导体有限公司

地址: 深圳市龙岗区坂田华为基地华为电气生产中心邮编: 518129

网址: http://www.hisilicon.com

客户服务电话: +86-755-28788858

客户服务传真: +86-755-28357515

客户服务邮箱: support@hisilicon.com



## 前言

### 概述

本文主要阐述 Hi3516A/Hi3516D 芯片电源供电方案以及各方案的功耗收益。

□ 说明

本文档以 Hi3516A 为例, 未有特殊说明, Hi3516D 与 Hi3516A 完全一致。

### 产品版本

与本文档相对应的产品版本如下。

产品名称	产品版本
Hi3516A	V100
Hi3516D	V100

## 读者对象

本文档(本指南)主要适用于以下工程师:

- 技术支持工程师
- 单板硬件开发工程师

## 修订记录

修订记录累积了每次文档更新的说明。最新版本的文档包含以前所有文档版本的更新内容。

### 文档版本 03 (2015-06-15)

电源方案涉及修改。



## 目录

前		iii
	电源方案	
	功耗收益	
	2.1 Hi3516A	
	2.2 Hi3516D	3



# **1** 电源方案

### □ 说明

本文未做特殊说明, Hi3516D 与 Hi3516A 一致, 差异部分单独列出。

Hi3516A/Hi3516D 的 Core 电源有四种,分别是 VDD、DDR、CPU 和 MEDIA。从电源方案上来看,有 2 路、3 路、4 路三种不同的方案。分别如下:

### ● 2路电源方案一:

- CPU 频率不超过 600MHz。
- VDD、DDR、CPU 合并供电。使用 Hi3516A/Hi3516D 的 **PWM3** 给其对应的 DC-DC 进行调压。
- MEDIA 单独供电。使用 Hi3516A/Hi3516D 的 **PWM2** 给其对应的 DC-DC 进行调压。

### ● 2路电源方案二:

- CPU 高频版本下,若不关心芯片功耗,可以采用;从降低功耗角度,不推荐此方案。
- VDD、DDR、MEDIA 合并供电。使用 Hi3516A/Hi3516D 的 **PWM2** 给其对应 的 DC-DC 进行调压。
- CPU 单独供电。使用 Hi3516A/Hi3516D 的 **PWM3** 给其对应的 DC-DC 进行调 压。

### ● 3路电源方案:

- VDD、DDR 合并供电。使用 Hi3516A/Hi3516D 的 **PWM1** 给其对应的 DC-DC 进行调压。
- CPU 单独供电。使用 Hi3516A/Hi3516D 的 **PWM3** 给其对应的 DC-DC 进行调 压。
- MEDIA 单独供电。使用 Hi3516A/Hi3516D 的 **PWM2** 给其对应的 DC-DC 进行调压。
- 在 CPU 高频方案下,推荐采用此电源方案。

#### 4 路电源方案:

- VDD 单独供电。使用 Hi3516A/Hi3516D 的 **PWM0** 给其对应的 DC-DC 进行调 压。



- DDR 单独供电。使用 Hi3516A/Hi3516D 的 **PWM1** 给其对应的 DC-DC 进行调 压。
- CPU 单独供电。使用 Hi3516A/Hi3516D 的 **PWM3** 给其对应的 DC-DC 进行调 压。
- MEDIA 单独供电。使用 Hi3516A/Hi3516D 的 **PWM2** 给其对应的 DC-DC 进行调压。
- 该方案芯片功耗最低,但客户需综合考虑设计复杂度、小型化以及整机电源转 换效率等综合因素。

### ● 1路电源方案:

VDD、DDR、CPU、MEIDA 合并供电。使用 Hi3516A/Hi3516D 的 **PWM3** 给其对 应的 DC-DC 进行调压,该方案下,主芯片功耗非常大,强烈不推荐此方案。



# 2 功耗收益

### 2.1 Hi3516A

一般情况下, 4 路电源方案相比 3 路电源方案, 功耗要低~71mW。

如果 CPU 频率不高于 600 MHz,可以采用 2 路电源方案,3 路电源方案相比 2 路电源方案,功耗要低~50 mW。

Hi3516A core 电源不建议采用 1 路电源方案。1 路电源方案相比 2 路电源方案,功耗要高~300mW。

### 2.2 Hi3516D

Hi3516D Core 电源方案, 4 路电源方案相比 3 路电源方案, 功耗要低~63mW。

如果 CPU 频率不高于 600 MHz,可以采用 2 路电源方案,3 路电源方案相比 2 路电源方案,功耗要低~40 mW。

 ${
m Hi3516D}$  core 电源不建议采用 1 路电源方案。1 路电源方案相比 2 路电源方案,功耗要高~ ${
m 260mW}$ 。