



Hi3516A/Hi3516D 与 Hi3518A 开发包差异说明

文档版本 02

发布日期 2016-02-26

版权所有 © 深圳市海思半导体有限公司 2014-2016。保留一切权利。

非经本公司书面许可，任何单位和个人不得擅自摘抄、复制本文档内容的部分或全部，并不得以任何形式传播。

商标声明



HISILICON、海思和其他海思商标均为深圳市海思半导体有限公司的商标。

本文档提及的其他所有商标或注册商标，由各自的所有人拥有。

注意

您购买的产品、服务或特性等应受海思公司商业合同和条款的约束，本文档中描述的全部或部分产品、服务或特性可能不在您的购买或使用范围之内。除非合同另有约定，海思公司对本文档内容不做任何明示或默示的声明或保证。

由于产品版本升级或其他原因，本文档内容会不定期进行更新。除非另有约定，本文档仅作为使用指导，本文档中的所有陈述、信息和建议不构成任何明示或暗示的担保。

深圳市海思半导体有限公司

地址： 深圳市龙岗区坂田华为基地华为电气生产中心 邮编：518129

网址： <http://www.hisilicon.com>

客户服务电话： +86-755-28788858

客户服务传真： +86-755-28357515

客户服务邮箱： support@hisilicon.com



前言

概述

Hi3516A 是海思推出的针对高清网络摄像机（HD-IPC）领域的高性能 SOC 芯片。Hi3516A 的产品开发包与海思之前推出 Hi3518A 开发包大体一致，同时为了更好的发挥 Hi3516A 的性能，也做了一些优化和调整。本文先简要描述 Hi3516A 与 Hi3518A 在规格上的差异，然后就开发包的组成和具体媒体处理的 API 变化做了说明。

产品版本

与本文档相对应的产品版本如下。

产品名称	产品版本
Hi3516A	V100
Hi3516D	V100

读者对象

本文档（本指南）主要适用于以下工程师：

- 技术支持工程师
- 软件开发工程师

修订记录

修订记录累积了每次文档更新的说明。最新版本的文档包含以前所有文档版本的更新内容。



修订日期	版本	修订说明
2016-02-26	02	第 3 章，表 3-1 涉及修改 第 4 章，表 4-1 涉及修改
2014-12-20	01	添加 Hi3516A 与 Hi3516D 的主要差异说明
2014-09-14	00B02	第二次临时版本发布 增加 VGS、TDE 规格差异说明，删除音频规格差异说明，修改 ISP，视频输出，视频前处理，网络规格差异说明
2014-07-25	00B01	第一次临时版本发布



目 录

前 言.....	i
目 录.....	iii
表格目录.....	iv
1 Hi3516A 与 Hi3518A 在芯片规格上主要差异.....	1
2 SDK 包的主要差异.....	3
3 媒体处理 API 的主要差异	4
4 Hi3516D 与 Hi3516A 的主要差异.....	7



表格目录

表 1-1 芯片规格差异 1

表 2-1 SDK 的主要差异 3

表 3-1 Hi3516A 与 Hi3518A MPI 接口差异 4

表 4-1 Hi3516D 与 Hi3516A 主要差异 7



1 Hi3516A 与 Hi3518A 在芯片规格上主要差异

表 1-1 简要对比了 Hi3516A 与 Hi3518A 在 IPC(IP Network Camera)相关规格方面的差异，Hi3516A 的具体规格请参见《Hi3516A Full-HD IP-Cam SOC 产品简介》。

表1-1 芯片规格差异

主要规格	Hi3516A	Hi3518A
处理器	A7@ 600MHz	ARM 9@Max. 440MHz
ISP	<ul style="list-style-type: none">• 支持固定噪声去除，去 FPN• 数字防抖• 支持数字 WDR,Frame base/Line base WDR 和 tone mapping• 提供 PC 端 ISP tuning tools• 支持 5M 图像输入	<ul style="list-style-type: none">• 支持去雾、去伪彩功能。• 支持 2M 图像输入。
视频输入	<ul style="list-style-type: none">• 支持支持 8/10/12/14 bit RGB Bayer 输入，时钟频率最高 150MHz• 支持 BT.601、BT.656、BT.1120 逐行输入• 支持 MIPI, LVDS/Sub-LVDS, HiSPI 接口• 支持与 SONY、Aptina、OmniVision、Panasonic 等主流高清 CMOS 对接• 兼容多种 sensor 电平• 提供可编程 sensor 时钟输出• 支持输入最大分辨率为 5M Pixel	<ul style="list-style-type: none">• 提供 1 个输入接口，该接口集成 ISP 功能。• 支持 8/10/12bit RGB Bayer 输入，时钟频率最高 74.25MHz。• 支持 BT.601/BT.656。• 1080P@30fps 或者 720P@30fps。• 支持镜头畸变校正• 支持图像 90 度/270 度旋转
视频输出	<ul style="list-style-type: none">• 支持 1 路 CVBS/BT656, 960H@50, 960H@60 输出。• 提供 1 个 BT.1120 视频输出接口，用于	<ul style="list-style-type: none">• 支持 1 路 CVBS 输出。• 提供 1 个 BT.1120 视频输出接口，用于外扩 HDMI 或 SDI 接口，最高性能



主要规格	Hi3516A	Hi3518A
	外扩 HDMI 或 SDI 接口, 最高性能 1080P@60fps。 • CVBS/BT656 和 BT.1120 输出只能二选一。	1080P@30fps。 • CVBS 和 BT.1120 输出只能二选一。
视频前处理	• 支持 3D 去噪、图像增强、动态对比度增强处理功能 • 支持视频 1/15 缩小, 不支持放大 • 8 个区域的编码前处理 Cover 叠加	• 支持一进多出, 即一幅图像经过处理后输出多路图像, 再分别进行处理。 • 支持对通道图像进行缩放处理。
VGS	• 支持图形 1/2~2x 缩放功能 • 支持视频、图形输出抗闪烁处理 • 支持 Rotate/LDC	无
TDE	• 不支持 YUV 域处理	• 支持 YUV 域处理
视频编解码性能	• H.264/H.265 编码可支持最大分辨率为 5M Pixel • H.264/H.265 多码流实时编码能力: 1080P@30fps+720P@30fps+VGA@30fps • 1080P@60fps+VGA@30fps • 5M@30fps+VGA@30fps • 支持 JPEG 抓拍 5M @8fps	• H.264 BP/MP 编码 • 720P@30fps+VGA@30fps+QVGA@30fps+720P@1fps JPEG 抓拍
DDR	• DDR3/3L SDRAM 接口 • 32bit DDR3/3L@600MHz • 最大容量支持 4Gbit	支持 DDR2/3 SDRAM 接口, 16bit DDR2/DDR3 位宽, 440MHz, 最大容量支持 2Gbit。 (Hi3518C 最大容量支持 1Gbit)
网络	• 支持 RGMII 和 RMII 模式; 支持 100/1000Mbit/s 全双工或半双工模式, 提供 PHY 时钟输出 • 支持 MII 模式, MII 模式时不支持半双工	支持 MAC 接口 支持 RMII 和 MII 模式; 支持 10/100Mbit/s 全双工或半双工模式, 提供 PHY 时钟输出。
SDIO	2 个 SDIO3.0 接口, 支持 SDXC	1 个 SDIO2.0 接口, 支持 SDHC 最大支持 32GB。
ADC	集成 2 通道慢速 ADC	集成 2 通道慢速 ADC



2 SDK 包的主要差异

SDK 的主要差异如表 2-1 所示。

表2-1 SDK 的主要差异

组成部分	Hi3516A	Hi3518A
lib	uClibc-0.9. 33.2 glibc-2.16-2012.09	uClibc-0.9.32.1 glibc-2.11.1
工具链	arm-hisiv300-linux- arm-hisiv400-linux- gcc 4.8	arm-hisiv100nptl-linux- arm-hisiv200-linux- gcc 4.4.1
Linux Kernel	linux-3.4.y, 支持 A7, neon, vfp	linux-3.0.y, 支持 ARM9
File System	busybox-1.20.2.tgz	busybox-1.16.1.tgz



3 媒体处理 API 的主要差异

表 3-1 简要描述了 Hi3516A 的媒体处理 API 与 Hi3518A 的差异，具体请参见《HiMPP2 媒体处理软件开发参考》。

表3-1 Hi3516A 与 Hi3518A MPI 接口差异

模块名称	Hi3516A 相比于 Hi3518A	修改描述
系统控制	完全一致	-
ISP	部分新增	<ul style="list-style-type: none">• 增加二合一 WDR 功能（帧、行模式）。• 增加 ACM 功能。• 增加 DIS 功能。• 增加 FPN 功能，帧行模式可配置。• 增加 Defog 功能。• MPI 增加 ISP dev 参数，便于支持多 ISP。
视频输入	部分修改	<p>增加 VI-VPSS 在线模式，VI 通道不写出图像数据到内存，在执行 load 脚本时通过参数控制；</p> <ul style="list-style-type: none">• Cover 功能移到 VPSS 实现。• 在线模式下，CoverEx/OSD/LDC/Rotate/扩展通道等调用 VGS 实现的功能移到 VPSS 中处理。• 在线模式不支持用户图片。• 完善 Bayer dump 功能；• 增加读 RAW 数据功能，Debug 使用。• 增加 DCI（动态对比度调节）功能。• 离线模式增加压缩图像输出功能；• 新增 WDR Buffer 控制，与 ISP WDR 配置配合使用；• 支持 BT1120 逐行输入；



模块名称	Hi3516A 相比于 Hi3518A	修改描述
视频前处理	部分新增	<p>VI-VPSS 在线模式，也即 VPSS 只支持一个 Group。</p> <ul style="list-style-type: none"> VPSS 使用一进四出，其中一个通道图像 3DNR 处理可选择开关。 后级处理增加 LDC/Rotate/CoverEx/OSD 等功能。 增加任意四边形实心 Cover（总共 8 个），各通道可开关控制。 增加区域亮度和统计功能。 3DNR 参考帧源可选择，使用大码流通道数据，或 3DNR 重构帧。 增加压缩图像输出功能； 3DNR 参考帧压缩可以配置开关（模块参数控制）； 支持低延时方案
视频编码	部分新增	<ul style="list-style-type: none"> 删除 group 概念，可直接创建编码通道。 修改彩转灰使用方案。 增加 H265 功能。 增加 ROI 背景帧率控制。 增加瞬时码率超过指定阈值时均匀丢帧策略，丢弃帧可指定编成 PSKIP 帧。 支持通道优先级，与低延时方案配合使用。 H264 支持 SVC-T。
视频输出	部分修改	<ul style="list-style-type: none"> 增加 VO 直通方案，单通道时节省显示 Buffer；
FrameBuffer	完全一致	-
运动侦测	部分新增	<ul style="list-style-type: none"> 增加用户图像输入检测功能。 能支持 960x960 分辨率图像。
TDE	部分简化	<p>Hi3516A 新增了 VGS 模块，专门用于视频图形图像处理。</p> <p>TDE 删除视频图像相关功能，只支持图形处理（RGB 域）。</p>
Region	增加功能	<p>OSD 使用方案有修改。</p> <ul style="list-style-type: none"> 增加新的画布使用方案。 增加场图像叠加选择。
VGS	新增模块	<ul style="list-style-type: none"> 支持视频图像的解压、缩放、Rotate、LDC 等功能。 支持 OSD 叠加功能。 支持单分量缩放、Rotate。 增加任意四边形实/虚心 Cover 功能（可以支持画点画线）。



模块名称	Hi3516A 相比于 Hi3518A	修改描述
Audio	增加功能	<ul style="list-style-type: none">• 增加输入输出 Track Mode 配置。• 增加输出静音功能，支持淡入淡出功能。• 增加输出音量控制。
智能引擎	新增功能	<ul style="list-style-type: none">• 新增 27 个算子，可以支持周界、视频诊断、车牌等功能。



4 Hi3516D 与 Hi3516A 的主要差异

表 4-1 简要描述了 Hi3516D 与 Hi3516A 的差异。如未单独说明，Hi3516D 的相关规格与 Hi3516A 是一致的。

表4-1 Hi3516D 与 Hi3516A 主要差异

模块名称	Hi3516D 相比于 Hi3516A	修改描述
芯片	DDRC	Hi3516D 只支持 16bit DDR3/3L
	智能引擎	Hi3516D 不支持车牌识别
	性能	最大支持 3M@30fps+VGA@30fps 编码性能
SDK	完全一致	