



IMX185 sensor 设计参考

文档版本 01

发布日期 2014-12-30

版权所有 © 深圳市海思半导体有限公司 2014。保留一切权利。

非经本公司书面许可，任何单位和个人不得擅自摘抄、复制本文档内容的部分或全部，并不得以任何形式传播。

商标声明



HISILICON、海思和其他海思商标均为深圳市海思半导体有限公司的商标。

本文档提及的其他所有商标或注册商标，由各自的所有人拥有。

注意

您购买的产品、服务或特性等应受海思公司商业合同和条款的约束，本文档中描述的全部或部分产品、服务或特性可能不在您的购买或使用范围之内。除非合同另有约定，海思公司对本文档内容不做任何明示或默示的声明或保证。

由于产品版本升级或其他原因，本文档内容会不定期进行更新。除非另有约定，本文档仅作为使用指导，本文档中的所有陈述、信息和建议不构成任何明示或暗示的担保。

深圳市海思半导体有限公司

地址： 深圳市龙岗区坂田华为基地华为电气生产中心 邮编：518129

网址： <http://www.hisilicon.com>

客户服务电话： +86-755-28788858

客户服务传真： +86-755-28357515

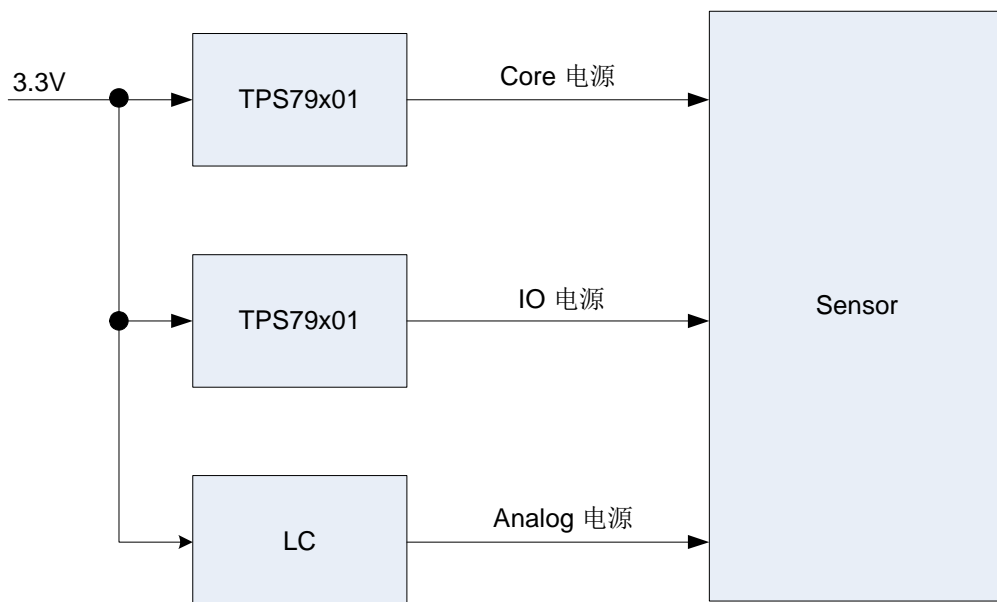
客户服务邮箱： support@hisilicon.com



1.1 原理图设计

1. IMX185 sensor 模拟电源容易受干扰，电源设计建议如下：

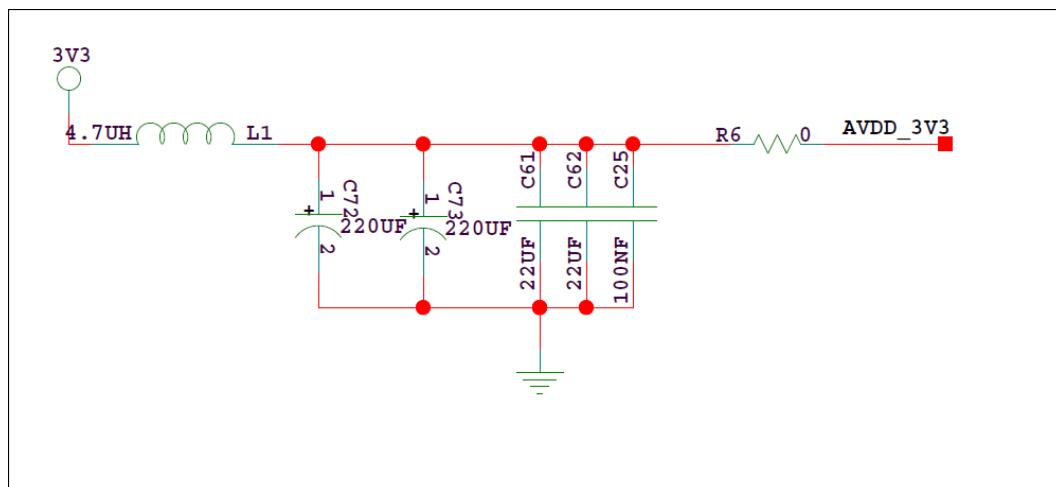
图1-1 电源树



电源选型上建议采用低噪声电源芯片 LDO，如 TPS79X01 系列。电源树如图 1-1 所示。

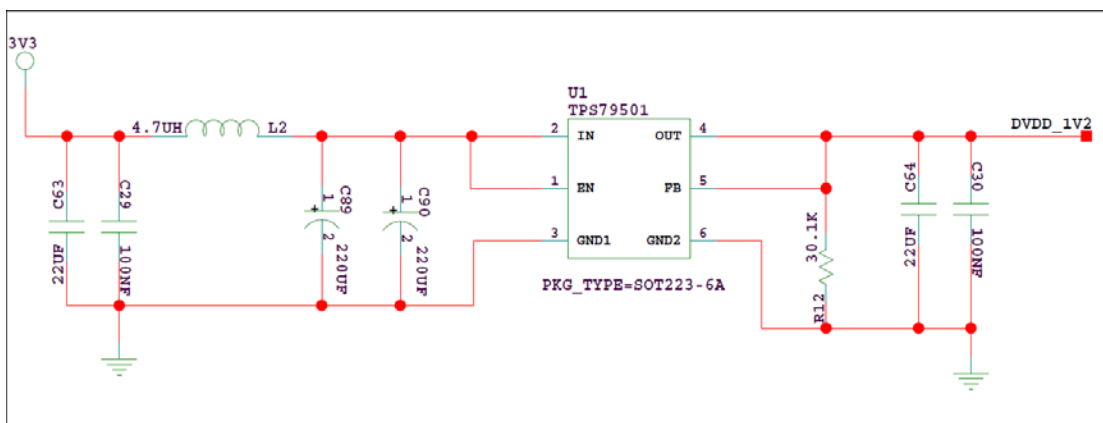
3.3V 模拟电源 AVDD_3V3 如直接从 ISP 端取电，须在模拟 3.3V 输入前采用滤波降噪措施，如 LC 电路，L 采用 4.7uH 带屏蔽的电感，C 采用两个 220uF 的电容，如图 1-2 所示。如有 5V 的电源可用，建议通过 LDO 从 5V 转 3.3V 供给模拟电源 AVDD_3V3。如 sensor 画面出现横条纹，可以尝试改善模拟电源 3.3V 噪声来抑制横条纹。

图1-2 AVDD_3V3 电源处理



DVDD_1V2 电源处理。DVDD_1V2 电源噪声容易串扰到模拟电源 AVDD_3V3，建议在 DVDD_1V2 的 LDO 输入端（AVDD_3V3）加 LC 滤波电路，L 采用 4.7uH 带屏蔽的电感，C 采用两个 220uF 的电容，如图 1-3。

图1-3 DVDD_1V2 电源处理



2. 电源 pin 脚滤波电容设计。须保证每路电源 AVDD_3V3、DVDD_1V2 的供电 pin 脚都有一大一小的滤波电容，Pin 脚滤波电容请参考图 1-5。
AVDD_3V3 每个电源 pin 脚上放置 4.7uF 和 100nF 的电容。
DVDD_1V2 每个电源 pin 脚上放置 4.7uF 和 100nF 的电容。
3. 其他对电源噪声敏感 pin 脚的电容设计。VCP,VRL 和 VCAP 的每个 pin 脚放置一个电容，如图 1-4 所示。建议电容采用 4.7uF 容值。如 sensor 画面出现滚动横条纹，可以通过增大 VCP,VRL 和 VCAP 每个 pin 脚上的滤波电容得到改善。



图1-4 其他电源 pin 脚的电容设计

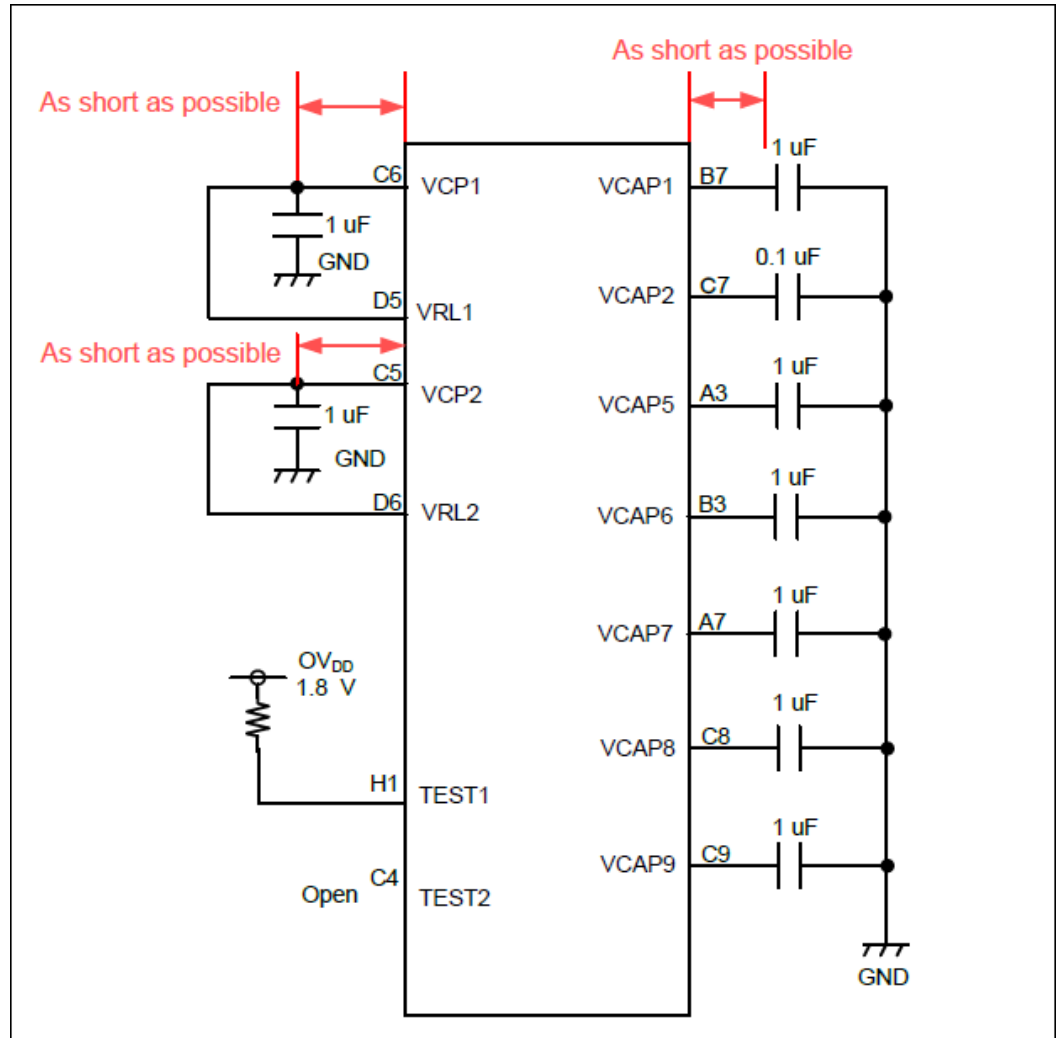
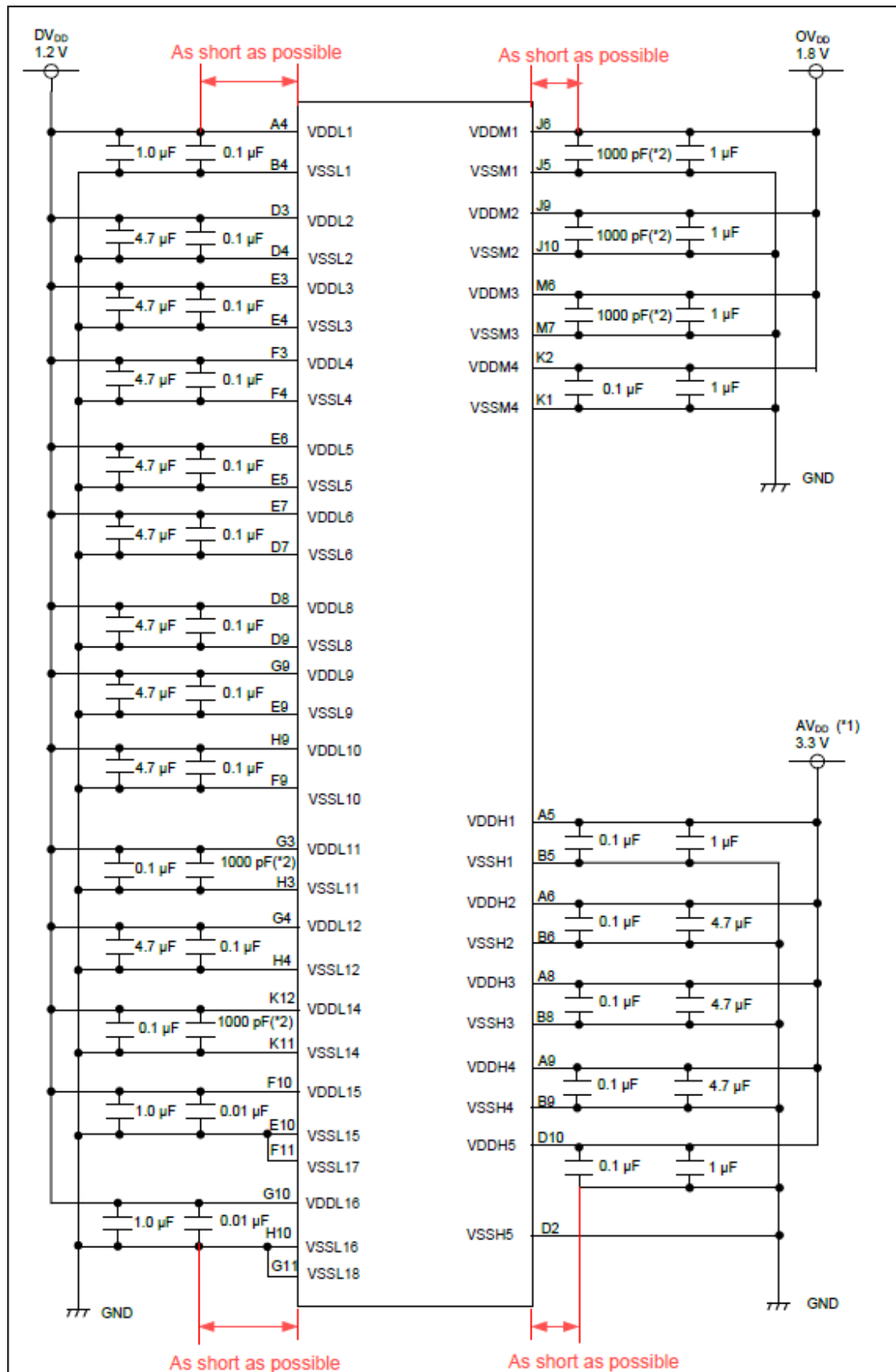




图1-5 电源 pin 脚滤波电容设计



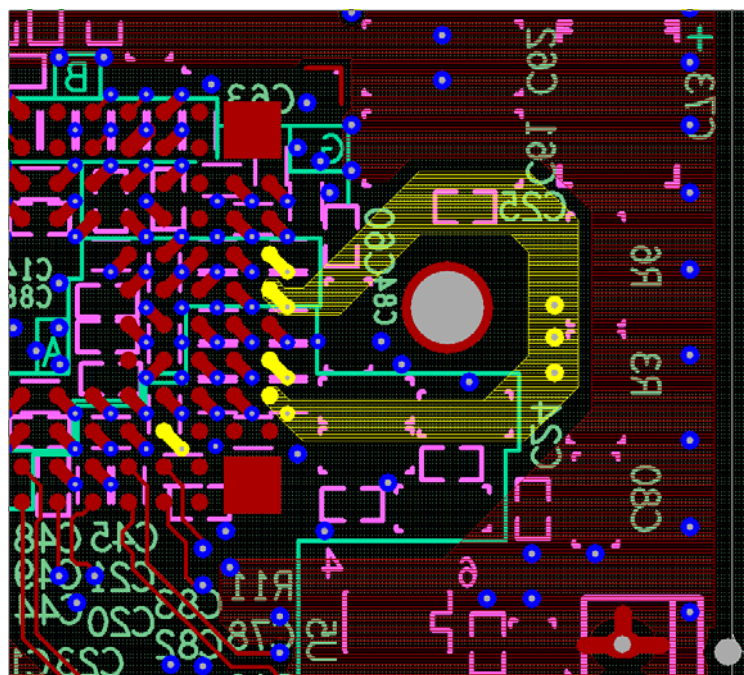
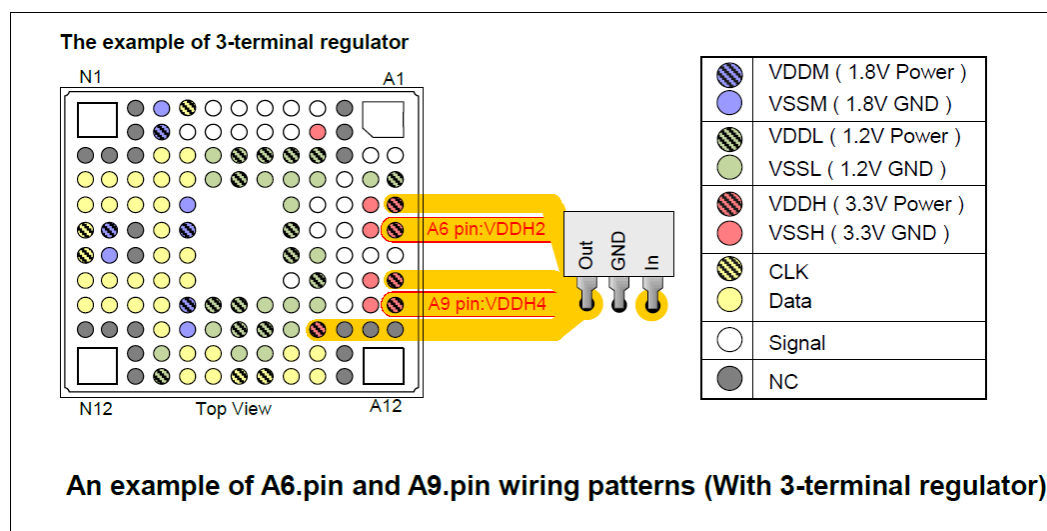


1.2 PCB 设计

1. 模拟电源 AVDD_3V3 设计。

模拟电源部分采用单独走线的方式对每个模拟供电管脚进行供电，且走线尽量宽。下图黄色走线部分为模拟 AVDD_3V3 单独走线到 VDDH 管脚。

图1-6 模拟电源 AVDD_3V3 设计



2. 电容布局

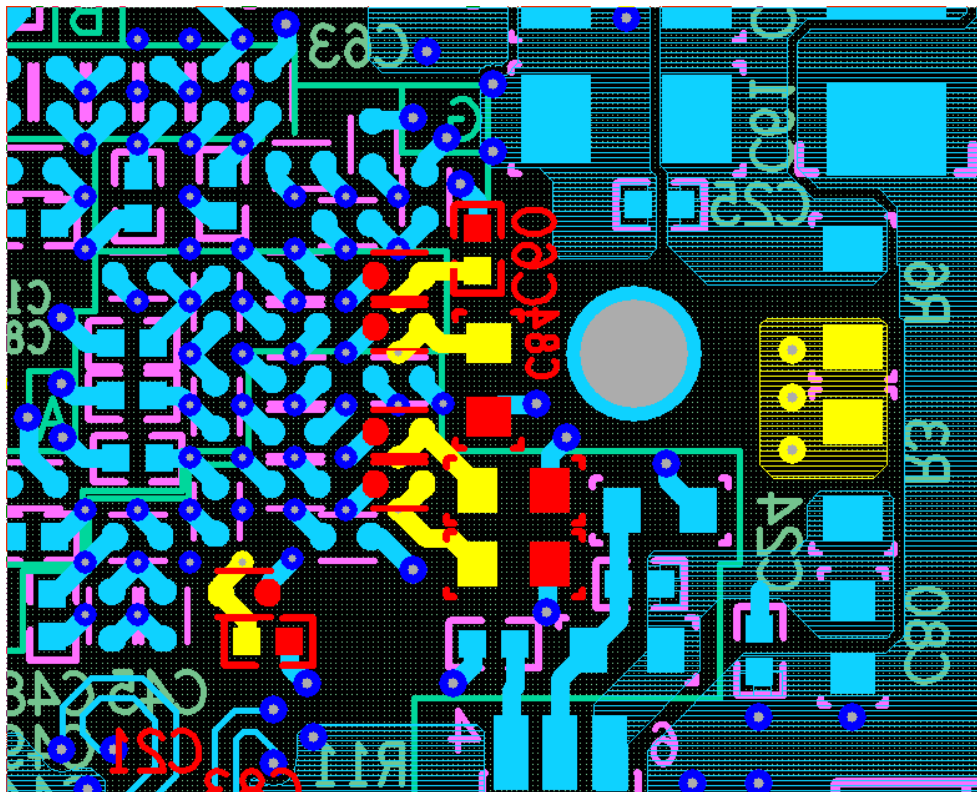
每个电源管脚须保证有一大一小电容，容值为 100nF 和 4.7uF（0402 封装），且须靠近 pin 脚放置，如空间限制，100nF 优先于 4.7uF。



模拟电源管脚的滤波电容必须单独打孔后连接到电源和 GND 平面，不允许在 Bottom 面和附近相同电气网络的器件进行连接。如下图 VDD_3V3 供电电容摆放方式和过孔处理方式。黄色线为模拟电源 AVDD_3V3，红色器件为电容。

VCP, VRL 和 VCAP 每个管脚上的滤波电容必须采用单独打孔接到 GND 平面，不允许在 Bottom 面和附近相同电气网络的器件进行连接。

图1-7 电容布局



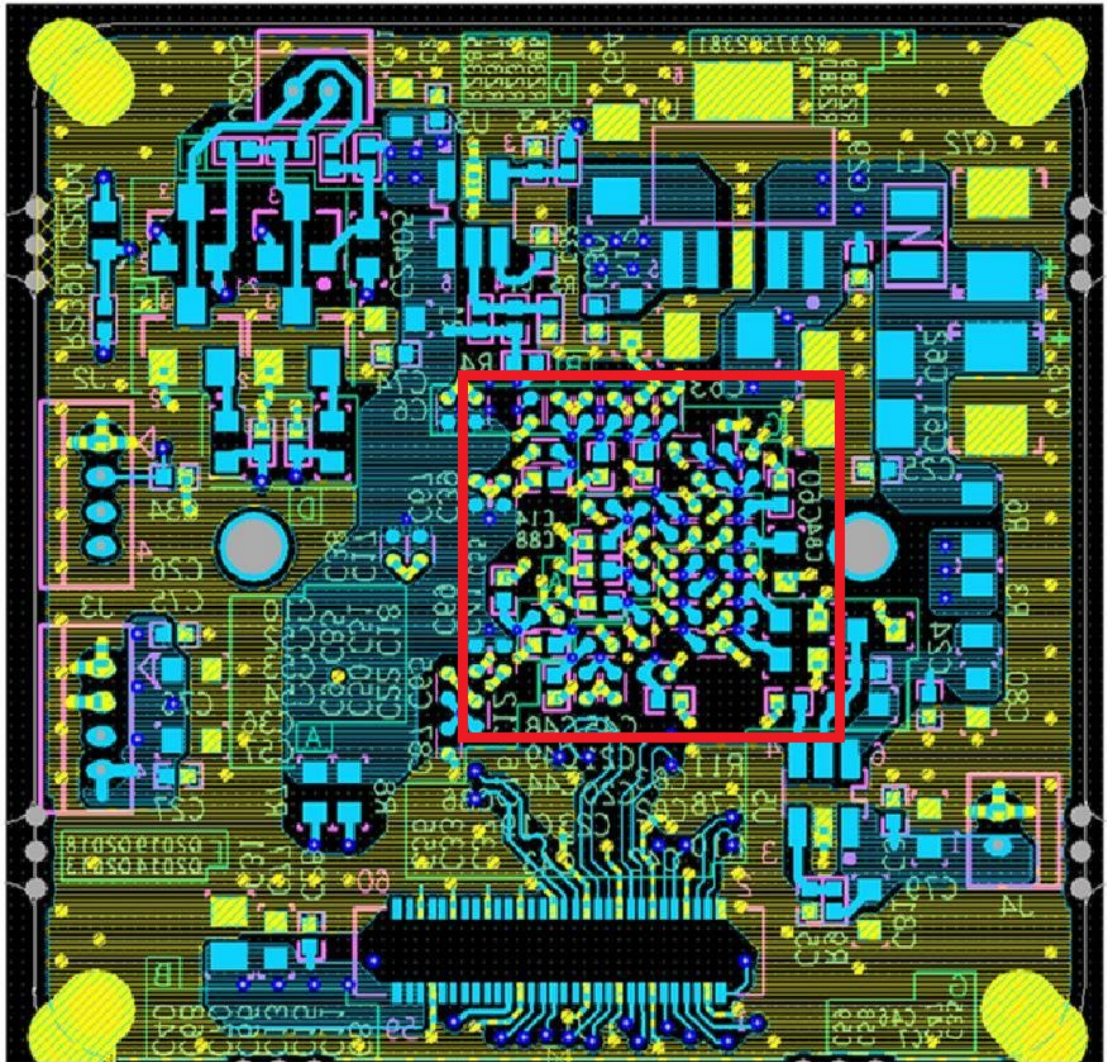
3. GND 处理

建议 sensor 供电管脚滤波电容的 GND 网络都采用单点打孔的方式连接到 GND 平面。如下图，中间高亮部分为电源 pin 脚滤波电容，采用单独打孔接地。

其他地平面保证地的回路最短，避免形成环路。



图1-8 GND 处理

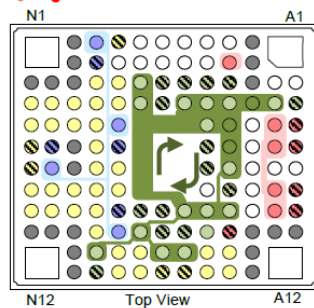


Don't make the ground loop.
It's recommended to use the common single
GND plane for Analog GND and Digital GND.

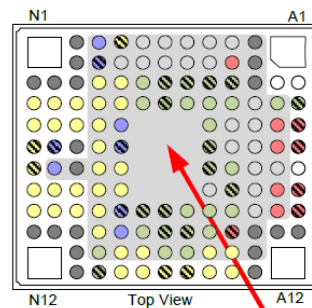
	VDDM(1.8V Power)		VSSM(1.8V GND)
	VDDL(1.2V Power)		VSSL(1.2V GND)
	VDDH(3.3V Power)		VSSH(3.3V GND)



Bad Example



Good Example



GND pattern



4. 数字信号走线应避开模拟电源。

如图 1-9 所示，黄色部分为模拟电源 AVDD_3V3，红色部分为信号线。

图1-9 数字信号处理

