

# **1. История развития и области применения цифровой электроники.**

Цифровая электроника- область электроники, занимающаяся вопросами электрических схем.

Цифровая электроника изучает устройства, формирующие и обрабатывающие дискретные во времени сигналы, выраженные чаще всего в цифровой форме.

Достоинства:

- в цифровом сигнале мало искажений
- легко проектировать
- просто тестировать

Недостатки:

- На высоких частотах, сигнал проходит меньше, чем аналоговый

Поколение цифровой техники:

- первое поколение (1940-1950)
- второе поколение (1950-начало 60гг) (диоды, транзисторы, тиристоры)
- третье поколение (1960-1980) (малые микросхемы)
- четвертое поколение (с 1980-...) (микропроцессор)

0—0-0.4в

1—2.4-5в

## 2. Позиционные системы счисления. Двоично-десятичный код.

Система счисления – способ представления чисел с помощью цифр.

Позиционной системой счисления называется система с определенным набором цифр (каждая цифра имеет вес).

Позиционные системы счисления:

- десятичные; - двоичные; - восьмеричные; - шестнадцатеричные

Двоичная система счисления – это система счисления с основанием два, в кот. предоставления числа использ. две цифры (0,1).

Восьмеричная – это система счисления с основанием 8, в кот. предоставления числа использ. 8 цифр (0,1,2,3,4,5,6,7).

В 16-тиричной системе для предоставления числа используют цифры и буквы

0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F

Т а б л и ц а 2.9. Двоично-десятичный код 8421

Десятичные числа	Двоично-десятичные числа			
	8	4	2	1
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1

Преобразуем десятичное число 3691 в ДДк 8421. Каждая десятичная цифра преобразуется прямо в свой двоично-десятичный эквивалент из 4 бит, и преобразования дают  $3691_{10} = 0011\ 0110\ 1001\ 0001$  ддк.

Десятичное число	3	6	9	1
Двоично-десятичное число	0011	0110	1001	0001

Преобразуем теперь двоично-десятичное число 1000 0000 0111 0010 в его десятичный эквивалент. Каждая группа из 4 бит прямо преобразуется в ее десятичный эквивалент, и тогда получаем  $1000\ 0000\ 0111\ 0010_{\text{ддк}} = 8072_{10}$ :

Двоично-десятичное число	1000	0000	0111	0010
Десятичное число	8	0	7	2

### 3. Двоичная и шестнадцатеричная системы счисления.

Двоичная система счисления – это система счисления с основанием два, в кот. предоставления числа использ. две цифры (0,1).

В 16-тиричной системе для предоставления числа используют цифры и буквы

0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F

Операции над числами

Вычитание:  $0-0=0$ ,  $1-0=1$ ,  $1-1=0$ ,  $10-1=1$

Сложение:  $0+0=0$ ,  $1+0=1$ ,  $0+1=1$ ,  $1+1=10$

Умножение:  $0*0=0$ ,  $0*1=0$ ,  $1*0=0$ ,  $1*1=1$

#### 4. Логические основы цифровой электроники.

Алгебра логики (Булева) служит для описания логических операций.

Основным понятием булевой алгебры является логическая функция.

Логической функцией называется функция  $F=f(x_1, x_2, x_3 \dots)$  аргументы которой и сама функция которой принимают значения 1 и 0.

Булева функция, значения которой определяются сложением аргументов называется логическим сложением или дизъюнкцией.

$$1+x=1, 0+x=x, x+\bar{x}=1, x+x=x$$

$$0+0=0, 1+0=1, 0+1=1, 1+1=1$$

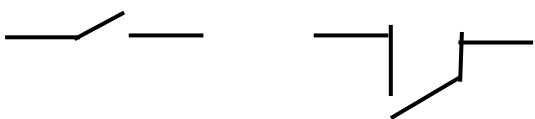
Булева функция, значения которой определяются умножением аргументов называется логическим сложением или конъюнкцией.

$$1*x=x, 0*x=0, x*\bar{x}=0, x*x=x$$

$$0*0=0, 0*1=0, 1*0=0, 1*1=1$$

Булева функция, значения которой противоположны значению аргумента называется отрицанием  $F=\bar{x}$ .

Дизъюнкцию, конъюнкцию и отрицание можно реализовать с помощью контактов.



Конъюнкция реализуется с помощью 2х последовательно соединенных (разомкнутых) контактов.

дизъюнкция реализуется с помощью 2х параллельно соединенных контактов.

## 5. Формы задания логической функции.

1. Таблицу, показывающую какие значения принимает булева функция при всех сочетаниях значимый аргумент называют таблицей истинности

X2	X1	Y
0	0	0
0	1	1
1	0	1
1	1	1

Для двух(сложение)

2. Аналитическая (в виде алгебраического уравнения)

Две формы:

-СКНФ—совершенная конъюнктивная нормальная форма

-СДНФ—совершенная дизъюнктивная нормальная форма

A	B	C	F
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	1

$$F = \bar{A}\bar{B}\bar{C} + A\bar{B}C + ABC - (\text{СДНФ})$$

## 6. Реализация произвольных логических функций с помощью таблиц истинности, СДНФ, СКНФ.

### Алгоритм получения СДНФ по таблице истинности:

1. Отметить те строки таблицы истинности, в последнем столбце которых стоят 1:

$X$	$Y$	$F(X,Y)$
0	0	0
0	1	1
1	0	1
1	1	0

2. Выписать для каждой отмеченной строки *конъюнкцию* всех переменных следующим образом: если значение некоторой переменной в данной строке *равно 1*, то в конъюнкцию включать *саму эту переменную*, если *равно 0*, то ее *отрицание*:

$\bar{X} \& Y$  – для 2-й строки;

$X \& \bar{Y}$  – для 3-й строки.

3. Все полученные конъюнкции связать в дизъюнкцию:  $(\bar{X} \& Y) \vee (X \& \bar{Y})$ .

### Алгоритм получения СКНФ по таблице истинности:

1. Отметить те строки таблицы истинности, в последнем столбце которых стоит 0:

$X$	$Y$	$F(X,Y)$
0	0	0
0	1	1
1	0	1
1	1	0

2. Выписать для каждой отмеченной строки *дизъюнкцию* всех переменных следующим образом: если значение некоторой переменной в данной строке *равно 0*, то в дизъюнкцию включать *саму эту переменную*, если *равно 1*, то ее *отрицание*:

$X \vee Y$  – для 1-й строки;  $\bar{X} \vee \bar{Y}$  – для 4-й строки.

3. Все полученные дизъюнкции связать в конъюнкцию:  $(X \vee Y) \& (\bar{X} \vee \bar{Y})$ .

## 7. Законы алгебры логики.

1. Переместительный:  $x_1x_2=x_2x_1$ ,  $x_1+x_2=x_2+x_1$

2. Сочетательный:  $(x_1x_2)x_3=x_1(x_2x_3)$ ,  
 $(x_1+x_2)+x_3=x_1+(x_2+x_3)$

3. Распределительный:  $x_1(x_2+x_3)=x_1x_2+x_1x_3$ ,  
 $x_1+x_2x_3=(x_1+x_2)(x_1+x_3)$

4. Инверсный:  $\overline{x_1x_2} = \overline{x_1} + \overline{x_2}$ ,  $\overline{x_1 + x_2} = \overline{x_1}\overline{x_2}$

Законы алгебры логики базируются на аксиомах и позволяют преобразовывать логические функции. Логические функции преобразуются с целью их упрощения, а это ведет к упрощению цифровой схемы.

АКСИОМЫ алгебры логики описывают действие логических функций "И" и "ИЛИ" и записываются следующими выражениями:

$0 * 0 = 0$	$0 + 0 = 0$
$0 * 1 = 0$	$0 + 1 = 1$
$1 * 0 = 0$	$1 + 0 = 1$
$1 * 1 = 1$	$1 + 1 = 1$

## 8. Электронные ключи. Ключи на транзисторах. Режимы транзистора в схеме ключа.

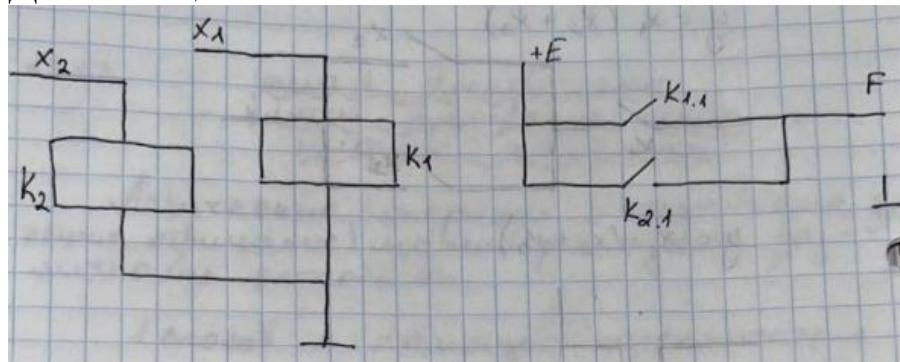
Логические операции можно реализовать различными способами.

1 способ – с помощью переключателей, 2 способ – с помощью электронных ключей.

1 способ: если контакт разомкнут, то соответствует 0, если замкнут, то соответствует 1. Конъюнкция выражается двумя последовательными контактами, дизъюнкции – параллельными.

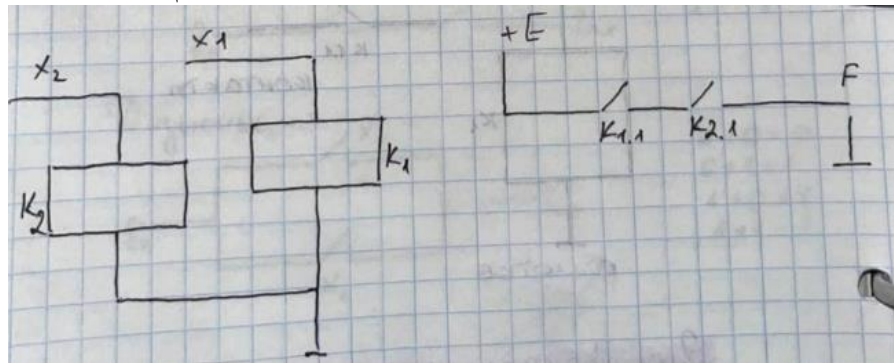
2 способ: операции логического умножения, сложение можно реализовать с помощью электронных ключей.

Дизъюнкция



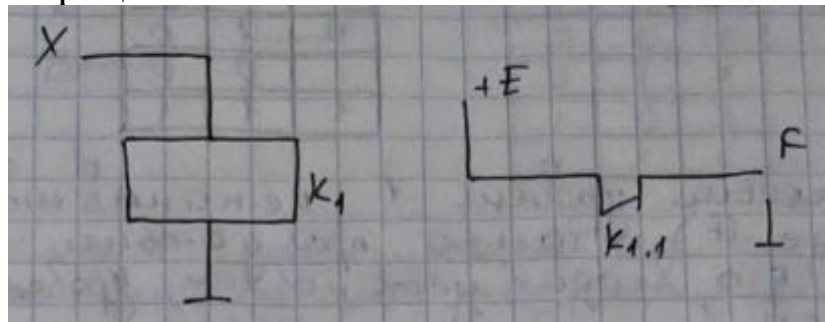
X2	X1	Y
0	0	0
0	1	1
1	0	1
1	1	1

Конъюнкция



X2	X1	Y
0	0	0
0	1	0
1	0	0
1	1	1

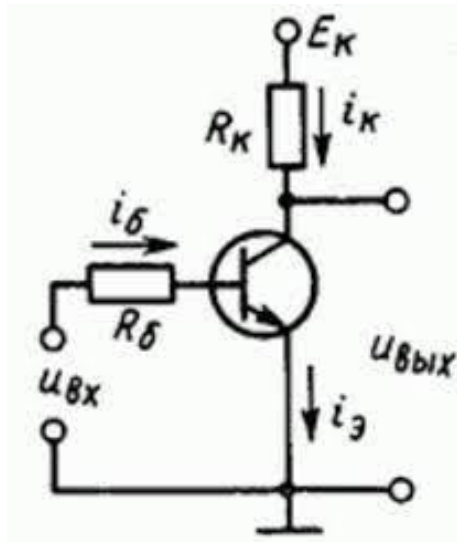
Отрицание



X2	X1
0	1
1	0

Эл. Ключ на транзисторе





$$U_K = E_K - I_K R_K$$

$U_{BX}=0, I_K=0$  следует  $U_K=E_K$

$U_{BX}=1, I_K>0$  следует  $I_K \ll E_K$

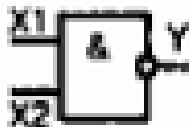
При анализе транзисторных ключей рассматривают два режима статический и динамический.

В статическом режиме анализируется закрытое и открытое состояние ключа. В закрытом состоянии ключа на его входе низкий уровень напряжения (сигнал логического нуля), при котором оба перехода смещены в обратном направлении (режим отсечки).

## 9. Логические элементы цифровых устройств: И, ИЛИ, НЕ, И-НЕ, ИЛИ-НЕ.

Существует три основных типа логических схем:

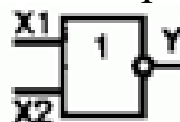
Логический элемент И – элемент, реализующий логическую операцию конъюнкцию. Характерным отличием этого элемента на схемах, является наличие внутри прямоугольника английского знака «&» - амперсанд.



$F=AB$ (булево выражение),

X2	X1	Y
0	0	0
0	1	0
1	0	0
1	1	1

Логический элемент ИЛИ – реализует дизъюнкцию. Схема сборки ИЛИ — многовходовая схема, сигнал «у» на выходе которой, появляется при

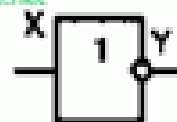


наличии сигнала хотя бы на одном из входов.

X2	X1	Y
0	0	0
0	1	1
1	0	1
1	1	1

если  $A=0/B=0$ , то  $F=0$

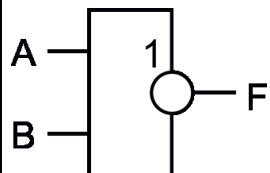
Схема отрицания НЕ — инвертор. Логический уровень на выходе всегда



противоположен логическому уровню на вход.

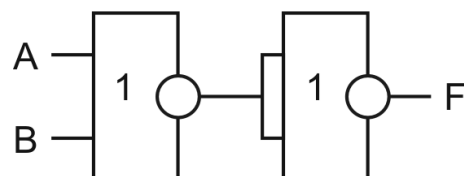
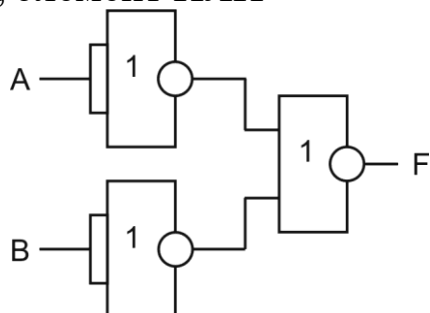
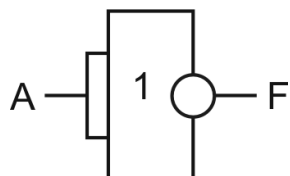
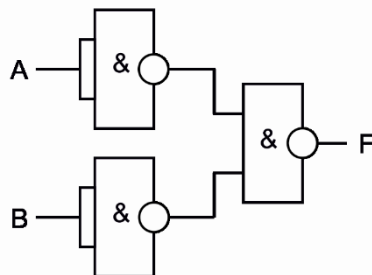
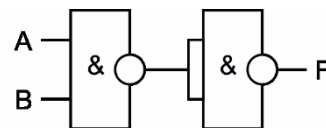
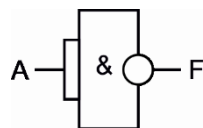
Если присоединить к логическому элементу И элемент НЕ, получится элемент И-НЕ. Если присоединить к логическому элементу ИЛИ элемент НЕ, получится элемент ИЛИ-НЕ. Если имеются только элементы И-НЕ и ИЛИ-НЕ, то можно из них получить логические элементы И, ИЛИ, НЕ.

## Элемент ИЛИ-НЕ



Из элемента И-НЕ можно сделать элемент НЕ, элемент И, элемент ИЛИ

Из элемента ИЛИ-НЕ можно сделать элемент НЕ, элемент И, элемент ИЛИ



## **10. Формирователи одиночных импульсов. Схема и принцип работы преобразователя гармонических колебаний в прямоугольные.**

**Формирователи импульсов** — одни из наиболее часто используемых узлов различной аппаратуры. Они необходимы для сопряжения устройств, для формирования логических уровней напряжения от активных датчиков и детектирования импульсов.

**По назначению** эти устройства можно разбить на три группы:

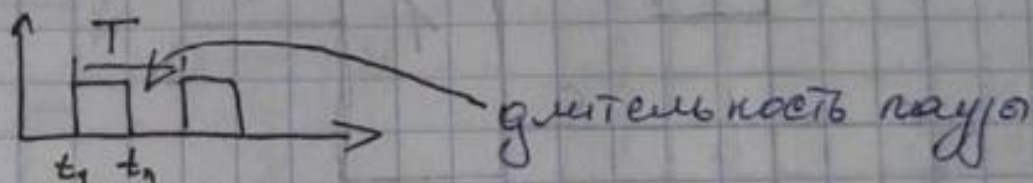
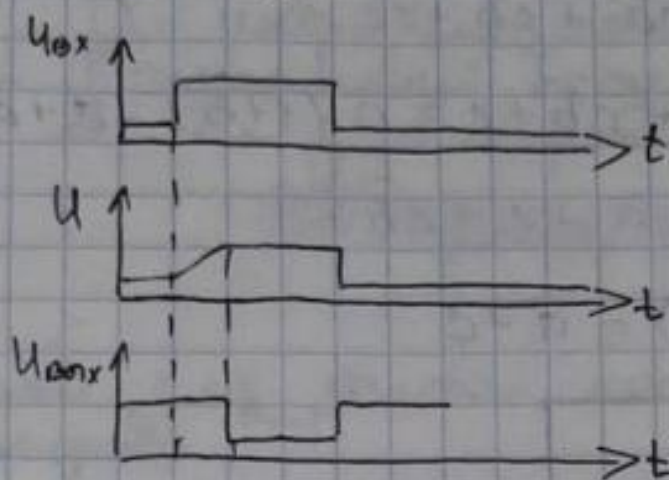
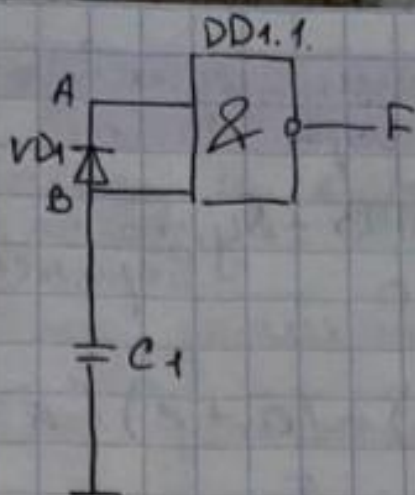
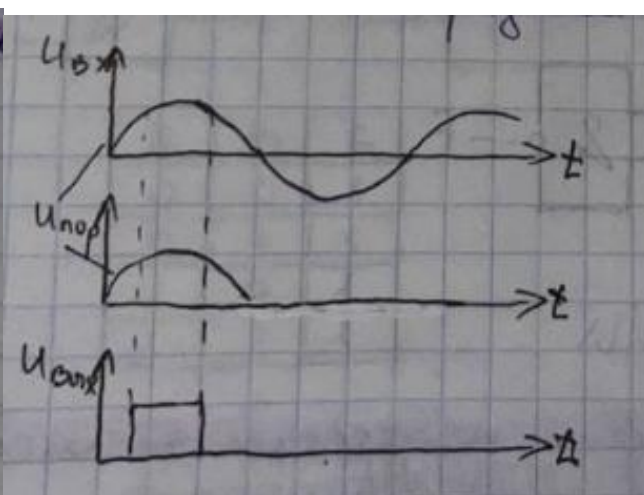
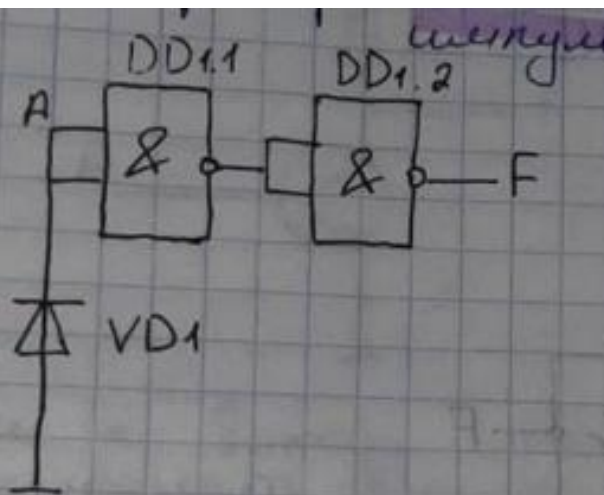
- формирователи некоторого произвольного по длительности импульса при поступлении на вход запускающего импульса;
- формирователи выходного импульса, максимально приближенного по длительности к входному запускающему импульсу;
- формирователи, которые в ответ на поступление на их вход запускающего импульса генерируют определенный по длительности и фазе импульс.

*Преобразователь импульсов* обеспечивает подачу импульсов постоянного тока на вход счетного устройства пульты управления.

В *преобразователе импульсов* эти импульсы усиливаются до импульсов с постоянной продолжительностью и амплитудой. Величина и форма стандартных импульсов на выходе из преобразователя не зависит от величины и формы импульсов детектора.

На выходе *преобразователя импульсов* получают две серии импульсов одинаковой (большой) длительности и различной амплитуды.

По длительности периода следования импульса и длительности сформированных *преобразователями импульсов* преобразователи можно подразделить на две группы: длиннопериодные и коротко-периодные.



от  $t_1$  до  $t_2$  - длительность импульса

## 11. Формирователи одиночных импульсов. Схема и принцип работы устройства задержки фронта импульса.

**Формирователи импульсов** — одни из наиболее часто используемых узлов различной аппаратуры. Они необходимы для сопряжения устройств, для формирования логических уровней напряжения от активных датчиков и детектирования импульсов.

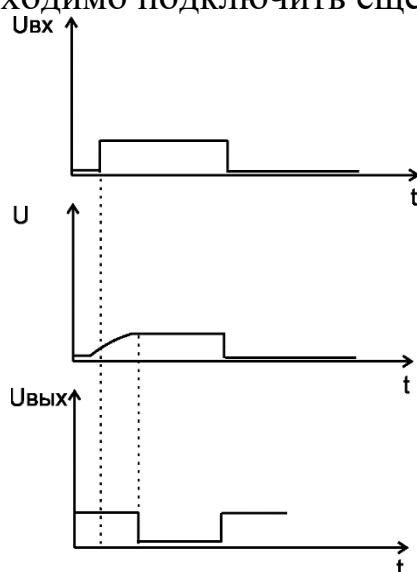
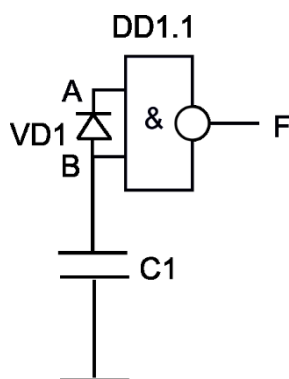
**По назначению** эти устройства можно разбить на три группы:

- формирователи некоторого произвольного по длительности импульса при поступлении на вход запускающего импульса;
- формирователи выходного импульса, максимально приближенного по длительности к входному запускающему импульсу;
- формирователи, которые в ответ на поступление на их вход запускающего импульса генерируют определенный по длительности и фазе импульс.

### Задержка

Если на входе  $A$  устройства задержки установлен уровень логического 0, конденсатор  $C1$  незаряжен, а это значит, что на входе  $B$  установлен тоже уровень логического 0 и, на выходе  $F$ , будет уровень логической 1. Как только на входе  $A$  появится уровень 1, конденсатор  $C1$  начнет заряжаться обратным током диода. Величина тока небольшая, поэтому для зарядки конденсатора до уровня логической 1 необходима некоторый промежуток времени, на протяжении которого на выходе логического элемента уровень логической 1 будет сохраняться. И только в момент, когда конденсатор будет заряжаться до уровня логической 1, на выходе  $F$  логического элемента установится уровень логического 0.

На выходе  $F$  устройства задержки фронта импульса выходной сигнал проинвертирован относительно входного. Для того чтобы выходной сигнал был неинвертирован, к выходу  $F$  устройства необходимо подключить еще один элемент  $HE$ .



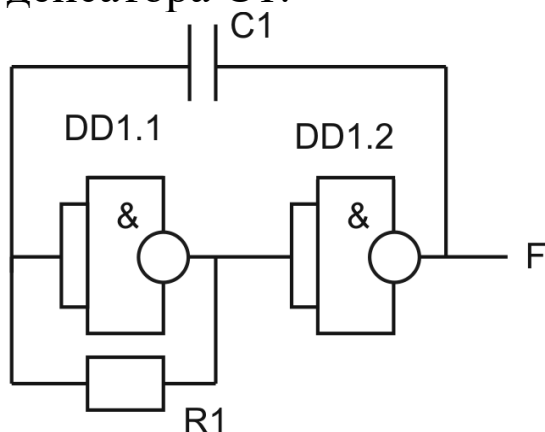
## 12. Схема и принцип работы мультивибратора на 2-х логических элементах, частота и период мультивибратора.

Мультивибраторы – это релаксационный генератор, кот. Вырабатывает последовательность прямоугольных импульсов или близкой к ним по форме.

Чаще всего мультивибратор создают с использованием биполярных транзисторов.

Простейший мультивибратор состоит из следующих основных элементов: транзисторы, резисторы, конденсаторы.

Если на вход логического элемента DD1.1 будет уровень логического 0, то на выходе DD1.1 появится уровень логической 1, а на выходе DD1.2 уровень логического 0. Между выходом DD1.2 и выходом DD1.1 возникает разность потенциалов. Между этими точками подключены конденсатор C1 и резистор R1 и благодаря возникшей разности потенциалов конденсатор C1 начнет заряжаться через резистор R1. Когда напряжение на входе элемента DD1.1 достигает уровня логической 1, произойдет смена логических уровней на выходе DD1.1 и выходе элемента DD1.2. С этого момента конденсатор C1 начнет разряжаться через R1 током противоположным току зарядки. Этот процесс повторяется, и на выходе F возникает последовательность импульсов по форме близкой к прямоугольной. Частота генерации обратно пропорциональна сопротивлению резистора R1 и емкости конденсатора C1.



### Применение мультивибраторов

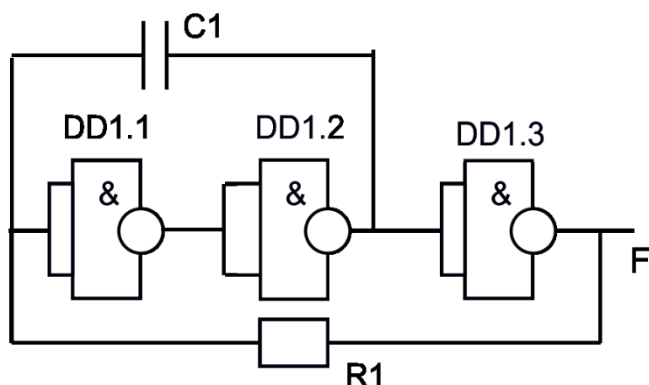
В практической деятельности мультивибраторы применяют в качестве генераторов импульсов прямоугольной формы, при снятии напряжения с коллекторов транзисторов и пилообразной формы, при снятии напряжения с баз транзисторов.

### 13. Схема и принцип работы мультивибратора на 3-х логических элементах, частота и период мультивибратора.

Мультивибраторы – это релаксационный генератор, кот. Вырабатывает последовательность прямоугольных импульсов или близкой к ним по форме.

Чаще всего мультивибратор создают с использованием биполярных транзисторов.

Простейший мультивибратор состоит из следующих основных элементов: транзисторы, резисторы, конденсаторы.



Если на входе логического элемента *DD1.1* будет уровень логического 0, на выходе *DD1.2* также будет 0. Поэтому между этими точками разность потенциалов равна 0. В это время на выходе элемента *DD1.3* появится уровень логической 1, который относительно входа элемента *DD1.3*, которая относительно входа этого элемента создает разность потенциалов. Между этими точками подключены конденсатор *C1* и резистор *R1* и благодаря возникшей разности потенциалов конденсатор *C1* начнет заряжаться через резистор *R1*. Когда напряжение на входе элемента *DD1.1* достигнет уровня логической 1, произойдет смена логических уровней на входе и выходе элемента *DD1.3*. С этого момента конденсатор *C1* начнет разряжаться через *R1* током противоположным току зарядки. Этот процесс повторяется, и на выходе *F* возникает последовательность импульсов по форме близкой к прямоугольной. Частота генерации обратно пропорциональна сопротивлению резистора *R1* и емкости конденсатора *C1*

#### Применение мультивибраторов

В практической деятельности мультивибраторы применяют в качестве генераторов импульсов прямоугольной формы, при снятии напряжения с коллекторов транзисторов и пилообразной формы, при снятии напряжения с баз транзисторов.

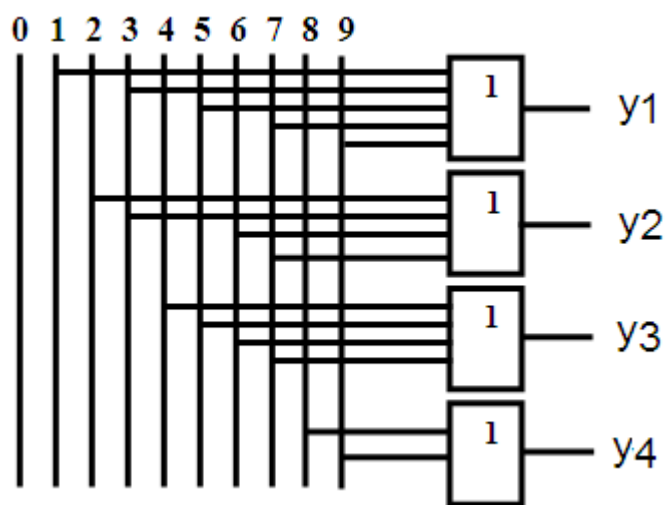


## 14. Шифраторы. Назначение. Схема и принцип работы декадного шифратора.

Шифратором называется комбинационное устройство с  $m$  входами и  $n$  выходами, который преобразует сигнал одного из его входов в двоичный код.

Шифратор, кот. Преобразует десятичные цифры в двоичный код наз. Двоичным.

Если число входов у шифратора равно  $m=2^n$  -полный  
 $m<2^n$ -неполный



Десятич- ный код	$y_4$	$y_3$	$y_2$	$y_1$
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1

Неполный шифратор, предназначенный для преобразования десятичных цифр от 0 до 9 в двоичный код, наз. декадным.

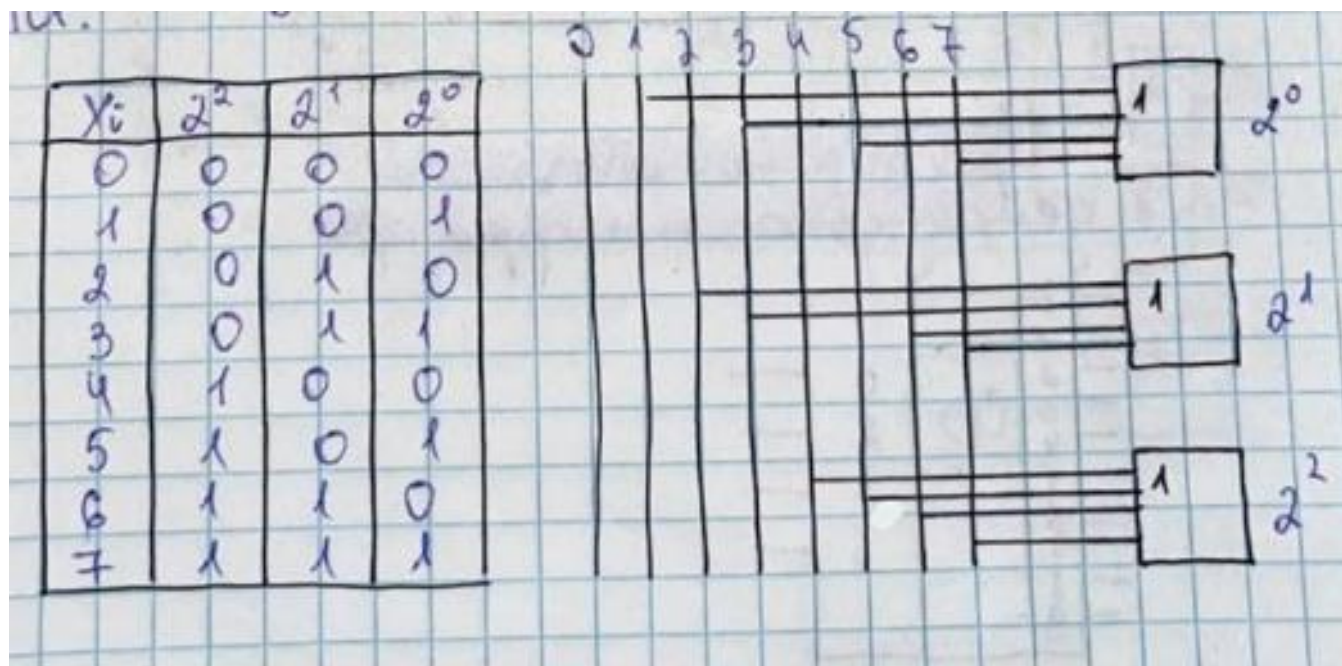
## 15. Схема и принцип работы полного шифратора.

Шифратором называется комбинационное устройство с  $m$  входами и  $n$  выходами, который преобразует сигнал одного из его входов в двоичный код.

Шифратор, кот. Преобразует десятичные цифры в двоичный код наз. Двоичным.

Если число входов у шифратора равно  $m=2^n$  -полный

$m < 2^n$  -неполный

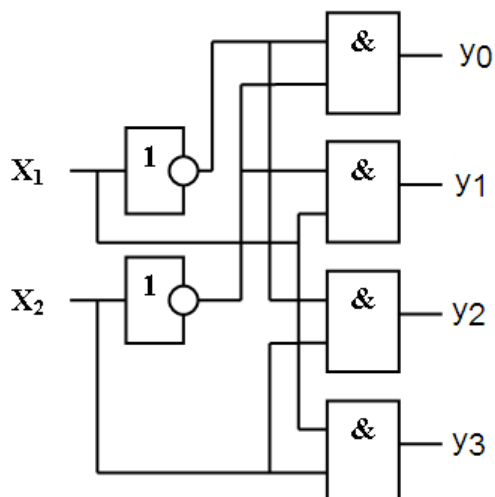


## 16. Дешифраторы. Назначение. Полный и неполный дешифраторы.

Дешифратор-комбинационное устройство, с  $m$  входами и  $n$  выходами, которое преобразует код слова, поступающий на входы, в сигнал на одном из его выходов. Дешифраторы, у кот. слово представлено в двоичном коде, наз. двоичным. Используется для преобразования двоичных чисел в десятичный код.

Если число выходов у дешифратора равно  $n=2^m$  -полный  
 $n<2^m$ -неполный

В качестве примера рассм. способ построения дешифратора на 2 входа.



$X_1$	$X_0$	3	2	1	0
0	0	0	0	0	1
0	1	0	0	1	0
1	0	0	1	0	0
1	1	1	0	0	0

$y_0 = \bar{x}_0 \cdot \bar{x}_1$   
 $y_1 = x_0 \cdot \bar{x}_1$   
 $y_2 = \bar{x}_0 \cdot x_1$   
 $y_3 = x_0 \cdot x_1$

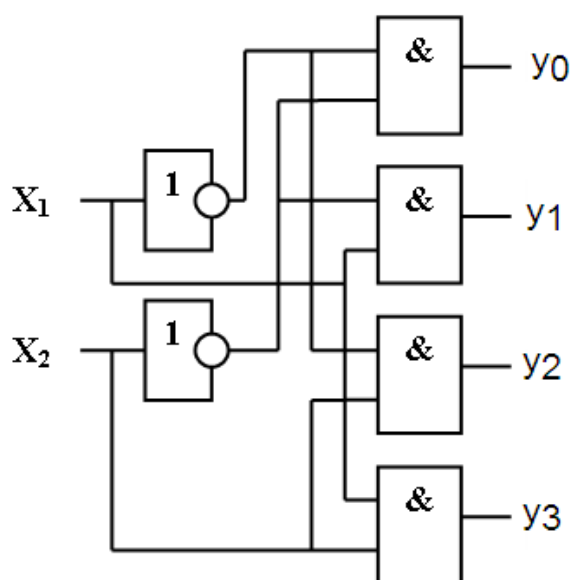
Дешифратор, предназначенный для преобразования двоичных чисел от 0000 до 1001-декадный.



## 17. Таблица истинности, булево выражение дешифратора на два входа.

Дешифратор-комбинационное устройство, с  $m$  входами и  $n$  выходами, которое преобразует код слова, поступающий на входы, в сигнал на одном из его выходов. Дешифраторы, у кот. слово представлено в двоичном коде, наз. двоичным. Используется для преобразования двоичных чисел в десятичный код. Если число выходов у дешифратора равно  $n=2^m$  -полный  $n<2^m$ -неполный

В качестве примера рассм. способ построения дешифратора на 2 входа.



$X_1$	$X_0$	3	2	1	0
0	0	0	0	0	1
0	1	0	0	1	0
1	0	0	1	0	0
1	1	1	0	0	0

  
$$y_0 = \overline{X_0} \cdot \overline{X_1}$$
$$y_1 = X_0 \cdot \overline{X_1}$$
$$y_2 = \overline{X_0} \cdot X_1$$
$$y_3 = X_0 \cdot X_1$$

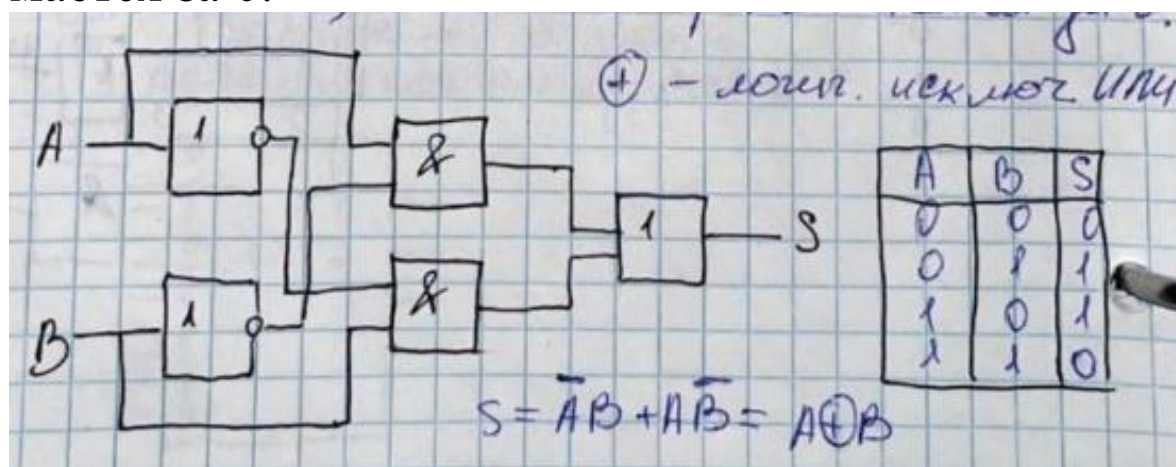


## 18. Сумматоры по модулю два. Таблица истинности, схема на логических элементах.

Сумматоры- устройства, которые используются для сложения двоичных чисел.

Простейшим комбинационным устройством, кот. может использ. для сложения двух чисел без переноса в старший разряд явл. логический элемент ИСКЛЮЧАЮЩЕЕ ИЛИ (сумматор по модулю 2).

Особенностью работы такого элемента явл. то, что  $1+1$  принимается за 0.



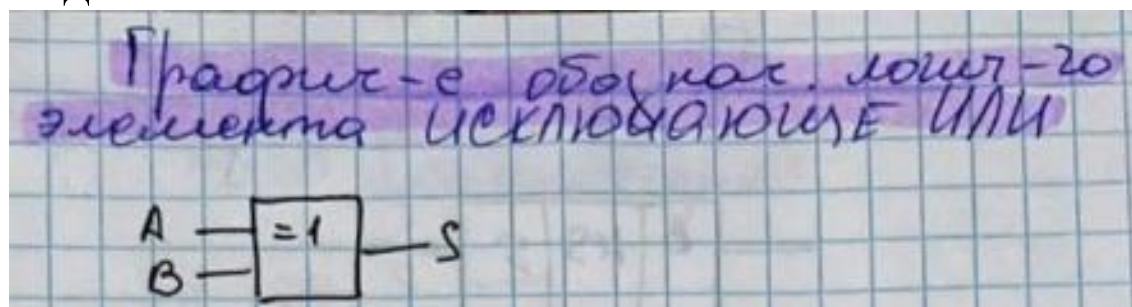
**По количеству одновременно обрабатываемых разрядов складываемых чисел:**

- одноразрядные,
- многоразрядные.

**По числу входов и выходов одноразрядных двоичных сумматоров:**

- четвертьсумматоры- 2 входа-1 выход.
- Полусумматоры -2 входа-2 выхода

полные одноразрядные двоичные сумматоры, 3 входа, 2 вы-  
хода



## 19. Полусумматор. Таблица истинности, схема, графическое изображение.

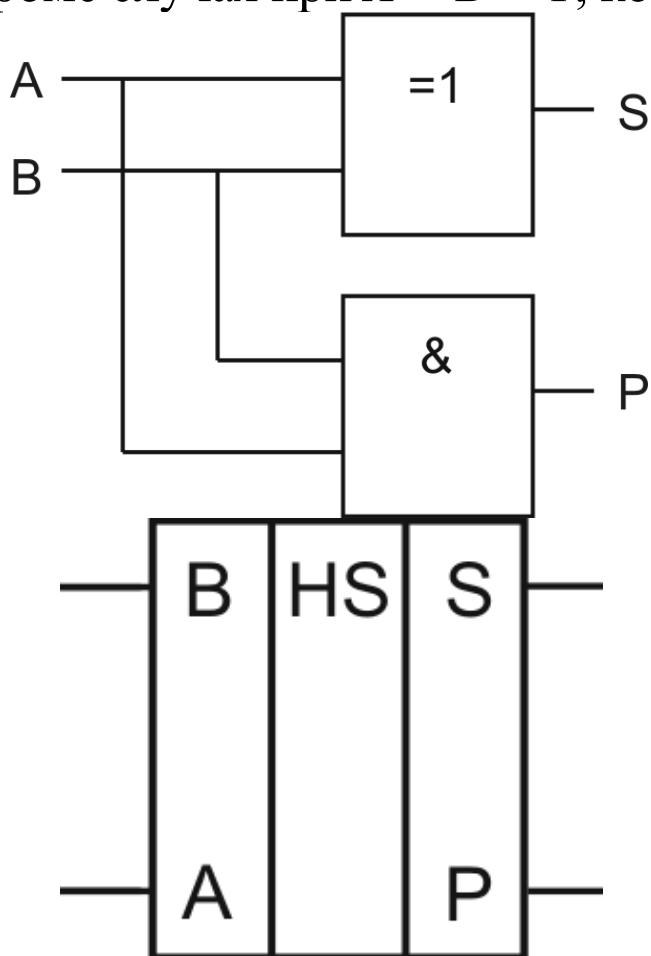
Сумматоры- устройства, которые используются для сложения двоичных чисел.

**По числу входов и выходов одноразрядных двоичных сумматоров:**

- четвертьсумматоры- 2 входа-1 выход.
- Полусумматоры -2 входа-2 выхода

полные одноразрядные двоичные сумматоры, 3 входа, 2 выхода

*ПОЛУСУММАТОР* имеет два входа ( $A$  и  $B$ ) и два выхода: суммы  $S$  и переноса  $P$ . Работа полусумматора осуществляется в соответствии с правилом: при любых наборах сигналов на входах  $A$  и  $B$ , на выходе  $S$  формируется результат сложения *сумматора по модулю 2*, а на выходе сигнал переноса  $P$  во всех случаях будет 0, кроме случая при  $A = B = 1$ , когда  $P = 1$ .



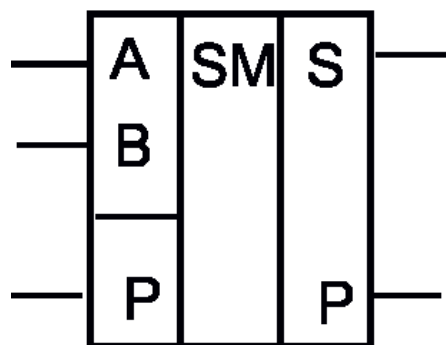
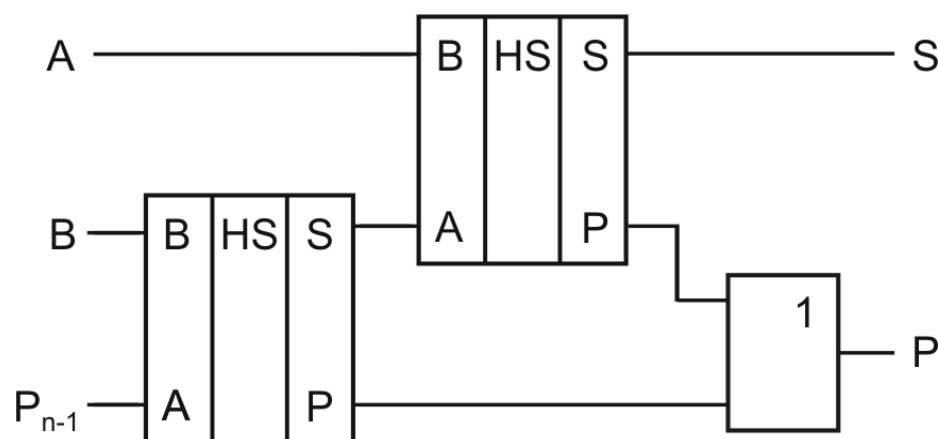
A	B	P	S
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

## 20. Одноразрядный двоичный сумматор. Таблица истинности, схема, графическое изображение.

Сумматоры- устройства, которые используются для сложения двоичных чисел.

**По количеству одновременно обрабатываемых разрядов складываемых чисел:**

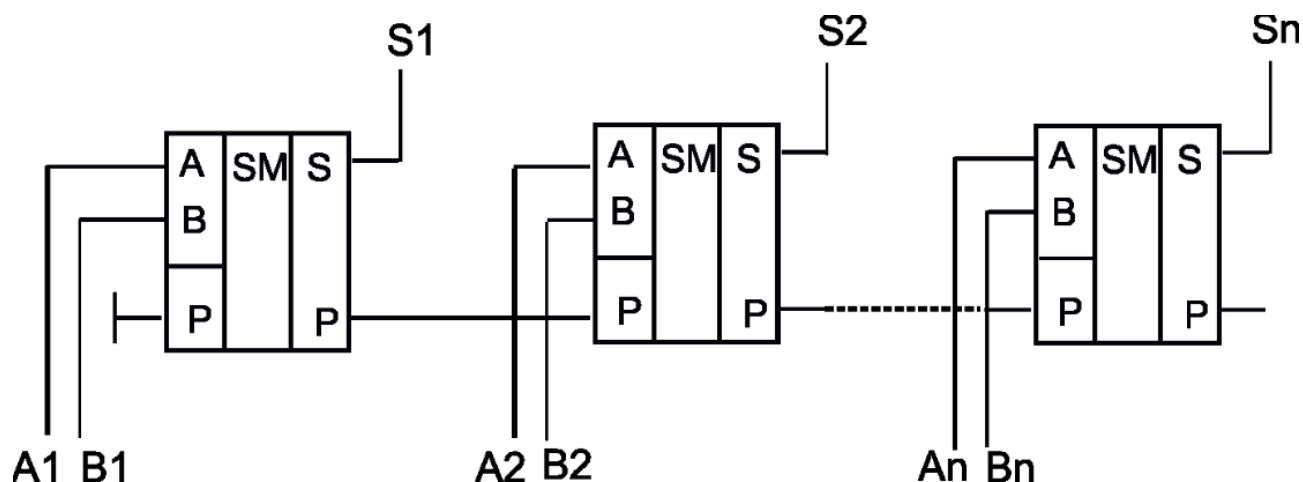
- одноразрядные,
- многоразрядные.
- **ОДНОРАЗРЯДНЫЙ ДВОИЧНЫЙ СУММАТОР.** При сложении двух многоразрядных двоичных чисел в каждом разряде складываются три цифры: две – слагаемые данного разряда и перенос с суммы младшего разряда. Одноразрядный двоичный сумматор (рис 71) выполняет операцию сложения двух двоичных цифр  $A$  и  $B$  с учетом переноса с младшего разряда  $P_{n-1}$ . Его графическое обозначение приведено на рисунке 72. Работу одноразрядного двоичного сумматора отражает таблица 23.



$P_{n-1}$	A	B	P	S
0	0	0	0	0
0	0	1	0	1
...	...	...	...	...
1	1	0	1	0
1	1	1	1	1

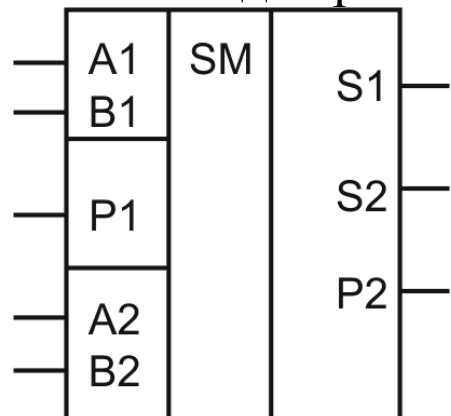
## 21. Схема и работа $n$ -разрядного сумматора. Интегральный сумматор К155ИМ2.

Сумматоры- устройства, которые используются для сложения двоичных чисел.



Сумматор может использоваться для вычитания. Если нужно выполнить вычитание  $A - B$ , сначала нужно записать число  $B$  в инверсном коде, затем сложить с  $A$  и прибавить 1:  $A - B = A + B + 1$  (числа  $A$  и  $B$  должны иметь одинаковое число разрядов).

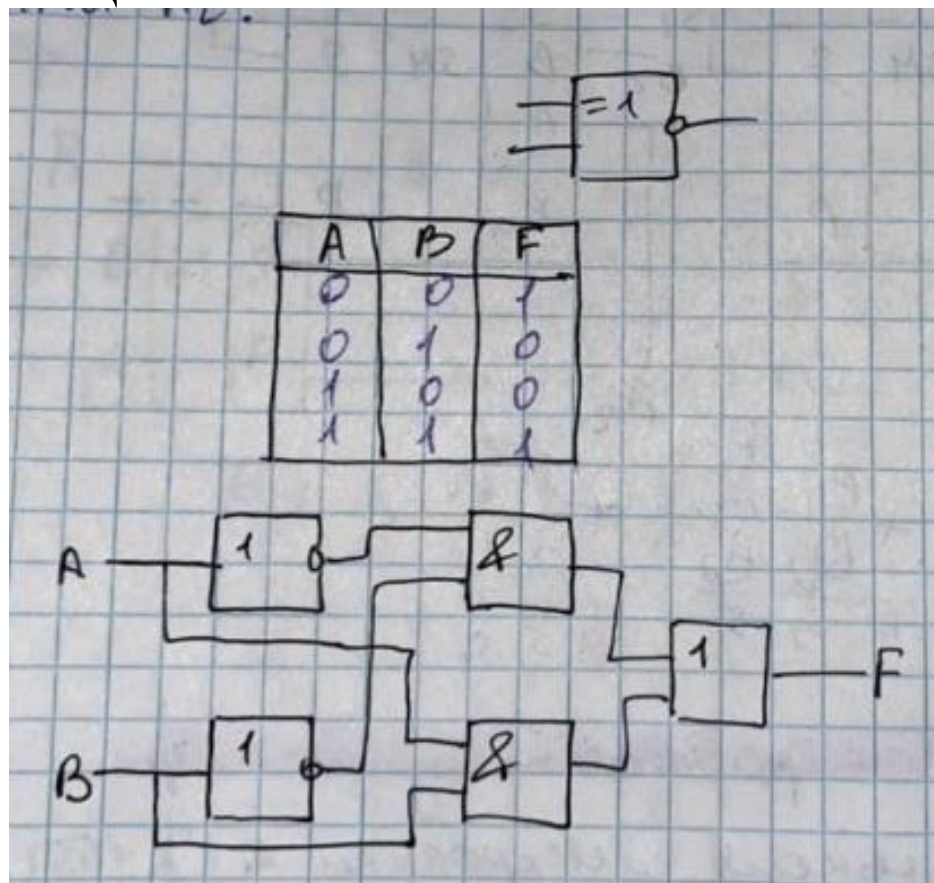
**ИНТЕГРАЛЬНЫЙ СУММАТОР.** Интегральная микросхема К155ИМ2 (рис .74) является двухразрядным сумматором, где  $A1$  и  $B1$  – входы первого разряда чисел,  $B1$  и  $B2$  – входы второго числа,  $P1$  – вход переноса с младшего разряда,  $P2$  – выход переноса в старший разряд.





## 22. Таблица истинности, работа компаратора на логическом элементе ИСКЛЮЧАЮЩЕЕ ИЛИ.

Компаратор – комбинационное устройство, предназначенное для сравнения двух численных величин. Одним из наиболее простых таких устройств явл. логический элемент ИСКЛЮЧАЮЩЕЕ ИЛИ-НЕ.



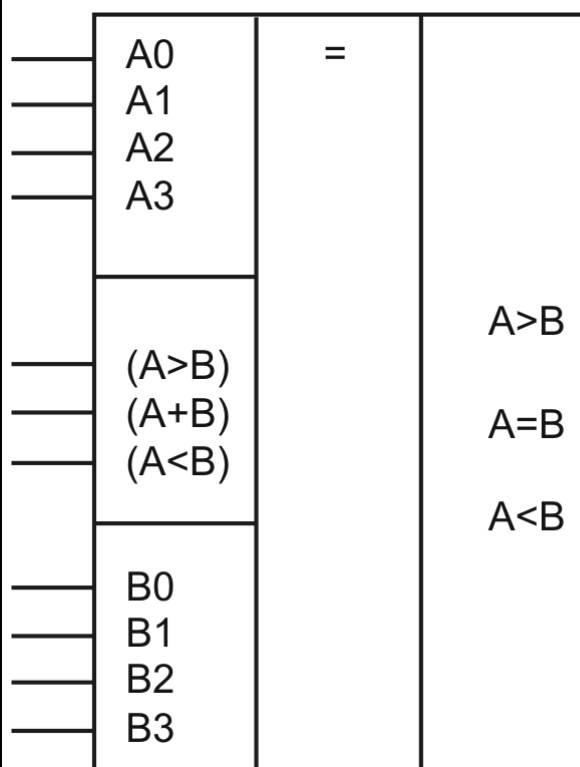
Предназначен для сравнения величины двух чисел. Одноразрядный двоичный компаратор имеет 2 входа и 3 выхода.

Входы предназначены для подачи чисел, для сравнения.

С помощью интегрального можно сравнить два четырехразрядных числа. Через компараторы осуществляется связь между непрерывными сигналами, например, напряжения и логическими переменными цифровых устройств. Сравнимый сигнал может подаваться как на инвертирующий, так и на неинвертирующий вход компаратора. Соответственно, в зависимости от этого компаратор называют инвертирующим или неинвертирующим.

## 23. Интегральный компаратор К555СП1. Графическое изображение, назначение выводов.

Интегральная схема К555СП1 является четырехразрядным компаратором. Для увеличения разрядности сравниваемых чисел выходы сравнения  $A < B$ ,  $A = B$  и  $A > B$  одной микросхемы соединяют с соответствующими входами наращивания каскадов ( $A < B$ ), ( $A = B$ ) и ( $A > B$ ). Например, для построения двадцати разрядного компаратора нужно 5 микросхем.



$A3, A2, A1, A0$  – входы числа  $A$  ( $A3$  – вход старшего разряда);

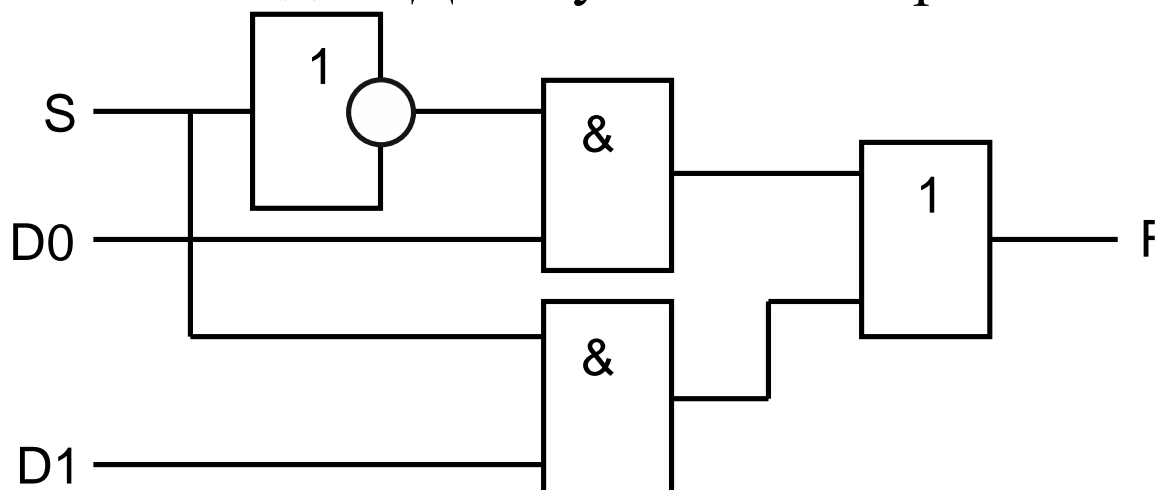
$B3, B2, B1, B0$  – входы числа  $B$ ;

$(A > B), (A = B), (A < B)$  – входы наращивания каскадов;

$A > B, A = B, A < B$  – выходы сравнения.

## 24. Мультиплексоры. Назначение. Схема мультиплексора 2-1, его работа.

Мультиплексором называется устройство, которое обеспечивает передачу сигнала одного из множества входов на один выход при определенном адресном коде. Мультиплексор имеет  $m$  информационных и  $n$  адресных входов. Для мультиплексора  $m = 2^n$ .



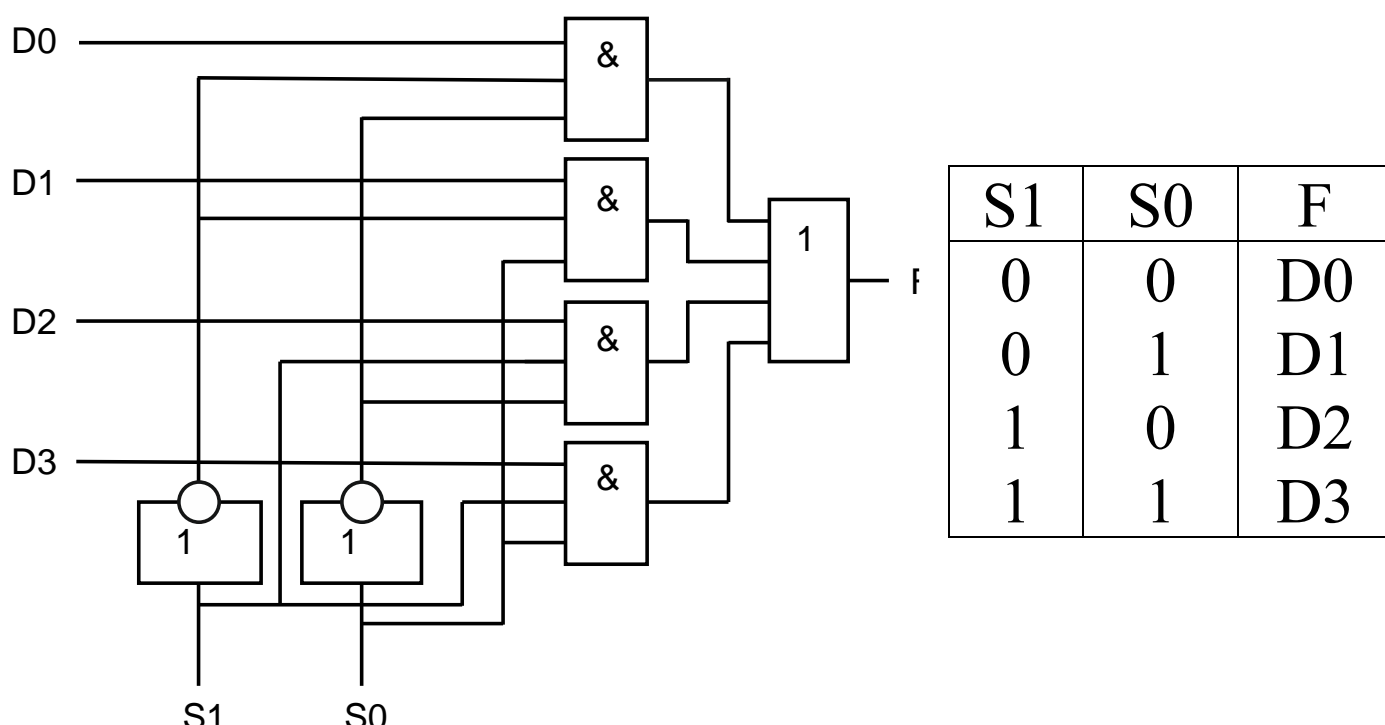
D – информационные входы

S – число адресных входов

Если  $S = 0$  выход  $F$  принимает уровень входа  $D0$ ,  
если  $S = 1$  – уровень входа  $D1$ .

## 25. Таблица истинности мультиплексора 4-1, его схема, работа.

Мультиплексором называется устройство, которое обеспечивает передачу сигнала одного из множества входов на один выход при определенном адресном коде. Мультиплексор имеет  $m$  информационных и  $n$  адресных входов. Для мультиплексора  $m = 2^n$ .

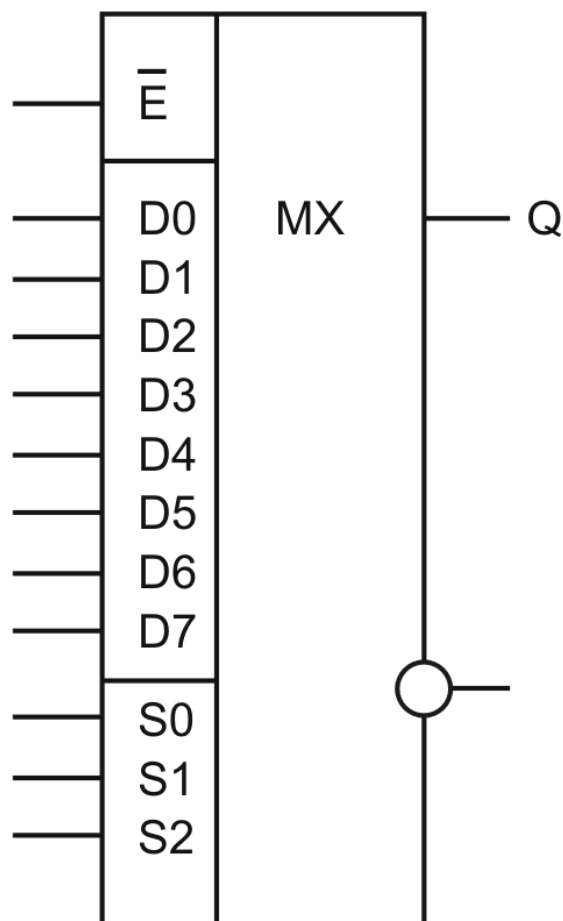


D – информационные входы

S – число адресных входов

## 26. Интегральный мультиплексор К155КП7. Графическое изображение, назначение выводов.

Интегральная микросхема К155КП7 является мультиплексором (8 – 1). Связь между информационными входами и выходом  $Q$  отсутствует при  $E = 1$ .



S2	S1	S0	F
0	0	0	D0
0	0	1	D1
0	1	0	D2
0	1	1	D3
1	0	0	D4
1	0	1	D5
1	1	0	D6
1	1	1	D7

Название выводов микросхемы:

$D7...D0$  – информационные входы;

$S2...S0$  – адресные входы;

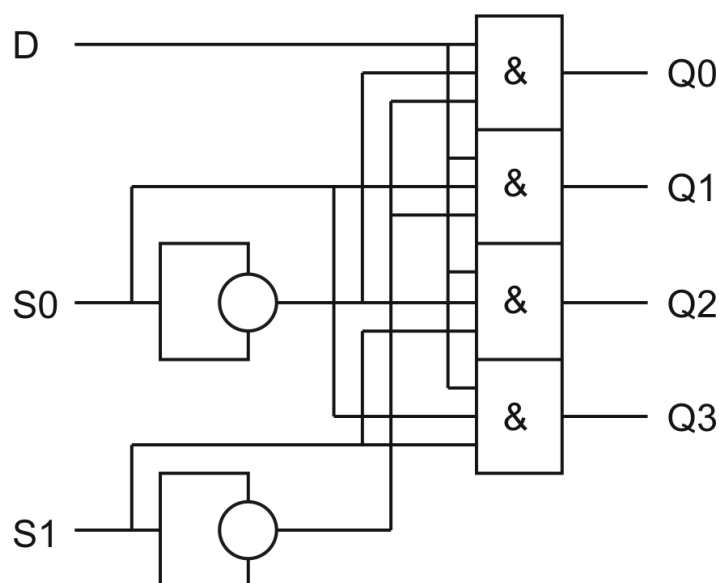
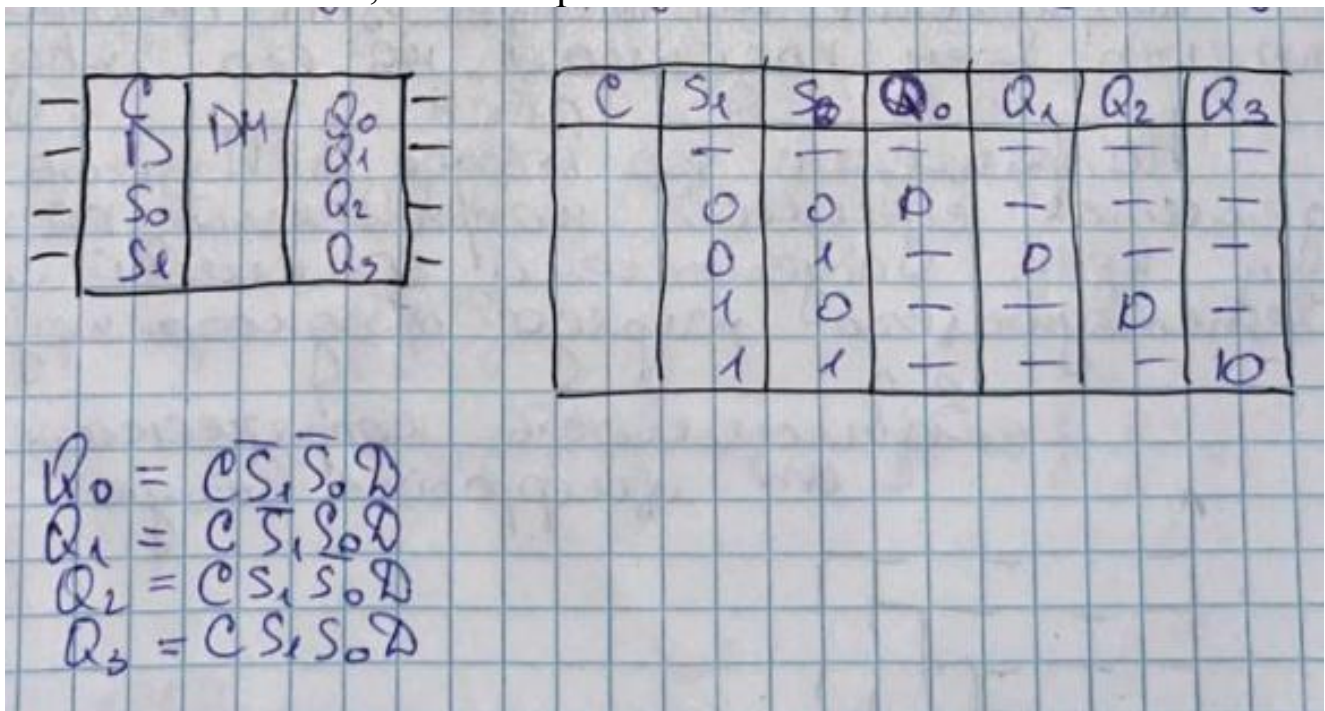
$E$  – инверсный вход синхронизации (связь между информационными входами и выходом  $Q$  возможна только при  $E = 0$ ).

## 27. Демультимплексор. Назначение. Схема демультимплексора 1-4, его работа.

Демультимплексором называется устройство, которое обеспечивает передачу сигнала одного входа на один из нескольких выходов при определенном адресном коде. Демультимплексор имеет  $m$  выходов и  $n$  адресных входов. Для демультимплексора  $m = 2^n$ . В записи «демультимплексор (1 – 4)» обозначает, что у него 1 информационный вход и 4 выхода. У демультимплексора может быть дополнительный вход стробирования (разрешения)  $C$ .

Если вход  $C$  прямой, то при  $C=0$  связь между входами и выходами отсутствует: если же вход  $C$  инверсный, то связь между входами и выходами, то связь отсутствует при  $C=1$ .

Если между входами и выходами связь отсутствует, на прямых выходах будет уровень логического 0, а на инверсных-логической 1.



## 28. RS-триггер с инверсными входами. Схема, режимы работы, таблица истинности, графическое изображение.

Последовательностное устройство, у кот. значение сигнала на выходе зависит не только от значений сигналов на его входах в данный момент времени, но и от его предыдущего состояния.

Триггер – электронное устройство, кот. может принимать одно из двух состояний (0 или 1). Процесс перехода триггера из одного состояния в другое называется опрокидыванием.

Триггер имеет 2 выхода: прямой Q и обратный  $\bar{Q}$ . Если на прямом выходе напряжение соответствует высокому уровню, принято считать, что триггер находится в состоянии 1, а если низкому уровню – в состоянии 0.

Входы триггеров имеют определенное буквенное обозначение, которое отражает его функциональное назначение

R-вход в состоянии 0.

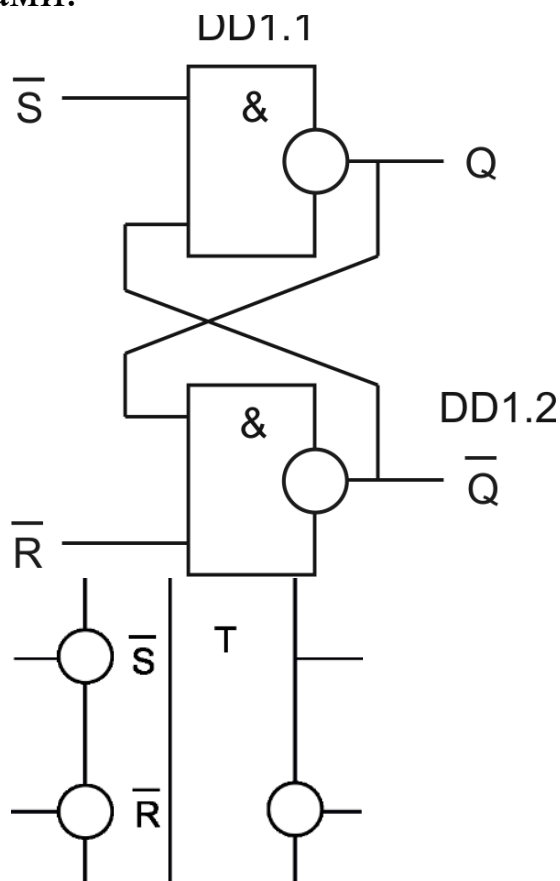
S-вход в состоянии 1.

D-информационный вход

C-синхронный вход

T-счетный вход

Наиболее простым триггером является  $\bar{R}\bar{S}$ -триггер с инверсными входами.



$\bar{R}$	$\bar{S}$	Q	$\bar{Q}$	режим
0	0	1	1	запрет
0	1	0	1	Уст.0
1	0	1	0	Уст.1
1	1	$Q_0$	$\bar{Q}_0$	хранение

## 29. RS-триггер. Схема, режимы работы, таблица истинности, графическое изображение.

Последовательностное устройство, у кот. значение сигнала на выходе зависит не только от значений сигналов на его входах в данный момент времени, но и от его предыдущего состояния.

Триггер – электронное устройство, кот. может принимать одно из двух состояний (0 или 1). Процесс перехода триггера из одного состояния в другое называется опрокидыванием.

Триггер имеет 2 выхода: прямой Q и обратный  $\bar{Q}$ . Если на прямом выходе напряжение соответствует высокому уровню, принято считать, что триггер находится в состоянии 1, а если низкому уровню – в состоянии 0.

Входы триггеров имеют определенное буквенное обозначение, которое отражает его функциональное назначение

R-вход в состоянии 0.

S-вход в состоянии 1.

D-информационный вход

C-синхронный вход

T-счетный вход

Если ко входам  $\bar{S}$  и  $\bar{R}$  подключить логические элементы И–НЕ, получается RS-триггер (рис. 1). Графическое обозначение RS-триггера дано на рис. 2, а его работу отражает таблица 1. Активный уровень - 1

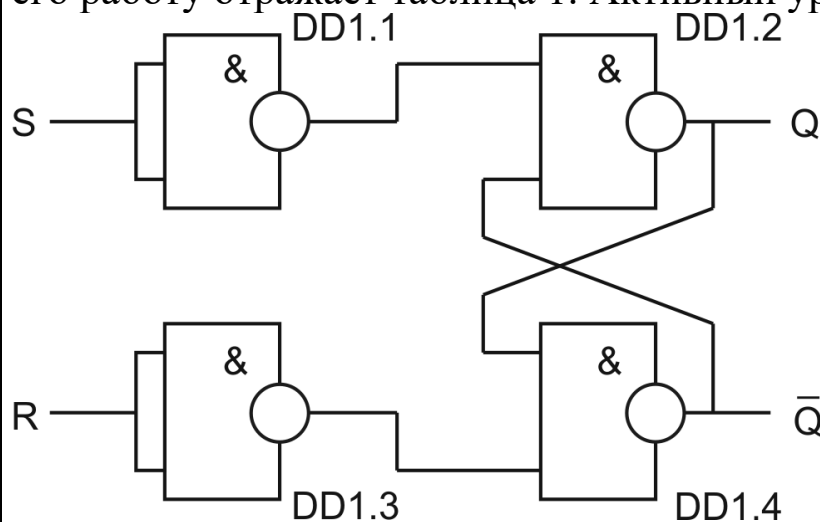


Рис. 1

Таблица 1

R	S	Q	Q-	Режим
0	0	Q0	Q0-	Хранения
0	1	1	0	1
1	0	0	1	0
1	1	1	1	Запрет

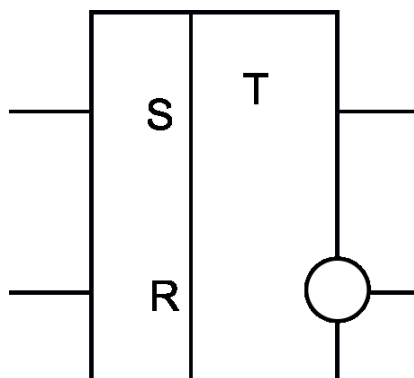


Рис. 2



### 30. Синхронный *RSC* триггер. Схема, режимы работы, таблица истинности, графическое изображение.

Последовательностное устройство, у кот. значение сигнала на выходе зависит не только от значений сигналов на его входах в данный момент времени, но и от его предыдущего состояния.

Триггер – электронное устройство, кот. может принимать одно из двух состояний (0 или 1). Процесс перехода триггера из одного состояния в другое называется опрокидыванием.

Триггер имеет 2 выхода: прямой  $Q$  и обратный  $Q^-$ . Если на прямом выходе напряжение соответствует высокому уровню, принято считать, что триггер находится в состоянии 1, а если низкому уровню – в состоянии 0.

Входы триггеров имеют определенное буквенное обозначение, которое отражает его функциональное назначение

R-вход в состоянии 0.

S-вход в состоянии 1.

D-информационный вход

C-синхронный вход

T-счетный вход

На рис 1 дана схема синхронного *RS*-триггера (*RSC*-триггера). При  $C = 0$  он находится в режиме хранения, а при  $C = 1$  – работает как *RS*-триггер. Графическое обозначение *RSC*-триггера дано на рис. 2.

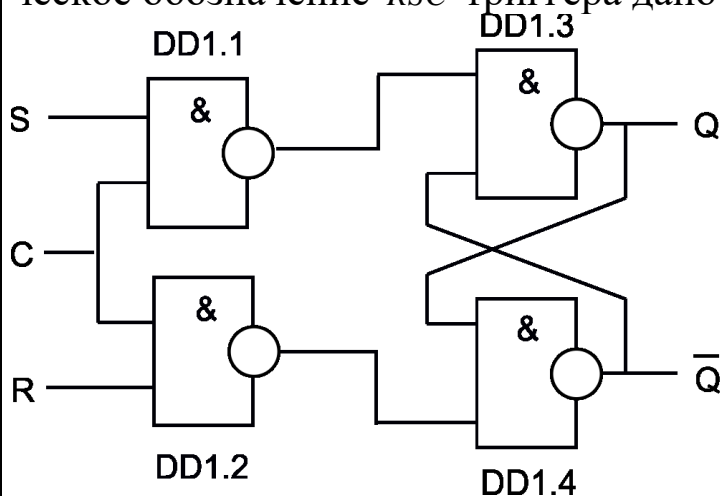


Рис. 1

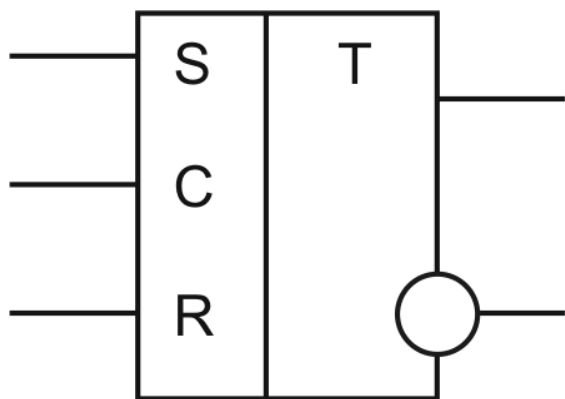


Рис. 2

Таблица 1

C	R	S	Q	Q-	Режимы
0	*	*	Q0	Q0-	Хранения
1	0	0	Q0	Q0-	Хранения
1	0	1	1	0	Устан 1
1	1	0	0	1	Устан 0
1	1	1	1	1	Запрет

### 31. *D*-триггер со статическим и динамическим управлениями. Схема, графическое изображение, таблица истинности.

Последовательностное устройство, у кот. значение сигнала на выходе зависит не только от значений сигналов на его входах в данный момент времени, но и от его предыдущего состояния.

Триггер – электронное устройство, кот. может принимать одно из двух состояний (0 или 1). Процесс перехода триггера из одного состояния в другое называется опрокидыванием.

Триггер имеет 2 выхода: прямой  $Q$  и обратный  $Q^-$ . Если на прямом выходе напряжение соответствует высокому уровню, принято считать, что триггер находится в состоянии 1, а если низкому уровню – в состоянии 0.

Входы триггеров имеют определенное буквенное обозначение, которое отражает его функциональное назначение

$R$ -вход в состоянии 0.

$S$ -вход в состоянии 1.

$D$ -информационный вход

$C$ -синхронный вход

$T$ -счетный вход

Если в *RSC-триггере* между входами  $R$  и  $S$  включить логический элемент НЕ (рис. 1), получится *D*-триггер со статическим управлением, граф-е обозначение кот. дано на рис. 2. Выход  $Q$  такого триггера всегда принимает логич-й уровень входа  $D$  при  $C = 1$ . Если  $C = 0$  триггер находится в режиме хранения. Логические уровни на прямом и инверсном выходах не могут быть однозначными.

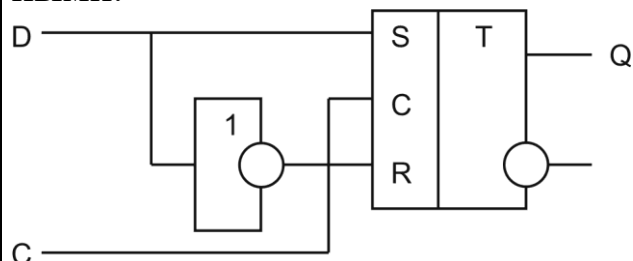


Рис. 1

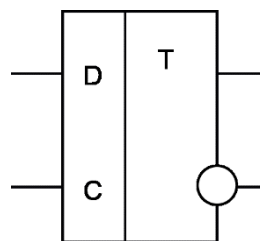
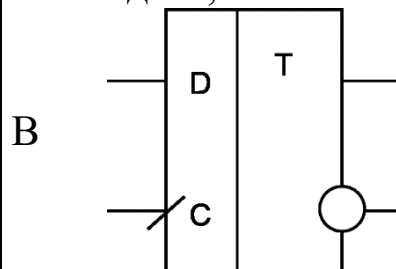


Рис. 2

В цифровых устройствах широкое применение получили *D-триггеры с динамическим управлением*. Переключение этих триггеров осуществляется не наличием 1 на входе  $C$ , а в момент перепада напряжения на входе. Вход триггера, положительным перепадом напряжения обознач. символом «/», а отрицательным перепадом – «\». Графическое изображение динамического *D*-триггера, управление которым осуществляется положительным перепадом напряжения на входе  $C$ , показано на (рис. 3).



В

Рис. 3

момент положительного перепада каждого очередного импульса на входе  $C$ , триггер на выходе  $Q$  повторяет логический уровень входа  $D$ .

### 32. Двухступенчатый *D*-триггер. Схема, диаграмма его работы.

Двухступенчатый *D*-триггер строится на двух динамических *D*-триггерах, которые связаны между собой счетными входами *T* логическим элементом НЕ (рис 1).

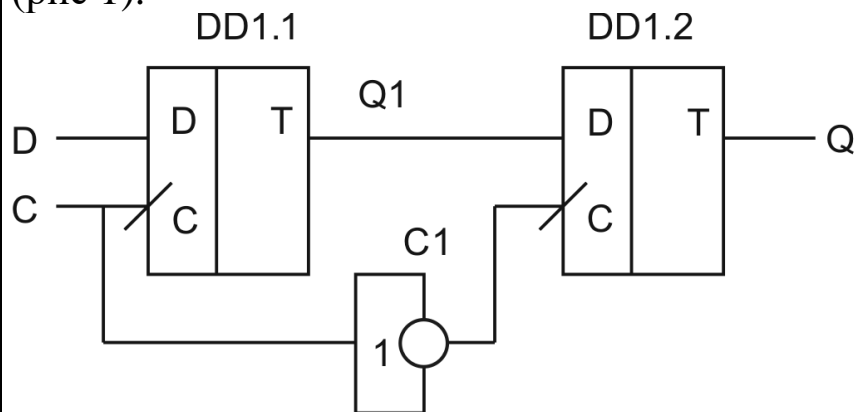


Рис. 1

Положительным перепадом напряжения импульса на входе *C* сигнал входа *D* передается на выход *Q1*, а отрицательным – сигнал выхода *Q1* передается на выход *Q*. При прохождении сигнала, поступающего на вход *D*, через двухступенчатый *D*-триггер происходит его задержка по времени, равному длительности импульса, поступающего на вход *T*. Поэтому иногда этот триггер называют *триггером задержки*. Диаграмма работы двухступенчатого *D*-триггера показана на рисунке 2, а его графическое изображение на рисунке 3

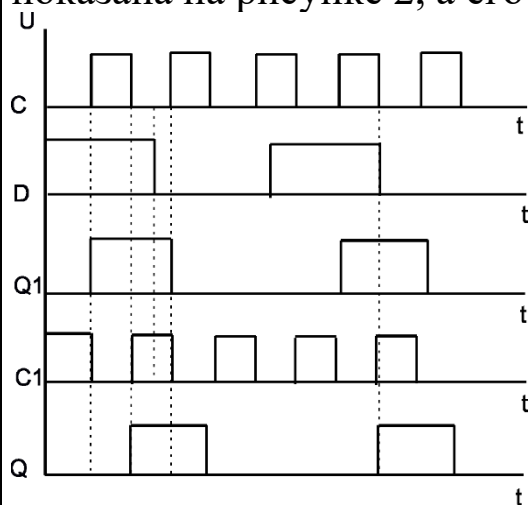


Рис. 2

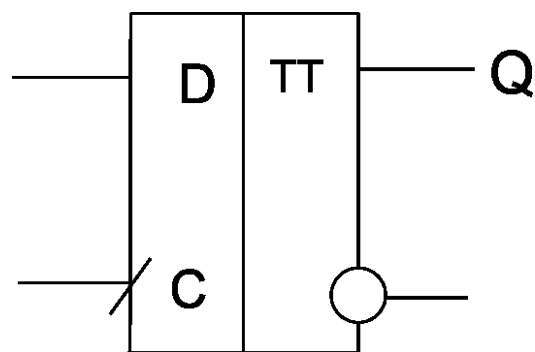


Рис. 3

### 33. Счетный $T$ -триггер. Схема, диаграмма его работы.

Счетный триггер ( $T$ -триггер) получается, если в двуступеньчатом  $D$ -триггере инверсный выход триггера  $DD1.2$  соединить со входом  $D$  триггера  $DD1.1$  (рис 1). В этом случае вход синхронизации  $C$  становится счетным  $T$ . Отрицательным перепадом напряжения на входе  $T$  счетный триггер переключается в новое состояние. Диаграмма работы  $T$ -триггера показана на рисунке 2, его графическое изображение на рисунке 3.

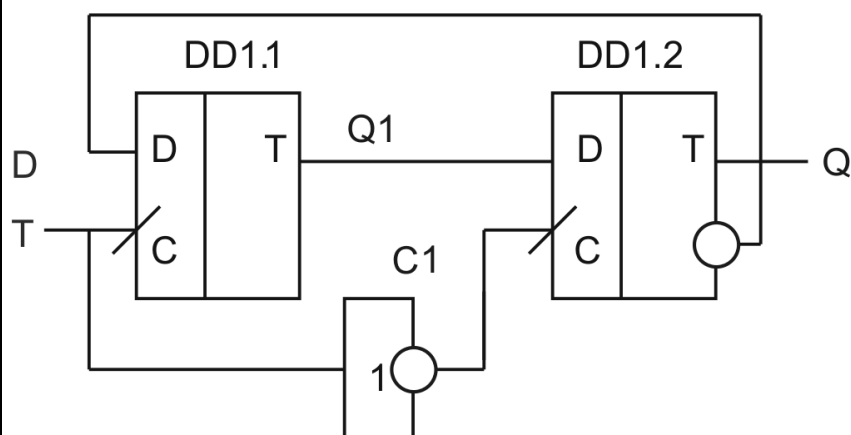


Рис. 1

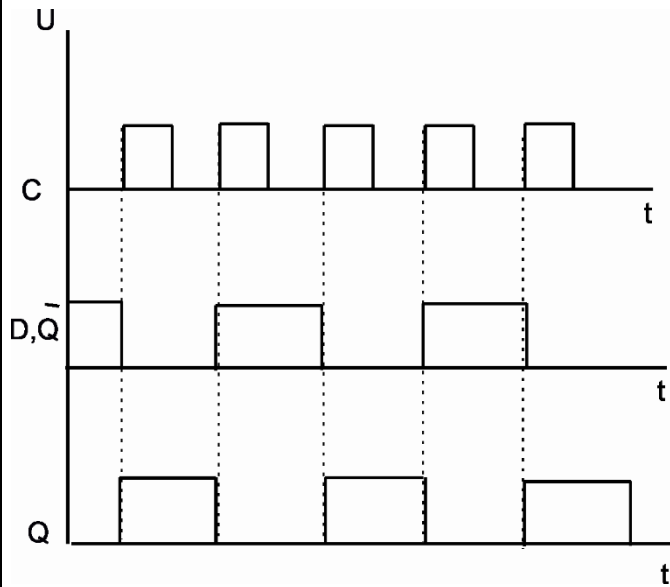


рис2

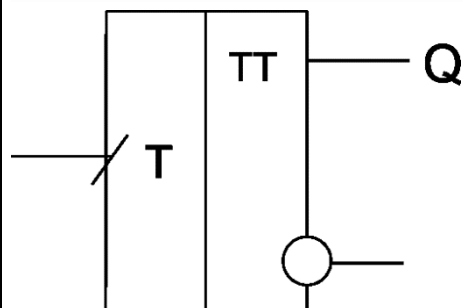


рис. 3

### 34. Регистр. Назначение. Регистр запоминания, схема, его работа.

Для хранения многоразрядных чисел используются регистры. Основой регистров явл. запоминающие элементы – триггеры, которые предназначены для хранения определенного разряда двоичного числа. Для хранения  $n$ -разрядного числа необходимо  $n$  – триггеров. Регистры может выполнять и другие функции, например, сдвиг числа, хранящегося в регистре, вправо и влево.

*Регистр запоминания* (рис 1) предназначен для запоминания двоичных чисел. После нажатия кнопки  $S2$  все триггеры переключаются в состояние 0. При не нажатой кнопке  $S1$  на верхних входах логических элементов  $И-НЕ$  находится уровень логического 0, который на инверсных входах  $S$  триггеров обеспечит уровень логической 1, Этот уровень является пассивным для триггера и повлиять на его состояние не может.

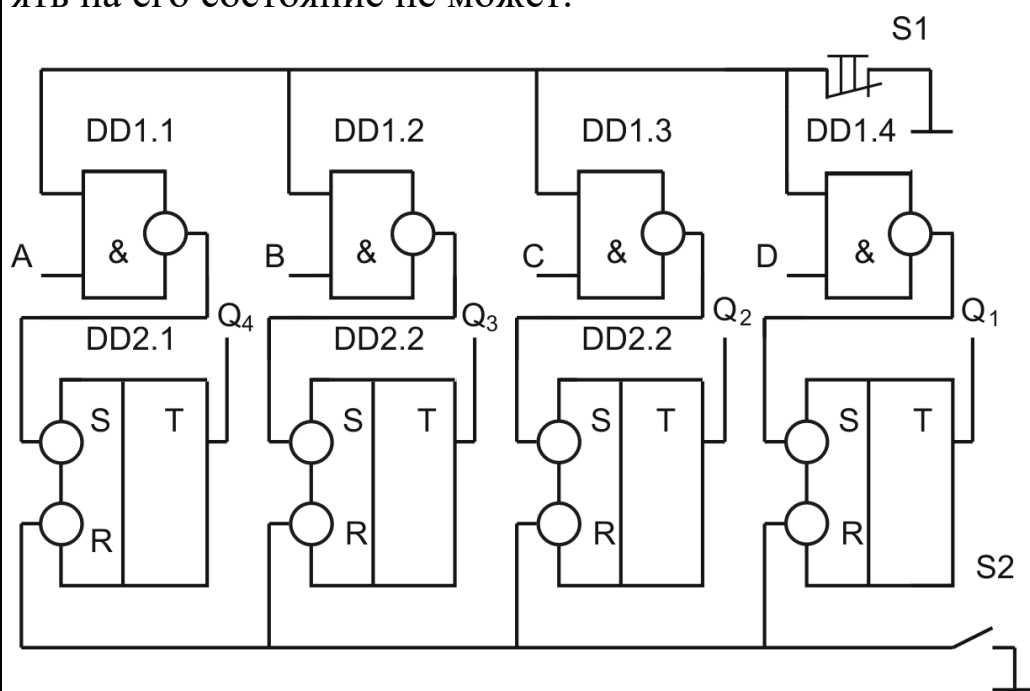


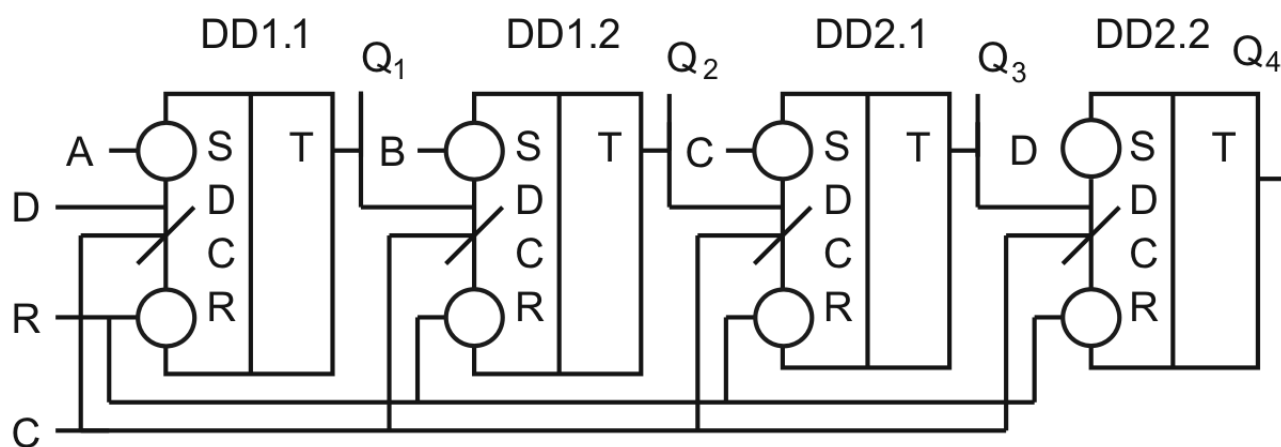
Рис. 1

На входах  $A, B, C, D$  устанавливаются логические уровни соответственно записываемому числу. Пусть на входе  $A$  установлен уровень логической 1, а на входе  $B$  – уровень 0. При нажатии кнопки  $S1$  на верхних входах логических элементов появится уровень логической 1. На выходе  $DD1.1$  появится уровень логического 0, который переключит триггер  $DD2.1$  в состояние 1. Триггер  $DD1.2$  останется в состоянии 0, т.к. на выходе  $DD2.2$  сохранится уровень логической 1.

### 35. Регистр сдвига вправо. Схема, его работа.

*Регистром* называют цифровое устройство, предназначенное для записи и кратковременного хранения двоичных кодовых комбинаций. Кроме хранения информации, большинство регистров позволяют осуществлять её преобразование из параллельной формы представления в последовательную и наоборот, сдвиг двоичных чисел (при сдвиге влево происходит умножение, при сдвиге вправо деление на 2)

*Регистр сдвига вправо* (рис 1) обеспечивает, каждым очередным импульсом на входе  $C$ , сдвиг записанного в регистре числа на один разряд вправо. Если  $D=0$ , то при каждом сдвиге числа в регистре в триггер  $DD1.1$ , будет записываться цифра 0, а если  $D=1$  – цифра 1.



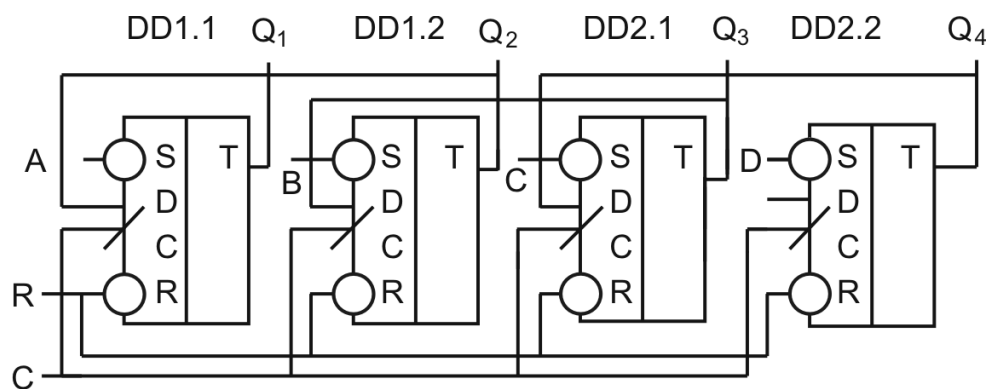
### 36. Регистр сдвига влево. Схема, его работа.

*Регистром* называют цифровое устройство, предназначенное для записи и кратковременного хранения двоичных кодовых комбинаций. Кроме хранения информации, большинство регистров позволят осуществлять её преобразование из параллельной формы представления в последовательную и наоборот, сдвиг двоичных чисел (при сдвиге влево происходит умножение, при сдвиге вправо деление на 2)

#### Регистры сдвига

По направлению сдвига информации различают регистры со сдвигом вправо (т.е. в сторону младшего разряда), со сдвигом влево (в сторону старшего разряда) и реверсивные, допускающие сдвиг в обе стороны.

*Регистр сдвига влево* обеспечивает, каждым очередным импульсом на входе  $C$ , сдвиг записанного числа в регистре на один разряд влево. Если  $D=0$ , то при каждом сдвиге числа в регистре в триггер  $DD2.2$ , будет записываться цифра 0, а если  $D=1$  – цифра 1.



### **37. Кольцевой регистр сдвига влево. Схема, его работа.**

Кольцевой регистр сдвига влево, если выход Q1 соединить со входом D4. Для кольцевых регистров при сдвиге чисел число нулей и единиц остается неизменным.

*Регистром* называют цифровое устройство, предназначенное для записи и кратковременного хранения двоичных кодовых комбинаций. Кроме хранения информации, большинство регистров позволяют осуществлять её преобразование из параллельной формы представления в последовательную и наоборот, сдвиг двоичных чисел (при сдвиге влево происходит умножение, при сдвиге вправо деление на 2)



### 38. Кольцевой регистр сдвига вправо. Схема, его работа.

Кольцевой регистр сдвига вправо получается, если в регистре сдвига вправо выход  $Q4$  соединить со входом  $D$ , а кольцевой регистр сдвига влево, если выход  $Q1$  соединить со входом  $D$ . Для кольцевых регистров при сдвиге чисел число нулей и единиц остается неизменным.

Микросхема К155ИР1 (рис 1) является универсальным 4-разрядным регистром.

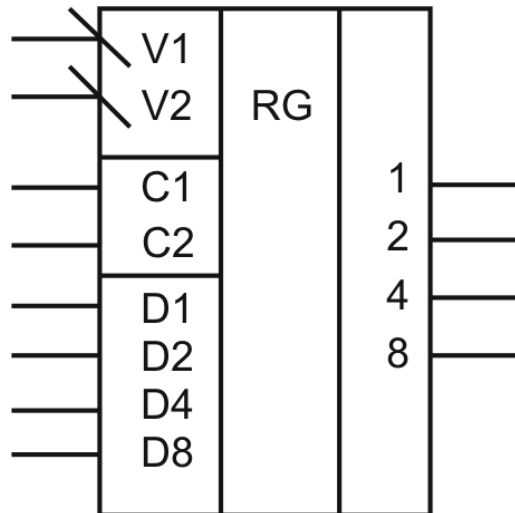


Рис. 1

Название выводов микросхемы:

$V1$  – вход последовательного кода ввода информации;

$V2$  – вход выбора режима (при  $V2=1$  – разрешена запись в параллельном коде; при  $V2=0$  – в последовательном);

$D8, D4, D2, D1$  – информационные входы параллельной записи ( $D1$  – младший разряд);

$C1$  – вход тактовых импульсов последовательной записи;

$C2$  – вход тактовых импульсов параллельной записи.

Для записи в регистр числа 1010 на входах микросхемы должны быть следующие значения сигналов:  $V2 = 1$ ;  $V1 = *$ ;  $C1 = *$ ;  $C2 = -$ ;  $D1 = 0$ ;  $D2 = 1$ ;  $D4 = 0$ ;  $D8 = 1$ , где  $*$  – сигнал входа не влияет на запись числа,  $-$  – отрицательный перепад напряжения.

### 39. Интегральный регистр К155ИР1. Графическое изображение. Назначение выводов.

Микросхема К155ИР1 может выполнять функции регистра сдвига влево (рис 1). Цифры записываемого числа, начиная со старшего разряда, устанавливаются на входе *V1*, которые записываются в регистр подачей отрицательного перепада напряжения на входе *C1*. В регистре сдвига вправо (рис 2) цифры подаются на вход *D8*, начиная с старшего разряда, и записываются подачей отрицательного перепада напряжения на вход *C2*.

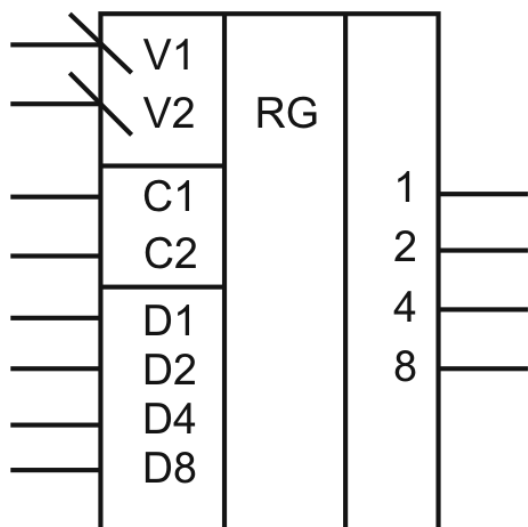


рис 1

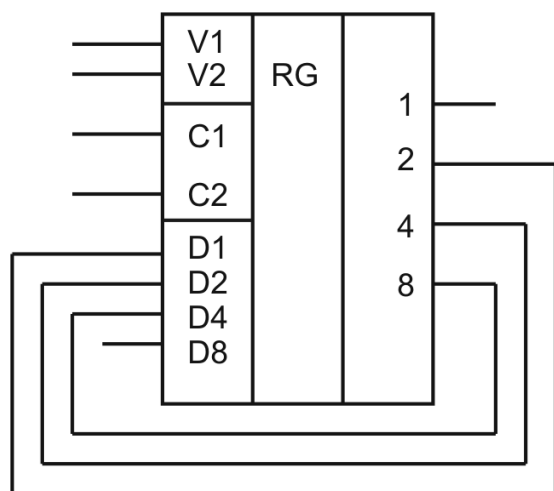


Рис 2

**40. Схема суммирующего счетчика. Диаграмма работы, таблица истинности.**

*Счетчиком* называется устройство, которое служит для подсчета количества импульсов, поступающих на его вход. Наибольшее распространение в цифровой электронике получили двоичные счетчики. По своему назначению счетчики делятся на суммирующие, вычитающие и реверсивные.

На рисунке 1 приведена схема *суммирующего счетчика*, построенного на динамических *D*-триггерах. Цифра каждого разряда двоичного числа фиксируется триггером счетчика. Поэтому число триггеров в счетчике равно числу разрядов двоичного числа.

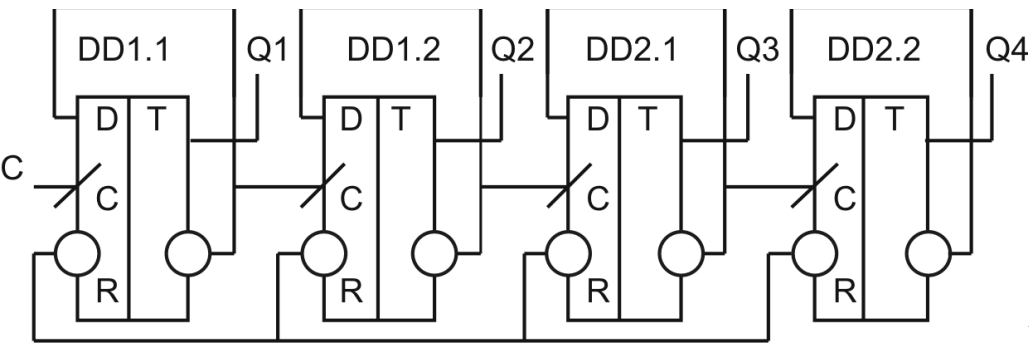


рис1

Подачей на вход *R* нуля все триггеры переключаются в состояние 0 ( $Q_4 = 0, Q_3 = 0, Q_2 = 0, Q_1 = 0$ ). Каждый триггер счетчика переключается в новое состояние только в момент положительного перепада на входе *C*. Поэтому в момент положительного перепада напряжения первого импульса на счетном входе *C* переключится в состояние 1 только триггер *DD1.1*. В этот момент на входе *C*

триггера *DD1.2* будет иметь место отрицательный перепад и он переключиться не может. Работа суммирующего счетчика отражает таблица 1 и диаграмма на рисунке 2.

№ импульса	$Q_4$	$Q_3$	$Q_2$	$Q_1$
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
-----	----	----	----	----
12	0	1	0	1

Таблица 1

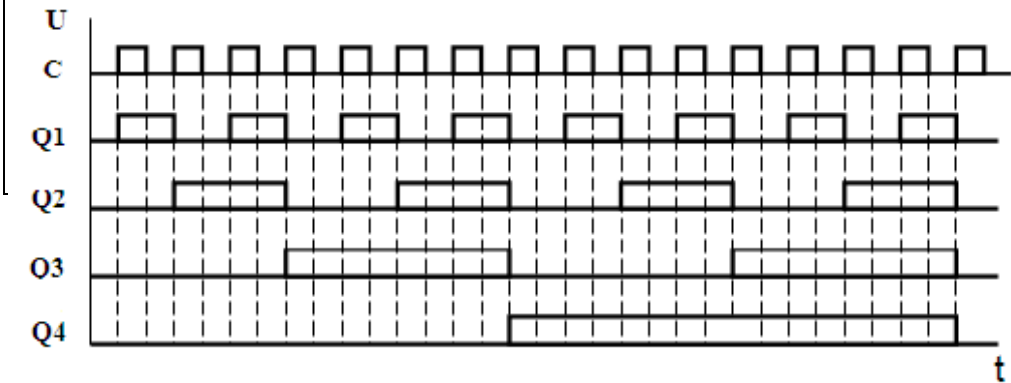


рис2

41. Схема вычитающего счетчика. Диаграмма работы, таблица истинности.

Счетчиком называется устройство, которое служит для подсчета количества импульсов, поступающих на его вход. Наибольшее распространение в цифровой электронике получили двоичные счетчики. По своему назначению счетчики делятся на суммирующие, вычитающие и реверсивные. На рисунке 1 приведена схема вычитающего счетчика, построенного на D-триггерах с динамическим управлением.

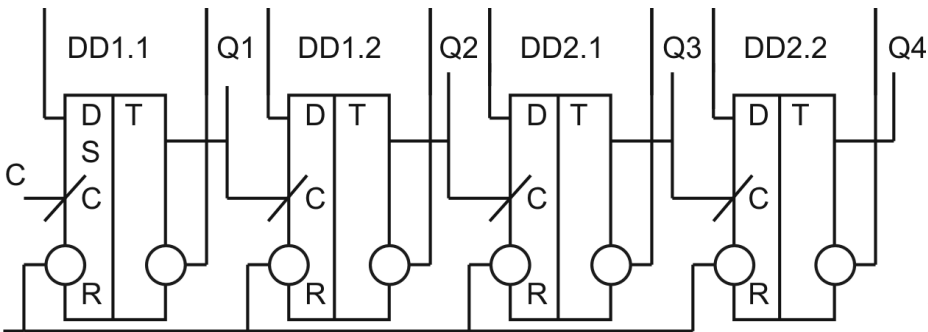


Рис. 1

Пусть все триггеры вычитающего счетчика находятся в состоянии 1 ( $Q4 = 1$ ,  $Q3 = 1$ ,  $Q2 = 1$ ,  $Q1 = 1$ ). Каждый триггер счетчика переключается в новое состояние только в момент положительного перепада на входе  $C$ . Поэтому в момент положительного перепада напряжения первого импульса на счетном входе  $C$  переключится в состояние 0 только триггер  $DD1.1$ . В этот момент на входе  $C$  триггера  $DD1.2$  будет иметь место отрицательный перепад и он переключиться не может. Работа суммирующего счетчика отражает таблица 1 и диаграмма на рисунке 2.

№ им-пульса	$Q_4$	$Q_3$	$Q_2$	$Q_1$
0	1	1	1	1
1	1	1	1	0
2	1	1	0	1
3	1	1	0	0
-----	---	---	---	---
12	0	1	0	0
13	0	0	1	1
14	0	0	1	0
15	0	0	0	1

Таблица 1

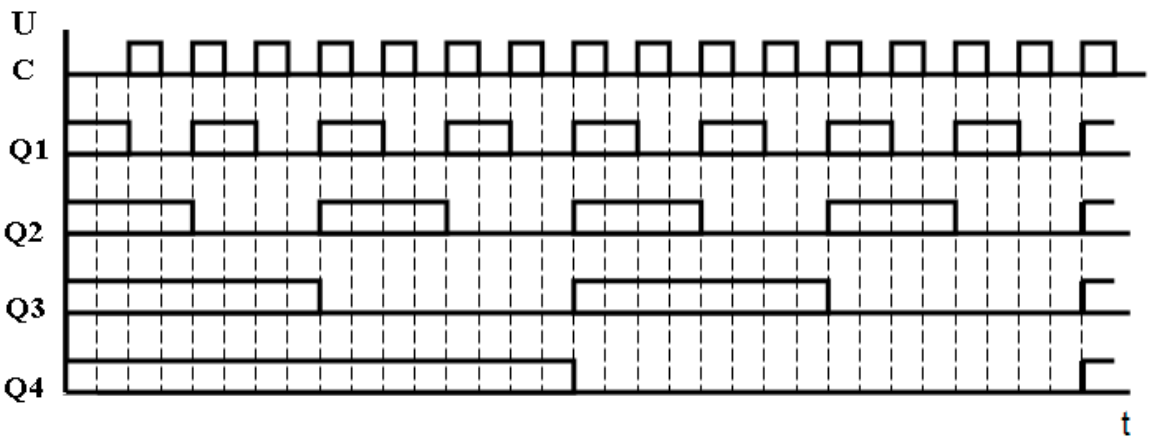


рис2

## 42. Счетчик на интегральной микросхеме К155ИЕ7. Графическое изображение, назначение выводов.

Счетчики, которые могут работать в режиме сложения и вычитания называются *реверсивным*. Примером реверсивного счетчика может служить интегральная микросхема К155ИЕ7 (рис .1).

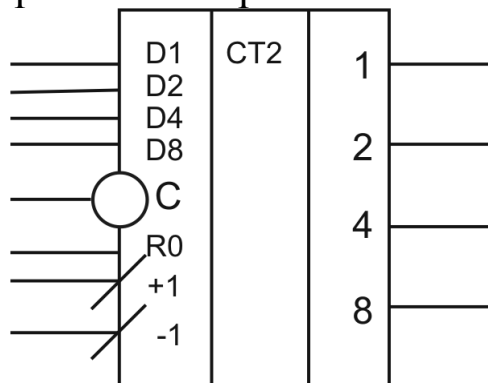


рис1

Название выводов микросхемы:

*R0* – вход обнуления триггеров;

*+1* – счетный вход суммирующего счетчика;

*-1* – счетный вход вычитающего счетчика;

*C* – вход предварительной записи;

*D4, D3, D2, D1* – информационные входы;

*1, 2, 4, 8* – выходы;

$\geq 15$  – выход прямого переноса (на нем появляется 0 только когда в счетчике записано число 1111);

$\leq 0$  – выход обратного переноса (на нем появляется 0 только когда в счетчике записано число 0000).

*Коэффициентом счета* счетчика называют порядковый номер импульса которым восстанавливается исходное число. Для микросхемы *К155ИЕ7* коэффициент счета равен 16. Чаще всего используются двоично-десятичные счетчики, у которых коэффициент счета  $K_{сч}=10$  (рис 2).

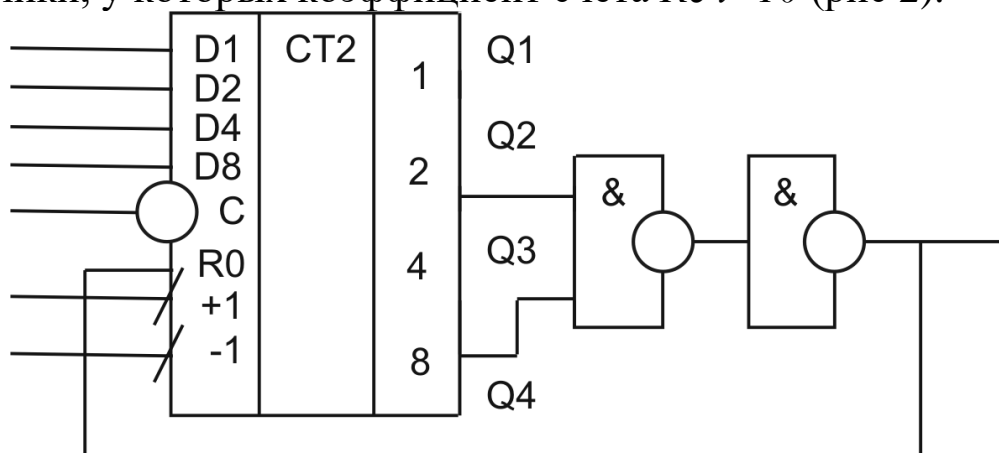
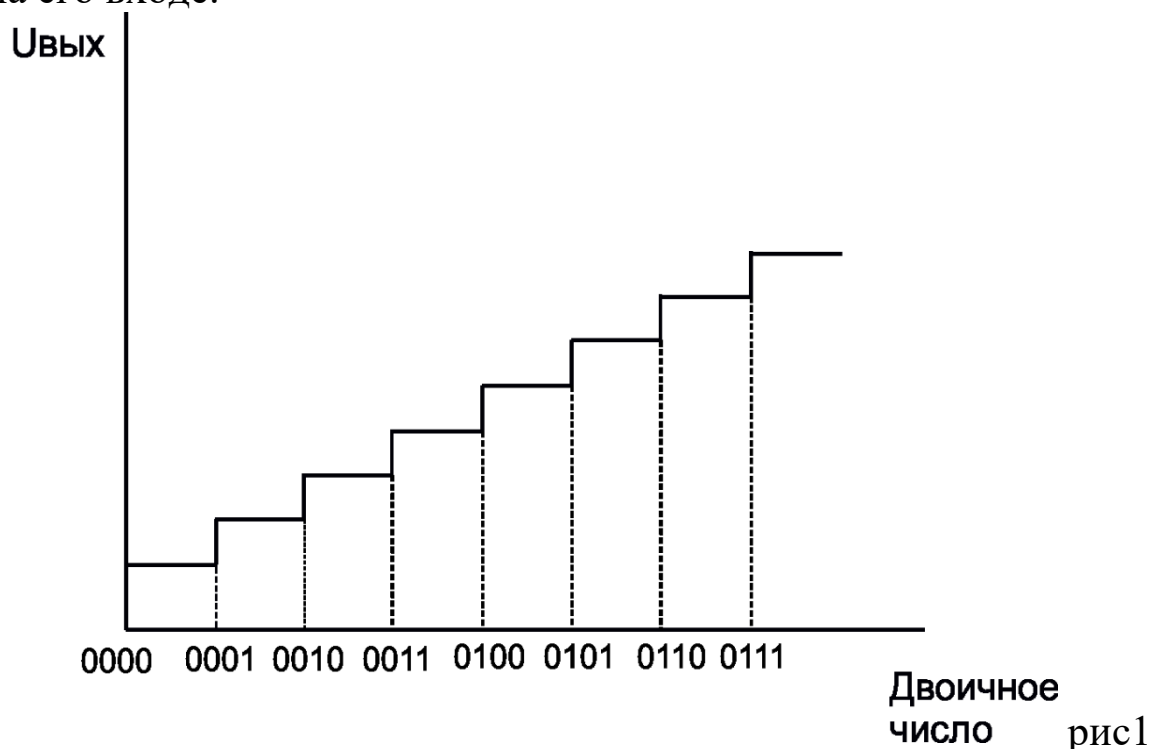


рис2

### 43. Цифро-аналоговые преобразователи (ЦАП). Назначение, график выходного напряжения от цифрового кода на входе. Вес выходного напряжения.

Устройства, предназначенные для преобразования цифровой величины в аналоговую, называются *цифро-аналоговыми преобразователями*. Напряжение на выходе ЦАП пропорционально весу присутствующего на входе кода. Напряжение на выходе ЦАП определяется суммой напряжений, каждое из которых обусловлено единицей соответствующего разряда входного кода:  $U_{\text{вых}} = U_n + U_{n-1} + \dots + U_2 + U_1$  где  $U(i)$  – напряжение, которое обеспечивается единицей  $i$ -го разряда.

На рисунке 1 отражена зависимость выходного напряжения ЦАП от цифрового кода на его входе.



Если единица младшего разряда обеспечивает напряжение на выходе ЦАП  $U_1$ , то единица во втором разряде числа обеспечит напряжение на выходе  $2U_1$ , в третьем –  $4U_1$ , в четвертом –  $8U_1$ , в пятом –  $16U_1$  и т.д.

#### 44. Схема резисторной матрицы ЦАП R-2R. Расчет сопротивления и тока.

Существует множество схем ЦАП. Рассмотрим ЦАП с резисторной матрицей  $R - 2R$  (рис. 1). У этой матрицы используются резисторы двух номиналов ( $R_3 = R_5 = R_7 = 1R$  и  $R_1 = R_2 = R_4 = R_6 = R_8 = R_9 = 2R$ ). Триггеры  $DD1$ ,  $DD2$ ,  $DD3$ ,  $DD4$  образуют регистр ЦАП. Состояние триггеров зависит от записанного в регистре двоичного числа. Триггер старшего разряда всегда расположен ближе к выходу ЦАП.

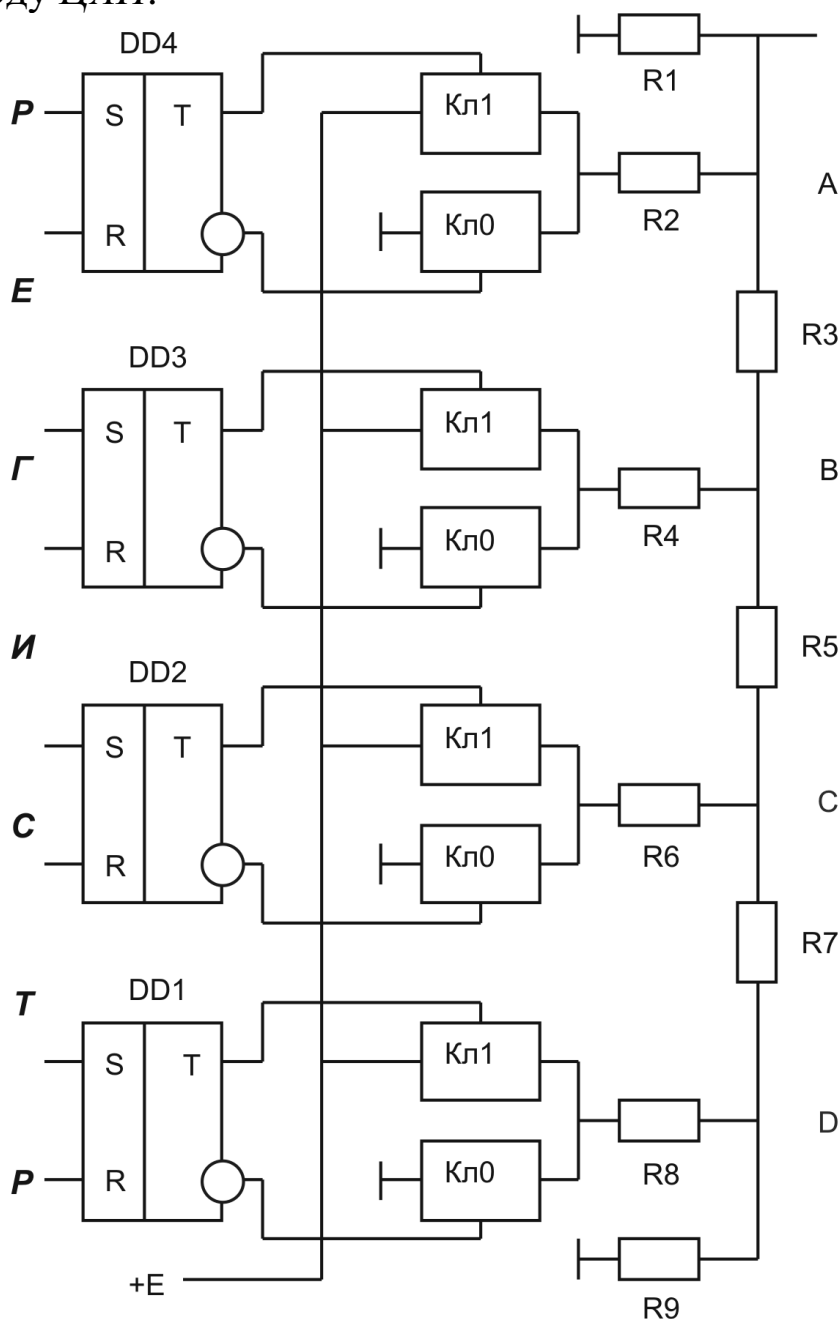


рис 1

Сопротивление точек  $A$ ,  $B$ ,  $C$  и  $D$  резисторной матрицы  $R - 2R$  относительно корпуса составляет  $1R$ .

#### 45. Схема и работа ЦАП с матрицей R-2R.

На рисунке 1 приведена схема *Кл1* построенного на биполярном транзисторе *n-p-n*-типа. Для этого ключа  $R_k \ll R_э$ . Если на вход ключа подается уровень логической 1, то сопротивление транзистора стремится к 0, а так как  $R_k \ll R_э$  или  $R_k$  может отсутствовать ( $R_k = 0$ )  $U_{вых}$  равно  $E$ . Если на входе ключа установить 0, транзистор закрывается и его сопротивление  $R_{TP}$  достигает большой величины ( $R_{TP} \gg R_э$ ), напряжение на выходе ключа стремится к 0.

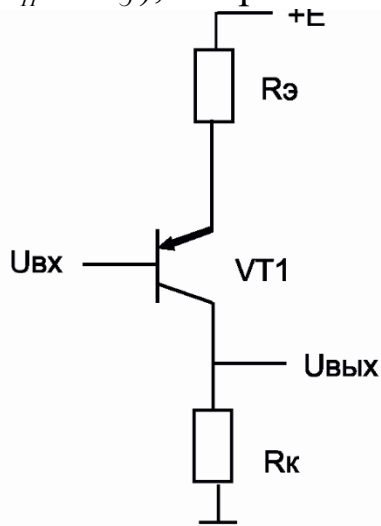


Рис. 1

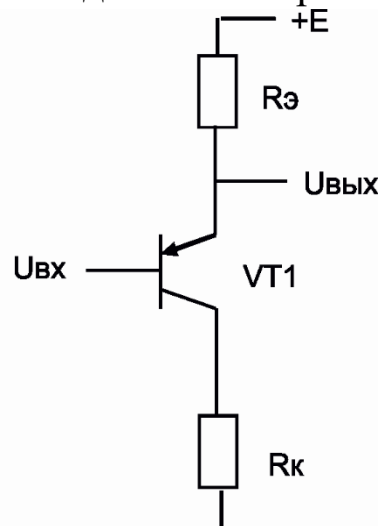


Рис. 2

На рисунке 2 приведена схема. Для этого ключа  $R_k \gg R_э$ . Если на вход ключа подается уровень логической 1, то сопротивление транзистора стремится к 0, а так как  $R_k \gg R_э$  или  $R_э$  может отсутствовать ( $R_э = 0$ )  $U_{вых}$  стремится к 0. Если на входе ключа установить 0, транзистор закрывается и его сопротивление  $R_{TP}$  достигает большой величины ( $R_{TP} \gg R_k$ ) становится равным, напряжение на выходе приближается к величине  $E$ .

На рисунке 3 показана схема совмещенных ключей *Кл1* и *Кл0*, построенных на транзисторах *n-p-n* и *p-n-p*-типа.

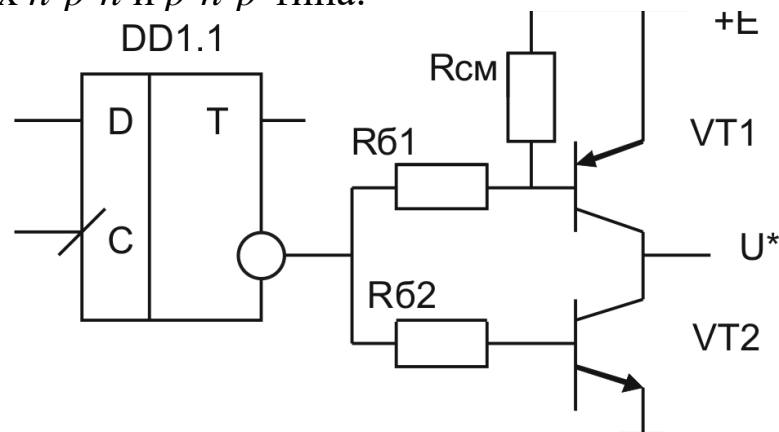


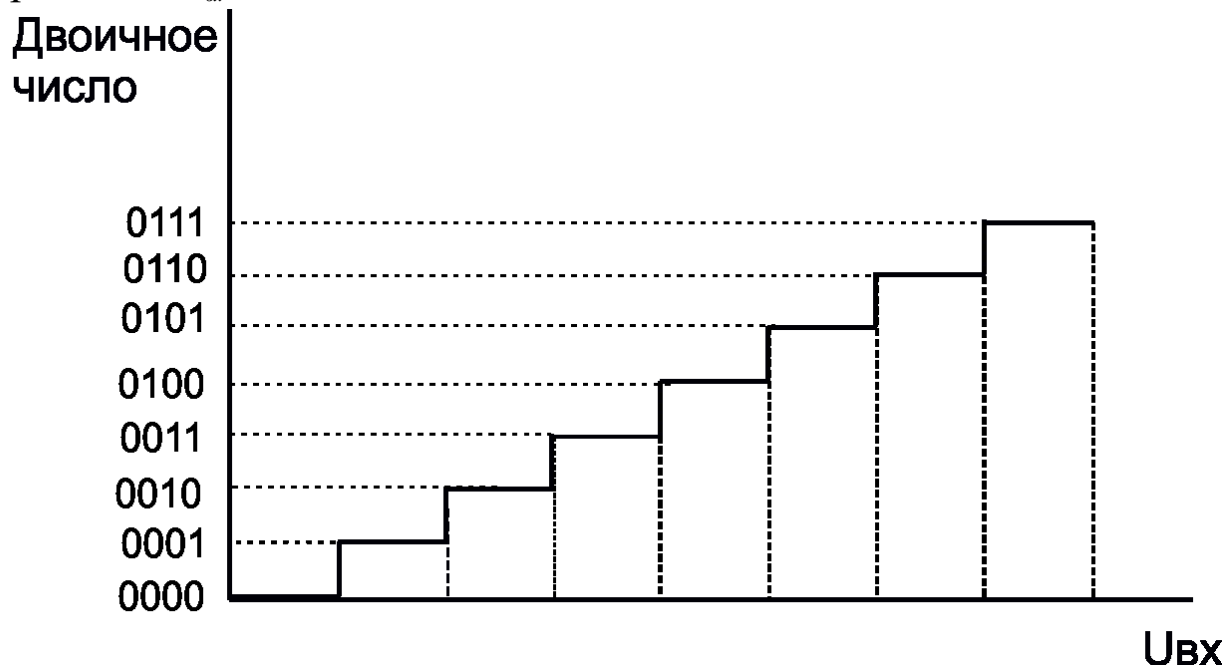
Рис. 3

Если в триггере записана 1, на инверсном выходе триггера будет 0. Наличие нуля на входе ключа открывает транзистор *VT1* и закрывает *VT2*. Следовательно, напряжение на выходе ключа будет равным  $E$ . Если же в триггере записан 0, на инверсном выходе триггера будет уровень логической 1, благодаря которой транзистор *VT1* закрывается, а *VT2* открывается. Следовательно, напряжение на выходе ключа будет равным 0.



#### 46. Аналого-цифровые преобразователи. Зависимость выходного кода АЦП от входного напряжения.

Устройства, предназначенные для преобразования аналоговой величины в цифровую, называются *аналого-цифровыми преобразователями (АЦП)*. Цифровой код на выходе АЦП пропорционален величине напряжения на его входе. На рисунке 1 отражена зависимость выходного кода АЦП (до 1000) от входного напряжения  $U_{вх}$ .



#### 47. Циклическое АЦП. Схема, его работа.

Циклическое АЦП с обратной связью уравновешенного сравнения (рис .1).

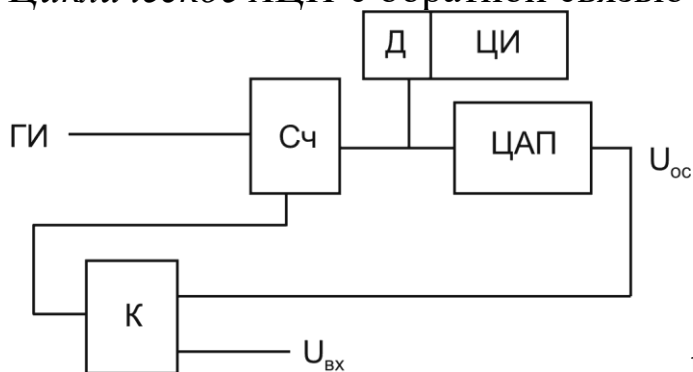
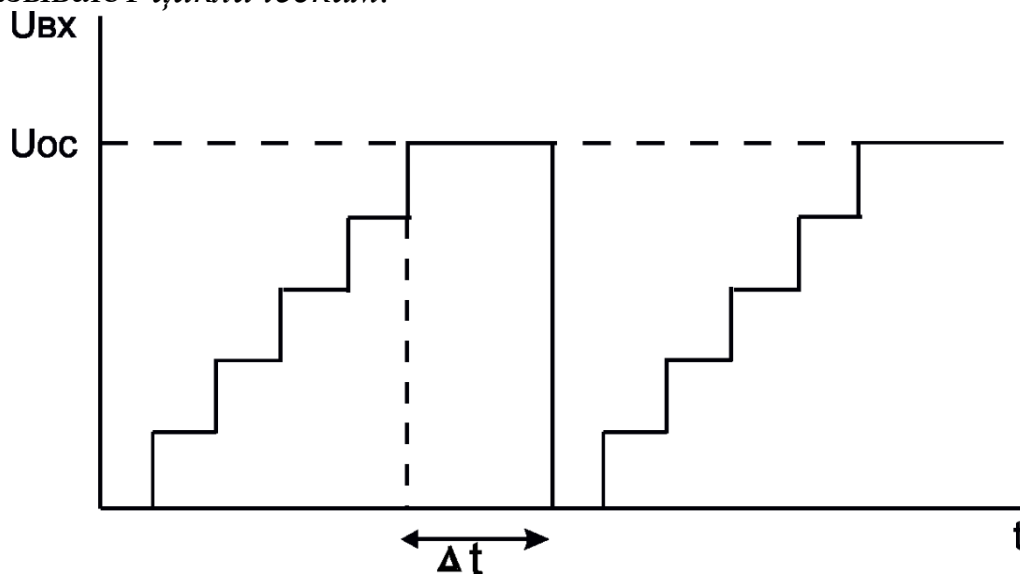
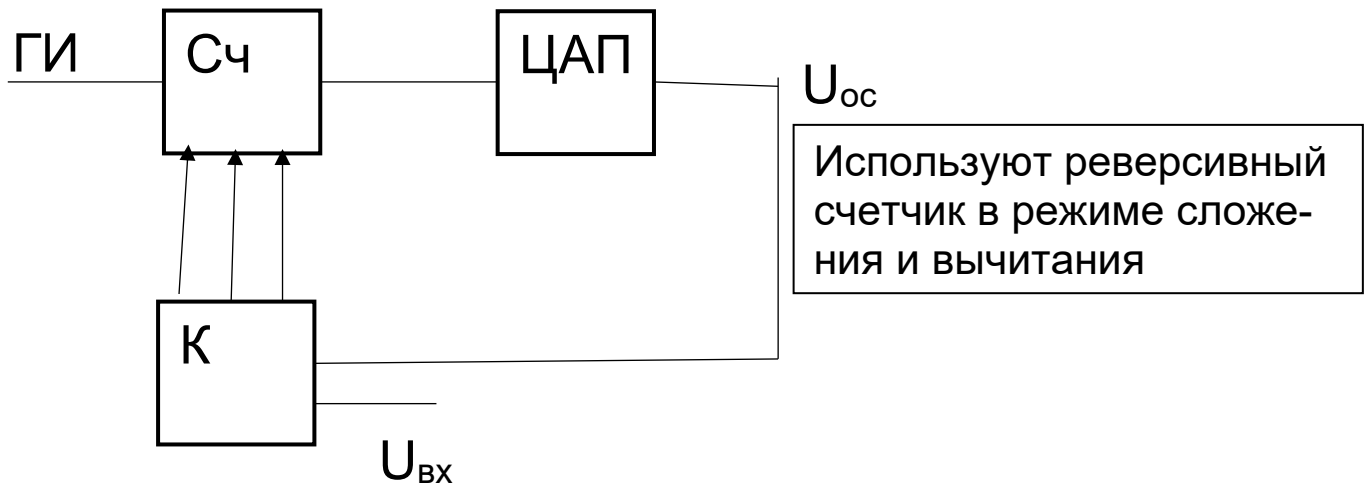


рис1

Тактовым импульсом  $ГИ$  счетчик обнуляется. После этого на выходе счетчика будут нули и на выходе  $ЦАП$   $U_{ос}$  будет равно 0. Пока  $U_{ос} < U_{вх}$  на выходе компаратора  $К$  установлена 1 и импульсы от  $ГИ$  поступают на счетчик  $С_ч$  и  $U_{ос}$  возрастает. Как только  $U_{ос}$  достигнет величины  $U_{вх}$  ( $U_{ос} > U_{вх}$ ), на выходе компаратора появится уровень логического 0 и доступ импульсов  $ГИ$  в счетчик прекращается (рис .2). До поступления очередного импульса, обнуления от  $ГИ$  ( $\Delta t$ ), в счетчике хранится двоичное число, которое дешифратором  $Д$  преобразуется в десятичный код, и цифровой индикатор  $ЦИ$  высвечивает величину напряжения  $U_{вх}$ . После обнуления счетчика начинается очередной цикл работы АЦП. Такой АЦП называют *циклическим*.



#### 48. Нециклическое АЦП. Схема, его работа.

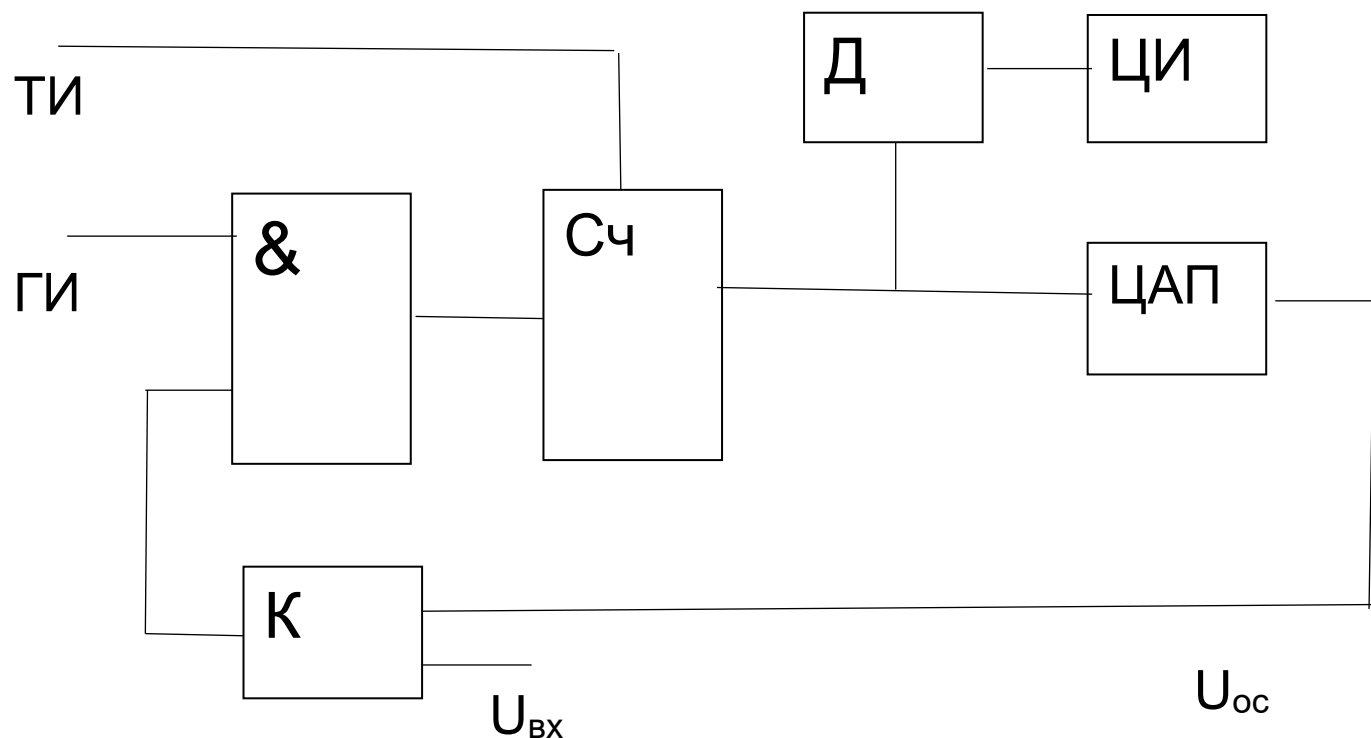


Если  $U_{ос} < U_{вх}$  компаратор приводит счетчик СЧ в режим сложения, если  $U_{ос} > U_{вх}$  компаратор приводит счетчик СЧ в режим вычитания, если  $U_{ос} = U_{вх}$  счетчик не реагирует на поступающие импульсы. Если к выходу счетчика циклического АЦП подключить дешифратор с цифровым индикатором АЦП будет выполнять функцию цифрового вольтметра

#### 49. Схема цифрового вольтметра на циклическом АЦП, его работа.

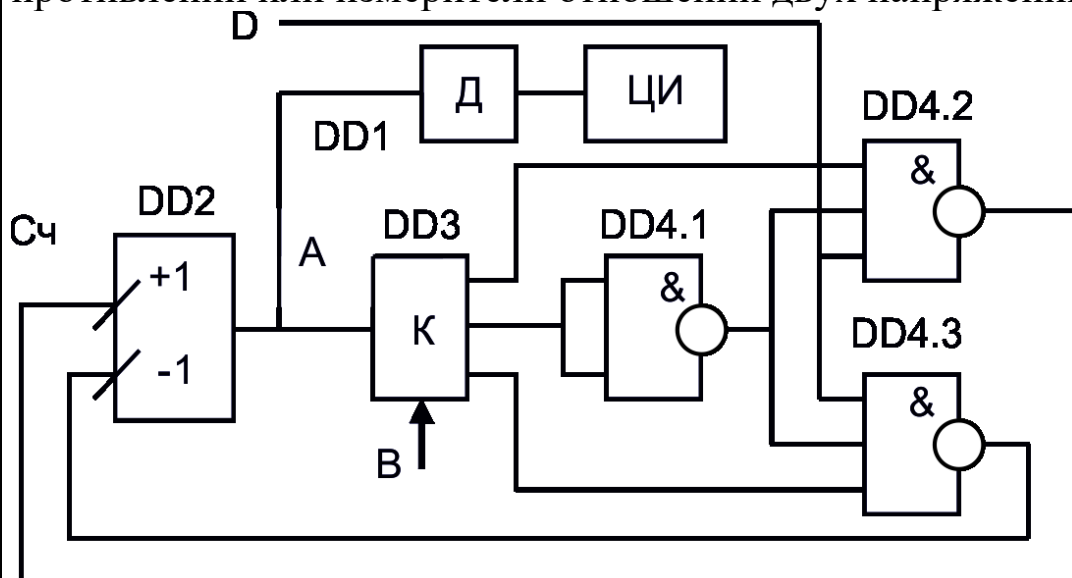
Цифровым называется электронный вольтметр, в котором используется цифровой метод измерения напряжения с его цифровой индикацией. Для цифровых вольтметров (ЦВ) характерны высокая точность и широкий диапазон измеряемых напряжений, возможность автоматического выбора шкал и полярности, а также универсальность и легкость превращения их в измерители сопротивлений или измерители отношений двух напряжений.

Если к выходу счетчика циклического АЦП подключить дешифратор с цифровым индикатором АЦП будет выполнять функцию цифрового вольтметра



### 50. Схема цифрового вольтметра на нециклическом АЦП, его работа.

Цифровым называется электронный вольтметр, в котором используется цифровой метод измерения напряжения с его цифровой индикацией. Для цифровых вольтметров (ЦВ) характерны высокая точность и широкий диапазон измеряемых напряжений, возможность автоматического выбора шкал и полярности, а также универсальность и легкость превращения их в измерители сопротивлений или измерители отношений двух напряжений



## **51. Использование цифровой техники в техническом творчестве.**

Цифровая электроника – это быстро развивающаяся область современной техники.

Цифровая техника уже в течение нескольких десятилетий привлекает пристальный интерес организаторов и руководителей технического творчества школьников и молодежи. Однако только с серийным выпуском цифровых микросхем появилась реальная возможность широкого развития детского и юношеского технического творчества в этой области и проникновения цифровых устройств собственного изготовления в учебно-воспитательную работу школы и вуза.

На этапе начального знакомства с цифровой техникой важнейшими объектами конструирования обычно являются устройства на основе генераторов. Они применяются для создания разнообразных звуковых и световых эффектов, «оживляющих» игрушки. Можно на одной-двух микросхемах создать разнообразные музыкальные звонки и сирены, имитаторы птичьих голосов, игрушку с мигающими глазами и т.д. Все подобные конструкции состоят из одного или нескольких последовательно включенных генераторов с различными частотами генерируемых колебаний.

Для старших школьников одной из наиболее привлекательных областей технического творчества стала звуко - и светотехника (цветомузыкальные установки, бегущие огни и т.п.). Для примера рассмотрим схему, реализующую эффект бегущих огней. В схеме используется генератор импульсов, счетчик и дешифратор. Четыре лампы зажигаются поочередно. Имеется возможность инвертировать направление движения света и включать или движение света, или тени. Если несколько ячеек из 4 ламп располагать одну после другой в пространстве, а соответствующие лампы ячеек включить параллельно, то получится длинная гирлянда с полным эффектом бегущих огней или тени, которой можно украсить любой праздник в школе, а особенно новогодний.

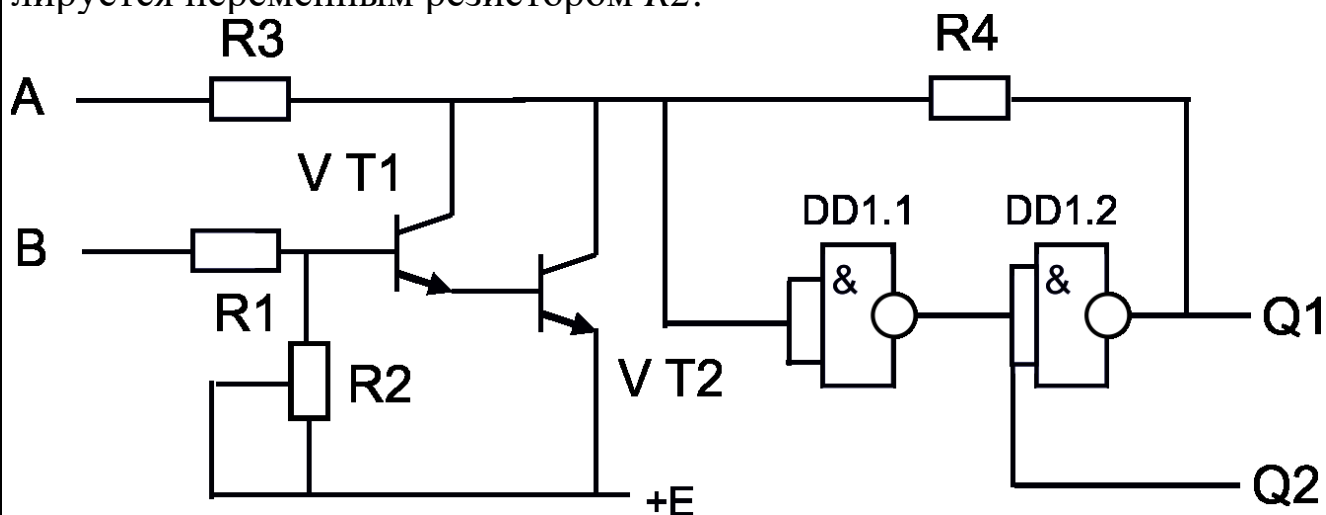
## **52. Электронное реле, назначение. Датчики реле, их работа.**

Реле предназначено для коммутации электрических цепей по внешнему сигналу. Реле бывают, механические, тепловые, оптические, времени и т.д. В качестве датчиков в реле используются механический контакт, *геркон* (герметичный контакт, который срабатывает под действием магнитного или электрического поля), *микрофон*, *терморезистор*, *фоторезистор* и т.д. Напряжение, при котором переключается релейный элемент, называется порогом срабатывания. По характеру исполнения релейные элементы делятся на контактные, примером которых может служить электромагнитное реле, и бесконтактные. Реле, основой которых служат бесконтактные релейные элементы, называются *электронными реле*.

### 53. Схема универсального блока (УБ). Его работа.

На рисунке 1 приведена схема универсального блока (УБ), который может служить для построения электронных реле разного типа. Тип реле зависит от используемого датчика, подключенного к входу ( $A$  и  $B$ ).

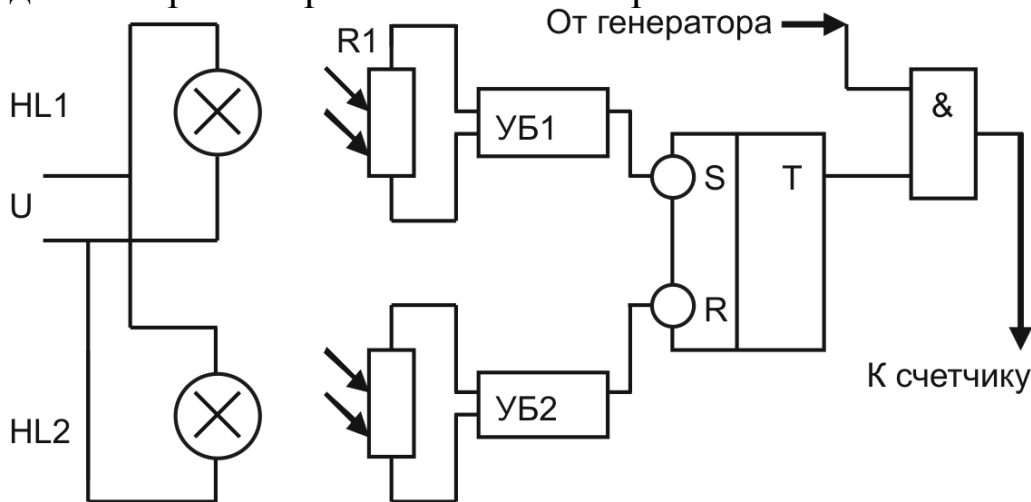
Пока сопротивление датчика большое, транзисторы  $VT1$  и  $VT2$  закрыты, на коллекторах транзисторов находится уровень логического 0, который на выходе  $Q1$  триггера Шмидта, состоящего из логических элементов  $DD1.1$ ,  $DD1.2$  и резистора  $R4$ , обеспечит уровень логического 0, а на выходе  $Q2$  – уровень логической 1. С уменьшением сопротивления датчика, напряжение на базе  $VT1$  растет, и напряжение на коллекторах транзисторов также увеличивается. Когда коллекторное напряжение достигнет уровня логической 1, происходит переключение триггера Шмидта в состояние 1, и на выходе  $Q1$  установится логическая 1, а на выходе  $Q2$  – уровень 0. При прекращении внешнего воздействия на датчик реле возвращается в исходное состояние. Чувствительность реле регулируется переменным резистором  $R2$ .





### 55. Схема электронного секундомера для определения полета шарика.

На рисунке 1 дана схема электронного секундомера, который запускается и выключается с помощью фотодатчиков. Покажем, как используется данная схема для измерения времени полета шарика.



При падении шарик сначала перекрывает световой поток, который поступает на верхний датчик  $R1$ , благодаря которому на выходе универсального блока  $УБ1$  появится уровень логического 0, который переключит триггер  $DD1$  в состояние 1. С этого момента счетчик начнет отсчитывать импульсы, поступающие от генератора. Когда шарик долетит до нижнего фотодатчика, уровень логического 0 появится на выходе универсального блока  $УБ2$ , который переключит триггер в состояние 0. С этого момента счетчик прекратит отсчитывать импульсы, следующие от генератора. Зная период повторения импульсов  $T$  генератора, и число импульсов  $n$ , отсчитанных счетчиком, можно определить время полета шарика между двумя датчиками:  $t = nT$ . Зная ускорение свободного падения  $g$  можно рассчитать расстояние между двумя датчиками:  $h = \frac{gt^2}{2}$

1. История развития и области применения цифровой электроники.
2. Позиционные системы счисления. Двоично-десятичный код.
3. Двоичная и шестнадцатеричная системы счисления.
4. Логические основы цифровой электроники.
5. Формы задания логической функции.
6. Реализация произвольных логических функций с помощью таблиц истинности, СДНФ, СКНФ.
7. Законы алгебры логики.
8. Электронные ключи. Ключи на транзисторах. Режимы транзистора в схеме ключа.
9. Логические элементы цифровых устройств: И, ИЛИ, НЕ, И-НЕ, ИЛИ-НЕ.
10. Формирователи одиночных импульсов. Схема и принцип работы преобразователя гармонических колебаний в прямоугольные.
11. Формирователи одиночных импульсов. Схема и принцип работы устройства задержки фронта импульса.
12. Схема и принцип работы мультивибратора на 2-х логических элементах, частота и период мультивибратора.
13. Схема и принцип работы мультивибратора на 3-х логических элементах, частота и период мультивибратора.
14. Шифраторы. Назначение. Схема и принцип работы декадного шифратора.
15. Схема и принцип работы полного шифратора.
16. Дешифраторы. Назначение. Полный и неполный дешифраторы.
17. Таблица истинности, булево выражение дешифратора на два входа.
18. Сумматоры по модулю два. Таблица истинности, схема на логических элементах.
19. Полусумматор. Таблица истинности, схема, графическое изображение.
20. Одноразрядный двоичный сумматор. Таблица истинности, схема, графическое изображение.
21. Схема и работа  $n$ -разрядного сумматора. Интегральный сумматор К155ИМ2.
22. Таблица истинности, работа компаратора на логическом элементе ИСКЛЮЧАЮЩЕЕ ИЛИ.
23. Интегральный компаратор К555СП1. Графическое изображение, назначение выводов.
24. Мультиплексоры. Назначение. Схема мультиплексора 2-1, его работа.
25. Таблица истинности мультиплексора 4-1, его схема, работа.
26. Интегральный мультиплексор К155КП7. Графическое изображение, назначение выводов.
27. Демультимплексор. Назначение. Схема демультимплексора 1-4, его работа.
28. RS-триггер с инверсными входами. Схема, режимы работы, таблица истинности, графическое изображение.

29. ***RS*-триггер. Схема, режимы работы, таблица истинности, графическое изображение.**
30. **Синхронный *RSC* триггер. Схема, режимы работы, таблица истинности, графическое изображение.**
31. ***D*-триггер со статическим и динамическим управлениями. Схема, графическое изображение, таблица истинности.**
32. **Двухступеньчатый *D*-триггер. Схема, диаграмма его работы.**
33. **Счетный *T*-триггер. Схема, диаграмма его работы.**
34. **Регистр. Назначение. Регистр запоминания, схема, его работа.**
35. **Регистр сдвига вправо. Схема, его работа.**
36. **Регистр сдвига влево. Схема, его работа.**
37. **Кольцевой регистр сдвига влево. Схема, его работа.**
38. **Кольцевой регистр сдвига вправо. Схема, его работа.**
39. **Интегральный регистр К155ИР1. Графическое изображение. Назначение выводов.**
40. **Схема суммирующего счетчика. Диаграмма работы, таблица истинности.**
41. **Схема вычитающего счетчика. Диаграмма работы, таблица истинности.**
42. **Счетчик на интегральной микросхеме К155ИЕ7. Графическое изображение, назначение выводов.**
43. **Цифро-аналоговые преобразователи (ЦАП). Назначение, график выходного напряжения от цифрового кода на входе. Вес выходного напряжения.**
44. **Схема резисторной матрицы ЦАП R-2R. Расчет сопротивления и тока.**
45. **Схема и работа ЦАП с матрицей R-2R.**
46. **Аналого-цифровые преобразователи. Зависимость выходного кода АЦП от входного напряжения.**
47. **Циклическое АЦП. Схема, его работа.**
48. **Нециклическое АЦП. Схема, его работа.**
49. **Схема цифрового вольтметра на циклическом АЦП, его работа.**
50. **Схема цифрового вольтметра на нециклическом АЦП, его работа.**
51. **Использование цифровой техники в техническом творчестве.**
52. **Электронное реле, назначение. Датчики реле, их работа.**
53. **Схема универсального блока (УБ). Его работа.**
54. **Блок схема реле времени. Назначение и работа устройств, входящих в реле времени.**
55. **Схема электронного секундомера для определения полета шарика.**
56. **Электронные часы, их структурная схема.**