

二线制串行 EEPROM—AT24C01/02/04/08/16

概述与特点

- ◆ **AT24C01/02/04/08/16** 是低工作电压的 1K/2K/4K/8K/16K 位串行电可擦除只读存储器，内部组织为 128/256/512/1024/2048 个字节，每个字节 8 位，该芯片被广泛应用于低电压及低功耗的工商业领域。

主要特性

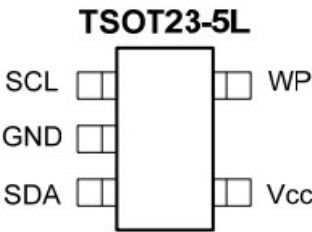
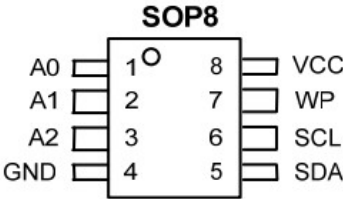
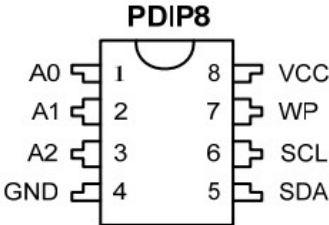
- ◆ 工作电压：1.8V~5.5V
- ◆ 输入/输出引脚兼容 5V
- ◆ 应用在内部结构：
128x8 (1K), 256x8 (2K), 512x8 (4K), 1024x8 (8K), 2048x8 (16K)
- ◆ 二线串行接口
- ◆ 输入引脚经施密特触发器滤波抑制噪声
- ◆ 双向数据传输协议
- ◆ 兼容 400KHz (1.8V, 2.5V, 2.7V, 3.6V)
- ◆ 支持硬件写保护
- ◆ 高可靠性：写次数：1,000,000 次 - 数据保存：100 年

极限额定参数

工作温度	-55°C ~ +125°C
存储温度	-65°C ~ +150°C
任何引脚的对地电压	-1.0V ~ +7.0V
最大工作电压	6.25V
直流输出电流	5.0 mA

*注：如果外加条件超过“极限额定参数”的额定值，将会对芯片造成永久性的破坏。这些仅是外加条件的极限额定参数，本说明书中正常工作条件下的功能和性能参数并不适用于这些极限条件或其它任何超过本说明书标明的正常工作条件外的情况。长时间处于极限条件下，将影响器件的可靠性。

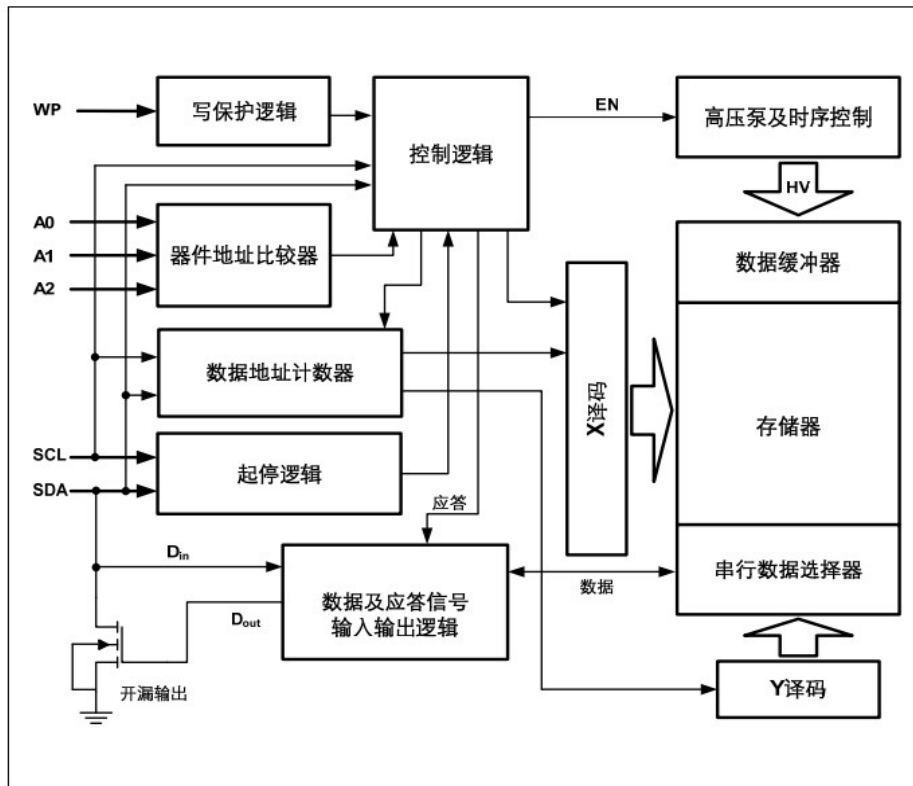
封装类型



引脚定义

引脚名称	引脚功能
A0~A2	器件地址输入
SDA	串行数据输入输出
SCL	串行时钟输入
WP	写保护
VCC	电源
GND	地

结构框图



引脚说明

串行时钟信号引脚 (SCL)：在 SCL 输入时钟信号的上升沿将数据送入 EEPROM 器件, 并在时钟的下降沿将数据读出。

串行数据输入/输出引脚 (SDA)：SDA 引脚可实现双向串行数据传输。该引脚为开漏输出, 可与其它多个开漏输出器件或开集电极器件线或连接。

器件/页 地址脚 (A2, A1, A0)：A2、A1 和 A0 引脚为 **AT24C01** 与 **AT24C02** 的硬件连接的器件地址输入引脚。**AT24C01** 在一个总线上最多可寻址八个 1K 器件, **AT24C02** 在一个总线上最多可寻址八个 2K 器件, A2、A1 和 A0 内部必须连接。

AT24C04 仅使用 A2、A1 作为硬件连接的器件地址输入引脚, 在一个总线上最多可寻址四个 4K 器件。A0 引脚内部未连接。

AT24C08 仅使用 A2 作为硬件连接的器件地址输入引脚, 在一个总线上最多可寻址两个 8K 器件。A0 和 A1 引脚内部未连接。

AT24C16 未使用作为硬件连接的器件地址输入引脚, 在一个总线上最多可连接一个 16K 器件。A0、A1 和 A2 引脚内部未连接。

写保护 (WP) 引脚: AT24C01/02/04/08/16 具有用于硬件数据写保护功能的引脚。当该引脚接 GND 时, 允许正常的读/写操作。当该引脚接 VCC 时, 芯片启动写保护功能。

器件操作

时钟及数据传输: SDA 引脚通常被外围器件拉高。SDA 引脚的数据应在 SCL 为低时变化; 当数据在 SCL 为高时变化, 将视为下文所述的一个起始或停止命令。

起始命令: 当 SCL 为高, SDA 由高到低的变化被视为起始命令, 必须以起始命令作为任何一次读/写操作命令的开始 (参见图 5)。

停止命令: 当 SCL 为高, SDA 由低到高的变化被视为停止命令, 在一个读操作后, 停止命令会使 EEPROM 进入等待态低功耗模式 (参见图 5)。

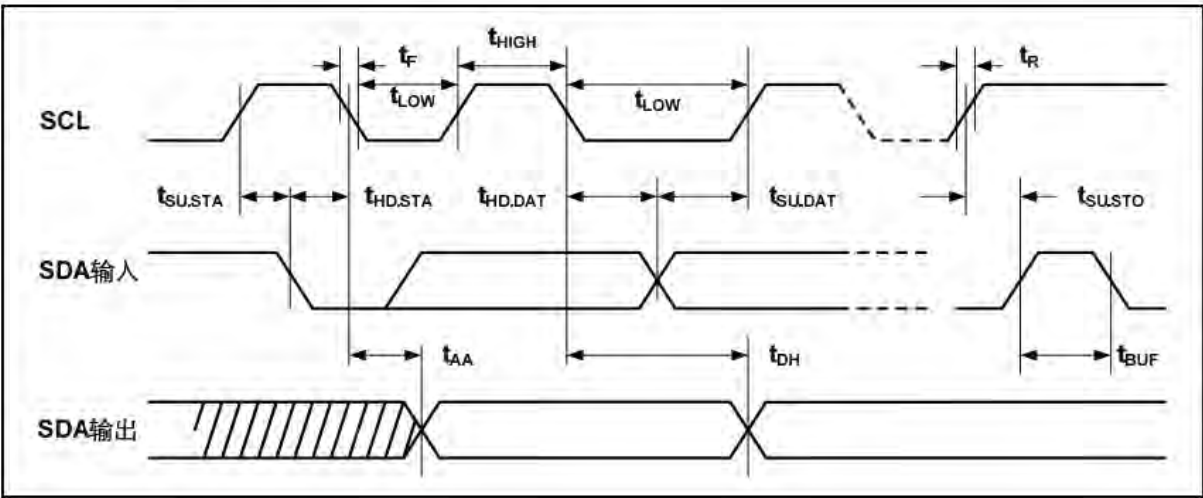
应答: 所有的地址和数据字节都是以 8 位为一组串行输入和输出的。每收到一组 8 位的数据后, EEPROM 都会在第 9 个时钟周期时返回应答信号。每当主控制器接收到一组 8 位的数据后, 应当在第 9 个时钟周期向 EEPROM 返回一个应答信号。收到该应答信号后, EEPROM 会继续输出下一组 8 位的数据。若此时没有得到主控制器的应答信号, EEPROM 会停止读出数据, 直到主控制器返回一个停止命令来结束读周期。

等待模式: AT24C01/02/04/08/16 特有一个低功耗的等待模式。可以通过以下方法进入该模式: (a) 上电 () 收到停止位并且结束所有的内部操作后。

器件复位: 在协议中断、下电或系统复位后, 器件可通过以下步骤复位: (1) 连续输入 9 个时钟; (2) 在每个时钟周期中确保当 SCL 为高时 SDA 也为高; (3) 建立一个起始条件。

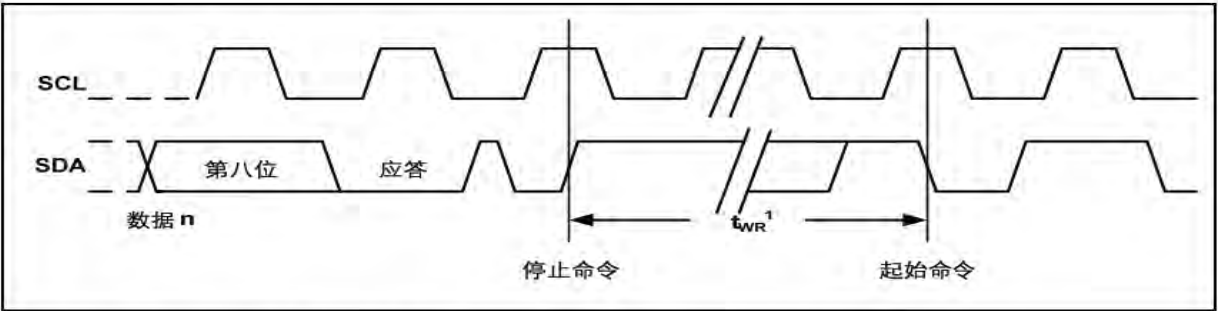
总线时序

图 2. SCL: 串行时钟输入, SDA: 串行数据输入/输出



写周期时序

图 3. SCL: 串行时钟输入, SDA: 串行数据输入/输出



注：1. 写周期 t_{WR} 是指一个写序列最后一个有效停止命令到内部擦/写周期结束的时间。

图 4. 数据有效时序图

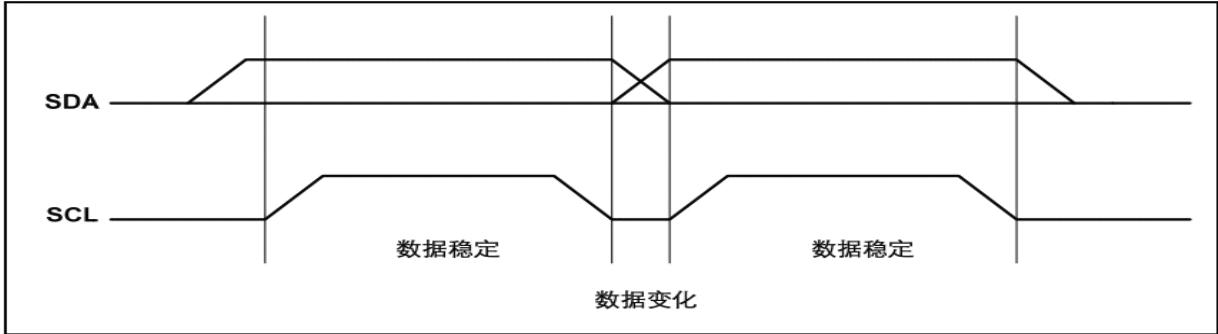


图 5. 起始与停止命令定义

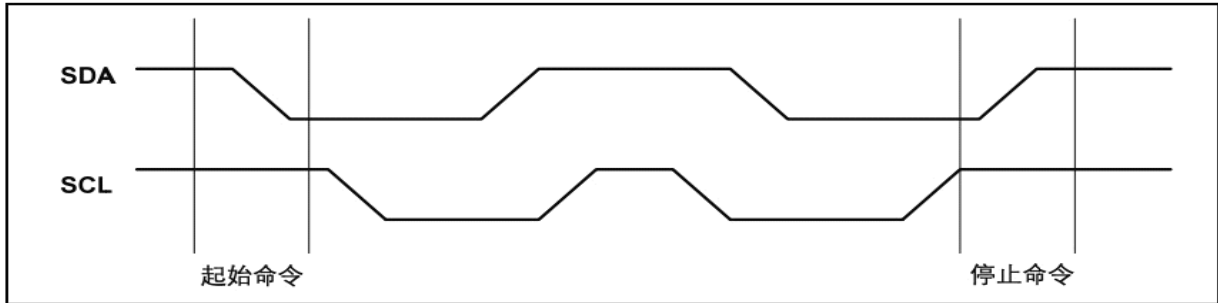
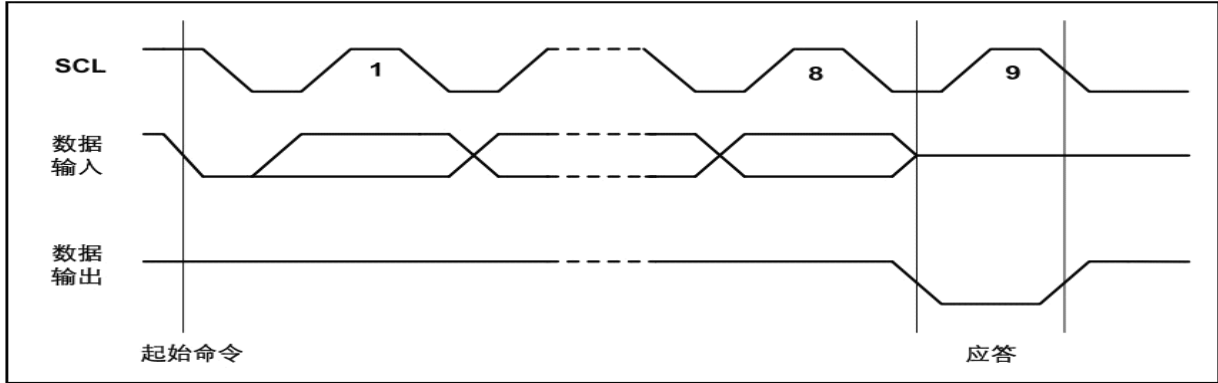
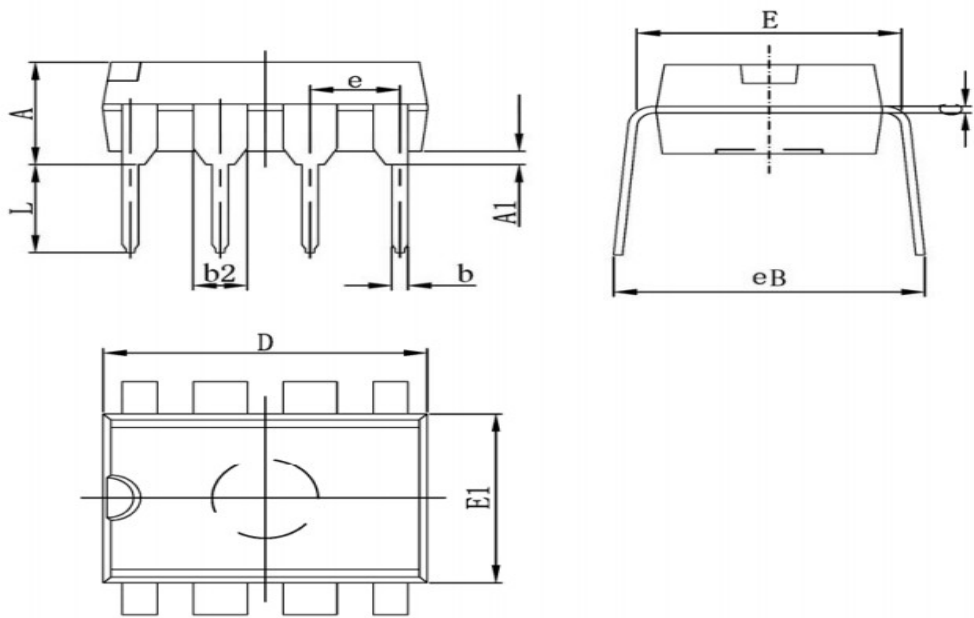


图 6. 输出应答



封装信息

DIP-8



Symbol	MIN	MAX
A	3.710	4.310
A1	0.510	
b	0.380	0.570
b2	1.524(BSC)	
C	0.204	0.360
D	9.000	9.400
E1	6.200	6.600
E	7.320	7.920
e	2.540(BSC)	
L	3.000	3.600
eB	8.400	9.000

说明：
1. 单位：毫米