

Дисциплина

**Интерфейсы и устройства
вычислительных машин**

**Старший преподаватель кафедры ЭВМ,
Куприянова Диана Вячеславовна**

Старший преподаватель кафедры ЭВМ, Куприянова Диана Вячеславовна

Рабочий кабинет 510а-5

Рабочий телефон 293-86-17

Рабочая почта kupriyanova@bsuir.by

Также выполняю обязанности Ученого секретаря кафедры ЭВМ и ответственного по практикам студентов I ступени на кафедре ЭВМ.

Преподаваемые дисциплины:

1. Интерфейсы и устройства вычислительных машин
2. Базы данных
3. Арифметические и логические основы цифровых устройств
4. Системы хранения данных / Хранение и управление данными
5. Основы алгоритмизации и программирования

Немного о работе в семестре

Курс включает в себя 22 лекции, 6 лабораторных работ, экзамен.

Студенты не успевающие выполнять лабораторные работы согласно расписанию, будет ежемесячно подаваться в деканат как не успевающие по дисциплине.

Студенты не успевшие сдать лабораторные работы к консультации, к экзамену будут считаться не допущенными по решению кафедры.

Во время лекций будут проводиться контрольные работы.

Предмет, цели и задачи курса

Цель учебной дисциплины:

теоретическая и практическая подготовка, обеспечивающая получение знаний о составе и принципах функционирования устройств вычислительных машин, методах их управления на основе широко используемых устройств вычислительной техники; получение практических навыков разработки аппаратно-программных решений доступа к устройствам вычислительных машин и применения их к решению практических задач.

Задачи дисциплины:

- приобретение знаний о разнообразных возможностях, предоставляемых современными компьютерными технологиями для построения и управления периферийным оборудованием вычислительных систем;
- освоение навыков организации вычислительных систем с применением современного периферийного оборудования и интерфейсов;
- изучение принципов передачи и приема информации через параллельный и последовательные порты, в том числе с использованием беспроводных интерфейсов.

Предмет, цели и задачи курса

знать:

- принципы передачи и приема информации через параллельный и последовательные порты, в том числе с использованием USB архитектуры;
- принципы работы с портами устройств ПЭВМ;
- принципы управления блоками и узлами ПЭВМ;
- структуру периферийных устройств и интерфейсов;
- принципы функционирования периферийных устройств;

уметь:

- программировать и взаимодействовать с периферийными устройствами на уровне интерфейсов;
- выбирать требуемый интерфейс передачи данных в зависимости от условий;
- решать прикладные задачи подключения периферийных устройств к ПЭВМ;

владеть:

- навыками сопряжения основных видов периферийных устройств и ПЭВМ;
- протоколами обмена данных;
- навыками организации интерфейсов на физическом уровне.

Разделы курса

1. Базовые понятия периферийных устройств и интерфейсов

1.1. Назначение периферийных устройств

1.2. Аппаратная и программная поддержка интерфейсов

1.3. Системные и периферийные устройства

2. Устройства хранения данных

2.1 Магнитные и твердотельные накопители

2.2. Накопители на оптических дисках

2.3. Специализированные интерфейсы подключения накопителей

3. Устройства ввода-вывода

3.1. Звуковая подсистема ПЭВМ

3.2. Графическая подсистема ПЭВМ

3.3. Устройства видео захвата

3.4. Устройства печати и сканирования

3.5. Клавиатура, мышь, дигитайзер, комбинированный ввод

4. Универсальные интерфейсы

4.1. Параллельный интерфейс IEEE 1284

4.2. Последовательные интерфейсы RS-232, USB, IEEE 1394, IrDA, Bluetooth, WiFi, Thunderbolt

Список литературы

ОСНОВНАЯ

1. Гук, М.Ю. Аппаратные интерфейсы ПК. Энциклопедия / М.Ю. Гук. – СПб. :Питер, 2006. – 1072 с.
2. Агуров, П.В. Интерфейс USB : практика использования и программирования / П.В. Агуров. – Санкт-Петербург : БХВ-Петербург, 2006. – 576 с.
3. Гук, М.Ю. Дисковая подсистема ПК / М.Ю. Гук. – СПб. : Питер, 2001. – 336 с.
4. Несвижский, В. Программирование аппаратных средств в Windows / В. Несвижский. - 2-е изд. - Санкт-Петербург : БХВ-Петербург, 2013. - 528 с.
5. Дудкин, А.А. Интеллектуальные информационные технологии в компьютерных системах и сетях : учебно-методическое пособие / А.А. Дудкин [и др.]. – Минск: БГУИР, 2019. – 157 с.
6. Партыка, Т.Л. Периферийные устройства вычислительной техники : учебное пособие / Т.Л. Партыка, И.И. Попов. – Москва: ФОРУМ, 2014. – 432 с
7. Таненбаум, Э. Архитектура компьютера / Э. Таненбаум, Т. Остин. - 5-е изд. - Санкт-Петербург: Питер, 2007. - 844 с.

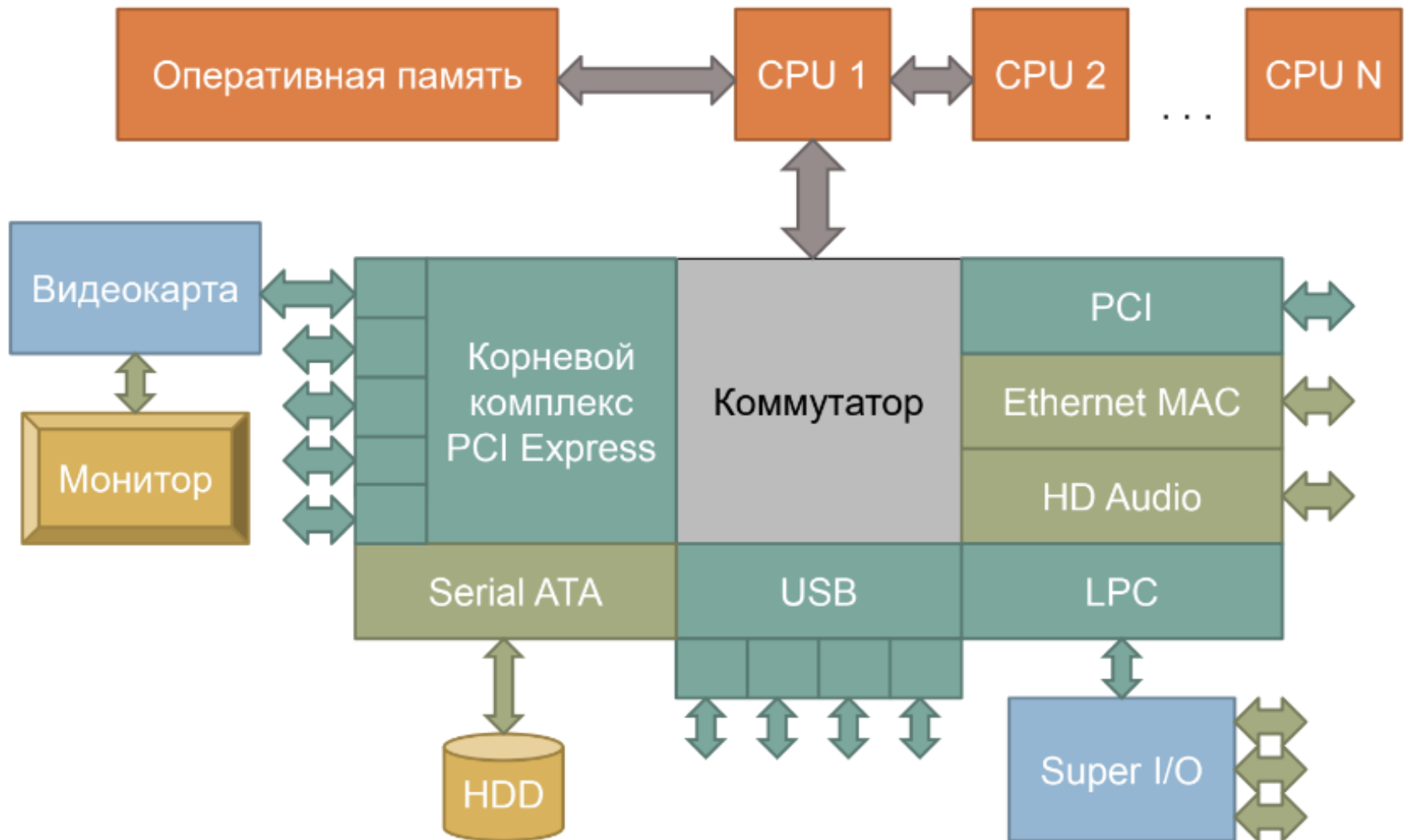
ДОПОЛНИТЕЛЬНАЯ

1. Таненбаум, Э. Архитектура компьютера / Э. Таненбаум, Т. Остин. - 6-е изд. - Санкт-Петербург : Питер, 2017. - 816 с.
2. Магда, Ю.А. Аппаратное обеспечение и эффективное программирование / Ю.А. Магда. – СПб. : Питер, 2007. – 352 с.
3. Агуров, П. В. Интерфейсы USB / П. В. Агуров. - Санкт-Петербург : БХВ-Петербург, 2005. - 576 с.
4. Гук, М. Ю. Аппаратные средства IBM PC : энциклопедия / М. Ю. Гук. - 3-е изд. - Санкт-Петербург : Питер, 2006. - 1072 с.

Введение к курсу

Архитектура ПК

Архитектура ПК



Архитектура ПК

Персональный компьютер (ПК) семейства IBM PC, будучи созданным в качестве персонального делового инструмента для обработки текста, таблиц, баз данных и деловой графики, стал основой для большого семейства ЭВМ различного класса. Практически все ЭВМ, использующие процессоры семейства x86, построены на базе архитектуры IBM PC AT с некоторыми дополнениями (прежде всего в плане поддержки многопроцессорности, управления энергопотреблением, самоконфигурации и т.д.).

Данная архитектура применяется также для:

- серверов, в т.ч. многопроцессорных;
- рабочих станций;
- мобильных ПК;
- встраиваемых систем (embedded);
- промышленных систем (industrial);
- смартфонов.

Архитектура ПК

Большинство систем класса ПК, а также «выросших» из этой архитектуры, конструктивно состоят из следующих блоков:

- материнская плата с микросхемами системной логики (чипсетом) и разъемами расширения;
- процессор(ы);
- модули памяти;
- платы расширения;
- внутренние устройства хранения данных;
- устройства питания и охлаждения.

Всю периферийную часть, изначально интегрированную в систему, в общем случае можно разделить на:

- графическая подсистема;
- подсистема хранения данных;
- подсистема интерфейса с пользователем;
- аудио-подсистема;
- подсистема сетевых соединений.

Архитектура ПК

Подключение *устройств во внутреннем исполнении* (обычно они имеют контроллеры, подключаемые к логической системной шине), обеспечивает универсальная шина ввода-вывода PCI Express, а также устаревшая шина PCI.

Подключение *внешних устройств* обеспечивает универсальная шина USB.

Для подключения *устройств хранения данных*, а также *аудиокодеков и сетевых устройств* используются специализированные интерфейсы.

Для *совместимости с устройствами старого поколения* сохранилась шина LPC (логически эмулирует ISA) и контроллер устаревших внешних интерфейсов Super I/O.

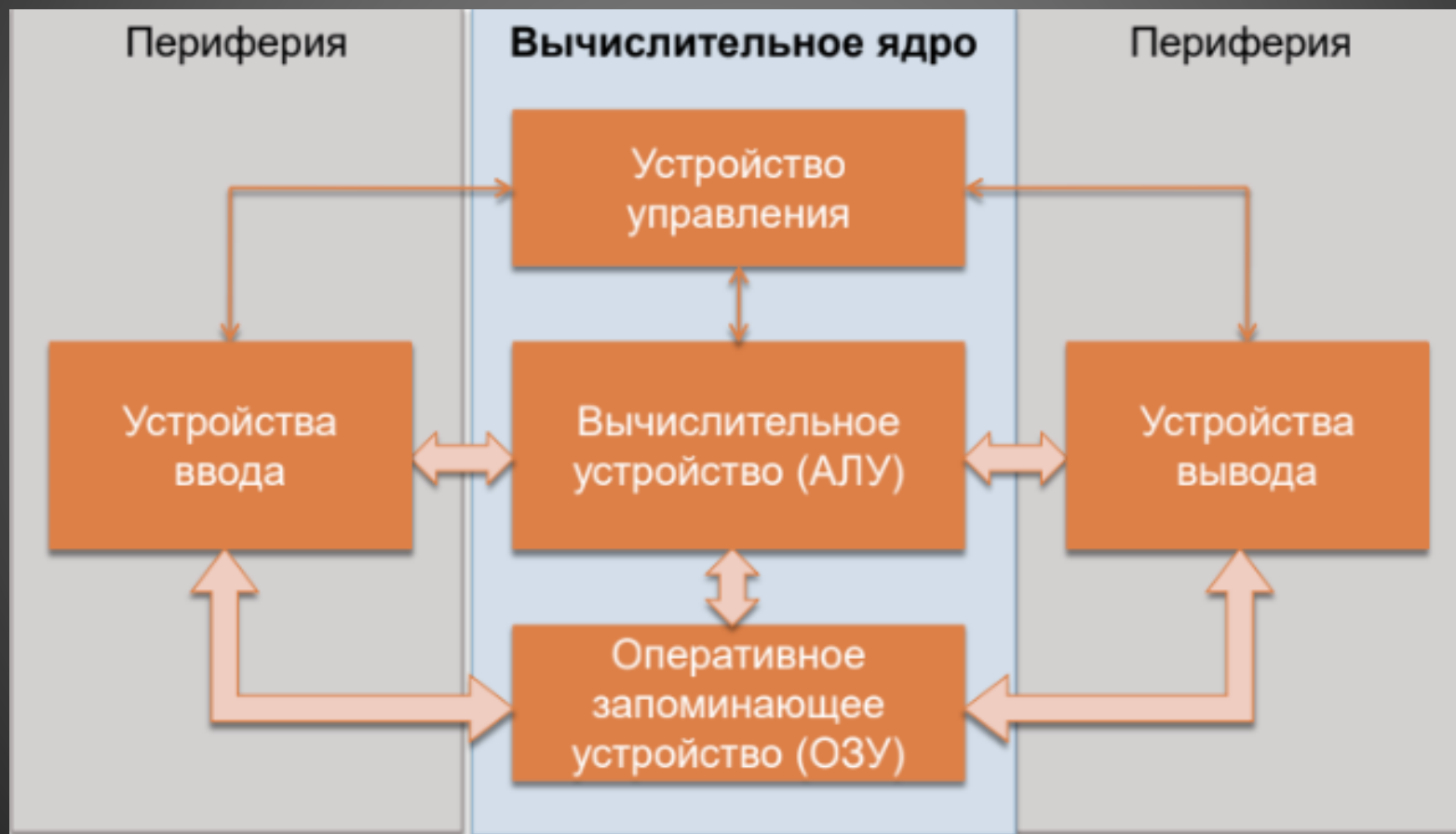
Раздел 1. Лекция 1

Назначение периферийных устройств и интерфейсов

Основные вопросы лекции

1. Архитектура ПЭВМ и ее подсистемы ввода-вывода.
2. Классификация периферийных устройств.
3. Сигналы, протоколы, транзакции, арбитраж.
4. Классификация интерфейсов, основные характеристики.

1. Архитектура ПЭВМ



1. Состав ПЭВМ: Ядро и периферия

В составе ПЭВМ (или узла более сложной системы) можно выделить *вычислительное ядро* и его *периферию*.

Ядро обычно состоит из АЛУ, выполняющего также некоторые из задач управления, и ОЗУ.

В современных ВМ большинство принципов фон Неймана не соблюдены:

- микропроцессоров может быть несколько, и каждый обладает поддержкой многопоточности (содержит реальные или виртуальные симметричные вычислительные модули);
- суперскалярность (выполнение нескольких инструкций одновременно), MISD, MIMD, переупорядочивание команд, поддержка SIMD- инструкций.
- ОЗУ – это комбинация контроллера памяти и микросхем памяти.

2. Периферия

Все устройства, не входящие в вычислительное ядро (ядра), относятся к **периферийным**. Они могут располагаться снаружи / внутри корпуса ЭВМ, а также входить в состав основных микросхем системы.

Основная задача периферийных устройств – поставка данных на обработку, а также вывод их за пределы вычислительного ядра.

Данная задача охватывает такие процессы, как:

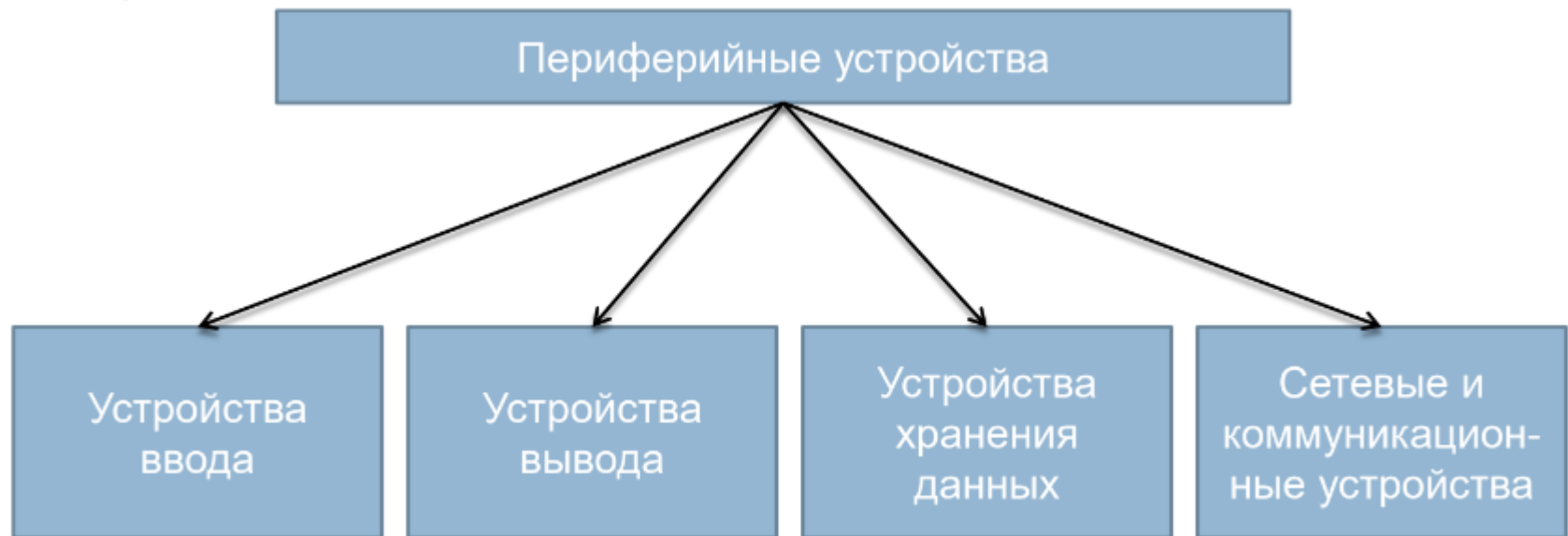
- оцифровка и преобразование данных в электрическую форму (из оптической, механической, электромагнитной и т.д.);
 - регистрация различных внешних воздействий;
 - преобразование данных;
 - сохранение на внешних носителях;
 - изготовление «твердой копии» на бумаге;
 - передача по каналам связи;
 - отображение в графической форме на экране
- и т.д.

Можно выделить отдельный класс устройств *управления и обслуживания системы (system management and control)*, которые по назначению неправомерно относить к периферийным. Однако по принципу действия они являются именно периферийными.

2. Классификация ПУ

Деление периферийных устройств по **назначению**.

Общепринятым является деление на 4 базовых класса:



2. Классификация ПУ

ПУ можно также классифицировать по другим признакам, например, по **конструктивному исполнению**:

- *внешние;*
- *внутренние;*
- *встроенные.*

Общепринятой является классификация по **основной функции ПУ**. При этом в одном физическом корпусе могут объединяться несколько устройств различного класса (монитор со встроенными колонками и камерой, клавиатура с IP-телефоном, МФУ с принтером, сканером и факс-аппаратом и т.д.).

Каждому классу устройств присущ свой набор характеристик.

3. Определение понятия «шина»

Шина - совокупность линий, сгруппированных по функциональному назначению.

Виды шин:

- шина данных;
- шина передачи управления;
- шина прерывания;
- шина управления.

3. Системная шина

С целью снижения стоимости ВМ могут иметь общую шину для памяти и устройств ввода-вывода. Такая шина часто называется **системной**.



3. Подключение ПУ к системной шине

Системная шина служит для физического и логического объединения всех устройств ВМ (3 функциональные группы)



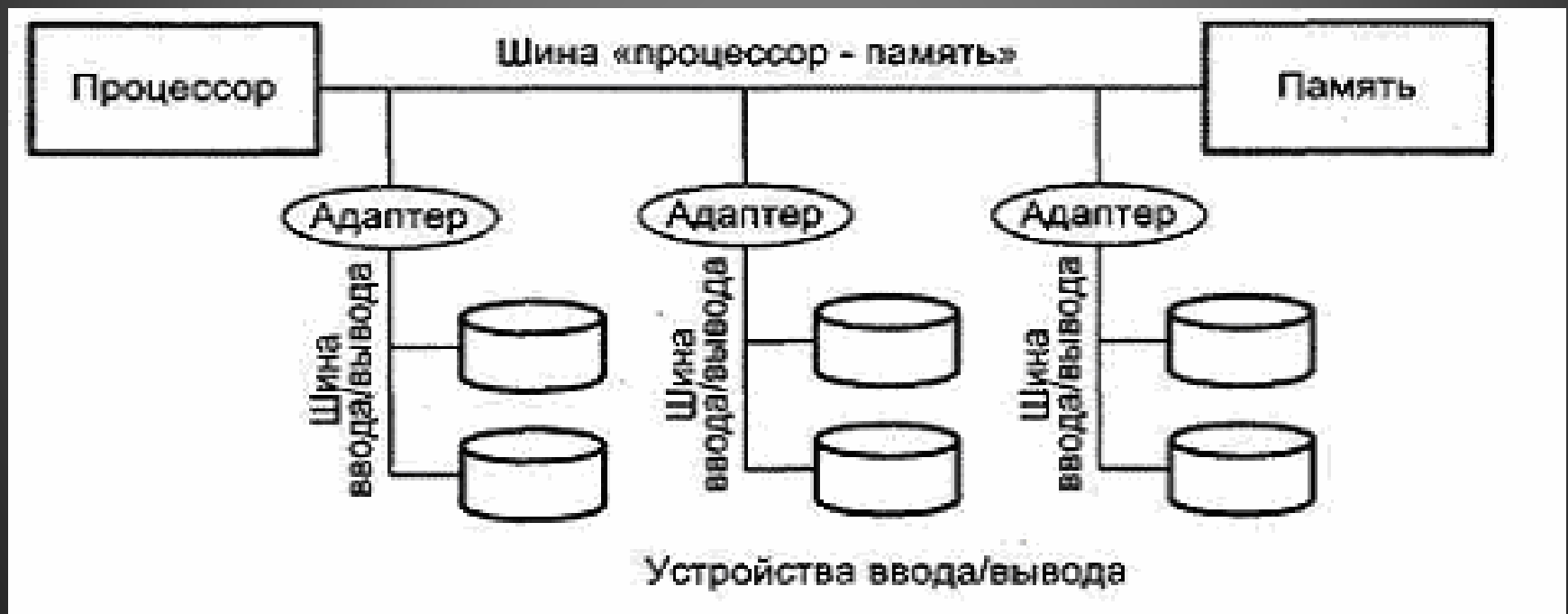
3. Иерархия шин

Если к шине подключено большое число устройств, ее пропускная способность падает, поскольку слишком частая передача прав управления шиной от одного устройства к другому приводит к ощутимым задержкам. По этой причине во многих ВМ предпочтение отдается использованию нескольких шин, образующих определенную иерархию.

Рассмотрим примеры ВМ с двумя и тремя видами шин.

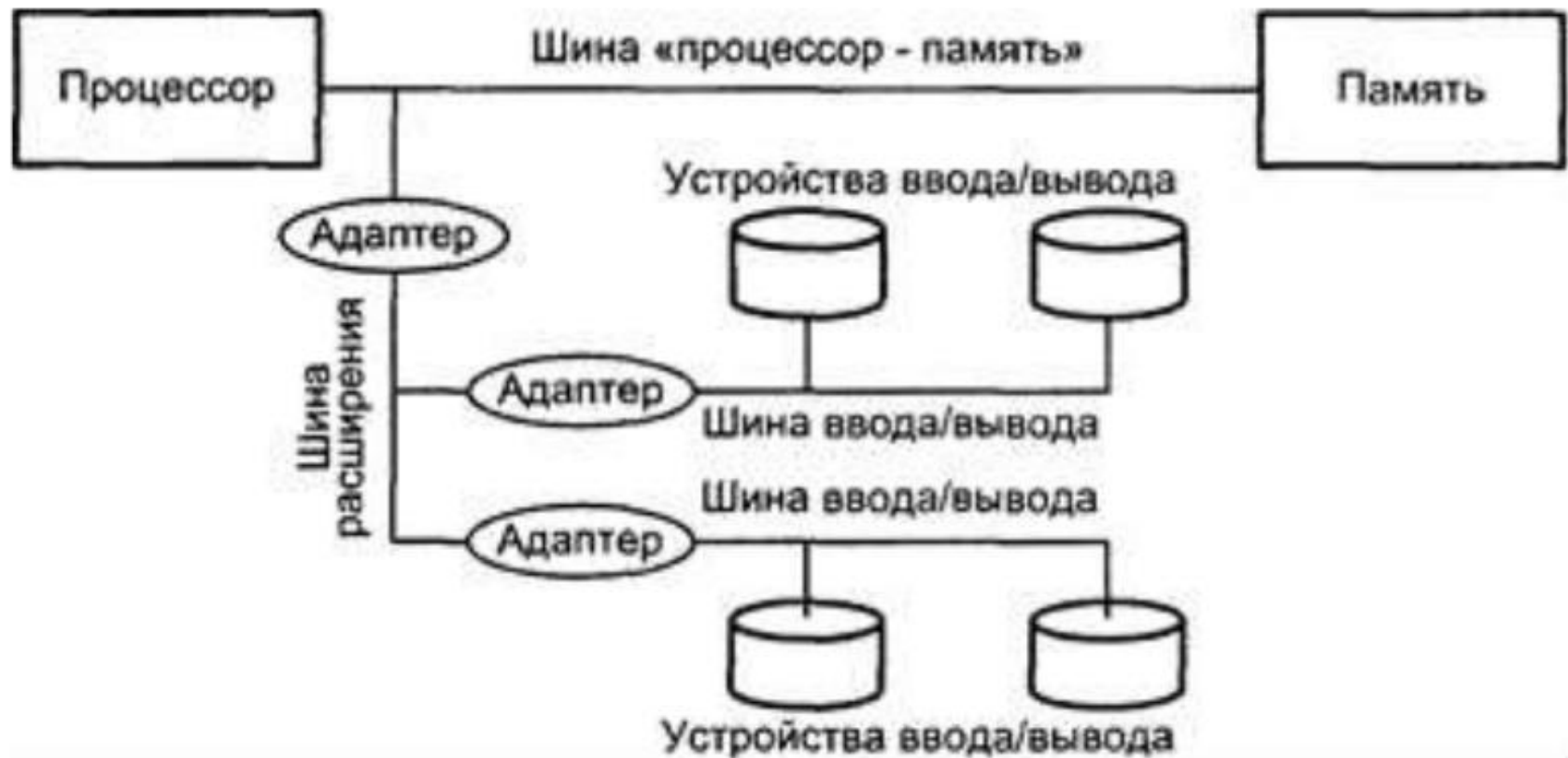
3. Иерархия шин

Вычислительная машина с двумя видами шин



3. Иерархия шин

Вычислительная машина с тремя видами шин



4. Определение понятия интерфейса

ПУ и системные компоненты ЭВМ соединяются друг с другом посредством средств подключения, организованных по иерархическому принципу.

Средства (аппаратные и программные), используемые для соединения двух компонентов или систем, называются **интерфейсом**.

Интерфейс ЭВМ (или системы) - это совокупность унифицированных аппаратурных, программных и конструктивных средств, необходимых для реализации алгоритмов взаимодействия функциональных устройств.

Интерфейс в общем случае состоит из магистрали и аппаратурных средств (контроллеров, адаптеров), работающих под управлением некоторых программ.

Система сигнальных линий оптимизирована под определенный вид коммуникаций.

4. Стандартизация

Унификации (стандартизации) в интерфейсах обычно подлежат:

- форматы передаваемой информации;
- команды и состояния интерфейса;
- состав и тип линий связи;
- алгоритмы функционирования;
- передающие и принимающие устройства;
- параметры сигналов и требования к ним;
- конструктивные решения (например, типы разъемов, габаритные размеры печатных плат, конструктивные особенности блоков).

4. Параметры, характеризующие интерфейс



- совокупность сигнальных линий;
- физические, механические и электрические характеристики шины;
- используемые сигналы арбитража, состояния, управления и синхронизации;
- правила взаимодействия подключенных устройств (протокол).

4. Понятие протокола. Режимы интерфейсов

Протоколы - строго заданная процедура или совокупность правил, определяющая способ выполнения определенного класса функций соответствующими СВТ (средств вычислительной техники).

Практически любой интерфейс содержит больше или меньше элементов протокола, определяемых процедурными и функциональными интерфейсами.

- режим 1 - однонаправленный ввод/вывод с квитированием;
- режим 2 - двунаправленный ввод/вывод с квитированием.

Квитирование, как известно, позволяет вести асинхронный обмен с учетом готовности абонента к передаче, т.е. иметь переменный темп обмена соответственно возможностям внешнего устройства.

4. Синхронные интерфейсы

Достаточно удобно использовать благодаря дискретным временным интервалам, но здесь все же есть некоторые проблемы. Например, если процессор и память способны закончить передачу за 3.1 цикла, они вынуждены продлить ее до 4 циклов, поскольку неполные циклы запрещены.

Еще хуже то, что если однажды был выбран определенный цикл шины и в соответствии с ним были разработаны память и карты ввода/вывода, то в будущем трудно делать технологические усовершенствования. Если синхронная шина соединяет ряд устройств, один из которых работают быстро, а другие медленно, шина подстраивается под самое медленное устройство, а более быстрые не могут использовать свой полный потенциал.

4. Асинхронные интерфейсы

Их еще называют: без задающего генератора.

Здесь ничего не привязывается к генератору. Когда задающее устройство устанавливает адрес и любой другой требуемый сигнал, он выдает специальный сигнал, который мы будем называть MSYN (Master SYNchronization). Когда подчиненное устройство получает этот сигнал, оно начинает выполнять свою работу настолько быстро, насколько это возможно. Когда работа закончена, устройство выдает сигнал SSYN (Slave SYNchronization).

4. Определение транзакции

Операции интерфейсов называют **транзакциями**.

Основные виды транзакций:

- транзакции чтения;
- транзакции записи.

Если в обмене участвует устройство ввода/вывода, можно говорить о *транзакциях ввода и вывода*, по сути эквивалентных транзакциям чтения и записи соответственно.

Транзакция включает в себя две части:

- посылку адреса;
- прием (или посылку) данных.

Когда два устройства обмениваются информацией по шине, одно из них должно инициировать обмен и управлять им. Такого рода устройства называют **ведущими** (bus master). В компьютерной терминологии «ведущий» — это любое устройство, способное взять на себя владение шиной и управлять пересылкой данных. Ведущий не обязательно использует данные сам. Он, например, может захватить управление шиной в интересах другого устройства.

Устройства, не обладающие возможностями инициирования транзакции, носят название **ведомых** (bus slave).

4. Арбитраж

В принципе к шине может быть подключено несколько потенциальных ведущих, но в любой момент времени активным может быть только один из них: если несколько устройств передают информацию одновременно, их сигналы перекрываются и искажаются. Для предотвращения одновременной активности нескольких ведущих в любой шине предусматривается процедура допуска к управлению шиной только одного из претендентов (**арбитраж**).

В то же время некоторые шины допускают широковещательный режим записи, когда информация одного ведущего передается сразу нескольким ведомым (здесь арбитраж не требуется). Сигнал, направленный одним устройством, доступен всем остальным устройствам, подключенным к шине.

Арбитраж запросов на управление шиной может быть организован по *централизованной* или *децентрализованной* схеме. Выбор конкретной схемы зависит от требований к производительности и стоимостных ограничений.

4. Централизованный арбитраж

При централизованном арбитраже в системе имеется специальное устройство – центральный арбитр, который ответственен за предоставление доступа к шине только одному из запросивших доступ ведущих устройств. Это устройство, называемое иногда центральным контроллером шины, может быть самостоятельным модулем или частью центрального процессора. Наличие на шине только одного арбитра означает, что в централизованной схеме имеется единственная точка отказа.

В зависимости от того, каким образом ведущие устройства подключены к центральному арбитру, возможны *параллельные* и *последовательные* схемы централизованного арбитража.

4. Децентрализованный арбитраж

При децентрализованном (или распределенном) арбитраже единый арбитр отсутствует. Вместо этого каждый ведущий содержит блок управления доступом к шине, и при совместном использовании шины такие блоки взаимодействуют друг с другом, разделяя между собой ответственность за доступ к шине.

По сравнению с централизованной схемой децентрализованный арбитраж менее чувствителен к отказам претендующих на шину устройств. В целом схемы децентрализованного арбитража потенциально более надежны, поскольку отказ контроллера шины в одном из ведущих не нарушает работу с шиной на общем уровне. Тем не менее должны быть предусмотрены средства для обнаружения неисправных контроллеров.

Основной недостаток децентрализованных схем заключается в относительной сложности логики арбитража, которая должна быть реализована в аппаратуре каждого ведущего.

4. Схемы приоритетов

Известны разные схемы приоритетов:

- статические;
- динамические.

Статический приоритет – это когда каждому потенциальному ведущему присваивается определенный уровень приоритета, который может оставаться неизменным (его еще называют фиксированным).

Динамический приоритет - это когда приоритет, изменяется по какому-либо алгоритму:

- простая циклическая смена приоритетов;
- циклическая смена приоритетов с учетом последнего запроса;
- смена приоритетов по случайному закону;
- схема равных приоритетов;
- алгоритм «наиболее давнего» использования.

Основной недостаток *статических* приоритетов в том, что устройства, имеющие высокий приоритет, в состоянии полностью блокировать доступ к шине устройств с низким уровнем приоритета. Системы с *динамическими* приоритетами дают шанс каждому из запросивших устройств рано или поздно получить право на управление шиной, то есть в таких системах реализуется принцип равнодоступности.

4. Интерфейсы ЭВМ



4. Системные интерфейсы

Системные интерфейсы образуют единую логическую системную шину, по которой информация передается в виде данных, пригодных для обработки, снабженных адресами в общем адресном пространстве системы (физические адреса, с которыми оперирует процессор).

Системная шина может быть разделена на несколько шин, имеющих различную физическую природу и протоколы передачи данных (на уровне электрических и/или логических сигналов).

Как правило, все системные интерфейсы имеют электрическую природу и реализованы в виде дорожек на печатных платах (или линий внутри микросхем).

При этом *шина ввода-вывода* отвечает за обмен данными с контроллерами внутренних периферийных устройств и контроллерами периферийных интерфейсов.

4. Классификация интерфейсов

В рамках данного курса предусматривается изучение периферийных интерфейсов, а также системной шины ввода-вывода, которая обеспечивает соединение между ПУ и компонентами ядра системы.

По принципу обмена информацией (способу кодирования и передачи данных) интерфейсы делятся:

- *параллельные*, характеризующиеся разрядностью (количеством бит одного машинного слова, передаваемых в один момент времени);
- *последовательные*, характеризующиеся количеством агрегированных каналов передачи данных (количеством бит различных машинных слов, передаваемых одновременно, не обязательно синхронно и с одной скоростью);
- *последовательно-параллельные*.

4. Классификация интерфейсов

По направлению передачи:

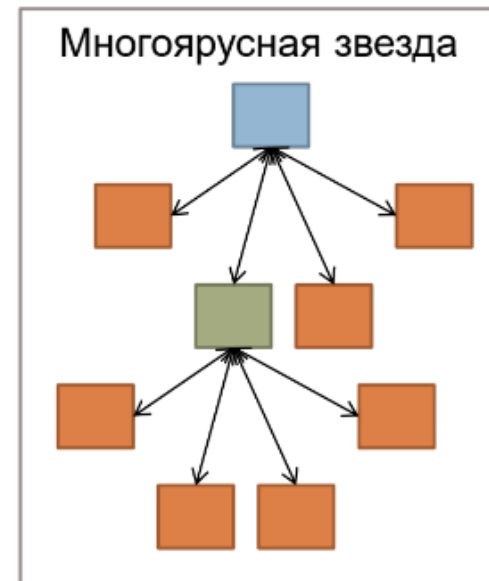
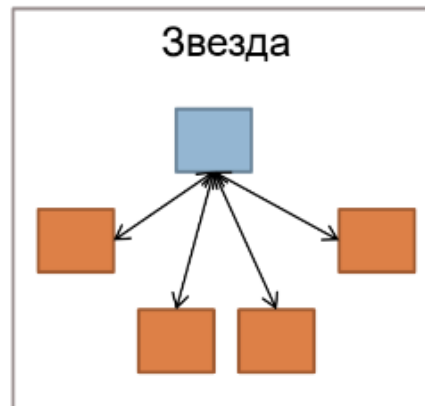
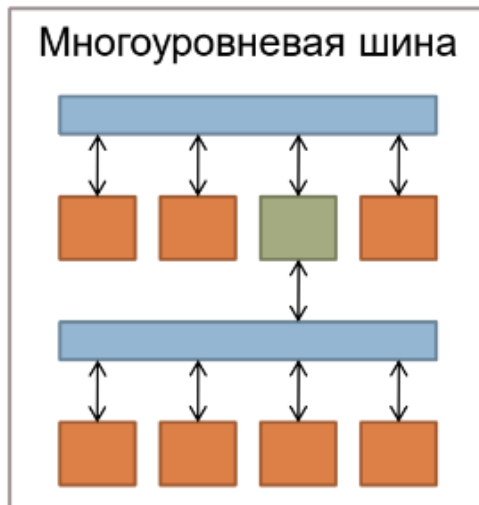
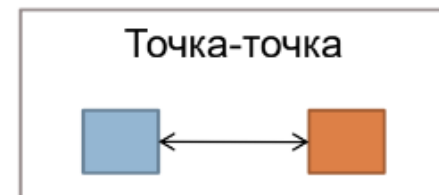
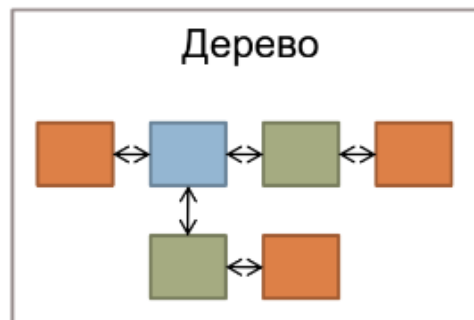
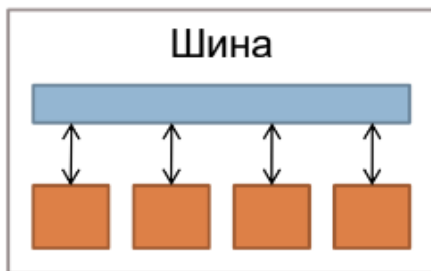
- *однонаправленные (симплексные);*
- *двунаправленные (дуплексные);*
- *с возможностью изменения направления передачи (полудуплексные).*

Современные последовательные интерфейсы обычно обеспечивают дуплекс за счет работы двух встречно направленных симплексных каналов. При этом зачастую в одну сторону передаются данные, а в другую – пакеты квитирования и управления потоком.

По физическому явлению, используемому для кодирования информации:

- *электрические (с управлением током или напряжением);*
- *оптические (оптоволоконные);*
- *беспроводные (радио).*

4. Топология интерфейса



+Кольцо, +комбинированные

4. Характеристики интерфейсов

Пропускная способность канала - наибольшая возможная в данном канале скорость передачи информации называется его пропускной способностью. Пропускная способность канала есть скорость передачи информации при использовании «наилучших» (оптимальных) для данного канала источника, кодера и декодера, поэтому она характеризует только канал.

Пропускная способность дискретного (цифрового) канала без помех:

$$C = \log(m) \text{ бит/символ,}$$

где m — основание кода сигнала, используемого в канале.

Скорость передачи информации в дискретном канале без шумов (идеальном канале) равна его пропускной способности, когда символы в канале независимы, а все m символов алфавита равновероятны (используются одинаково часто).