

Вопросы по курсу «Схемотехника» 2024/2025 учебный год, второй семестр.

1. Устройство обработки информации на основе ОУ. Область применения.
2. Основные параметры и характеристики ОУ.
3. Типовая схема включения ОУ для выполнения математических операций.
4. Масштабная схема на ОУ. Инвертирующая и неинвертирующая.
5. Суммирующая схема на ОУ. Инвертирующая и неинвертирующая.
6. Дифференциальная (разностная) схема на ОУ.
7. Устройство сложения и вычитания на ОУ.
8. Интегрирующая и дифференцирующая схемы на ОУ.
9. Логарифмический и антилогарифмический преобразователи на ОУ.
10. Умножители и делители на ОУ.
11. Нелинейные преобразователи на ОУ.
12. Преобразователи с возрастающим и убывающим коэффициентами усиления на ОУ.
13. Смешанный нелинейный преобразователь на ОУ. Ограничитель уровня на ОУ.
14. Компараторы на ОУ. Компаратор без гистерезиса. Компаратор с гистерезисом.
15. Генераторы. Простой генератор колебаний прямоугольной формы.
16. Ждущий мультивибратор.
17. Генератор колебаний прямоугольной формы на двух компараторах.
18. Генератор пилообразного напряжения.
19. Преимущества цифрового представления, обработки и хранения информации. Цифро-аналоговые преобразователи.
20. Цифро-аналоговый преобразователь на основе резистивной матрицы сопротивлений.
21. Цифро-аналоговый преобразователь на основе резистивной матрицы лестничного типа.
22. Преобразование информации из аналоговой формы в цифровую. Дискретизация, квантование, теорема Котельникова.
23. Последовательный АЦП с единичным приближением.
24. Последовательный АЦП с двоично-взвешанным приближением.
25. АЦП с двухтактным интегрированием.
26. Параллельные и параллельно-последовательные АЦП.
27. Фильтры. Классификация. Преимущества. Типы частотных характеристик.
28. Фильтр высокой частоты.
29. Фильтр низкой частоты.
30. Полосовой фильтр.
31. Классификация цифровых интегральных схем. Стандартные ИС.
32. Специализированные ИС. Вентильные матрицы (БМК), ИС на стандартных ячейках, полностью заказные ИС.
33. Классификация программируемых логических интегральных схем. ППЗУ.
34. ПЛМ, ПМЛ и другие простые ПЛИС.
35. Сложные ПЛИС (CPLD).
36. FPGA. Основные характеристики, структура.
37. Логические блоки FPGA. Принципы построения схем реализации произвольных булевых функций. Программируемый логический блок.
38. Программируемая коммутационная матрица. Принципы организации и построения. Блоки ввода/вывода.
39. Типовые встроенные аппаратные блоки FPGA. ОЗУ, умножители, диспетчеры синхронизации.
40. Высокоскоростная передача данных. Основные сведения, принципы построения.