

运算放大器的关键指标详解

1. 输入失调电压(Offset Voltage, V_{os})

定义：在运放开环使用时，加载在两个输入端之间的直流电压使得放大器直流输出电压为 0。也可定义为当运放接成跟随器且正输入端接地时，输出存在的非 0 电压。

运放内部的两支路受限于工艺，无法做到完全平衡，因此输出也不可能为 0。此时，将负输入接地，在正输入端输入一个可调的直流电压，调整直流电压使输出电压为 0V。此时的直流电压的负值被称为失调电压。不过实际情况中，厂家也会用绝对值表示。

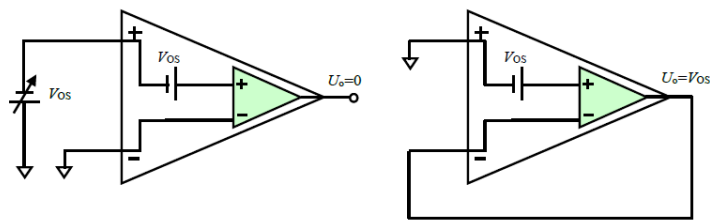


图 2-1 对运放输入失调电压的图解

以上两种方法也可以用于测试 V_{os} 。

方法二的推导具体过程如下：

$$U_o = A(V_{os} - U_o)$$

$$U_o = \frac{A}{A+1} V_{os}$$

由于 $A \gg 1$ ，因此可以认为 $U_o = V_{os}$ 。

因此，输出电压会有一个直流电平，闭环电压增益越大，直流电平越大。必要时需要矫正。

2. 失调电压漂移(Offset Voltage, V_{os})

定义：当温度变化、时间持续、供电电压等自变量变化时，输入失调电压会发生变化。输入失调电压随自变量变化的比值，称为失调电压漂移。

因此，通常有三种漂移量。其中由于电源电压变化产生的失调通常不会在数据手册上表示。

由于漂移的存在，调零完成后，也会产生新的漂移。为了应对这一特性，通常有两种应对方法：1、选择高稳定性、低漂移的放大器。2、有些运放具有自归零技术，可以采用这种运放。

3. 输入偏置电流(Input bias current, I_B)

定义：当输出维持在规定的电平时，两个输入端流进电流的平均值。

和电压一样，运放的输入端也不可能是绝对高阻的。当放大器接成跨阻放大测量外部微小电流时，过大的偏置电流会分掉被测电流，使测量失准。

这个值主要决定于内部结构，FET 输入会小很多。

4. 输入失调电流(Input offset current, I_{os})

定义：当输出维持在规定的电平时，两个输入端流进电流的差值。

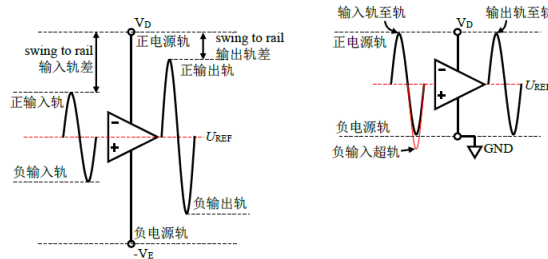
这个值一般和芯片的偏置电流相当。

5. 输入电压范围(Input Voltage Range)

定义：保证运算放大器正常工作的最大输入电压范围。也称为共模输入电压范围。

超过这个值并不一定会导致运放会被烧毁，但是绝对不能超过绝对值的。

当运放最大输入电压范围和电源电压相差较近时（包括超过和低于），都可以叫输入轨至轨（RRI, Rail-to-rail input）。



6. 输出电压范围 (V_{OH}/V_{OL} 或者 Swing from rail)

定义：在给定电源电压和负载情况下，输出能够达到的最大电压范围。或者给出正向最大电压 V_{OH} 以及负向最小电压 V_{OL} ——相对于给定的电源电压和负载；或者给出与电源轨 (rail) 的差距。如果这个输出接近电源电压范围，那么可以自称“输出轨至轨”（RRO, Rail-to-rail output）

输出电压范围有如下特点：

- 1、正至轨电压与负至轨电压的绝对值可能不等，但是一般情况下在一个量级。
- 2、至轨电压与负载密切相关，负载越重至轨电压越大。
- 3、至轨电压与信号频率相关，频率越高，至轨电压越大，甚至会突然大幅度下降。
- 4、至轨电压在 20mV 以内属于非常优秀。

下图是 AD8031 数据手册中的部分数据。2.7V 的供电电压，输入电压范围为 -0.2V~2.9V，输出也非常接近电源为 0.02V~2.68V。

Input Common-Mode Voltage Range		-0.2 to +2.9	-0.2 to +2.9	V
Common-Mode Rejection Ratio	$V_{CM} = 0\text{ V to } 2.7\text{ V}$	46 64	46 64	dB
	$V_{CM} = 0\text{ V to } 1.55\text{ V}$	58 74	58 74	dB
Differential Input Voltage		3.4	3.4	V
OUTPUT CHARACTERISTICS				
Output Voltage Swing Low	$R_L = 10\text{ k}\Omega$	0.05 0.02	0.05 0.02	V
Output Voltage Swing High		2.6 2.68	2.6 2.68	V
Output Voltage Swing Low	$R_L = 1\text{ k}\Omega$	0.15 0.08	0.15 0.08	V
Output Voltage Swing High		2.5 2.6	2.55 2.6	V
Output Current		15	15	mA
Short Circuit Current	Sourcing	21	21	mA
	Sinking	-34	-34	mA
Capacitive Load Drive	$G = +2$ (See Figure 46)	15	15	pF

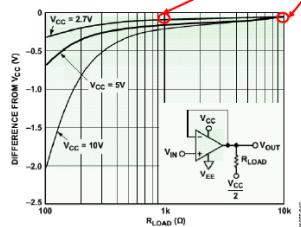


Figure 15. +Output Saturation Voltage vs. R_{LOAD} @ +25°C

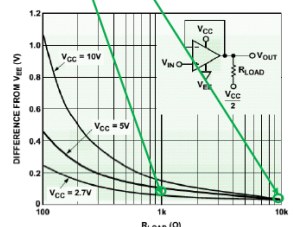


Figure 18. -Output Saturation Voltage vs. R_{LOAD} @ +25°C

7. 共模遏制比 (Common-mode rejection ratio, CMRR)

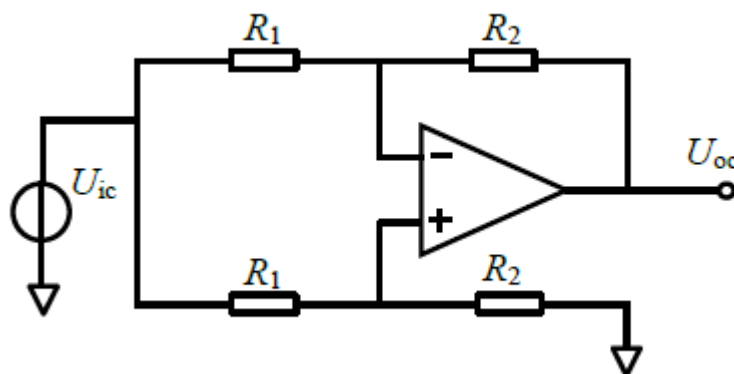
定义：差模电压增益与共模电压增益的比值，用 dB 表示。

$$CMRR = 20\log\left(\frac{A_d}{A_c}\right)$$

运算为单端输入时，这个指标并不重要，但是如果接成减法器时，这个指标才能发挥作用。

以下图为例：这个电路的差模增益应该是 R_2/R_1 ，理论上 $U_{oc}=0$ ，但是实际上会测到由 U_{ic} 引起的输出 U_{oc} ，则共模抑制比为：

$$CMRR = 20\log\left(\frac{A_d}{A_c}\right) = 20\log\left(\frac{\frac{R_2}{R_1}}{\frac{U_{OC}}{U_{IC}}}\right)$$



影响电路共模抑制比的因素由两个，一个是运放本身的共模抑制比；另一个是对称电路中电阻的一致性。实际情况中，分立元件实现的电路很难达到 CMRR，而运放生产厂家提供的差动放大器就显现了优势。

8. 开环电压增益(Open-loop gain, Avo)

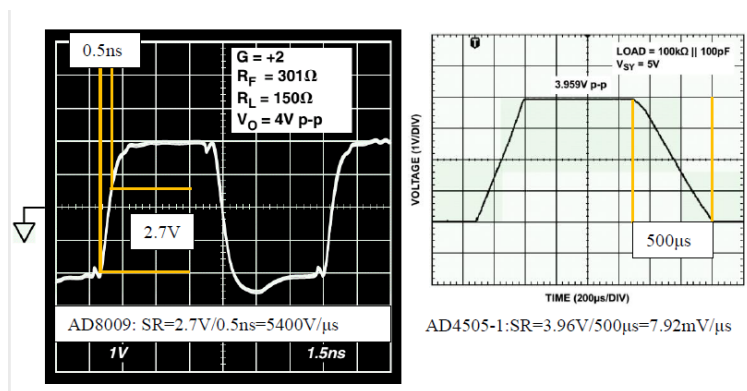
定义：运放本身具备的输出电压与两个输入端差压的比值，用 dB 表示。说明放大器的放大能力。

9. 压摆率(Slew rate, SR)

定义：闭环放大器输出电压变化的最快速率。用 $V/\mu s$ 表示。

当输出信号的实际变化频率比这个还快时，运放就不能提供了，原本是正弦波的就变为三角波。如果一个幅值为 A，频率为 f 的正弦波，那么它变化速率最快的时候是在零点的时候，此时的变化速率为 $D_v = 2\pi Af$ 。因此压摆率也必须大于这个值才行。

下图展示了不同压摆率下，相同信号波形的区别。可以看到压摆率高的运放具有更高的表现力。



10. 带宽指标

带宽指标主要由四项。

1、单位增益带宽(Unity Gain-bandwidth, UGBW)

定义：运放开环增益/频率图中，开环增益下降到 1 时的频率。

2、增益带宽积 (GainBandwidthProduct, GBP 或者 GBW)

定义：运放开环增益/频率图中，指定频率处，开环增益与该指定频率的乘积。

3、-3dB 带宽

定义：运放闭环使用时，某个指定闭环增益（一般为 1 或者 2、10 等）下，增益变为低频增益的 0.707 倍时的频率。分为小信号（输出 200mV 以下）大信号（输出 2V）两种。

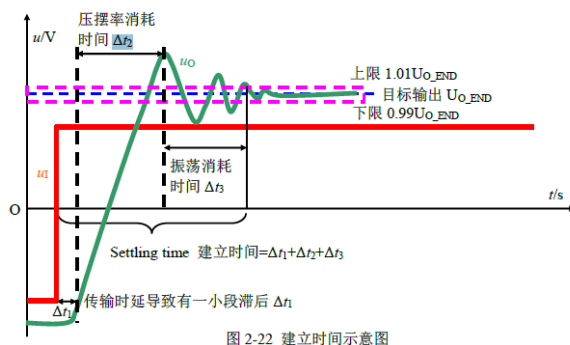
4、满功率带宽(Full Power Bandwidth)

定义：将运放接成指定增益闭环电路（一般为 1 倍），连接指定负载，输入加载正弦波，输出为指标规定的最大输出幅度，此状态下，不断增大输入信号频率，直到输出出现因压摆率限制产生的失真（变形）为止，此频率即为满功率带宽。

11. 建立时间

定义：运放接成指定增益（一般为 1），从输入阶跃信号开始，到输出完全进入指定误差范围所需要的时间。所谓的指定误差范围，一般有 1%，0.1% 几种。

共有三个部分组成， Δt_1 是传输时延导致的滞后； Δt_2 是压摆率消耗时间，也就是上升爬坡消耗的时间； Δt_3 是稳定时间。对运放组成 ADC 驱动电路，建立时间是一个重要指标。



12. 相位裕度(Phase margin, φ_m)和增益裕度

相位裕度定义：在运放开环增益和开环相移图中，当运放的开环增益下降到 1 时，开环相移值减去 -180° 得到的数值。

增益裕度定义：在运放开环增益和开环相移图中，当运放的开环相移下降到 -180° 时，增益 dB 值取负，或者是增益值的倒数。

相位裕度和增益裕度越大，说明放大器越容易稳定。

所有运放在任何频率下都只存在滞后相移，在 0Hz 附近能够接近 0，甚至小于 0。

但随着频率的上升，很快就能稳定到 -90° ，然后走向 $-180^\circ \sim -270^\circ$

13. 电源电压抑制比(PSRR-Power Supply Rejection Ratio)

定义：双电源供电电路中，保持负电源电压不变，输入不变，而让正电源产生变化幅度为 ΔV_S ，频率为 f 的波动。那么在输出端会产生变化幅度为 ΔV_{out} ，频率为 f 的波动。这等效于电源稳定不变情况下，在入端施加了一个变化幅度为 ΔV_{in} ，频率为 f 的波动。则

$$PSRR_+ = 20\log\left(\frac{\Delta V_S}{\Delta V_{in}}\right)$$

考虑到电路本身的噪声增益 G_N ，则

$$PSRR_+ = 20\log\left(\frac{\Delta V_S \times G_N}{\Delta V_{out}}\right)$$

同样的方法，保持正电源电压不变，仅改变负电源电压，会得到 PSRR₋。

频率越高，运放对电源纹波或者噪声的抵抗能力越弱，这导致运放电路的输出端会出现电源上的不干净因素。旁路电容的作用就是滤除电源上的噪声或者波动，特别在高频，因此要用小电容滤除信号波动。

14. 全谐波失真加噪声

全谐波失真(Total Harmonic Distortion-THD)本身是衡量一个时域波形与标准正弦波的差异程度的量，其原始定义为：时域波形中包含基波分量有效值 U_{1RMS} ，以及各次谐波分量 U_{2RMS} 、 U_{3RMS} 、 U_{4RMS} ……等，则

$$THD = \frac{\sqrt{\sum_{i=2}^{\infty} U_{iRMS}^2}}{U_{1RMS}}$$

即全部谐波有效值（各次谐波有效值的平方和开根号）与基波有效值的比值。一般用%表示，也可以用 dB 表示，即上述计算值取对数乘以 20。

这个指标被用于衡量放大器的保真程度。

15. 热阻(Thermal resistance, θ_{JA})和温度范围

热阻标准定义：是导热体阻止热量散失程度的描述，以1W发热源在导热路径两端形成的温度差表示，单位为 $^{\circ}\text{C}/\text{W}$ 。有以下常用的两种：

θ_{JA} ，是指芯片热源结(Junction)与芯片周围环境(Ambient)（一般为空气）的热阻。

θ_{JC} ，是指芯片热源结(Junction)与芯片管壳(Case)的热阻。

对芯片来说，导热路径的两端分别为自身发热体与环境空气。热阻 θ_{JA} 越大，说明散热越困难，其温差也就越大。

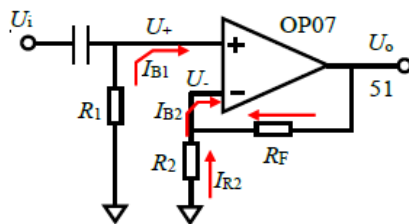
失调和偏置的总结

1. 输入为 0 时放大器的实际输出

放大电路的输入电压为 0 时，导致输出不为 0 的原因一般有三个， I_{OS} ， I_B ， V_{os} ，其中后两个依赖于放大电路的外部电阻。

以 OP07 为例。下图是 OP07 数据手册上的指标以及 OP07 的一个应用电路。

Table 1.						
Parameter	Symbol	Conditions	Min	Typ	Max	Unit
INPUT CHARACTERISTICS						
$T_A = 25^{\circ}\text{C}$						
Input Offset Voltage ¹	V_{os}			30	75	μV
Long-Term V_{os} Stability ²	V_{os}/Time			0.3	1.5	$\mu\text{V}/\text{Month}$
Input Offset Current	I_{os}			0.5	3.8	nA
Input Bias Current	I_b			± 1.2	± 4.0	nA



可以列出如下等式：

$$\begin{cases} I_B = \frac{I_{B1} + I_{B2}}{2} \\ I_{OS} = I_{B1} - I_{B2} \\ U_O = (U_+ + V_{OS} - U_-) \times A_{UO} \\ U_+ = -I_{B1}R_1 \\ U_- = -I_{R2}R_2 = -(I_{B2} - \frac{U_O - U_-}{R_F})R_2 \end{cases}$$

联立可得：

$$U_O = \frac{A_{UO}}{1 + \frac{R_2}{R_2 + R_F} A_{UO}} (V_{OS} + I_{B2}R_2 // R_F - I_{B1}R_1)$$

其中

$$G_N = \frac{A_{UO}}{1 + \frac{R_2}{R_2 + R_F} A_{UO}}$$

G_N 被称为噪声增益，在噪声计算、输出失调计算中应用很广泛。

由上可得

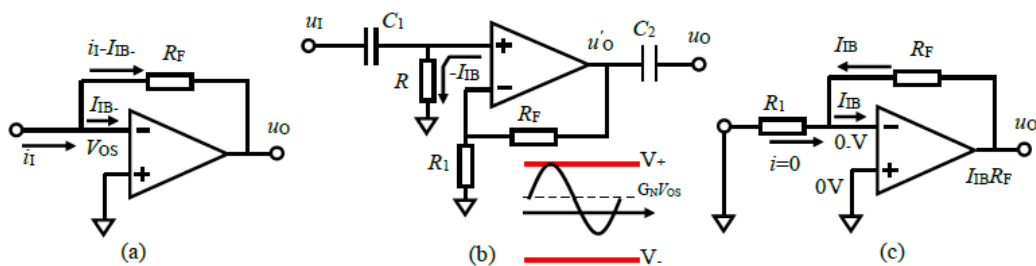
- 1、若 $I_{B1}=I_{B2}$ ，那么当 $R_1=R_2//R_F$ ，可以使得电流形成的失调电压消失，也就是教科书上的电阻匹配。但是 $I_{B1}=I_{B2}$ 很难实现。
- 2、外部的电阻越大，电流引起的输出失调越明显。

2. 易受影响的电路

失调电压和偏置电流会以一种直流形式存在，最终产生不该有的直流分量。关于这个直流分量有以下结论需要牢记：

- 1、在多数交流耦合电路中，无需考虑这些直流分量的存在。
- 2、单极增益较大的交流耦合电路，需要注意直流分量会降低输出端的动态范围。
- 3、在直接耦合电路中，特别是对直流精度要求较高的电路中需要格外注意这些直流分量。

如下为三个案例：



1、图a是一个电流检测电路，理论上

$$u_O = -i_I R_F$$

可实际上

$$u_O = -i_I R_F + V_{OS} + I_{IB-} R_F$$

因此必须要保证：

- 1) $I_{IB-} \ll i_I$ ，即选用输入偏置电流非常小的运放，这取决于被测电流的最小分辨率。
- 2) $i_I R_F \gg V_{OS}$ ，即要求失调电压很小的运放，这也取决于被测电流的最小分辨率和电阻的选择。
- 3) 需要考虑温漂对运放的影响。

2、图b是一个交流耦合放大电路，多用于高频放大。多数情况下前后级均有电容隔直。但是某些不细致的设计会使直流分量影响正常的工作。

- 1) 当 $R_F \gg R_1$ 时，直流分量也将被放大，这会导致输出信号有截止的风险。
- 2) 为了降低下限截止频率，过大的 R 可能会使偏置电流对直流分量的贡献占据主导地位。

图c是一个反相比例器，同样会受到直流分量的影响。

3. 如何克服直流分量的影响

- 1、选择合适的运放。一般厂商会针对遇到的问题生产出合适的运放。
- 2、选择合适的外部电阻。较小的外部电阻能降低电流对直流分量的贡献，调配电阻值能抵消直流意外。（此条书中并不建议）
- 3、调零和温控。这是万般无奈的做法。许多运放具有调零管脚可供用户调

零，但这个管教不是绝对有的。此外，这种调零还是会面对温漂、时漂的影响。手工调整也不适合大规模生产。电位器存在于电路中是一个可靠性隐患。

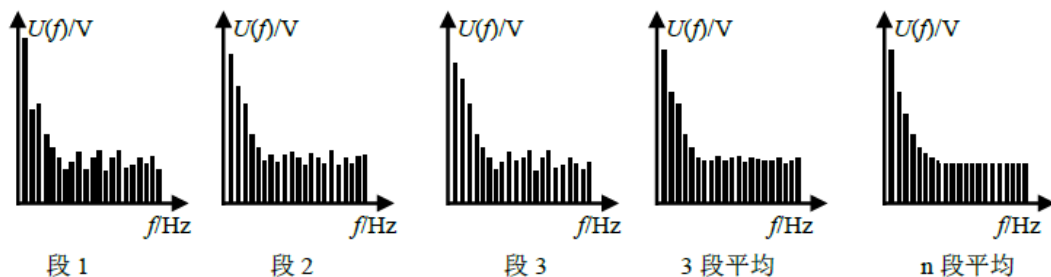
外部电阻选择的几条建议：

- 1) 高速运放电路，特别是电流反馈型运放，其外部电阻选择最好遵循数据手册建议，一般都比较小， $1k\Omega$ 以下。实在找不到的情况下，以尽量减小电阻为宜。
- 2) 外部电阻越大，则工作时消耗功耗越小，发热也越轻，对运放输出电流的要求也越低。这是在多种选择中选择大电阻的唯一理由。（流压转换电路中，面对微弱电流必须选择很大的电阻，不属此类）。
- 3) 外部电阻越大，则运放偏置电流对输出失调的贡献越大。
- 4) 外部电阻越大，则电阻本身产生的噪声越大。常温下，电阻的噪声密度可以用 $0.13\sqrt{RnV}/\sqrt{Hz}$ 估算，一个 $10k\Omega$ 的电阻，其噪声密度约为 $13nV/\sqrt{Hz}$ ，与一个中等噪声的运放等效输入噪声密度相当。而一个 100Ω 电阻，噪声密度约为 $1.3nV/\sqrt{Hz}$ ，等同于一个相当低噪声的运放。参阅即将到来的2.6节。
- 5) 外部电阻越大，附近的杂散电容越不可忽视，它通常会导致上限截止频率降低。
- 6) 外部电阻越大，则电路板造成的漏电阻越不可忽视。
- 7) 电阻选择，一般没有唯一的结论。

噪声指标

1. 用傅里叶变换分析噪声

对噪声分段并继续傅里叶变换。结果如下图所示，可以发现噪声的特征有：短时波动性以及长期稳定性。



2. 怎样衡量噪声的大小

常用的方法有电能力 E_p 和有效值 U_{rms} 两种。其中有效值的定义不再赘述。电能力的值等于有效值的平方。

电能力比有效值的优点在于，电能力具有可加性，而有效值是不具备的。

也能够得出如下等式：

$$U_{rms} = \sqrt{E_p} = \sqrt{\int_0^{\infty} D_E(f) df}$$

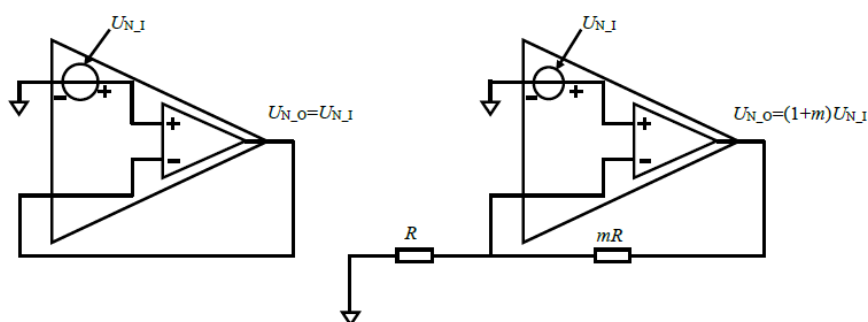
其中 $D_E(f)$ 被称为电能力密度曲线。若 $D_E(f)$ 为常数，那么可以得到一个新的定义 $D_U = \sqrt{D_E}$ ，被称为噪声电压密度。多数厂家的数据手册中值提供噪声电压密度。

3. 最简单的运放的噪声模型

运放组成的放大电路的输出噪声计算非常复杂，与非常多的因素有关。但是最重要的是等效输入电压噪声源。

运放的正输入端存在一个噪声电压源，被称为等效输入噪声 U_{N_I} 。很多场合用 V_{rms} 表示单位。

这个噪声可以用如下两种方式测得：



而如果想要计算等效，则要得知这个噪声源的噪声电能力密度，然后进行积分。

电学系统中产生噪声的根源有很多，例如热噪声、散粒噪声等。在运放中常见的噪声根源有两类： $1/f$ 噪声，其电能力密度随着频率的上升而下降，和白噪声，又叫平坦噪声，其电能力密度是一条直线。

1、 $1/f$ 噪声密度及有效值计算

从定义可知， $1/f$ 噪声具有如下电能力密度变化表达式：

$$D_{E_{1f}}(f) = C^2 \frac{1Hz}{f}$$

电压密度表示式为：

$$D_{U_{1f}}(f) = \sqrt{C^2 \frac{1Hz}{f}}$$

并能够通过积分得到噪声电能力和噪声电压有效值分别为：

$$E_{N_{1f}} = \int_{f_a}^{f_b} D_{E_{1f}}(f) df = C^2 \times 1Hz \times \int_{f_a}^{f_b} \frac{1}{f} df = C^2 \times 1Hz \times \ln \frac{f_b}{f_a}$$

$$U_{N_{1f}} = \sqrt{E_{N_{1f}}} = C \times \sqrt{1Hz} \times \sqrt{\ln \frac{f_b}{f_a}}$$

2、白噪声密度及噪声有效值计算

从定义可知，白噪声具有如下电能力密度变化表达式：

$$D_{E_{wh}}(f) = K^2$$

电压密度表示式为：

$$D_{U_{wh}}(f) = K$$

并能够通过积分得到噪声电能力和噪声电压有效值分别为：

$$E_{N_{wh}} = \int_{f_a}^{f_b} D_{E_{wh}}(f) df = K^2 \times (f_b - f_a)$$

$$U_{N_{wh}} = \sqrt{E_{N_{wh}}} = K \times \sqrt{f_b - f_a}$$

3、总噪声密度和有效值计算

从上述可以推出

$$U_{N_I} = \sqrt{U_{N_{wh}}^2 + U_{N_{1f}}^2}$$

4. 从噪声密度曲线中获得C和K

厂家提供的数据手册中，通常并不会区分C和K，而是给出总的噪声电压密度曲线。

K有两种方法可以获得。一、读图法：频率越高，1/f噪声影响越小，因此可以将最高频率的值作为K。二、数据手册中会有Voltage Noise Density(e_n)。

C则通常用读图法间接获得。先得到K，然后反推出C。此外手册中还会有一个转角频率，定义为此处1/f噪声和白噪声的电压密度相等，即

$$D_{U_{1f}}(f_{corner}) = D_{U_{wh}}(f_{corner}) = K$$

可得

$$C = K \sqrt{\frac{f_{corner}}{1Hz}}$$

5. 噪声计算中的起点 f_a 和终点 f_b

从公式中明显可以看到需要用到 f_a 和 f_b .白噪声的重要参数是 f_b 。

其中上限会受到运放、电阻、示波器等上限截止频率的影响。而下限可以取0.1Hz。

6. 噪声的有效值和峰峰值关系

由于噪声具备统计学规律，那么其有效值和峰峰值之间就可能存在如下规律：

$$U_{N_pp} = 6.6U_{N_rms}$$

7. 噪声计算中的一些有趣的问题

1、电阻数量一样时，不论是串联还是并联，其噪声都是相同的。

2、降低输出噪声的方法

1) 尽量降低放大电路带宽，噪声表达式中等效带宽对噪声的影响是巨大的。

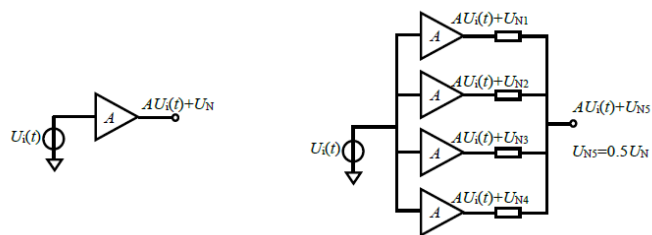
2) 选择等效带宽内噪声密度小的运放，一般注重电压噪声密度，在外部电阻较大的情况下，特别要选择电流噪声密度小的运放。一般注重白噪声密度K，在极低频率范围内，还要特别注意1/f噪声的C。

3) 选择较小的外部电阻。

4) 对多级放大电路，合理分配各级增益，会对整个电路的输出噪声产生影响。尽量使得第一级增益较高，且选用最小噪声指标的运放，是根本原则。但是在实际设计中，还需要考虑其它因素的影响。

5) 合理布置滤波器位置和滤波器类型。后面讲解。

如果上述办法仍然无法解决，可以考虑将n个放大器并联，然后用很小的电阻将他们并联，噪声可以降低为 $1/\sqrt{n}$ 。但这种方法并不推荐。因为会增加功耗和成本，而且也没有考虑电阻带来的新噪声。



3、先放大再滤波能降低噪声

4、低噪声设计中的技巧，尤其是在微弱信号的提取和宽带高频放大设计中。

1) 知道并合理选择低噪声器件；

2) 选择尽量小的电阻；

3) 将整个电路的频带压至最低；

4) 选择放大器时，需要注意电压噪声密度、电流噪声密度的合理搭配。有些运放电压噪声密度低、而电流噪声密度大，就不适合外部电阻较大的场合。

5) 设计电路时，注意各单元的位置，比如前述的放大器在前、滤波器在后的原则；

6) 设计电路时，需要注意器件的摆放位置，同样的3个级联放大器，噪声越小的越应该至于最前级，而各级的增益也需要仔细分配；

7) 仿真软件可以帮助我们进行优化设计；

8) 注意屏蔽，它可以有效减小外部干扰对系统的影响；

9) 注意电源，再好的设计遇到糟糕的电源都将白费劲，去耦很关键；

10) 注意基准，数据采集系统中，噪声很大程度来源于基准；

11) 数据采集系统中，特别要注意数字系统和模拟系统的分离，要尽最大努力将数字系统对模拟系统的干扰降至最小。