Objetivo.

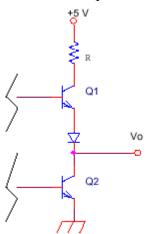
• Comprender la importancia de los teoremas del álgebra Booleana en la simplificación de circuitos digitales. Implementar y diseñar circuitos combinacionales de varias etapas.

Cuestionario previo

1. Explicar los diferentes tipos de salidas de los circuitos TTL (Totem-Pole, Colector Abierto y Tres Estados) indicando ventajas y desventajas de cada uno de ellos.

Las salidas *totem-pole* son las más fáciles de encontrar en los CI's TTL, y pueden entregar un estado bajo o un estado alto. Su modelo circuital más simple esta formado por dos transistores bipolares (Q1 y Q2, en la figura) funcionando como llaves electrónicas conectadas a la terminal de salida, una de pull-up y otra de pull-down. En condiciones estáticas, solo una de ambas llaves esta cerrada a la vez, imponiendo un estado lógico en la salida.

No deben conectarse dos (o mas) salidas totem-pole juntas; si una de ellas intenta forzar un estado lógico y la otra intenta forzar el contrario, el estado lógico resultante es indeterminado y la alta corriente resultante puede llegar a destruir las salidas por exceso de disipación térmica.



Se le llama de colector abierto por que en el diseño del circuito el colector del transistor a la salida no esta conectado a nada, es decir esta directa la salida del colector del transistor.



Las compuertas con salida de tres estados combinan las ventajas de los circuitos de pilar totémico y de colector abierto, los tres estados de salida son alto, bajo e impedancia alta, cuando se elige a un circuito de tres estados para la operación Z alta, la salida se desconecta efectivamente del resto del circuito



2. Enuncie y ejemplifique los teoremas del Álgebra Booleana.

Ley conmutativa:
$$A+B=B+A$$

$$A \cdot B = B \cdot A$$

$$A \cdot (BC) = (AB) \cdot C$$

Ley Distributiva:
$$A(B+C)=AB+AC$$

 $A+(B+C)=(A+B)(A+C)$

Teorema de Demorgan:

$$\overline{(A + B + C)} = \overline{A} \cdot \overline{B} \cdot \overline{C}$$

$$\overline{(\mathbf{A} \cdot \mathbf{B} \cdot \mathbf{C})} = \overline{\mathbf{A}} + \overline{\mathbf{B}} + \overline{\mathbf{C}}$$

Reglas para el álgebra Booleana:

1.
$$A+0=A$$

$$2. A+1=1$$

3.
$$A \cdot 0 = 0$$

4.
$$A \cdot 1 = A$$

$$5. A + A = A$$

6. A+
$$\overline{A}$$
 = 1

$$7. A \cdot A = A$$

$$8. A \cdot \overline{\mathbf{A}} = 0$$

9.
$$\overline{\underline{\mathbf{A}}} = \mathbf{A}$$

12.
$$A + \overline{A} B = A + B$$

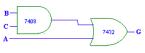
13.
$$(A+B)(A+C)=A+BC$$

14. A(
$$\frac{}{A}$$
+B)=AB

15.
$$AB+AC+\overline{A}C=AB+AC$$

16.
$$(A+B)(\overline{A}+C)=AC+\overline{A}B$$

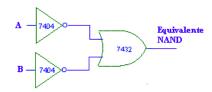
3. Diseñe el circuito combinacional de la siguiente función: $g = (A+B)\cdot (A+C)$ utilizando únicamente dos compuertas:



De los teoremas $g = A + (B \cdot C)$

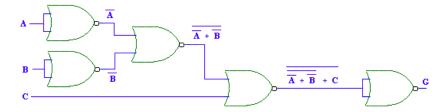
4. Obtenga y diseñe el equivalente de la función NAND de dos entradas mediante el teorema de Demorgan.

Sabemos que la función NAND es $F = \overline{A \cdot B} = \overline{A} + \overline{B}$



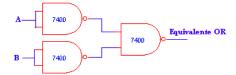
5. Diseñe un circuito combinacional para construir la siguiente función $g = a \cdot b + c$ utilice únicamente compuertas NOR.

De los teoremas se puede simplificar a: $\overline{g} = \overline{(\overline{a} + \overline{b}) + c}$ es el equivalente negado por lo que hay que negar a la salida para obtener la función g

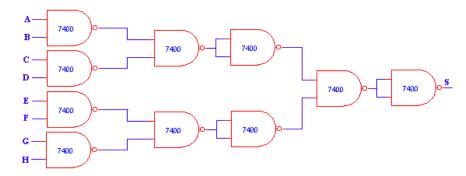


6. Diseñar una compuerta OR de dos entradas utilizando compuertas NAND.

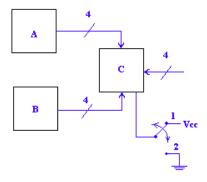
se reduce al siguiente circuito : si $\overline{\overline{A} \cdot \overline{B}} = \overline{\overline{A}} + \overline{\overline{B}} = A + B$



7. Diseñe un circuito combinacional para la función $S = \overline{AB} \cdot \overline{CD} \cdot \overline{EF} \cdot \overline{GH}$

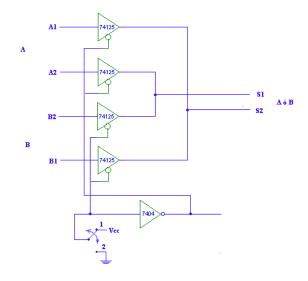


8. Se requiere que para un bus de datos se envié información de dos partes diferentes, como se muestra en la figura siguiente:



diseñe un circuito (bloque C) donde si el Sw esta en la posición 1 los datos que pasan son los del bloque A y cuando el Sw esta en la posición 2 los datos que pasan son los del bloque B. Diseñar el bloque C usando circuitos de 3 estados (el bus debe ser mínimo de 4 líneas)

El diseño que se hizo es para dos líneas.



Materiales.

• Compuertas: 74LS08 (AND)

74LS32 (OR) 74LS04 (NOT) 74LS00 (NAND) 74LS125 (Buffer)

- Protoboard
- Cables
- Alambres
- LED's
- Resistencias de 330 Ω

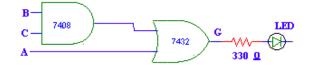
Desarrollo.

En el primer punto se nos pide que implementemos y comprobemos los diseños de los puntos 3 y 5 del cuestionario previo. Para ello se procede armar los siguientes circuitos, que esquematizamos a continuación.

Del punto 3:

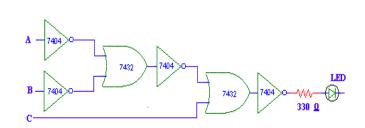
A	В	C	G	LED
0	0	0	0	Apagado
0	0	1	0	Apagado
0	1	0	0	Apagado
0	1	1	1	Encendido
1	0	0	1	Encendido
1	0	1	1	Encendido
1	1	0	1	Encendido

1 1 1 1 En	cendido
------------	---------



Del punto 5. Como no contábamos con compuertas NOR se implemento el circuito de la siguiente manera:

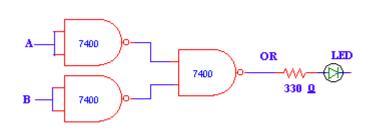
A	В	C	G	LED
0	0	0	0	Apagado
0	0	1	1	Encendido
0	1	0	0	Apagado
0	1	1	1	Encendido
1	0	0	0	Apagado
1	0	1	1	Encendido
1	1	0	1	Encendido



Encendido

Le colocamos un LED a la salida de cada una de las funciones con la finalidad de hacer mas practica la comprobación de dichas tablas, considerando como 1 lógico cuando enciende el LED y 0 lógico cuando esta apagado.

El punto 2 nos pide que se implemente una compuerta OR alambrada únicamente con compuertas NAND. Para ello recurrimos a los teoremas del álgebra Booleana ya que como se mostró en el cuestionario previo se tiene que se reduce al siguiente circuito : si $\overline{A} \cdot \overline{B} = \overline{A} + \overline{B} = A + B$



igual colocamos un LED para comprobar la función según su tabla de verdad la cual es:

Tabla de verdad compuerta OR



0	0	0	
0	1	1	
1	0	1	
1	1	1	

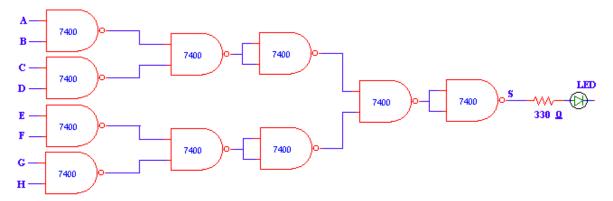
A	В	F
0	0	1
0	1	1
1	0	1
1	1	0

Tabla de verdad compuerta NAND Tabla que se verifico. OR equivalente

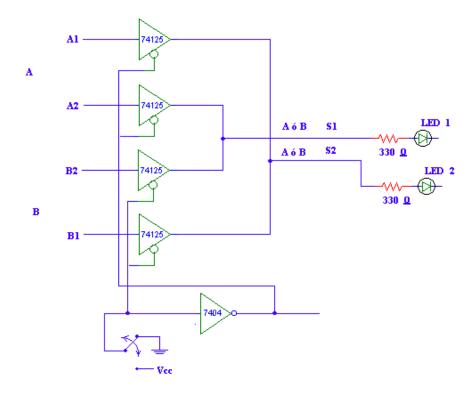
A	В	F	LED
0	0	0	Apagado
0	1	1	Encendido
1	0	1	Encendido
1	1	1	Encendido

Del punto numero 3 se pide que se implemente el circuito diseñado en el punto 7 del cuestionario previo y se comprobé la tabla de verdad siguiente.

A	В	C	D	E	F	G	H	S	LED
0	1	0	1	0	1	0	1	1	Encendido
1	0	0	1	0	0	1	0	1	Encendido
1	1	1	1	1	1	1	1	0	Apagado
0	0	0	0	0	0	0	0	1	Encendido



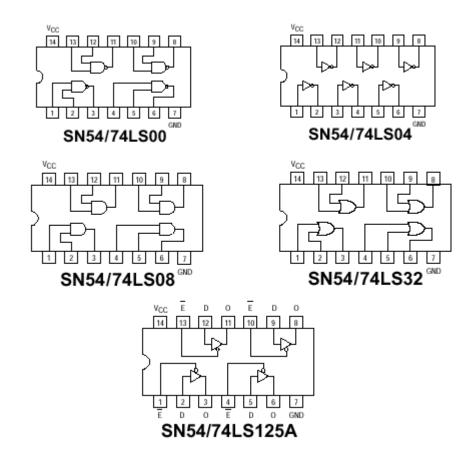
Por ultimo el punto 4 nos pide que se diseñe un bus de datos para dos líneas como demostración del punto número 8 del cuestionario previo, para ello se implementa el circuito de la siguiente manera:



y se comprobó para algunas combinaciones como se muestra en siguiente tabla:

A		В		Switch		LED's	
A2	A1	<i>B2</i>	<i>B1</i>	Vcc Gnd		LED 2	LED 1
0	0	0	0		conectado	apagado	pagado
0	0	0	1		conectado	apagado	apagado
0	0	1	0		conectado	apagado	apagado
1	1	0	0		conectado	encendido	encendido
1	0	0	1		conectado	apagado	encendido
1	0	1	0		conectado	apagado	encendido
1	1	1	1		conectado	encendido	encendido
0	0	0	0	conectado		apagado	pagado
0	0	0	1	conectado		encendido	apagado
0	0	1	0	conectado		apagado	encendido
1	1	0	0	conectado		apagado	apagado
1	0	0	1	conectado		encendido	apagado
1	0	1	0	conectado		apagado	encendido
1	1	1	1	conectado		encendido	encendido

Patigramas.



Bibliografía.

"Fundamentos de Electrónica Digital" Thomas L. Floyd Edit. Limusa México 1996

Conclusiones.

El desarrollo de esta practica es algo laborioso ya que hay que implementar varias funciones en el protoboar, por lo que hay que tener mucho cuidado en la forma de alambrar los circuitos.

Aunque el desarrollo es muy largo, nos permite adquirir experiencia, no solo en la forma de alambrar circuitos, sino en la de minimizar funciones y así comprobar algunos de los teoremas del álgebra Booleana, a si como también sus reglas, por ejemplo en la implementación de la compuerta OR a partir de compuertas NAND en la cual ocupamos los teoremas de Demorgan, o la función del inciso 7 del cuestionario previo. Comprobando su tabla de verdad podemos asegurar la veracidad de los teoremas o reglas que ocupamos para implementar cada función.

Decidimos colocar LED's a las salidas de cada función ya que solo queríamos comprobar su tabla de verdad de manera practica y rápida y sin interesarnos realmente en la cantidad de voltaje que había a las salidas, ya que el LED nos permite ver de manera clara los estados lógicos 1 (Encendido) o 0 (Apagado). Los conocimientos que adquirimos al desarrollar la practica nos ayudaran en el futuro a diseñar de manera eficiente y mínima procesos que se puedan controlar a través de sistemas digitales.

En el desarrollo de la parte 4 de esta practica se puede apreciar como trabaja un bus de datos de 2 líneas en respuesta a dos entradas de 2 bits cada una, y como habilitando cierta parte del sistema responde a uno de los procesos, por ejemplo, al colocar el switch en un 1 lógico el circuito que se habilitaba era el de la entrada B y al ponerlo en 0 lógico el que se habilitaba era el de la entrada A pudiendo así entender como funcionan los circuitos de tres estados (Buffers) que fueron los que se ocuparon para armar dicho dispositivo .

Álvarez Hernández Ángel Saúl