

# UNIVERSIDAD NACIONAL AUTÓNOMA DE MÉXICO

Trabajo:

EQUIPO:

ASIGNATURA:

GRUPO:



**sábado, 21 de octubre de 2017, Ciudad Universitaria, México, DF**

Diseñe un circuito secuencial síncrono que efectúe un conteo por décadas, que realice las siguientes funciones:

1. Conteo ascendente
2. Conteo descendente
3. Iniciar en un conteo específico
4. Detener conteo

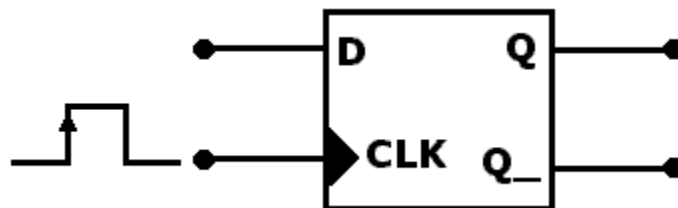
- Conteo 00
- ascendente completo 01
- descendente completo ~~descendente~~ 10
- conteo detenido 11

## INTRODUCCION:

### FLIP FLOP D (SYNCHRONIZED FOR CLOCK)

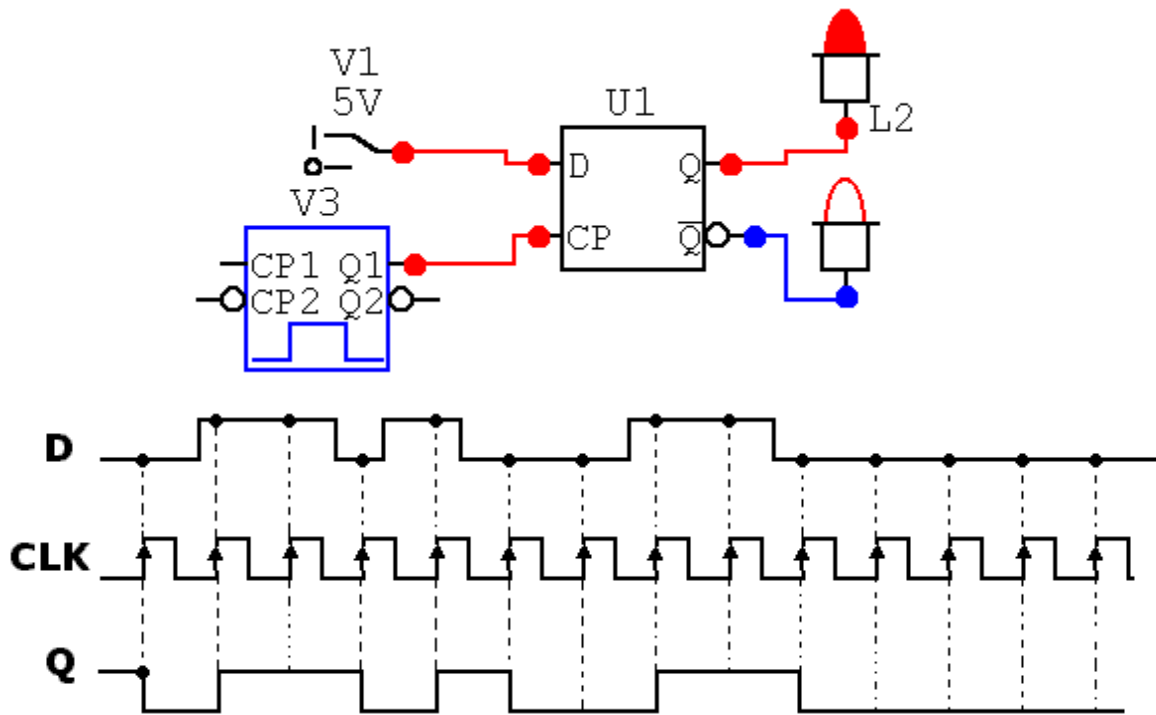
A diferencia de los flip flops S-C y J-K, este FF sólo tiene una entrada síncrona de control, D, que significa Datos. Q pasará al mismo estado que este presente en la entrada D cuando ocurra una TPP en CLK.

En otras palabras, el nivel presente en D se almacenará en el FF en el instante en que ocurre la TTP.



Entradas			Salidas
D	CLK		Q
0	↑		0
1	↑		1

Simulación en Circuit Maker incompleta:

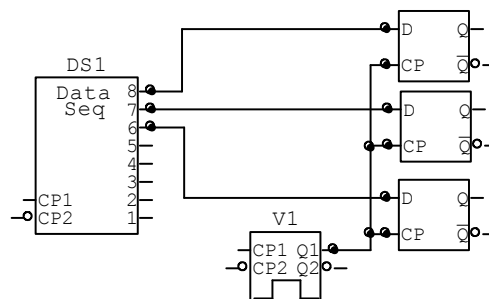


## TRANSFERENCIA DE DATOS PARALELA

En este punto quizá usted se pregunte cual es la utilidad del flip flop D, puesto que según parece la salida Q es la misma que la entrada D. No del todo, recuerde Q adopta el valor de D solo en ciertos momentos, y por lo tanto no es idéntica a D.

En la mayoría de las aplicaciones del FF D la salida Q debe adoptar el valor en su entrada D sólo en instantes definidos.

Un ejemplo de esto se ilustra en la figura siguiente:



Digamos que el data seq es un circuito lógico combinacional, las salidas 8, 7, 6 se transferirían a Q1, Q2, Q3 del FF para su almacenamiento.

Usando los FF D, los niveles presentes en 8, 7, 6 se transferirán a Q1, Q2, Q3, respectivamente al aplicar un pulso de TRANSFERENCIA a las entradas comunes CLK. Los FFs pueden almacenar estos valores para su procesamiento siguiente.

Este es un ejemplo de transferencia paralela de datos binarios, los bits 8, 7, 6 se transfieren simultáneamente.

	Var. entrada		Estado actual				salidas		Estado siguiente				Elemento de memoria			
	C <sub>1</sub>	C <sub>0</sub>	D	C	B	A	Y <sub>1</sub>	Y <sub>0</sub>	D <sup>+</sup>	C <sup>+</sup>	B <sup>+</sup>	A <sup>+</sup>	D <sub>D</sub>	D <sub>C</sub>	D <sub>B</sub>	D <sub>A</sub>
Mo	0	0	0	0	0	0	0	0	d	c	b	a	d	c	B	a
m1	0	0	0	0	0	1	0	0	d	c	b	a	d	c	B	a
m2	0	0	0	0	1	0	0	0	d	c	b	a	d	c	B	a
m3	0	0	0	0	1	1	0	0	d	c	b	a	d	c	B	a
m4	0	0	0	1	0	0	0	0	d	c	b	a	d	c	B	a
m5	0	0	0	1	0	1	0	0	d	c	b	a	d	c	B	a
m6	0	0	0	1	1	0	0	0	d	c	b	a	d	c	B	a
m7	0	0	0	1	1	1	0	0	d	c	b	a	d	c	B	a
m8	0	0	1	0	0	0	0	0	d	c	b	a	d	C	B	a
m9	0	0	1	0	0	1	0	0	d	c	b	a	d	c	B	a
m10	0	0	1	0	1	0	*	*	*	*	*	*	*	*	*	*
m11	0	0	1	0	1	1	*	*	*	*	*	*	*	*	*	*
m12	0	0	1	1	0	0	*	*	*	*	*	*	*	*	*	*
m13	0	0	1	1	0	1	*	*	*	*	*	*	*	*	*	*
m14	0	0	1	1	1	0	*	*	*	*	*	*	*	*	*	*
m15	0	0	1	1	1	1	*	*	*	*	*	*	*	*	*	*

			presente						siguiente				Elemento de memoria			
	C <sub>1</sub>	C <sub>0</sub>	D	C	B	A	Y <sub>1</sub>	Y <sub>0</sub>	D <sup>+</sup>	C <sup>+</sup>	B <sup>+</sup>	A <sup>+</sup>	D <sub>D</sub>	D <sub>C</sub>	D <sub>B</sub>	D <sub>A</sub>
m16	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	1
m17	0	1	0	0	0	1	0	0	0	0	0	1	0	0	1	0
m18	0	1	0	0	1	0	0	0	0	0	1	0	0	0	1	1
m19	0	1	0	0	1	1	0	0	0	0	1	1	0	1	0	0
m20	0	1	0	1	0	0	0	0	0	1	0	0	0	1	0	1
m21	0	1	0	1	0	1	0	0	0	1	0	1	0	1	1	0
m22	0	1	0	1	1	0	0	0	0	1	1	0	0	1	1	1
m23	0	1	0	1	1	1	0	0	0	1	1	1	1	0	0	0
m24	0	1	1	0	0	0	0	0	1	0	0	0	1	0	0	1
m25	0	1	1	0	0	1	0	1	1	0	0	1	0	0	0	0
m26	0	1	1	0	1	0	*	*	*	*	*	*	*	*	*	*
m27	0	1	1	0	1	1	*	*	*	*	*	*	*	*	*	*
m28	0	1	1	1	0	0	*	*	*	*	*	*	*	*	*	*
m29	0	1	1	1	0	1	*	*	*	*	*	*	*	*	*	*
m30	0	1	1	1	1	0	*	*	*	*	*	*	*	*	*	*
m31	0	1	1	1	1	1	*	*	*	*	*	*	*	*	*	*

	Var. entrada		Estado actual				salidas		Estado siguiente				Elemento de memoria			
	C <sub>1</sub>	C <sub>0</sub>	D	C	B	A	Y <sub>1</sub>	Y <sub>0</sub>	D <sup>+</sup>	C <sup>+</sup>	B <sup>+</sup>	A <sup>+</sup>	D <sub>D</sub>	D <sub>C</sub>	D <sub>B</sub>	D <sub>A</sub>
m32	1	0	0	0	0	0	1	0	1	0	0	1	1	0	0	1
m33	1	0	0	0	0	1	0	0	1	0	0	0	0	0	0	0
m34	1	0	0	0	1	0	0	0	0	1	1	1	0	0	0	1
m35	1	0	0	0	1	1	0	0	0	1	1	0	0	0	1	0
m36	1	0	0	1	0	0	0	0	0	1	0	1	0	0	1	1
m37	1	0	0	1	0	1	0	0	0	1	0	0	0	1	0	0
m38	1	0	0	1	1	0	0	0	0	0	1	1	0	1	0	1
m39	1	0	0	1	1	1	0	0	0	0	1	0	0	1	1	0
m40	1	0	1	0	0	0	0	0	0	0	0	1	0	1	1	1
m41	1	0	1	0	0	1	0	0	0	0	0	0	1	0	0	0
m42	1	0	1	0	1	0	*	*	*	*	*	*	*	*	*	*
m43	1	0	1	0	1	1	*	*	*	*	*	*	*	*	*	*
m44	1	0	1	1	0	0	*	*	*	*	*	*	*	*	*	*
m45	1	0	1	1	0	1	*	*	*	*	*	*	*	*	*	*
m46	1	0	1	1	1	0	*	*	*	*	*	*	*	*	*	*
m47	1	0	1	1	1	1	*	*	*	*	*	*	*	*	*	*

	Var. entrada		Estado actual				salidas		Estado siguiente				Elemento de memoria			
	C <sub>1</sub>	C <sub>0</sub>	D	C	B	A	Y <sub>1</sub>	Y <sub>0</sub>	D <sup>+</sup>	C <sup>+</sup>	B <sup>+</sup>	A <sup>+</sup>	D <sub>D</sub>	D <sub>C</sub>	D <sub>B</sub>	D <sub>A</sub>
m48	1	1	0	0	0	0	1	1	0	0	0	0	0	0	0	0
M49	1	1	0	0	0	1	1	1	0	0	0	1	0	0	0	1
M50	1	1	0	0	1	0	1	1	0	0	1	0	0	0	1	0
M51	1	1	0	0	1	1	1	1	0	0	1	1	0	0	1	1
M52	1	1	0	1	0	0	1	1	0	1	0	0	0	1	0	0
M53	1	1	0	1	0	1	1	1	0	1	0	1	0	1	0	1
M54	1	1	0	1	1	0	1	1	0	1	1	0	0	1	1	0
M55	1	1	0	1	1	1	1	1	0	1	1	1	0	1	1	1
M56	1	1	1	0	0	0	1	1	1	0	0	0	1	0	0	0
M57	1	1	1	0	0	1	1	1	1	0	0	1	1	0	0	1
M58	1	1	1	0	1	0	*	*	*	*	*	*	*	*	*	*
M59	1	1	1	0	1	1	*	*	*	*	*	*	*	*	*	*
M60	1	1	1	1	0	0	*	*	*	*	*	*	*	*	*	*
M61	1	1	1	1	0	1	*	*	*	*	*	*	*	*	*	*
M62	1	1	1	1	1	0	*	*	*	*	*	*	*	*	*	*
M63	1	1	1	1	1	1	*	*	*	*	*	*	*	*	*	*

$$Y_1(C_1, C_0, D, C, B, A) = \sum (32, 48, 49, 50, 51, 52, 53, 54, 55, 56, 57)$$

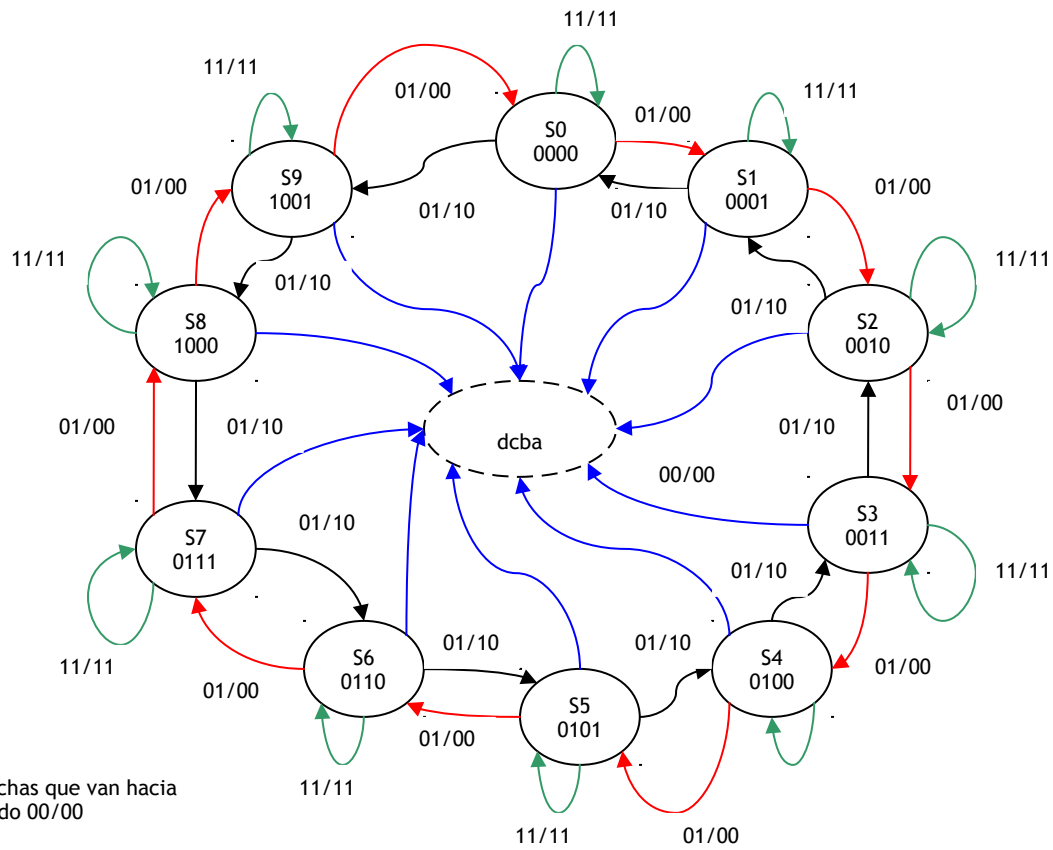
$$Y_0(C_1, C_0, D, C, B, A) = \sum (25, 48, 49, 50, 51, 52, 53, 54, 55, 56, 57)$$

$$D_D(C_1, C_0, D, C, B, A) = \sum (0-9)_d + \sum (23, 24, 32, 41, 56, 57)$$

$$D_C(C_1, C_0, D, C, B, A) = \sum (0-9)_c + \sum (19, 20, 21, 22, 37, 38, 39, 40, 52, 53, 54, 55)$$

$$D_B(C_1, C_0, D, C, B, A) = \sum (0-9)_b + \sum (17, 18, 21, 22, 35, 36, 39, 40, 50, 51, 54, 55)$$

$$D_A(C_1, C_0, D, C, B, A) = \sum (0-9)_a + \sum_{+d'} (16, 18, 20, 22, 24, 32, 34, 36, 38, 40, 49, 51, 53, 55, 57) \\ + (10-15, 26-31, 42-47, 58-63)$$



tenemos dos entradas,



$X_1=0 \quad X_0=0$				
BA	00	01	11	10
DC				
00	M0	M1	M3	m2
01	M4	M5	M7	M6
11	M12	M13	M15	m14
10	M8	m9	M11	m10

$X_1=0 \quad X_0=1$				
BA	00	01	11	10
DC				
00	M16	M17	M19	M18
01	M20	M21	M23	M22
11	M28	M29	M31	M30
10	M24	M25	M27	M26

$X_1=1 \quad X_0=0$				
BA	00	01	11	10
DC				
00	M32	M33	M35	M34
01	M36	m37	M39	M38
11	M44	M45	M47	M46
10	M40	M41	M43	M42

$X_1=1 \quad X_0=1$				
BA	00	01	11	10
DC				
00	M48	M49	M51	M50
01	M52	M53	M55	M54
11	M60	M61	M63	M62
10	M56	M57	M59	M58

Para Y1:

<b><math>X_1=0 \quad X_0=0</math></b>				
BA	00	01	11	10
DC				
00				
01				
11	*	*	*	*
10			*	*

<b><math>X_1=0 \quad X_0=1</math></b>				
BA	00	01	11	10
DC				
00				
01				
11	*	*	*	*
10				*

$X_1=1 \quad X_0=0$				
BA	00	01	11	10
DC				
00				
01				
11	*	*	*	*
10			*	*

$X_1=1 \quad X_0=1$				
BA	00	01	11	10
DC				
00	1	1	1	1
01	1	1	1	1
11	*	*	*	*
10	1	1	*	*

$$Y_1() = X_1 \overline{A} \overline{B} \overline{C} \overline{D} + X_1 X_0 (1)$$

$$Y_1() = X_1 \left( \overline{A} \overline{B} \overline{C} \overline{D} + X_0 \right)$$

Para Y0

$X_1=0 \quad X_0=0$				
BA	00	01	11	10
DC				
00				
01				
11	*	*	*	*
10			*	*

$X_1=0 \quad X_0=1$				
BA	00	01	11	10
DC				
00				
01				
11	*	*	*	*
10		1	*	*

$X_1=1 \quad X_0=0$				
BA	00	01	11	10
DC				
00				
01				
11	*	*	*	*
10				*

$X_1=1 \quad X_0=1$				
BA	00	01	11	10
DC				
00	1	1	1	1
01	1	1	1	1
11	*	*	*	*
10	1	1	*	*

$$Y_0() = X_0DA + X_1X_0(1)$$

$$Y_0() = X_0(DA + X_1)$$

1

2

$X_1=0 \quad X_0=0$				
BA	00	01	11	10
DC				
00	D	D	D	D
01	D	D	D	D
11	*	*	*	*
10	D	D	*	*

$X_1=0 \quad X_0=1$				
BA	00	01	11	10
DC				
00				
01			1	
11	*	*	*	*
10	1		*	*

4

$X_1=1 \quad X_0=0$				
BA	00	01	11	10
DC				
00	1			
01				
11	*	*	*	*
10		1	*	*

3

$X_1=1 \quad X_0=1$				
BA	00	01	11	10
DC				
00				
01				
11	*	*	*	*
10	1	1	*	*

1

2

$$D() = \overline{X_1} \overline{X_0} d + X_0 D \overline{A} + X_1 D A + \overline{X_1} X_0 C B A + X_1 \overline{X_0} \overline{D} \overline{C} \overline{B} \overline{A}$$

$$D() = \overline{X_1} \left( \overline{X_0} d + X_0 C B A \right) + X_0 D \overline{A} + X_1 \left( D A + \overline{X_0} \overline{C} \overline{B} \overline{D} \overline{A} \right)$$

11	*	*	*	*
10	C	C	*	*

$X_1=0 \quad X_0=0$				
BA	00	01	11	10
DC				
00	C	C	C	C
01	C	C	C	C

$X_1=0 \quad X_0=1$				
BA	00	01	11	10
DC				
00			1	
01	1	1		1
11	*	*	*	*
10			*	*

3

2

14

$X_1=1 \quad X_0=0$				
BA	00	01	11	10
DC				
00				
01		1	1	1
11	*	*	*	*
10	1		*	*

$X_1=1 \quad X_0=1$
---------------------

BA	00	01	11	10
DC				
00				
01	1	1	1	1
11	*	*	*	*
10			*	*

$$C() = \overset{(7)}{X_1} \bar{X}_0 c + \overset{(1)}{\bar{X}_1} X_0 \bar{C} BA + \overset{(5)}{X_0} C \bar{B} + \bar{X}_0 C \bar{A} + X_1 CB + X_1 CA + X_1 \bar{X}_0 D \bar{A}$$

$$C() = \bar{X}_1 \left( \bar{X}_0 c + X_0 \bar{C} BA \right) + C \left( X_0 \left( \bar{B} + \bar{A} \right) + X_1 (B + A) \right) + X_1 \bar{X}_0 D \bar{A}$$

$X_1=0 \quad X_0=0$				
BA	00	01	11	10
DC				
00	B	B	B	B
01	B	B	B	B
11	*	*	*	*
10	B	B	*	*

3

$X_1=0 \quad X_0=1$				
BA	00	01	11	10
DC				
00		1		1
01		1		1
11	*	*	*	*
10			*	*

2

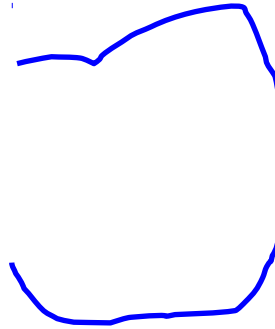


4

17



$X_1=0 \quad X_0=0$				
BA	00	01	11	10
DC				
00	A	A	A	A
01	A	A	A	A
11	*	*	*	*
10	A	A	*	*



$X_1=0 \quad X_0=1$				
BA	00	01	11	10
DC				
00	1			1
01	1			1
11	*	*	*	*
10	1		*	*

2

$X_1=1 \quad X_0=0$				
BA	00	01	11	10
DC				
00	1			1
01	1			1
11	*	*	*	*
10	1		*	*

3

1

$X_1=1 \quad X_0=1$				
BA	00	01	11	10
DC				
00		1	1	
01		1	1	
11	*	*	*	*
10		1	*	*

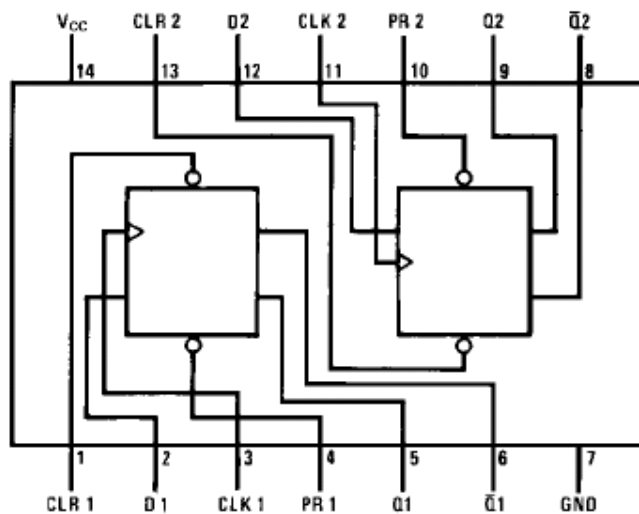
4

$$A() = \overline{X_1} \overline{X_0} a + \overline{X_1} X_0 \overline{A} + X_1 \overline{X_0} \overline{A} + X_1 X_0 A$$

$$A() = \overline{X_1} \overline{X_0} a + \overline{A} \left( \overline{X_1} X_0 + X_1 \overline{X_0} \right) + X_1 X_0 A$$

$$A() = \overline{X_1} \overline{X_0} a + \overline{A} \left( X_1 \oplus X_0 \right) + X_1 X_0 A$$

## Connection Diagram



## Function Table

Inputs				Outputs	
PR	CLR	CLK	D	Q	$\overline{Q}$
L	H	X	X	H	L
H	L	X	X	L	H
L	L	X	X	H (Note 1)	H (Note 1)
H	H	$\uparrow$	H	H	L
H	H	$\uparrow$	L	L	H
H	H	L	X	$Q_0$	$\overline{Q_0}$

H = HIGH Logic Level

X = Either LOW or HIGH Logic Level

L = LOW Logic Level

$\uparrow$  = Positive-going Transition

$Q_0$  = The output logic level of Q before the indicated input conditions were established.

**Note 1:** This configuration is nonstable; that is, it will not persist when either the preset and/or clear inputs return to their inactive (HIGH) level.