

Data de Entrega: 30/08/2010

OBS.: Este trabalho pode ser feito em dupla ou individual

A cópia total ou parcial do trabalho implicará em notas 0 para ambas equipes: quem copiou e quem deixou copiar;

DEFINIÇÃO DO TRABALHO:

Projetar uma máquina virtual RISC monociclo que implemente o seguinte conjunto de instruções: add, sub, and, or, lw, sw, beq, bne, j, jal, jr e li. Informações detalhadas desta arquitetura se encontram no capitulo 5 e das instruções no capitulo 2 do livro do Patterson 3ed.

PRODUTOS A SEREM ENTREGES:

- Código fonte e executável de forma digital (por e-mail);
- Documentação contendo o projeto da via de dados que suporta este conjunto de instruções explicando como foi implementado.