



SISTEMAS DIGITALES I

SDU115

UNIDAD III

**CIRCUITOS COMBINACIONALES DE MEDIANA ESCALA DE
INTEGRACIÓN -MSI**

SISTEMAS DIGITALES I

SDU115

Medio sumador, sumador total y
sumador en paralelo

Objetivos de Unidad

Implementar sistemas digitales combinacionales, de mediana complejidad utilizando bloques lógicos funcionales de mediana escala de integración (MSI).

Agenda

- ✓ Diseño con compuertas básicas del medio sumador.
- ✓ Diseño con compuertas básicas del sumador completo.
- ✓ Sumador en paralelo implementado con sumadores totales.

OBJETIVO

Identificar la estructura y función lógica de los sumadores, medio, total y paralelo, por medio de las compuertas que los forman, para la realización de la suma aritmética binaria.

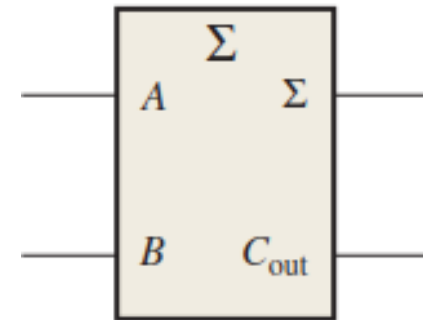
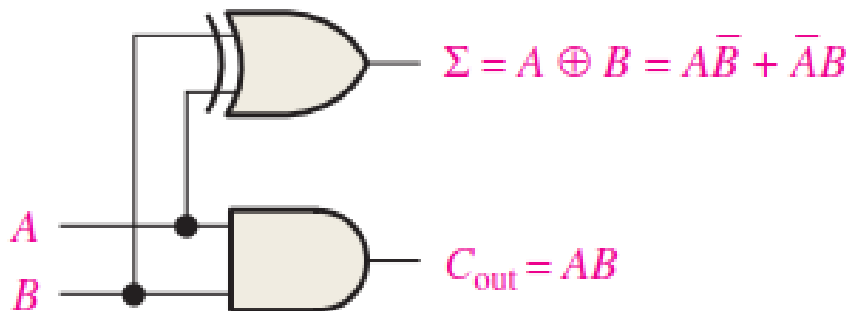
Medio sumador

Diseñe un sumador de 2 números binarios de 1 bit cada uno

A	B	C_{out}	Σ
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

$$C_{out} = AB$$

$$\Sigma = A \oplus B$$



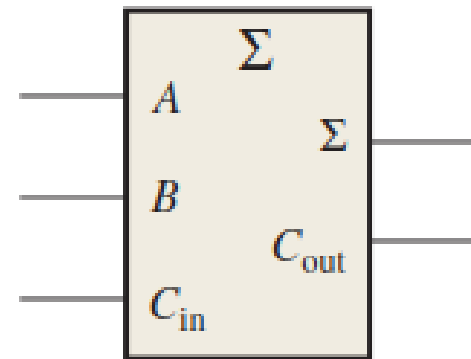
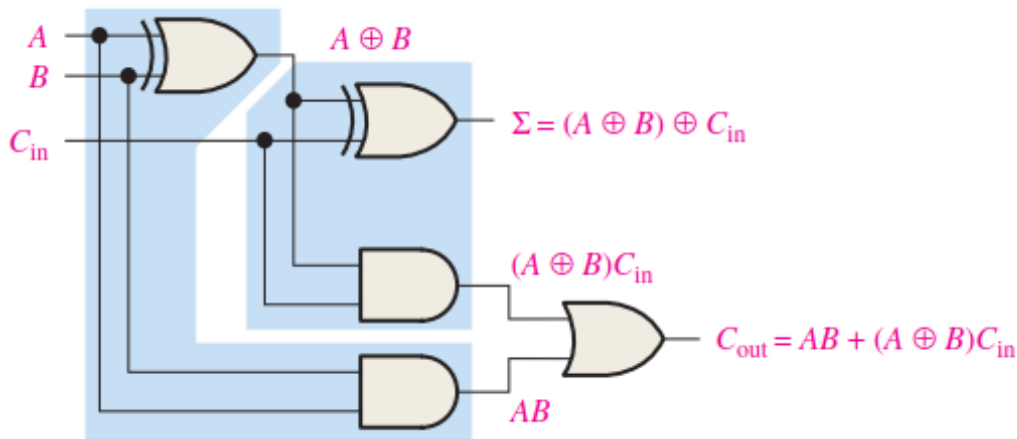
Sumador total

Diseñe un sumador de 2 números binarios de 1 bit cada uno y acarreo de entrada

A	B	C_{in}	C_{out}	Σ
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

$$C_{out} = AB + (A \oplus B)C_{in}$$

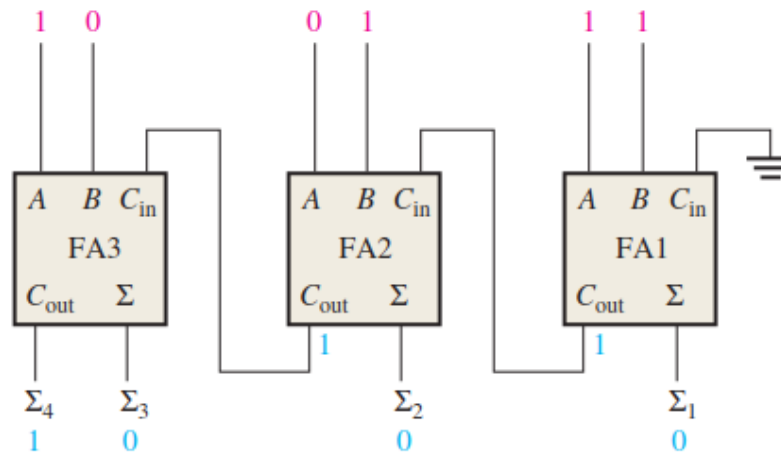
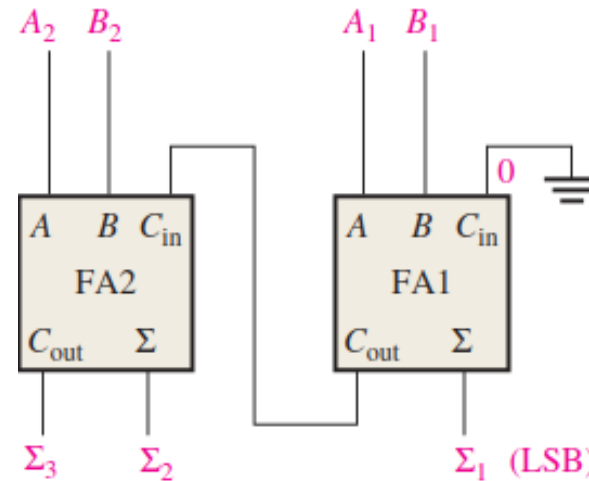
$$\Sigma = (A \oplus B) \oplus C_{in}$$



Sumas en paralelo

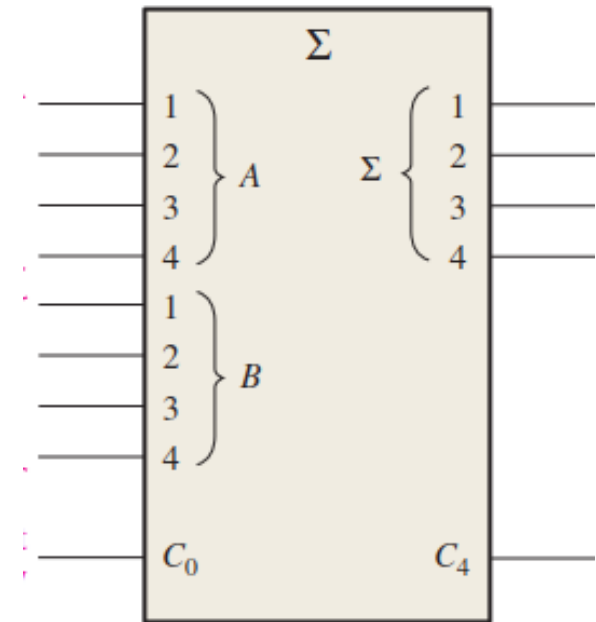
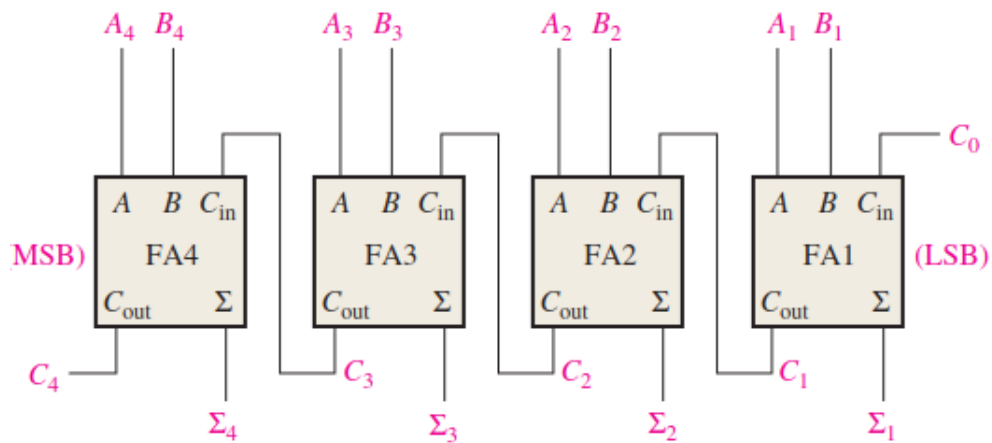
Sumas de 2 números de dos y tres bits cada uno

$$\begin{array}{r} A_2 A_1 \\ + B_2 B_1 \\ \hline \Sigma_3 \Sigma_2 \Sigma_1 \end{array}$$



Suma en paralelo

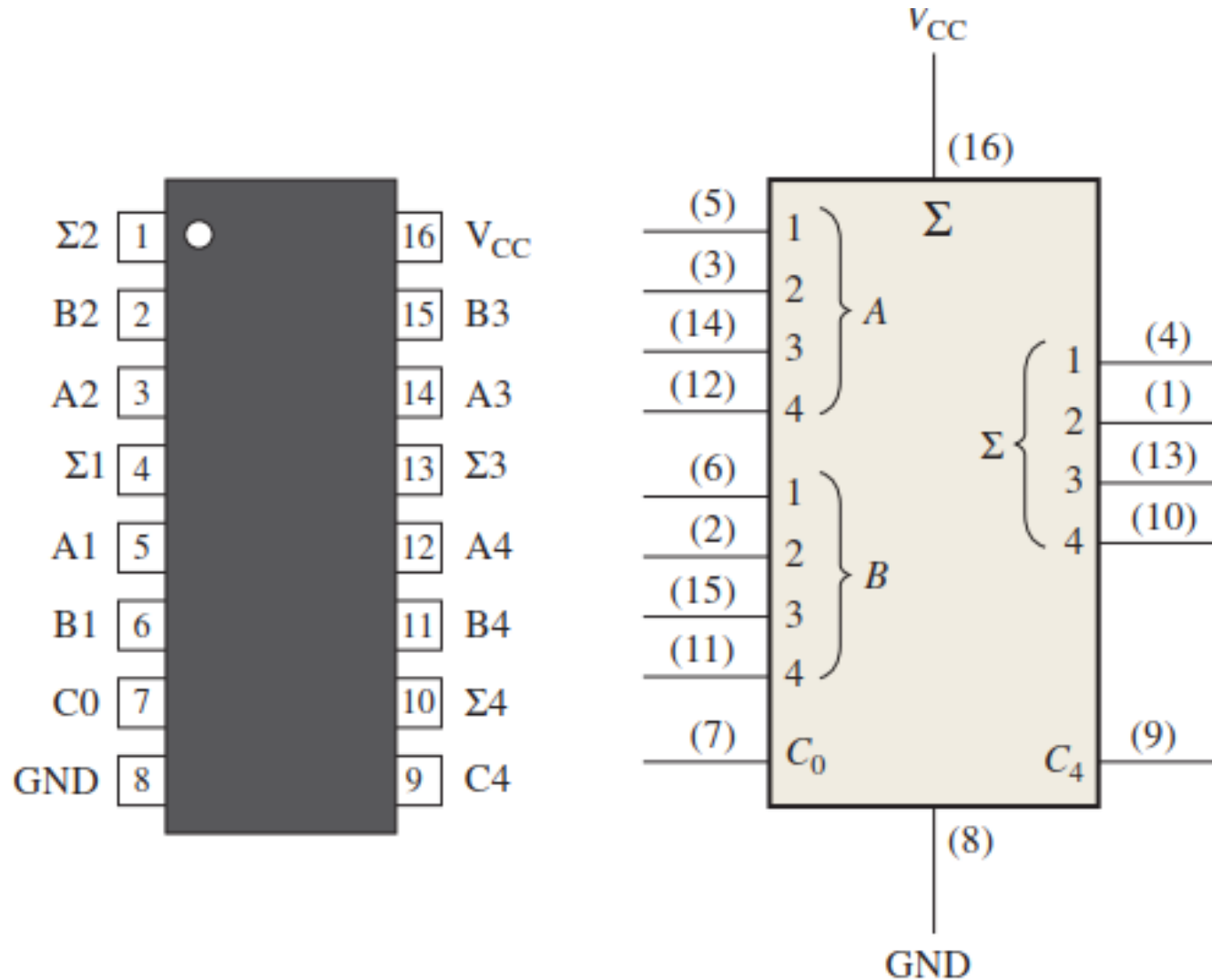
Suma de 2 números de 4 bits cada uno



Símbolo

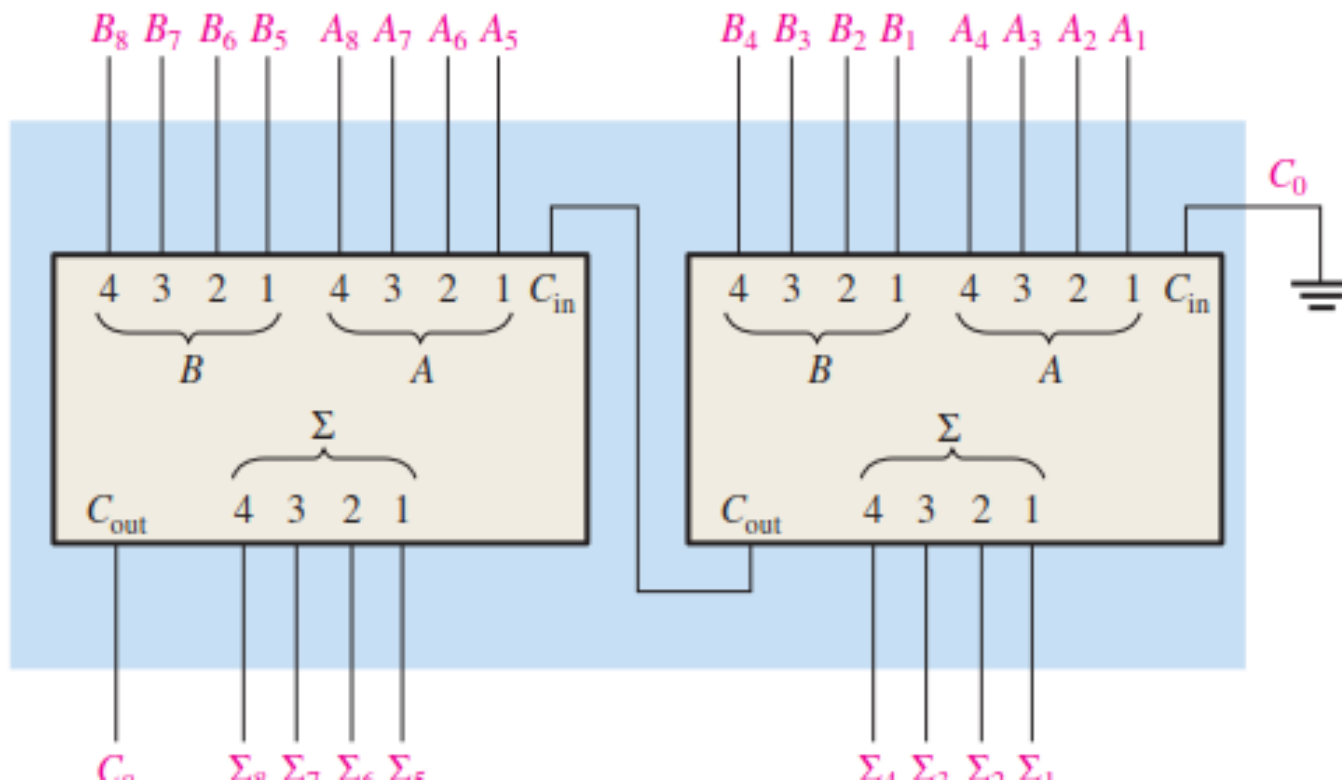
Sumador en paralelo de 4 bits

Diagrama de pines y símbolo lógico del 74LS83



Suma en paralelo

Suma en paralelo de 2 números de 8 bits cada uno usando dos IC 74LS83



HASTA LA PROXIMA