



# **SISTEMAS DIGITALES I**

## **SDU115**

### **UNIDAD IV**

#### **SISTEMAS SECUENCIALES**

# **SISTEMAS DIGITALES I**

## **SDU115**

### **Análisis de contadores Asíncronos**

# Objetivos de la Unidad

## Objetivo de la unidad:

Diseñar sistemas digitales secuenciales (contadores binarios), utilizando las tablas de entrada de cualquier tipo de Flip-Flop, y el método de simplificación apropiado, así como la experiencia del análisis, para su posterior simulación antes de su posible implementación.

# Agenda

- ✓ Análisis de contadores Asíncronos

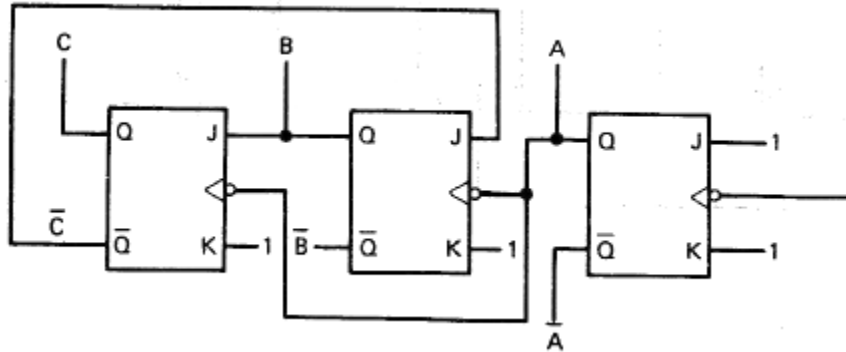
# OBJETIVO

Analizar circuitos contadores binarios  
Asíncronos contruidos con cualquier  
tipo de Flip Flop, usando sus tablas  
de excitación, partiendo de un estado  
presente, se obtienen los valores de  
las entradas síncronas y asíncronas y  
los estados siguientes.

# Análisis de contadores asíncronos

Se usará el mismo procedimiento que para contadores síncronos, una tabla con estados presentes, valores de las entradas síncronas de los FFs y estados siguientes. Tomando muy en cuenta si a la entrada de reloj de los FFs, ha llegado el pulso de reloj adecuado que lo haga reaccionar.

# Contador de Mod 6 ascendente



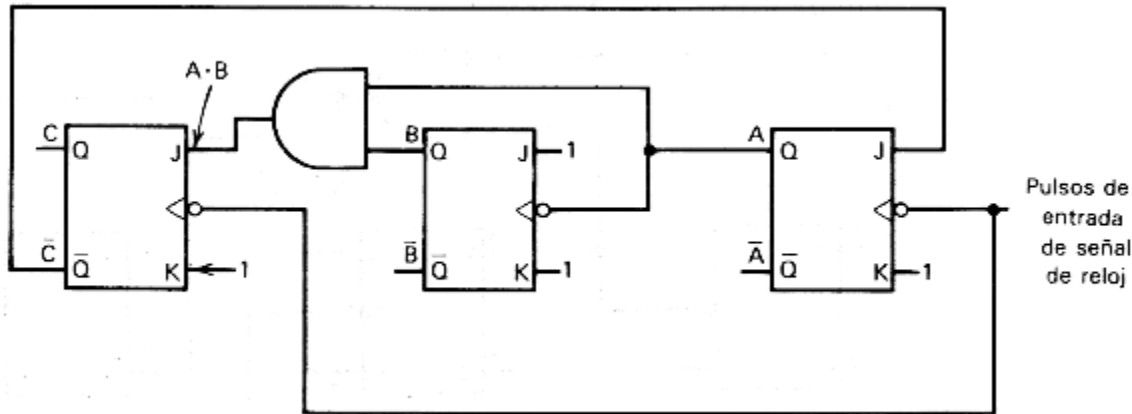
Estado Inicial 000.

$$J_B = \overline{Q_C}$$

$$J_C = QB$$

	$Q_C$	$Q_B$	$Q_A$	$JK_C$	$JK_B$	$JK_A$	$Q^*_C$	$Q^*_B$	$Q^*_A$
	0	0	0	0 1	1 1	1 1	0	0	1
1	0	0	1	0 1	1 1	1 1	0	1	0
2	0	1	0	1 1	1 1	1 1	0	1	1
3	0	1	1	1 1	1 1	1 1	1	0	0
4	1	0	0	0 1	0 1	1 1	1	0	1
5	1	0	1	0 1	0 1	1 1	0	0	0
6	0	0	0	0 1	1 1	1 1	0	0	1
7	0	0	1	0 1	1 1	1 1	0	1	0
8	0	1	0	1 1	1 1	1 1	0	1	1

# Contador Mod 5



Estado Inicial 000.

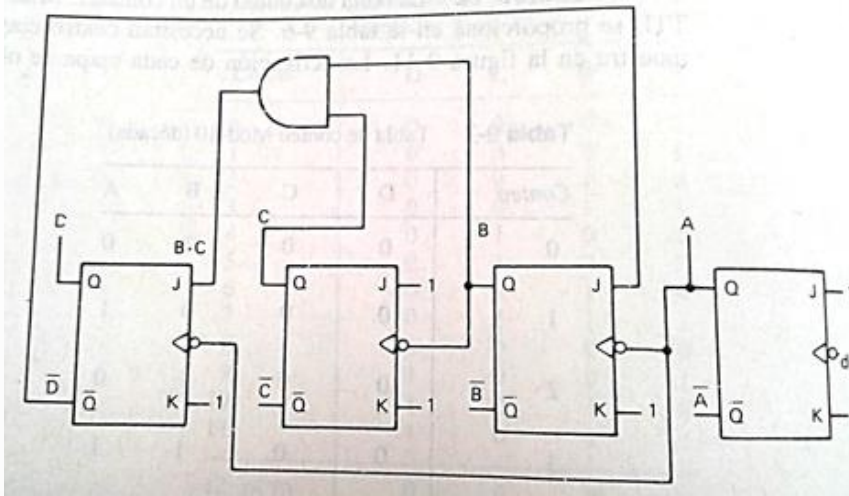
$$J_A = \overline{Q_C}$$

$$J_C = QBQA$$

	$Q_C$	$Q_B$	$Q_A$	$JK_C$	$JK_B$	$JK_A$	$Q^*_C$	$Q^*_B$	$Q^*_A$
0	0	0	0	01	1 1	11	0	0	1
1	0	0	1	01	1 1	11	0	1	0
2	0	1	0	01	1 1	11	0	1	1
3	0	1	1	11	1 1	11	1	0	0
4	1	0	0	01	1 1	01	0	0	0
5	0	0	0	01	1 1	11	0	0	1
6	0	0	1	01	1 1	11	0	1	0
7	0	1	0	01	1 1	11	0	1	1
8	0	1	1	11	1 1	11	1	0	0



# Contador de Decada



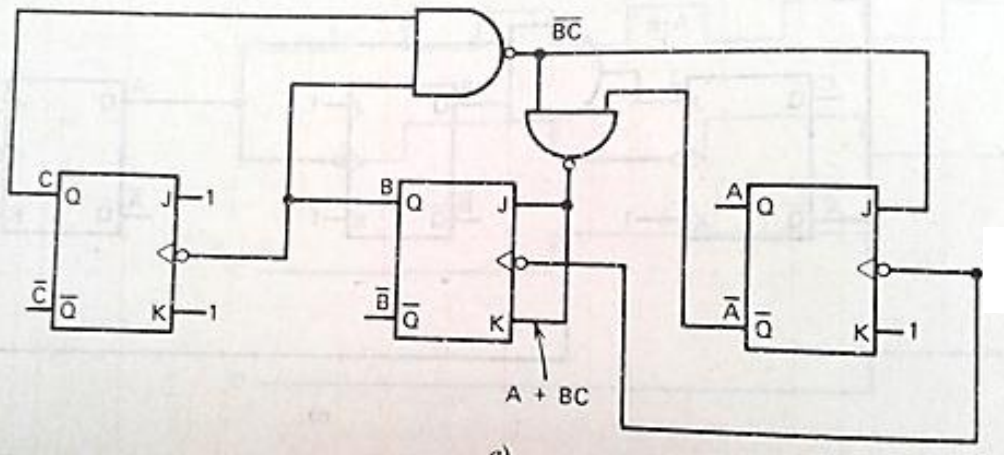
Estado Inicial 0101.

$$J_B = \overline{Q_D}$$

$$J_D = QBQC$$

	$Q_D$	$Q_C$	$Q_B$	$Q_A$	$JK_D$	$JK_C$	$JK_B$	$JK_A$	$Q^*_D$	$Q^*_C$	$Q^*_B$	$Q^*_A$
5	0	1	0	1	01	11	11	11	0	1	1	0
6	0	1	1	0	11	11	11	11	0	1	1	1
7	0	1	1	1	11	11	11	11	1	0	0	0
8	1	0	0	0	01	11	01	11	1	0	0	1
9	1	0	0	1	01	11	01	11	0	0	0	0
0	0	0	0	0	01	11	11	11	0	0	0	1
1	0	0	0	1	01	11	11	11	0	0	1	0
2	0	0	1	0	01	11	11	11	0	0	1	1
3	0	0	1	1	01	11	11	11	0	1	0	0

# Contador mod 7



Estado Inicial 000.

$$J_A = \overline{Q_B Q_C}$$

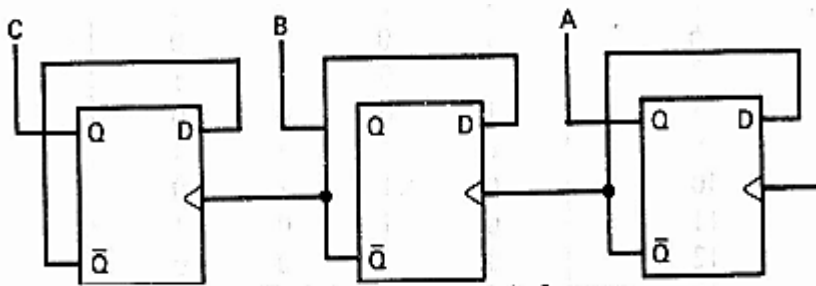
$$J_B = \overline{Q_B Q_C} * \overline{Q_A}$$

$$K_B = J_B = Q_B Q_C + Q_A$$

	$Q_C$	$Q_B$	$Q_A$	$JK_C$	$JK_B$	$JK_A$	$Q^*_C$	$Q^*_B$	$Q^*_A$
0	0	0	0	1 1	00	11	0	0	1
1	0	0	1	1 1	11	11	0	1	0
2	0	1	0	1 1	00	11	0	1	1
3	0	1	1	1 1	11	11	1	0	0
4	1	0	0	1 1	00	11	1	0	1
5	1	0	1	1 1	11	11	1	1	0
6	1	1	0	1 1	11	01	0	0	0
7	0	0	0	1 1	00	11	0	0	1
8	0	0	1	1 1	11	11	0	1	0

# Contador de 3 bits

Los FFs se activan con el flanco de subida en la entrada C, la señal principal de reloj llega al FFA y a los otros llega el  $\overline{Q}_0$  anterior

[illegible]

**HASTA LA PROXIMA**