Sistemas de Tempo Real: FPGAs 2013/14

Práctica 3: Construcción de un microprocesador simple

Objetivo

En esta práctica se pretende repasar parte de los conceptos vistos en la Práctica 2 y lo visto en el tutorial de VHDL en las clases de teoría. Para ello, se va a diseñar e implementar un microprocesador capaz de procesar órdenes de ensamblador sencillas.

Enunciado

Un microprocesador es un circuito integrado constituido básicamente por registros y una ALU. Aunque un microprocesador recibe las instrucciones en binario, en esta práctica vamos a suponer que las instrucciones se reciben en ensamblador. En concreto, se podrá recibir cualquiera de las siguientes instrucciones:

- Ida <valor>: carga <valor> en el acumulador A.
- *ldb <valor>*: carga <valor> en el acumulador B.
- add: suma los valores de los acumuladores A y B.
- sub: resta el contenido de los acumuladores A y B.
- seta <dir>: coloca el valor del acumulador A en la posición dir del registro.
- setb <dir>: coloca el valor del acumulador B en la posición dir del registro.
- outa: coloca el acumulador A en la salida de datos.
- xcr: intercambia el contenido de los acumuladores A y B.

Con este conjunto de instrucciones será necesario que el microprocesador posea: una entrada para instrucciones, una entrada de datos, una salida de datos, una entrada para direcciones, dos acumuladores (A y B) y un registro con 256 posiciones para enteros.

Se pide:

- 1) Crear un nuevo proyecto en ISE (p3) con un módulo VHDL que contendrá una arquitectura con todas las funciones requeridas en el apartado 3.
- 2) Diseñar e implementar la estructura del microprocesador teniendo en cuenta que los operandos, registros y acumuladores son de tipo entero.
- 3) Diseñar e implementar el comportamiento del microprocesador haciendo uso de un tipo enumerado que comprenda todas las instrucciones posibles y que efectúe para cada una de éstas las operaciones correspondientes.

- 4) Crear un **Test Bench** en el que se pueda verificar el correcto comportamiento de las distintas instrucciones. Suponer que se utiliza un reloj a 10 MHz e introducir los estímulos oportunos de la misma forma que se ha indicado en la Práctica 2.
- 5) Enviar por correo electrónico (a <u>tiago.fernandez@udc.es</u>) una memoria explicativa breve indicando cómo se ha realizado el diseño (entradas, salidas...) y las pruebas (incluir capturas de las simulaciones que muestren el funcionamiento de cada instrucción). Acompañar la memoria del directorio del proyecto comprimido.