

Aluno: Caio Oliveira Helmut Henrici
Matrícula: 92558

2) Suponha uma entrada A de 1 bit e uma saída S de 3 bits. Se A=0, a saída gera o ciclo 0,3,2,4 →

0,3,2,4 Se A=1, a saída gera o ciclo 4,3,5,2 → 4,3,5,2,....

Matrícula em octal: 92558 => 264616

$q_0 = 2$ (010)

$q_2 = 6$ (110)

$q_3 = 4$ (100)

$q_4 = 7$ (111)

$q_5 = 1$ (001)

tabela

A	Estado	Próximo	Saída	Dec
0	000 x	x	x	x
0	001 q_5	q_2 (110)	(001)	49
0	010 q_0	q_3 (100)	(010)	34
0	011 x	x	x	x
0	100 q_3	q_2 (110)	(100)	52
0	101 x	x	x	x
0	110 q_2	q_4 (111)	(110)	62
0	111 q_4	q_0 (010)	(111)	23
1	000 x	x	x	x
1	001 q_5	q_2 (110)	(001)	49
1	010 q_0	q_3 (100)	(010)	34
1	011 x	x	x	x
1	100 q_3	q_5 (001)	(100)	12
1	101 x	x	x	x
1	110 q_2	q_4 (111)	(110)	62
1	111 q_4	q_3 (100)	(111)	39

Diagrama de Estados

