	concluída em quinta, 1 out 2020, 19:05 concluída em quint
Questão 1 Completo Atingiu 6,00 Marcar o	
equivale	sentido hardware e software são s? E não equivalentes?
	ivalentes em sua lógica e não equivalentes forma de automação. ário:
Questão 2 Completo Atingiu 6,00 Marcar o	
típica de apresent	epresentação gráfica de uma máquina Von Neumann (caminho de dados) tado por Tanenbaum. Descreva o ciclo de decodificar-executar (as 7 etapas).
As ETAP 1- Trazer registrac 2- Altera	AS: a próxima instrução da memória até o lor de instrução. r o contador de programa para que aponte
3-Determand 3-Determand 4-Se a indetermind 5-Trazer	róxima instrução. ninar o tipo de instrução trazida. nstrução usar uma palavra na memória, nar onde essa palavra está. a palavra para dentro de um registrador da
6-Execu 7-Voltar instrução	necessário. tar a instrução. à etapa 1 para iniciar a execução da o seguinte.
qualidad	desenho segue em anexo e não repara na le do desenho, rs0002.JPG ário:
Questão 3 Correto Atingiu 6,00	de 6,00
	as alternativas que fazem menção as ísticas de uma máquina CISC:
a. pernb.c.	uma ou mais: Um ou dois operandos de registradores nitidos por instrução. Ex.: add R1, R2. Complexidade no código. Passagem de parâmetros ineficientes
Ø d.Ø e.	vés de memória. ✓ Instruções de múltiplos ciclos. ✓ Instruções de tamanho variável. ✓
As responde regist R1, R2., de tama	osta está correta. estas corretas são: Um ou dois operandos cradores permitidos por instrução. Ex.: add Instruções de múltiplos ciclos., Instruções nho variável., Complexidade no código., em de parâmetros ineficientes através de
memória Questão 4 Completo	
seu corre compone registrac elemento	eto funcionamento. Estudamos os entes físicos (banco de memória, banco de lores, unidade lógica e aritmética e os de estado e sequencial), e o fluxo do pelas instruções - add, lw, sw e beq.
demonst explican	de próprio punho, um esquema que tre a execução da instrução add , do o seu funcionamento. Para isso, utilize entações das aulas (AVA Femass).
Comenta	ário:
Questão 5 Correto Atingiu 6,00 Marcar o	
realizam subconju beq, j. S	s destacar que, ao longo da disciplina, os a implementação do seguinte unto de instruções MIPs: add, sub, slt, lw, endo estes detalhados nas aulas de
Escolha a.	uma: A instrução j utiliza o formato da instrução po J-Format.
instr c.	A instrução sub utiliza o formato da ução do tipo J-Format. Nenhuma das alternativas estão corretas. A instrução lw utiliza o formato da ução do tipo R-Format.
instr	A instrução add utiliza o formato da ução do tipo I-Format.
da instru Questão 6	sta correta é: A instrução j utiliza o formato ição do tipo J-Format
Atingiu 6,00 Marcar o	
Escolha a. um g inde	uma ou mais: Os multicomputadores são sistemas com grande número de computadores pendentes conectados, cada um com sua
fraca b. um g inde	oria memória. Neste caso, as CPUs serão amente acopladas. Os multicomputadores são sistemas com grande número de computadores pendentes conectados, cada um com sua oria memória. Neste caso, as CPUs serão
c. siste que Nest	emente acopladas. Os multiprocessadores consistem num ema com mais de uma CPU (independente) compartilha uma memória em comum. e caso, as CPUs serão fracamente bladas.
d. siste que	Os multiprocessadores consistem num ema com mais de uma CPU (independente) compartilha uma memória em comum. se caso, as CPUs serão fortemente pladas.
As respondent consiste (independent)	oosta está correta. ostas corretas são: Os multiprocessadores m num sistema com mais de uma CPU idente) que compartilha uma memória em
acoplada com um independ própria r	Neste caso, as CPUs serão fortemente as., Os multicomputadores são sistemas grande número de computadores dentes conectados, cada um com sua memória. Neste caso, as CPUs serão nte acopladas.
Questão 7 Correto Atingiu 6,00	
Por que pouco p	a implementação monociclo é considerada rática?
a. pass por i relóg	Por que executa cada instrução em vários sos (de monociclo), sendo que cada passo nstrução é realizado em cada ciclo de
um r c. instr	ca/execução em vários passos, sendo cada realizado em ciclos diferentes. Por que é uma técnica que prioriza a ução mais rápida do processador, ou seja, era o monociclo de instrução. Com isso, as uções mais lentas são sempre descartadas
o d. ciclo a ins	Porque executa cada instrução em um de relógio que deve ser tão rápido quanto strução mais lenta.
A respos	oosta está correta. sta correta é: Porque executa cada o em um ciclo de relógio que deve ser tão
rápido q Questão 8 Correto Atingiu 6,00	uanto a instrução mais lenta de 6,00
Marcar o	
a. corre	Complexidade no compilador.
pern d. store	Três operandos de registradores nitidas por instrução. Ex.: add R1, R2, R3. Instruções de um único ciclo. Ex.: load e e. Instruções de tamanho fixo.
Sua response As response registrace	oosta está correta. Ostas corretas são: Três operandos de Hores permitidas por instrução. Ex.: add R1,
R2, R3.,	Instruções de um único ciclo. Ex.: load e struções de tamanho fixo., Complexidade
Incorreto Atingiu 0,00 Marcar o	
program significa Escolha	
base (32 k atua b.	e binária, ou seja, do tamanho da palavra pits). Logo, adicionando 32 bits a instrução I teremos a próxima instrução (sequencial). Que o hexadecimal a ser incrementado esponde a 4 bits em binário (4 ₁₀ = 0100 ₂),
alcai c. som	lo este somado a instrução atual para nçar a próxima instrução. Por que o contador (que é um circuito ador) só trabalha com números pares inados em 4 (4 ₁₀ = 0100 ₂)
16 b a pro	Significa que a máquina MIPs incrementa its (2^4=16) a instrução atual para alcançar óxima instrução (sequencial). Nenhuma das alternativas estão corretas.
A respos	posta está incorreta. sta correta é: Por que o contador (que é um somador) só trabalha com números pares dos em 4 (4 ₁₀ = 0100 ₂)
binária,	ário: base 10 corresponde a 4 bytes na base ou seja, do tamanho da palavra (32 go, adicionando 32 bits a instrução
*	remos a próxima instrução (sequencial).
Atingiu 3,00 Marcar o	
CPU cor de instru S3, S4 e tempo o	epresentação gráfica (desenho) de um uma m execução em paralelo (Pipelining) a nível ação, com os seguintes estágios: S1, S2, S5. Pergunta-se, em qual instante de pipelining estará totalmente carregado? a resposta, se necessário, em anexo.
de clock segundo segundo Milhões	e uma instrução é concluída a cada ciclo e que há 10 9/T ciclos de clock por o, o número de instruções executadas por o é 10 9/T. Por exemplo, se T= 2ns, 500 de instruções são executadas a cada
dividir a milhão p	e. Para obter o número de MIPS, temos de taxa de execução de instrução por 1 eara obter (10 9/T)/10 6 = 1.000/T MIPS. _0004.JPG
	ário: