

Questão 5

Parcialmente
corretoAtingiu 1,50 de
3,00

Marque a(s) assertiva(s) Verdadeira(s):

Escolha uma ou mais:

- ☒ a. Os multicomputadores são sistemas com um grande número de computadores independentes conectados, cada um com sua própria memória. Neste caso, as CPUs serão fracamente acopladas. ✓
- ☐ b. Os multicomputadores são sistemas com um grande número de computadores independentes conectados, cada um com sua própria memória. Neste caso, as CPUs serão fortemente acopladas.
- ☐ c. Os multiprocessadores consistem num sistema com mais de uma CPU (independente) que compartilha uma memória em comum. Neste caso, as CPUs serão fortemente acopladas.
- ☐ d. Os multiprocessadores consistem num sistema com mais de uma CPU (independente) que compartilha uma memória em comum. Neste caso, as CPUs serão fracamente acopladas.

Sua resposta está parcialmente correta.

Você selecionou corretamente 1.

As respostas corretas são: Os multiprocessadores consistem num sistema com mais de uma CPU (independente) que compartilha uma memória em comum. Neste caso, as CPUs serão fortemente acopladas., Os multicomputadores são sistemas com um grande número de computadores independentes conectados, cada um com sua própria memória. Neste caso, as CPUs serão fracamente acopladas.

Questão 6

Correto

Atingiu 3,00
de 3,00

Podemos destacar que, ao longo da disciplina, realizamos a implementação do seguinte subconjunto de instruções MIPS: add, sub, slt, lw, beq, j. Sendo estes detalhados nas aulas de microarquitetura. Marque a alternativa correta:

Escolha uma opção:

- ☐ a. A instrução lw utiliza o formato da instrução do tipo R-Format.
- ☐ b. A instrução sub utiliza o formato da instrução do tipo J-Format.
- ☐ c. A instrução add utiliza o formato da instrução do tipo I-Format.
- ☒ d. A instrução j utiliza o formato da instrução do tipo J-Format. ✓
- ☐ e. Nenhuma das alternativas estão corretas.

Sua resposta está correta.

A resposta correta é: A instrução j utiliza o formato da instrução do tipo J-Format.

Questão 7

Correto

Atingiu 3,00
de 3,00

Por que a implementação monociclo é considerada pouco prática?

Escolha uma opção:

- ☐ a. Nenhuma das alternativas estão corretas.
- ☐ b. Porque quebra o ciclo de busca/execução em vários passos, sendo cada um realizado em ciclos diferentes.
- ☐ c. Por que executa cada instrução em vários passos (de monociclo), sendo que cada passo por instrução é realizado em cada ciclo de relógio.
- ☒ d. Porque executa cada instrução em um ciclo de relógio que deve ser tão rápido quanto a instrução mais lenta. ✓
- ☐ e. Por que é uma técnica que prioriza a instrução mais rápida do processador, ou seja, acelera o monociclo de instrução. Com isso, as instruções mais lentas são sempre descartadas causando falhas na execução de programas.

Sua resposta está correta.

A resposta correta é: Porque executa cada instrução em um ciclo de relógio que deve ser tão rápido quanto a instrução mais lenta.

Questão 8

Incorreto

Atingiu 0,00
de 3,00

Por que o registrador denominado de contador de programa (PC) é incrementado de 4? O que isso significa?

Escolha uma opção:

- ☒ a. Por que o contador (que é um circuito somador) só trabalha com números pares terminados em 4 ($4_{10} = 0100_2$). ✗
- ☐ b. Nenhuma das alternativas estão corretas.
- ☐ c. Significa que a máquina MIPS incrementa 16 bits ($2^4=16$) a instrução atual para alcançar a próxima instrução (sequencial).
- ☐ d. O 4 está na base 10 e corresponde a 4 bytes na base binária, ou seja, do tamanho da palavra (32 bits). Logo, adicionando 32 bits a instrução atual teremos a próxima instrução (sequencial).
- ☐ e. Que o hexadecimal a ser incrementado corresponde a 4 bits em binário ($4_{10} = 0100_2$), sendo este somado a instrução atual para alcançar a próxima instrução.

Sua resposta está incorreta.

A resposta correta é: O 4 está na base 10 e corresponde a 4 bytes na base binária, ou seja, do tamanho da palavra (32 bits). Logo, adicionando 32 bits a instrução atual teremos a próxima instrução (sequencial).

Questão 9

Correto

Atingiu 3,00
de 3,00

Julgue as assertivas em Falso(F) ou Verdadeiro(V). Máquina Multinível:

- (I) A arquitetura de um computador pode ser melhor compreendida dividindo-a em níveis de hierarquia. Nível compreende uma máquina M com sua linguagem de máquina L, dentro de um computador.
- (II) Uma linguagem define uma máquina, assim como uma máquina não define a linguagem.
- (III) Um processador define uma instrução como um comando a ser realizado.
- (IV) A sequência de instruções que descrevem como executar uma determinada tarefa define um programa.
- (V) A máquina virtual é um computador hipotético para uma determinada linguagem, sendo esta a sua própria linguagem de máquina.

Escolha uma opção:

- ☐ a. I-Verdadeiro, II-Falso, III-Falso, IV-Falso, V-Falso
- ☐ b. I-Falso, II-Falso, III-Falso, IV-Falso, V-Falso
- ☐ c. I-Verdadeiro, II-Verdadeiro, III-Verdadeiro, IV-Verdadeiro, V-Verdadeiro
- ☒ d. I-Verdadeiro, II-Falso, III-Verdadeiro, IV-Verdadeiro, V-Verdadeiro ✓
- ☐ e. I-Verdadeiro, II-Falso, III-Verdadeiro, IV-Verdadeiro, V-Falso

Sua resposta está correta.

A resposta correta é: I-Verdadeiro, II-Falso, III-Verdadeiro, IV-Verdadeiro, V-Verdadeiro

Questão 10

Correto

Atingiu 3,00
de 3,00

Julgue as assertivas em Falso(F) ou Verdadeiro(V).
Organização de Computadores e/ou Arquitetura de computadores:

(I) A organização de computadores corresponde aos aspectos relativos aos componentes físico específicos, como tecnologia de memória, a frequência do relógio, os sinais de controle para iniciar as microoperações nas diversas unidades de máquina.

(II) A arquitetura de computadores corresponde a aspectos referentes ao conjunto de instruções de um processador, o tamanho da palavra, os modos de endereçamento das instruções, o tipo e o tamanho dos dados manipulados pelo processador.

(III) A organização de computadores é também conhecida por implementação.

(IV) A arquitetura de computadores é o nível mais desejado de conhecimento pelo programador, visto que suas características tem impacto direto na elaboração de um programa.

(V) Arquitetura de computadores é um termo sinônimo para designar a organização de computadores na literatura tradicional.

Escolha uma opção:

- ☐ a. Duas alternativas estão corretas.
- ☒ b. I-Verdadeiro, II-Verdadeiro, III-Verdadeiro, IV-Verdadeiro, V-Falso ✓
- ☐ c. I-Verdadeiro, II-Verdadeiro, III-Falso, IV-Verdadeiro, V-Falso
- ☐ d. I-Verdadeiro, II-Verdadeiro, III-Falso, IV-Verdadeiro, V-Verdadeiro
- ☐ e. I-Falso, II-Falso, III-Falso, IV-Falso, V-Verdadeiro

Sua resposta está correta.

A resposta correta é: I-Verdadeiro, II-Verdadeiro, III-Verdadeiro, IV-Verdadeiro, V-Falso

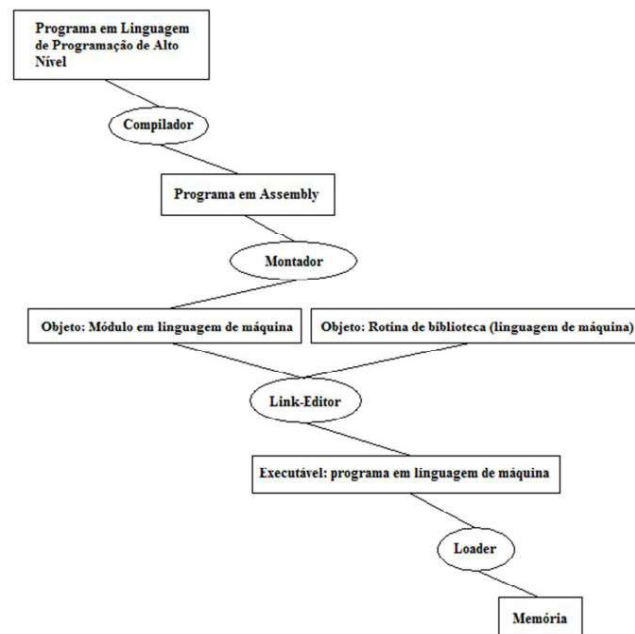
Questão 11

Correto

Atingiu 3,00
de 3,00

Execução de Programas.

Veja a figura:



Julgue as assertivas abaixo de acordo com as definições indicadas nas alternativas:

- (I) Converte a instrução em assembly para o equivalente em linguagem de máquina;
- (II) Responsável pela tradução em uma programa assembly;
- (III) Programa no sistema operacional responsável em lê o arquivo executável para a memória, de modo a iniciá-lo;
- (IV) Junta as rotinas que foram montadas, com as rotinas de biblioteca.

Escolha uma opção:

- ☒ a. I-Montador, II-Compilador, III-Loader, IV-Link-Editor ✓
- ☐ b. I-Compilador, II-Montador, III-Link-Editor, IV-Loader
- ☐ c. I-Montador, II-Compilador, III-Link-Editor, IV-Loader
- ☐ d. I-Compilador, II-Montador, III-Loader, IV-Link-Editor

Sua resposta está correta.

A resposta correta é: I-Montador, II-Compilador, III-Loader, IV-Link-Editor

Questão 12

Correto

Atingiu 3,00
de 3,00

Execução de Programas.

Julgue as assertivas abaixo de acordo com as definições indicadas nas alternativas.

- (I) É a transformação do código fonte (source code) para o código objeto (object code);
- (II) É o processo de transformação de um programa escrito em linguagem de alto nível para código em linguagem de máquina;
- (III) Traduz um programa escrito em linguagem Assembly em um programa equivalente em linguagem de máquina;
- (IV) em tempo de execução, realiza as três fases (compilação, ligação e execução).

Escolha uma opção:

- ☐ a. Apenas duas alternativas estão corretas
- ☐ b. I-Tradução; II-Montagem; III-Compilação; IV-Interpretação
- ☐ c. I-Tradução; II-Montagem; III-Interpretação; IV-Compilação
- ☒ d. I-Tradução; II-Compilação; III-Montagem; IV-Interpretação ✓
- ☐ e. I-Compilação; II-Tradução; III-Montagem; IV-Interpretação

Sua resposta está correta.

A resposta correta é: I-Tradução; II-Compilação; III-Montagem; IV-Interpretação

Questão 13

Correto

Atingiu 3,00
de 3,00

CISC e RISC.

Identifique a definição das assertivas:

- I) Mudança da complexidade do software para o hardware;
- II) Mudança da complexidade do hardware para o software
- III) Diminuição do tamanho do código, em troca de uma maior CPI (Cycles Per Instruction).
- IV) Diminuição do tamanho do CPI (Cycles Per Instruction), em troca de um maior tamanho do código.

Escolha uma opção:

- ☐ a. Nenhuma alternativa está correta.
- ☐ b. I-RISC; II-CISC; III-RISC; IV-CISC
- ☐ c. I-CISC; II-CISC; III-RISC; IV-RISC
- ☒ d. I-CISC; II-RISC; III-CISC; IV-RISC ✓
- ☐ e. I-RISC; II-RISC; III-CISC; IV-CISC

Sua resposta está correta.

A resposta correta é: I-CISC; II-RISC; III-CISC; IV-RISC

Questão 14

Correto

Atingiu 3,00
de 3,00

CISC e RISC

Identifique a definição das assertivas:

- I) Modos de endereçamento memória-memória;
- II) Todas as operações são do tipo registrador-registrador;
- III) Uma unidade de controle em microcódigo;
- IV) Instruções simples de um só ciclo que executam somente funções básicas;

Escolha uma opção:

- ☐ a. I-CISC; II-CISC; III-CISC; IV-RISC
- ☐ b. Nenhuma alternativa está correta.
- ☐ c. I-RISC; II-RISC; III-RISC; IV-RISC
- ☐ d. I-RISC; II-RISC; III-CISC; IV-RISC
- ☒ e. I-CISC; II-RISC; III-CISC; IV-RISC ✓

Sua resposta está correta.

A resposta correta é: I-CISC; II-RISC; III-CISC; IV-RISC

Questão 15

Correto

Atingiu 3,00
de 3,00

A "energia térmica de projeto" (Thermal Design Power-TDP) representa o consumo médio de energia, em watts, dissipada pelo processador quando o mesmo funciona em uma Frequência de base com todos os núcleos ativos de acordo com uma carga de trabalho de alta complexidade definida pelo fabricante do processador. O TDP do Xeon Gold 6248 é maior do que 100W.

Escolha uma opção:

- ☒ a. Certo. O Xeon tem TDP de 150W. ✓
- ☐ b. Errado. O Xeon não possui TDP no seu projeto original.
- ☐ c. Nenhuma alternativa está correta.
- ☐ d. Certo. O Xeon tem TDP de 120W.
- ☐ e. Errado. O Xeon possui TDP de 75W.

Sua resposta está correta.

A resposta correta é: Certo. O Xeon tem TDP de 150W.

Questão 16

Correto

Atingiu 3,00
de 3,00

São um conjunto de instruções que permitem a criptografia e descriptografia de dados de forma rápida e segura no Xeon Gold 6248 (cache de 27,5M, 2.5GHz).

Escolha uma opção:

- ☐ a. SSE
- ☐ b. SEA
- ☒ c. AES ✓
- ☐ d. SHA
- ☐ e. Nenhuma alternativa está correta.

Sua resposta está correta.

A resposta correta é: AES

Questão 17

Correto

Atingiu 3,00
de 3,00

Marque as alternativas que sinalizam características da microarquitetura Sandy Bridge (Escolha 3):

Escolha uma ou mais:

- ☐ a. Ponte Norte de 65nm
- ☒ b. Nova geração da tecnologia Turbo Boost. ✓
- ☒ c. Novo cache de microinstruções decodificadas ✓
- ☒ d. Placa de vídeo onboard (APU). ✗
- ☒ e. Controlador de vídeo aprimorado. ✓
- ☒ f. Arquitetura em anel duplo reversível. ✗

Sua resposta está correta.

As respostas corretas são: Novo cache de microinstruções decodificadas, Controlador de vídeo aprimorado., Nova geração da tecnologia Turbo Boost.

Questão 18

Correto

Atingiu 3,00
de 3,00

Marque as assertivas verdadeiras referentes a microarquitetura MIPs:

Escolha uma ou mais:

- ☐ a. Executa cada instrução em um ciclo de relógio que deve ser tão rápido quanto a instrução mais lenta.
Implementação Multi-ciclos.
- ☐ b. Quebra o ciclo de busca/execução em vários passos, sendo cada um realizados em ciclos diferentes.
Implementação Monociclo.
- ☒ c. Quebra o ciclo de busca/execução em vários passos, sendo cada um realizados em ciclos diferentes.
Implementação Multi-ciclos. ✓
- ☒ d. Executa cada instrução em vários passos, sendo 1 passo por instrução realizado em cada ciclo de relógio.
Implementação Pipelined. ✓
- ☒ e. Executa cada instrução em um ciclo de relógio que deve ser tão rápido quanto a instrução mais lenta.
Implementação Monociclo. ✓

Sua resposta está correta.

As respostas corretas são: Executa cada instrução em um ciclo de relógio que deve ser tão rápido quanto a instrução mais lenta. Implementação Monociclo., Quebra o ciclo de busca/execução em vários passos, sendo cada um realizados em ciclos diferentes. Implementação Multi-ciclos., Executa cada instrução em vários passos, sendo 1 passo por instrução realizado em cada ciclo de relógio. Implementação Pipelined.

Questão 19

Correto

Atingiu 3,00
de 3,00

Marque as assertivas verdadeiras referentes a microarquitetura MIPS.

Escolha uma ou mais:

- ☐ a. Nenhuma alternativa está correta.
- ☒ b. Elementos que operam dados, denominados de elementos combinacionais. ✓
- ☐ c. Elementos que operam dados, denominados de elementos de conteúdo de dados.
- ☒ d. Elementos que contêm dados, denominados de elementos sequenciais. ✓
- ☐ e. Elementos que contêm dados, denominados de elementos de armazenamento ou de dados.

Sua resposta está correta.

As respostas corretas são: Elementos que operam dados, denominados de elementos combinacionais., Elementos que contêm dados, denominados de elementos sequenciais.

Questão 20

Correto

Atingiu 3,00
de 3,00

A instrução do tipo R de um processador MIPS:

Escolha uma opção:

- ☐ a. Nenhuma alternativa está correta.
- ☐ b. sum rd,rs, rt onde $R[rd] \leftarrow R[rs] + R[rt]$
- ☒ c. add rd,rs, rt onde $R[rd] \leftarrow R[rs] + R[rt]$ ✓
- ☐ d. lw rt,offset(rs) onde $R[rt] \leftarrow \text{MEM}[R[rs] + s_extend(offset)]$
- ☐ e. sw rt,offset(rs) onde $\text{MEM}[R[rs] + sign_extend(offset)] \leftarrow R[rt]$

Sua resposta está correta.

A resposta correta é: add rd,rs, rt onde $R[rd] \leftarrow R[rs] + R[rt]$

Manter contato

AVA – FeMASS

🌐 <http://www.macaie.rj.gov.br/femass>

☎ [\(22\) 3399-1867](tel:(22)3399-1867) (22) 3399-1866

✉ direcao.femass@macae.rj.gov.br

[Resumo de retenção de dados](#)