Organização e Arquitetura de Processadores

Assembly do MIPS

Formato de Instrução e Modo de Endereçamento

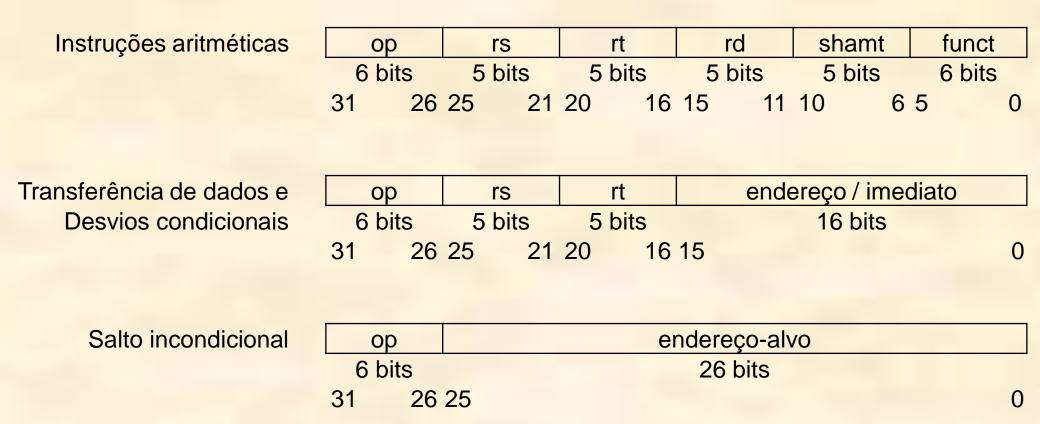
Principais ferramentas:

MARS

Apêndice A do livro do Patterson e Hennessy

Formato de Instrução

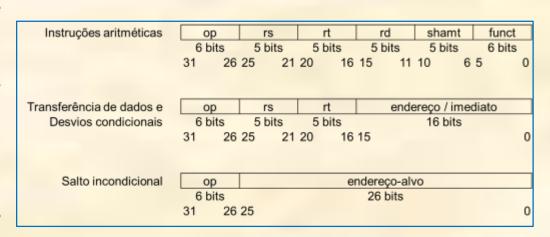
O MIPS tem três formatos básicos de instrução



- **op** código de operação; **funct** código de função (associado ao campo op)
- **shamt** campo para deslocamento; **rd** registrador destino
- rs registrador com primeiro operando fonte; rt registrador que pode ser tanto o segundo operando fonte, como o destino, dependendo da instrução

Formato de Instrução – Análise das limitações

- op com 6 bits → só permite 2⁶ = 64 instruções
 - Aritméticas podem usar os campos shamt e funct para especializar a instrução
- rs, rt, rd com 5 bits → banco de registradores limitado a 32
- endereço/imediato de 16 bits → somente consegue transferir dados dentro de um intervalo de ± 2¹⁵ bits (± 32.768)
 - Endereçamento a word multiplica intervalo por 4 → ± 2¹⁷ bits (±131.072)
- endereço-alvo de 26 bits → somente consegue fazer saltos de 2²⁶ bits (67.108.864)
 - Endereçamento a word multiplica intervalo por 4 → 2²⁸ bits (268.435.456)
- Limitações restringem as possibilidades de descrições mais abstratas (mais fáceis de utilizar)
- Pseudo-instrução é uma solução, onde uma instrução de mais alto nível de abstração é transformada em outra equivalente ou quebrada em mais de uma instrução suportada pela arquitetura
- Montador converte pseudo-instrução em instruções da arquitetura alvo



Pseudo-Instrução – Exemplo com conversão do montador

```
int a = 4
int b = 7;
int maior;
main()
  if(a > b)
    maior = a;
  else
    maior = b;
```

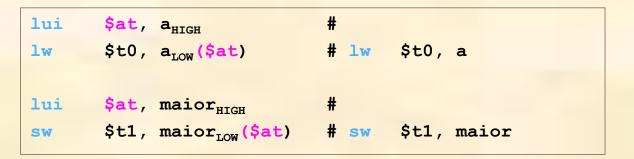
```
.text
  .globl main
main:
  1w $t0, a
  lw $t1, b
  bgt $t0, $t1, a Maior
b Maior:
  sw $t1, maior
        fim
a Maior:
 sw $t0, maior
fim:
       $v0, 10
  li
  syscall
.data
a: .word 4
b: .word 7
maior: .space 4
```

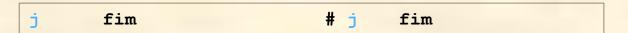
```
.text
 .qlobl main
main:
  lui $at, a
 lw $t0, 0($at) # lw $t0, a
 lui $at, b
 lw $t1, 4($at) # lw $t1, b
$at, $zero, a Maior # bgt $t0, $t1, a Maior
  bne
b Maior:
 lui $at, maior
 sw $t1, 8($at) # sw $t1, maior
      fim
                     # j fim
a Maior:
 lui $at, maior
 sw $t0, 8($at) # sw $t0, maior
fim:
  addiu $v0, $zero, 10 # li $v0, 10
  syscall
                     # syscall
```

Pseudo-Instrução – Analisando Código Objeto

Address	Code	Basic	Sourc	e	
			Line	Instruction	Comment
0x00400000	0x3c011001	lui \$1,0x00001001	16	lw \$t0, a	# t0 <- a
0x00400004	0x8c280000	lw \$8,0x0000000 (\$1)			
0x00400008	0x3c011001	lui \$1,0x00001001	17	lw \$t1, b	# t1 <- b
0x0040000c	0x8c290004	lw \$9,0x00000004(\$1)			
0x00400010	0x0128082a	slt \$1,\$9,\$8	18	bgt \$t0, \$t1, a_Maior	# if(a > b)
0x00400014	0x14200003	bne \$1,\$0,0x00000003			
0x00400018	0x3c011001	lui \$1,0x00001001	20	sw \$t1, maior	<pre># maior = b;</pre>
0x0040001c	0xac290008	sw \$9,0x00000008(\$1)			
0x00400020	0x0810000b	j 0x0040002c	21	j fim	
0x00400024	0x3c011001	lui \$1,0x00001001	23	sw \$t0, maior	<pre># maior = a;</pre>
0x00400028	0xac280008	sw \$8,0x00000008(\$1)			
0x0040002c	0x2402000a	addiu \$2,\$0,0x0000000a	25	li \$v0, 10	
0x00400030	0x000000c	syscall	26	syscall	# }

Pseudo-Instrução – Analisando exemplo





syscall # syscall

- a e maior são endereços de 32 bits; endereço suporta apenas 16 bits
 - Requer pseudo-instrução

Transferência de dados e	ор	rs	rt	endereço / imediato
Desvios condicionais	6 bits	5 bits	5 bits	16 bits
	31 26	25 21	20 16	15 0

- fim é um deslocamento dentro de 228 endereços
 - Não requer pseudo-instrução

Salto incondicional	ор	endereço-alvo]
	6 bits	26 bits	Ì
	31 26	25 0	

- syscall instrução compartilhada com aritméticas e lógicas
 - Usa o campo funct para diferenciar
 - Não requer pseudo-instrução

Instruções aritméticas	ор		rs		r	t	r	ď	sha	mt	fu	nct
	6 bits	3	5 bit	s	5 b	oits	5 l	oits	5 b	its	6	bits
	31	26	25	21	20	16	15	11	10	6	5	0

Pseudo-Instrução – Analisando exemplo

```
addiu $v0, $zero, 10 # li $v0, 10
```

slt implementa >, <, ≥, ≤ possivelmente invertendo a
pergunta!</pre>

```
bgt $t0, $t1, a_Maior

slt $at, $t1, $t0  # $at = $t1<$t0 ? 1 : 0

bne $at, $zero, a Maior # se($t1!=0) PC 

a Maior
```

- imediato (10) é um campo de 16 bits; instruções aritmética a registrador não têm espaço
 - Requer pseudo-instrução

Transferência de dados e

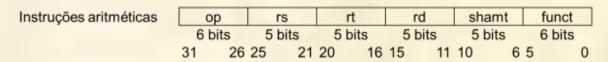
Desvios condicionais

Op rs rt endereço / imediato

6 bits 5 bits 5 bits 16 bits

31 26 25 21 20 16 15

- ULA simplificada implementa teste de apenas o qualificador ZERO
 - Requer pseudo-instrução para implementar condições de desvios elaboradas (>, <, ≥, ≤)
 - Usa instrução aritmética slt à registrador para alterar \$at



- Usa instrução de desvio condicional para salto

Transferência de dados e	ор	rs	rt	endereço / imediato	
Desvios condicionais	6 bits	5 bits	5 bits	16 bits	
	31 26	25 21	20 16	15	0

Outros Exemplos de Pseudo-Instrução



• Atenção! Saber pseudo e instruções pode reduzir área a aumentar a velocidade de operação

```
      subi
      $sp, $sp, 8

      addi
      $at, $zero, 8

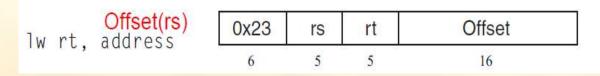
      sub
      $sp, $sp, $at

      addi
      $sp, $sp, 5sp, -8

addi

      addi
      $sp, $sp, -8
```

Codificando uma Instrução



lw \$t0, -12(\$t2)

0 x 23	\$t2	\$t0		-12
		RT 000 111	Offset .111111111	.0100 →
100011:	0010 00)x23 = 35	
01010:	0000 10		0×0A = 10	→ \$t2
01000:	0000 10		$0 \times 0 = 8$	→ \$t0
11111111	1111010	0: 1111	. 1111 111	1 0100

Em Binário (agrupados em 4 bits)
1000 1101 0100 1000 1111 1111 1111 0100
Em Hexadecimal (conforme agrupamento)
8 D 4 8 F F F 4

Número	Nome	Significado
0	\$zero	constante 0
1	\$at	reservado para o assembly
2, 3	\$v0, \$v1	resultado de função
4 - 7	\$a0 - \$a3	argumento para função
8 - 15	\$t0 - \$t7	temporário
16 - 23	\$s0 - \$s7	temporário (salvo nas chamadas de função)
24, 25	\$t8, \$t9	temporário
26, 27	\$k0, \$k1	reservado para o SO
28	\$gp	apontador de área global
29	\$sp	stack pointer
30	\$fp	frame pointer
31	\$ra	registrador de endereço de retorno

F F $4 \rightarrow 0xFFF4$

-> 0xFFFFFFF4 = -12 (extensão de sinal)

Pseudo-Instrução – Analisando Código Objeto

A	ddress	Code	Basic	Sourc	e	
				Line	Instruction	Comment
0	x00400000	0x3c011001	lui \$1,0x00001001	16	lw \$t0, a	# t0 <- a
0	x00400004	0x8c280000	lw \$8,0x00000000(\$1)			
0	x00400008	0x3c011001	lui \$1,0x00001001	17	lw \$t1, b	# t1 <- b
0	x0040000c	0x8c290004	lw \$9,0x0000 <mark>0004(\$1)</mark>			
0	x00400010	0x0128082a	slt \$1,\$9,\$8	18	bgt \$t0, \$t1, a_Maior	# if(a > b)
0	x00400014	0x14200003	bne \$1,\$0,0x00000003 3*2	4 + 0x400	0018 = 0x400024	
0	x00400018	0x3c011001	lui \$1,0x00001001	20	sw \$t1, maior	<pre># maior = b;</pre>
0	x0040001c	0xac290008	sw \$9,0x00000008(\$1)			
0	x00400020	0x0810000b	j 0x0040002c	21	j fim	
0	x00400024	0x3c011001	lui \$1,0x00001001	23	sw \$t0, maior	<pre># maior = a;</pre>
0	x00400028	0xac280008	sw \$8,0x00000008(\$1)			
0	x0040002c	0x2402000a	addiu \$2,\$0,0x0000000a	25	li \$v0, 10	
0	x00400030	0x000000c	syscall	26	syscall	# }
0	x10010000	0x00000004				# a: .word 4
0	x 10010004	0x0000007				# b: .word 7
0	x10010008	0x00000000				# maior: .space 4

 0×00400000

Analisando Instruções (1)

Codificação binária:

Transferência de dados e Desvios condicionais

Salto incondicional

endereço / imediato 6 bits 5 bits 5 bits 16 bits 26 25 21 20 16 15 endereço-alvo qo 6 bits 26 bits

5 bits

11 10

26 25

26 25

qo

6 bits

21 20

5 bits

andi

xori

16 15

5 bits

funct shamt 5 bits 6 bits

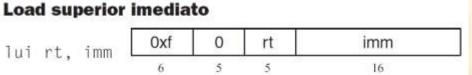
6 5

0x3c011001 Codificação hexadecimal:

0011 1100 0000 0001 0001 0000 0000 0001

 $[001111] \rightarrow 0x0F \rightarrow 1ui$ Descobrindo o código:

0x3c011001 lui \$1,0x00001001 Instruções aritméticas



- Agrupando em hexa: 0xF 0x0 0x1 0x1001
- Identificando o assembly: lui \$at, 0x1001

Número	Nome	Significado			
0	\$zero	constante 0			
1	\$at	reservado para o assembly			
2, 3	\$v0, \$v1	resultado de função			
4 - 7	\$a0 - \$a3	argumento para função			
8 - 15	\$t0 - \$t7	temporário			
16 - 23	\$s0 - \$s7	temporário (salvo nas chamadas de função)			
24, 25	\$t8, \$t9	temporário			
26, 27	\$k0, \$k1	reservado para o SO			
28	\$gp	apontador de área global			
29	\$sp	stack pointer			
30	\$fp	frame pointer			
31	\$ra	registrador de endereço de retorno			

Analisando Instruções (2)

Codificação hexadecimal:

Transferência de dados e Desvios condicionais

Salto incondicional

endereço / imediato 5 bits 16 bits 6 bits 5 bits 26 25 21 20 16 15 endereço-alvo qo 26 bits 6 bits 26 25 funct qo rd shamt

16 15

5 bits

11 10

5 bits

6 5

6 bits

0

5 bits

5 bits

21 20

6 bits

26 25

0x00400004 0x8c280000 1w \$8,0x00000000(\$1) Instruções aritméticas

• 0x8c280000

a 1: c: ~ 1: / : 1000 1100 0010 1000

Codificação binária: 1000 1100 0010 1000 0000 0000 0000

• Descobrindo o código: $[100011] \rightarrow 0x23 \rightarrow 1w$

Load word Iw rt, Offset(rs) 0x23 rs rt Offset 6 5 5 16

- Agrupando em hexa: 0x23 0x1 0x8 0x0000
- Identificando o assembly: lw \$t0, 0(\$at)

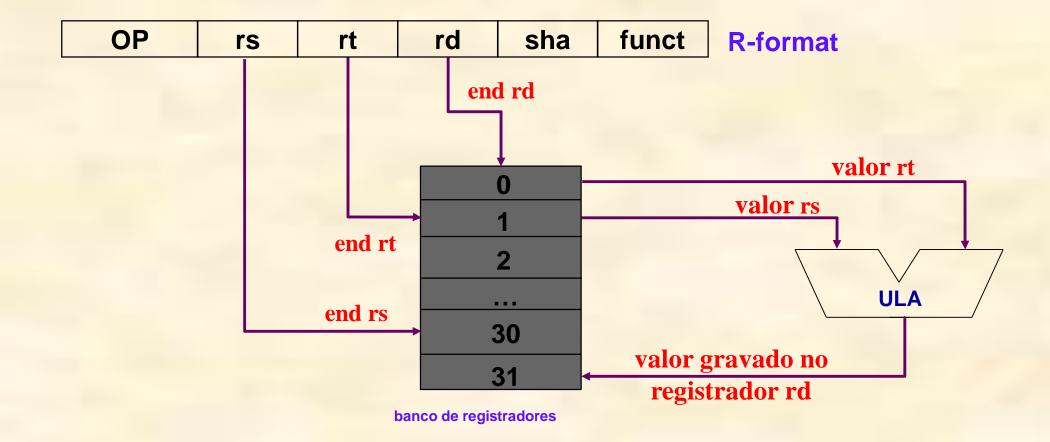
Número	Nome	Significado			
0	\$zero	constante 0			
1	\$at	reservado para o assembly			
2, 3	\$v0, \$v1	resultado de função			
4 - 7	\$a0 - \$a3	argumento para função			
8 - 15	\$t0 - \$t7	temporário			
16 - 23	\$s0 - \$s7	temporário (salvo nas chamadas de função)			
24, 25	\$t8, \$t9	temporário			
26, 27	\$k0, \$k1	reservado para o SO			
28	\$gp	apontador de área global			
29	\$sp	stack pointer			
30	\$fp	frame pointer			
31	\$ra	registrador de endereço de retorno			

Modo de Endereçamento

- O modo de endereçamento define a forma que o processador emprega para acessar dados
 - Define o formato de instrução
 - Depende da hierarquia da memória de dados (registrador, ...)
- Máquinas RISC
 - Acessam a memória através de instruções load/store
 - Tem poucos modos de endereçamento
 - Usam menos modos de endereçamento com memória e mais com registrador
- Máquinas CISC
 - Podem trabalhar com leitura e escrita simultânea na memória
 - Empregam mais modos de endereçamento e com vários modelos
- MIPS é uma máquina RISC com cinco modos de endereçamento
 - À registrador
 - Imediato
 - Base-Deslocamento
 - Relativo ao PC
 - Direto à (Registrador/Imediato)

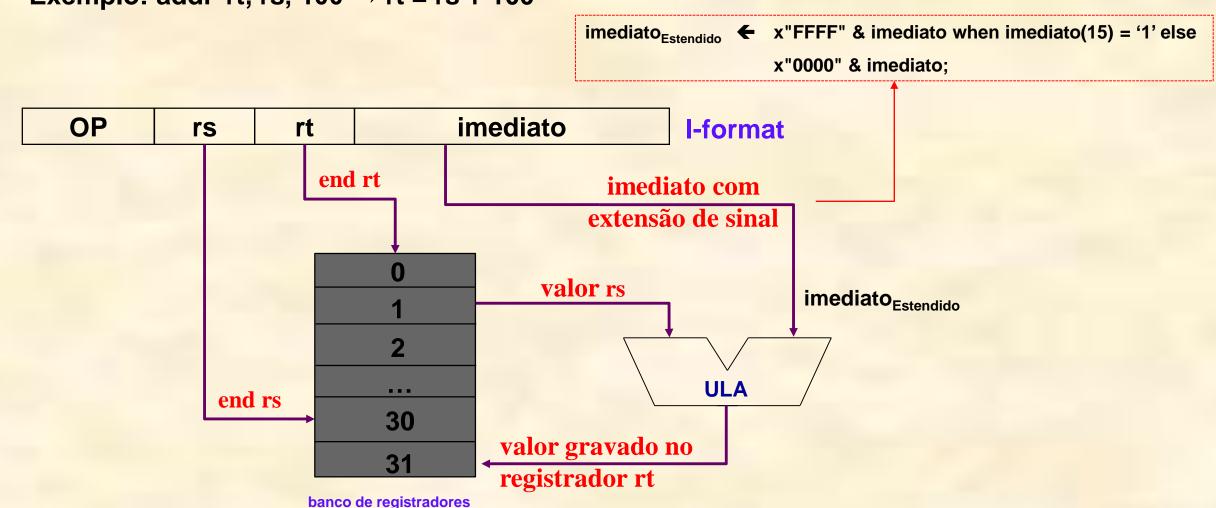
Modo de Endereçamento à Registrador

- Endereços dos registradores são indicados na própria instrução
- Exemplo: add rd, rs, rt \rightarrow rd = rs + rt



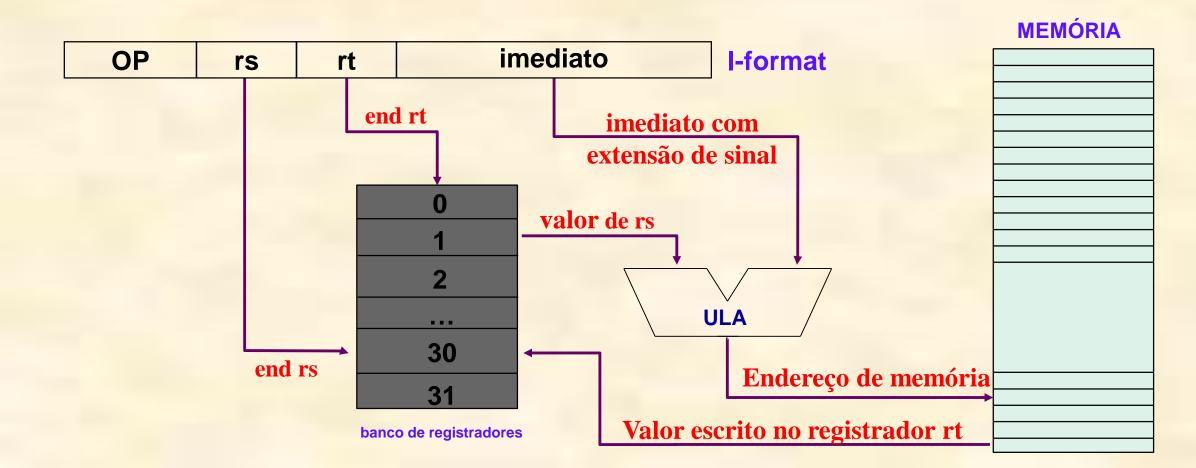
Modo de Endereçamento Imediato

- Operações de valor de registrador com uma constante
- Exemplo: addi rt, rs, $100 \rightarrow \text{rt} = \text{rs} + 100$



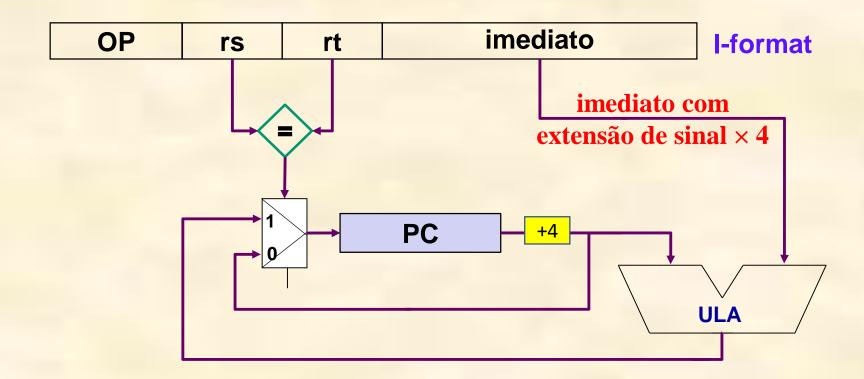
Modo de Endereçamento Base-Deslocamento

- Acesso à memória com instruções load/store
 - Registrador indica o endereço e a constante indica um deslocamento em relação à este endereço
- Exemplo: lw rt, 12(rs) → rt = MEM[rs + 12]

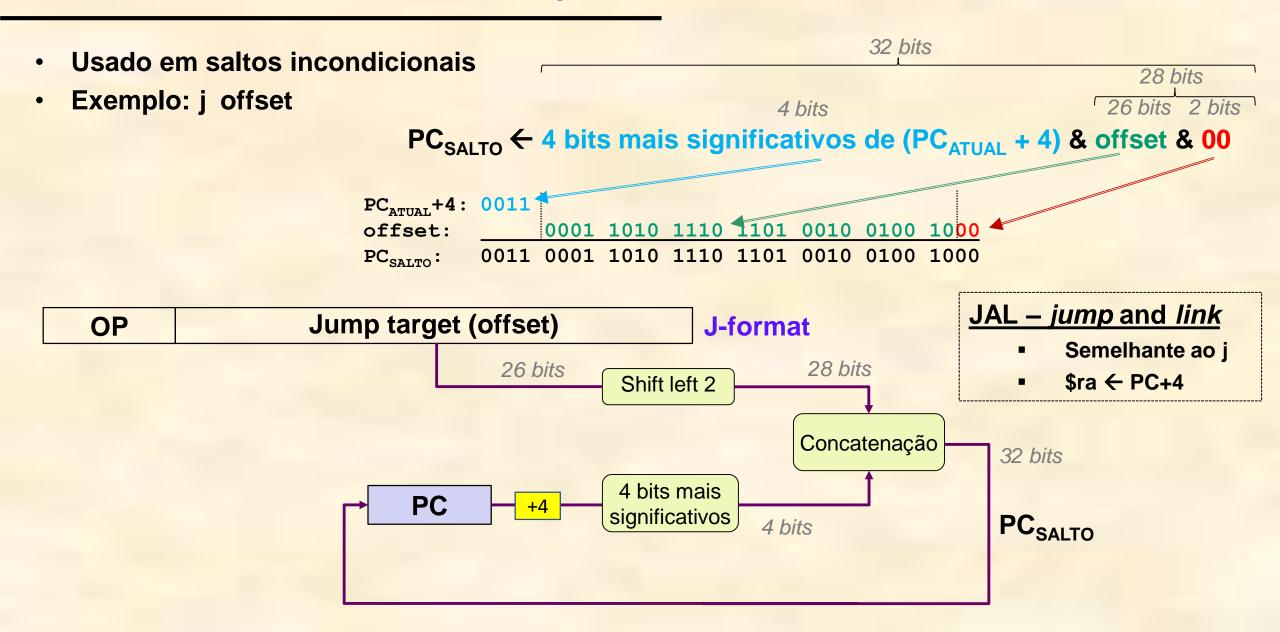


Modo de Endereçamento Relativo ao PC

- Usado em saltos condicionais
- Exemplo: beq rs, rt, valor → PC ← (rs = rt) ? PC + 4 + imediato × 4 : PC + 4

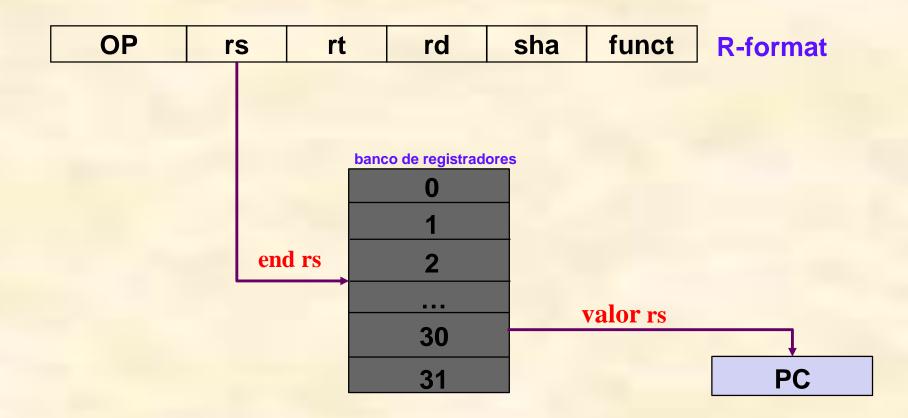


Modo de Endereçamento Direto à Imediato



Modo de Endereçamento Direto à Registrador

- Usado em salto à registrador
- Exemplo: jr \$ra → PC recebe o endereço de retorno



Exercícios

- 1. Dados os códigos das instruções que seguem, obtenha o assembly correspondente e diga qual é o modo de endereçamento
 - a) 0x24840001
 - b) 0x03e00008
- 2. Descubra qual é a pseudo-instrução que implementa as instruções MIPS que seguem
 - 0x20010001
 - 0x0024082a
 - 0x14200002

- Dados os códigos das instruções que seguem, obtenha o assembly correspondente e diga qual é o modo de endereçamento
 - a) 0x24840001
- Binário: 0010 0100 1000 0100 0000 0000 0001

- OP: $[001001] \rightarrow 0x09 \rightarrow addiu$

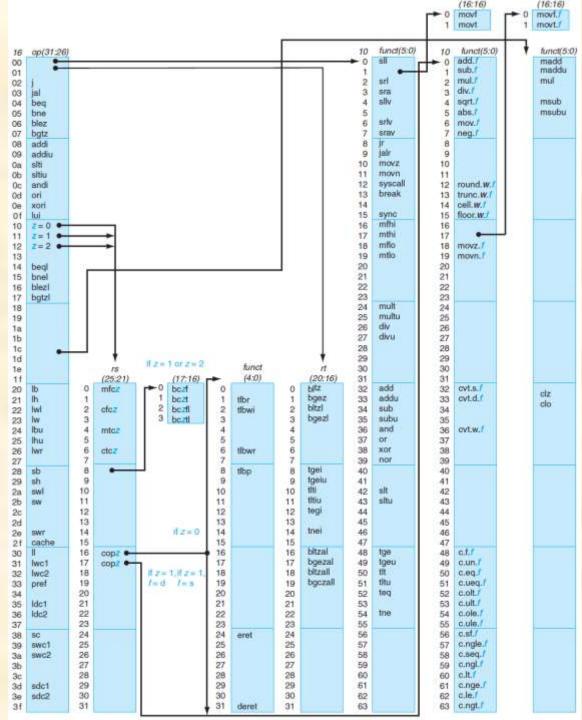
Addition immediate (without overflow)

addiu rt, rs, imm

6 5 5 16

- Agrupa: [001001][00100][00100][0000000000000001]
- Hexa: 0x9 0x4 0x4 0x1
- Identificando o assembly: addiu \$a0, \$a0, 1
- Modo de endereçamento: Imediato

Número	Nome	Significado
0	\$zero	constante 0
1	\$at	reservado para o assembly
2, 3	\$v0, \$v1	resultado de função
4 - 7	\$a0 - \$a3	argumento para função
8 - 15	\$t0 - \$t7	temporário
16 - 23	\$s0 - \$s7	temporário (salvo nas chamadas de função)
24, 25	\$t8, \$t9	temporário
26, 27	\$k0, \$k1	reservado para o SO
28	\$gp	apontador de área global
29	\$sp	stack pointer
30	\$fp	frame pointer
31	\$ra	registrador de endereço de retorno

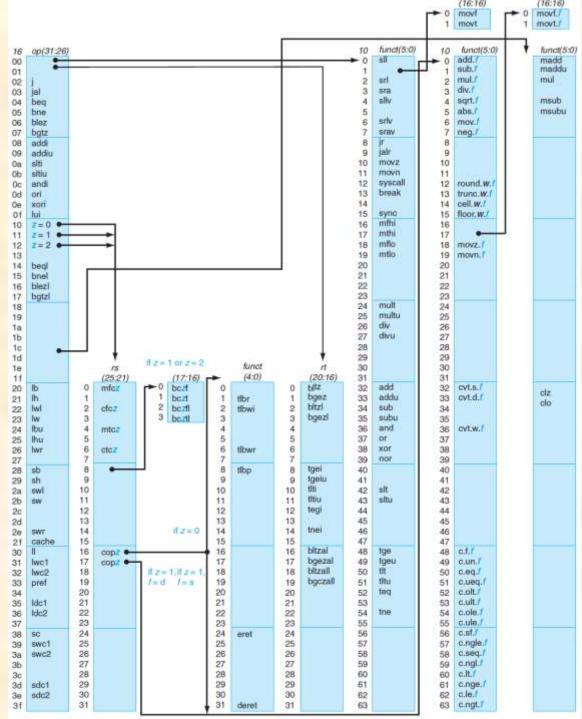


- Dados os códigos das instruções que seguem, obtenha o assembly correspondente e diga qual é o modo de endereçamento
 - b) 0x03e00008
- Binário: 0000 0011 1110 0000 0000 0000 0000 1000
 - OP: $[000000] \rightarrow 0 \times 000 \rightarrow ???$
 - Funct(5:0) $[001000] \rightarrow 0x08 \rightarrow jr$

Jump register				
in ns	0	rs	0	8
31 13	6	5	15	6

- Agrupa: [000000][11111][000000000000000][001000]
- Hexa: 0x0 0x31 0x0 0x8
- Identificando o assembly: jr \$ra
- Modo de endereçamento: Direto à registrador

Número	Nome	Significado		
0	\$zero	constante 0		
1	\$at	reservado para o assembly		
2, 3	\$v0, \$v1	resultado de função		
4 - 7	\$a0 - \$a3	argumento para função		
8 - 15	\$t0 - \$t7	temporário		
16 - 23	\$s0 - \$s7	temporário (salvo nas chamadas de função)		
24, 25	\$t8, \$t9	temporário		
26, 27	\$k0, \$k1	reservado para o SO		
28	\$gp	apontador de área global		
29	\$sp	stack pointer		
30	\$fp	frame pointer		
31	\$ra	registrador de endereco de retorno		

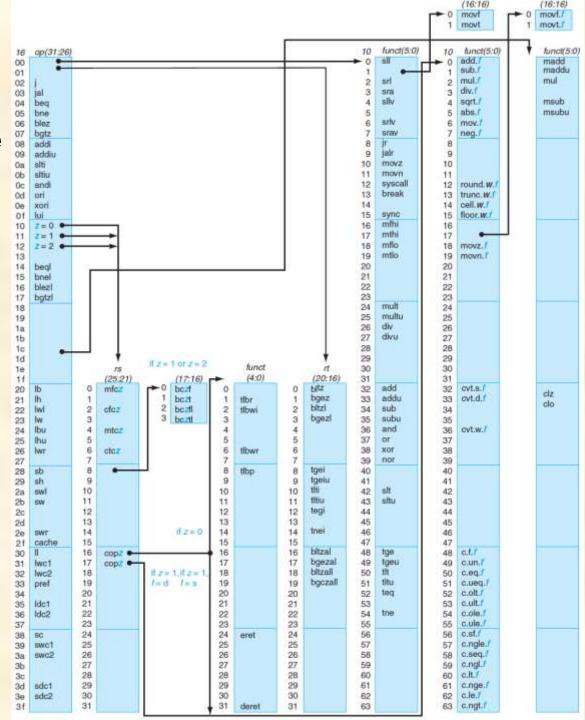


- 2. Descubra qual é a pseudo-instrução que implementa as instruções MIPS que seguem
 - 0x20010001
 - 0x0024082a
 - 0x14200002
- · Binário: 0010 0000 0000 0001 0000 0000 0001
 - OP: [001000] → 0x08 → addi
 Addition immediate (with overflow)

addi rt, rs, imm 8 rs rt imm 6 5 5 16

- Agrupa: [001000][00000][00001][0000000000000001]
- Hexa: 0x8 0x0 0x1 0x1
- Identificando o assembly: addi \$at, \$zero, 1

Número	Nome	Significado			
0	\$zero	constante 0			
1	\$at	reservado para o assembly			
2, 3	\$v0, \$v1	resultado de função			
4 - 7	\$a0 - \$a3	argumento para função			
8 - 15	\$t0 - \$t7	temporário			
16 - 23	\$s0 - \$s7	temporário (salvo nas chamadas de função)			
24, 25	\$t8, \$t9	temporário			
26, 27	\$k0, \$k1	reservado para o SO			
28	\$gp	apontador de área global			
29	\$sp	stack pointer			
30	\$fp	frame pointer			
31	\$ra	registrador de endereço de retorno			

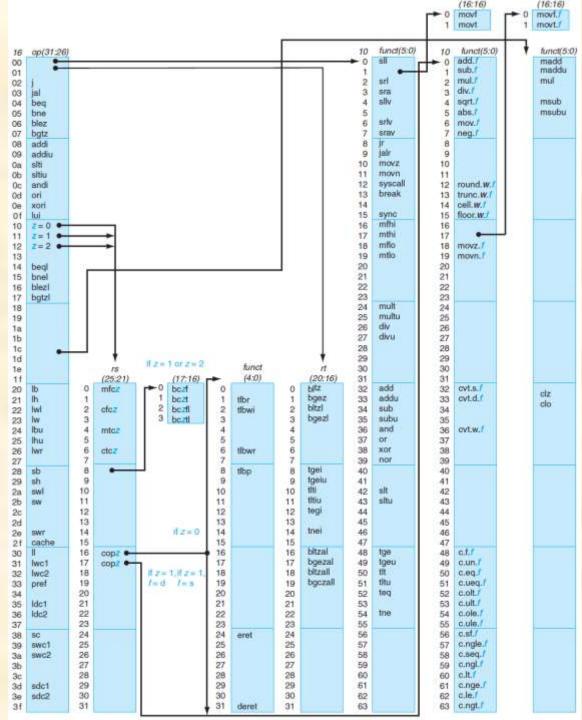


- 2. Descubra qual é a pseudo-instrução que implementa as instruções MIPS que seguem
 - 0x20010001
 - 0x0024082a
 - 0x14200002
- Binário: 0000 0000 0010 0100 0000 1000 0010 1010
 - OP: $[000000] \rightarrow 0x0 \rightarrow ???$
 - Funct(5:0) [101010] \rightarrow 42 \rightarrow slt

Set less than						
slt rd. rs. rt	0	rs	rt	rd	0	0x2a
slt rd. rs. rt	6	5	5	5	5	6

- Agrup: [000000] [00001] [00100] [00001] [00000] [101010]
- Hexa: 0x0 0x1 0x4 0x1 0x0 0x2a
- Identificando o assembly: slt \$at, \$at, \$a0

Número	Nome	Significado			
0	\$zero	constante 0			
1	\$at	reservado para o assembly			
2, 3	\$v0, \$v1	resultado de função			
4 - 7	\$a0 - \$a3	argumento para função			
8 - 15	\$t0 - \$t7	temporário			
16 - 23	\$s0 - \$s7	temporário (salvo nas chamadas de função)			
24, 25	\$t8, \$t9	temporário			
26, 27	\$k0, \$k1	reservado para o SO			
28	\$gp	apontador de área global			
29	\$sp	stack pointer			
30	\$fp	frame pointer			
31	\$ra	registrador de endereco de retorno			



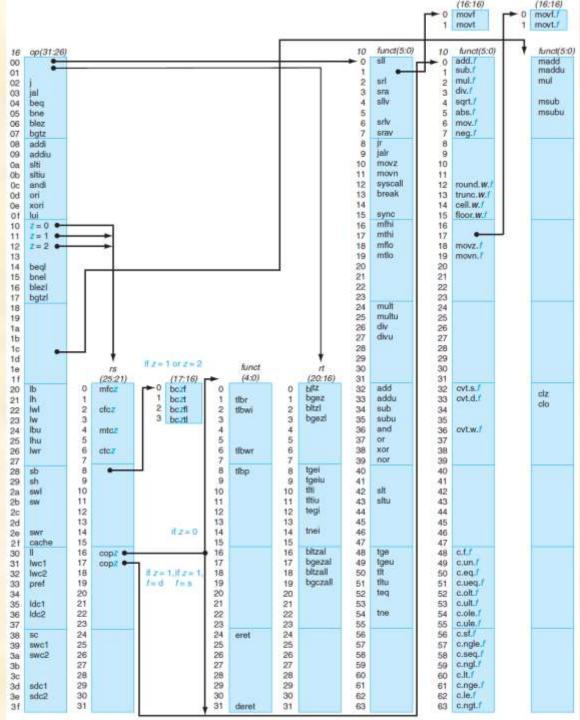
- 2. Descubra qual é a pseudo-instrução que implementa as instruções MIPS que seguem
 - 0x20010001
 - 0x0024082a
 - 0x14200002
- · Binário: 0001 0100 0010 0000 0000 0000 0010
 - OP: $[000101] \rightarrow 0 \times 05 \rightarrow bne$

Branch on not equal

one rs, rt.	label	5	rs	rt	Offset	
one ra, re.	1.4561	6	5	5	16	

- Hexa: 0x5 0x1 0x0 0x2
- Identificando o assembly: bne \$at, \$zero, 2
- bgt \$a0, 1, salto

Número	Nome	Significado			
0	\$zero	constante 0			
1	\$at	reservado para o assembly			
2, 3	\$v0, \$v1	resultado de função			
4 - 7	\$a0 - \$a3	argumento para função			
8 - 15	\$t0 - \$t7	temporário			
16 - 23	\$s0 - \$s7	temporário (salvo nas chamadas de função)			
24, 25	\$t8, \$t9	temporário			
26, 27	\$k0, \$k1	reservado para o SO			
28	\$gp	apontador de área global			
29	\$sp	stack pointer			
30	\$fp	frame pointer			
31	\$ra	registrador de endereco de retorno			



2. Descubra qual é a pseudo-instrução que implementa as instruções MIPS que seguem

bgt \$a0, 1, salto

// salto é um rótulo qualquer que esteja deslocado duas instruções abaixo