

1. Seria possível conviver com um processador utilizando apenas instruções do tipo JAL, sem a instrução do tipo J? Existe alguma consequência indesejada? E o inverso, é possível conviver apenas com instruções do tipo J e não JAL?

2. Porque uma instrução do tipo JAL deve ser utilizada em uma chamada à função, ao invés de uma instrução do tipo J? O que uma instrução realiza a mais que a outra?

3. Quais são os valores dos sinais de controle necessários para executar a instrução **move \$t3, \$t5** na organização do MIPS monociclo apresentada em aula, sabendo que esta é uma pseudo-instrução implementada pela instrução **addu \$t3, \$zero, \$t5**?

addu rd, rs, rt	0	rs	rt	rd	0	0x21
	6	5	5	5	5	6

RegDst	=	Branch	=	MemtoReg	=	MemWrite	=
Jump	=	MemRead	=	RegWrite	=	ALUSrc	=

4. Assinale qual das instruções a seguir produz o conjunto de sinais de controle abaixo na organização do MIPS monociclo apresentada em aula.

RegDst	= X	Branch	= 1	MemtoReg	= X	MemWrite	= 0
Jump	= 0	MemRead	= X	RegWrite	= 0	ALUSrc	= X

() jr rs	0	rs	0	8
	6	5	15	6

() bgez rs, label	1	rs	1	label
	6	5	5	16

() jal target	3	target
	6	26

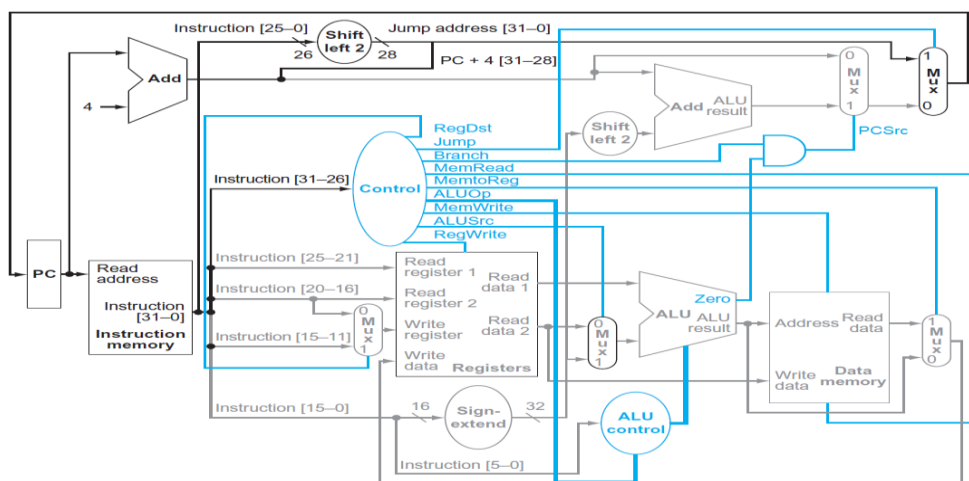
() add rd, rs, rt	0	rs	rt	rd	0	0x20
	6	5	5	5	5	6

() bne rs, rt, label	5	rs	rt	label
	6	5	5	16

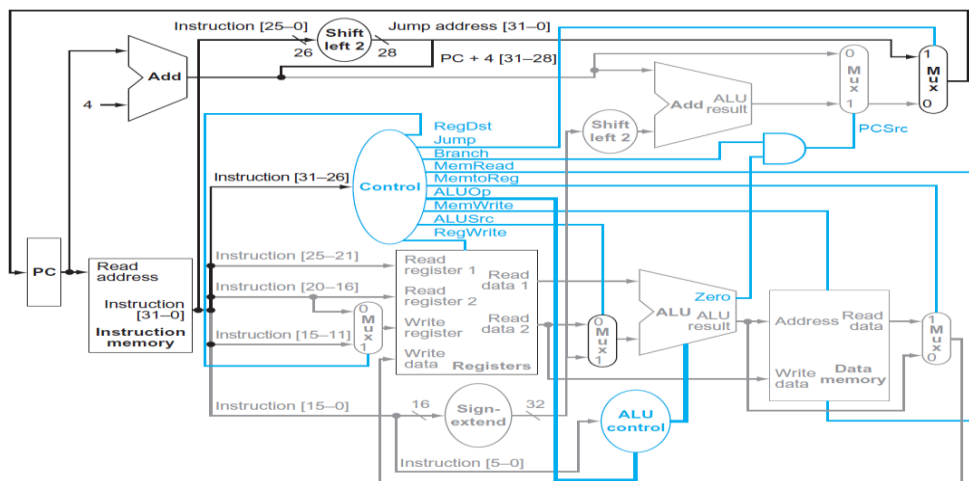
() sll rd, rt, shamt	0	0	rt	rd	shamt	0
	6	5	5	5	5	6

5. Ilustre sobre a figura completa do MIPS todos os caminhos de dados e sinais de controle necessários para o funcionamento da instrução add (soma à registrador)

add rd, rs, rt:	rd = rt + rs	addu rd, rs, rt	0	rs	rt	rd	0	0x21
			6	5	5	5	5	6



6. Analise se organização do MIPS monociclo apresentada em aula dá suporte à execução da instrução **sll** (e.g., **sll \$t3, \$t5, 5**). Caso não tenha suporte, diga porque, e sugira sucintamente uma solução.



7. Descreva o que caracteriza uma organização multiciclo, comparando com as organizações monociclo e pipeline.

8. Sabendo das características de cada classe de instrução e dos estágios que compõem o MIPS básico (B: Busca, D: Decodificação; E: Execução, M: Memória de dados e W: Write back), diga quais estágios que são executados por todas as instruções, e quais são executados por instruções das classes: (i) à registrador; (ii) desvio condicional; (iii) store e (iv) load.

9. Apresenta a fórmula da métrica Ciclo por Instrução (CPI), considerando número de instruções e CPIs de classes de instruções de uma organização multiciclo.

10. Aplique a fórmula obtida acima no cálculo da CPI nos programas P1 e P2 a serem executados na organização multiciclo com as CPIs de classes de instrução descritas abaixo.

	CPI_I	$\#I_i$	
		P1	P2
A	5	100	200
B	4	200	200
C	3	300	300
D	2	400	300

11. Discuta aspectos de dissipação de potência e consumo de energia em máquinas monociclo e pipeline.

12. Com relação à organização pipeline, descreva o que é (i) estágio, (ii) barreira temporal, (iii) ciclo, (iv) latência, (v) balanceamento e (vi) vazão.

13. Fale porque o pipeline pode ser considerado uma técnica transparente para o programador de alto nível. O que isto tem a ver com a ideia de dar suporte à código legado?

14. Porque um pipeline executando um número muito grande de instruções sem dependência tende a ter uma CPI próxima a 1?

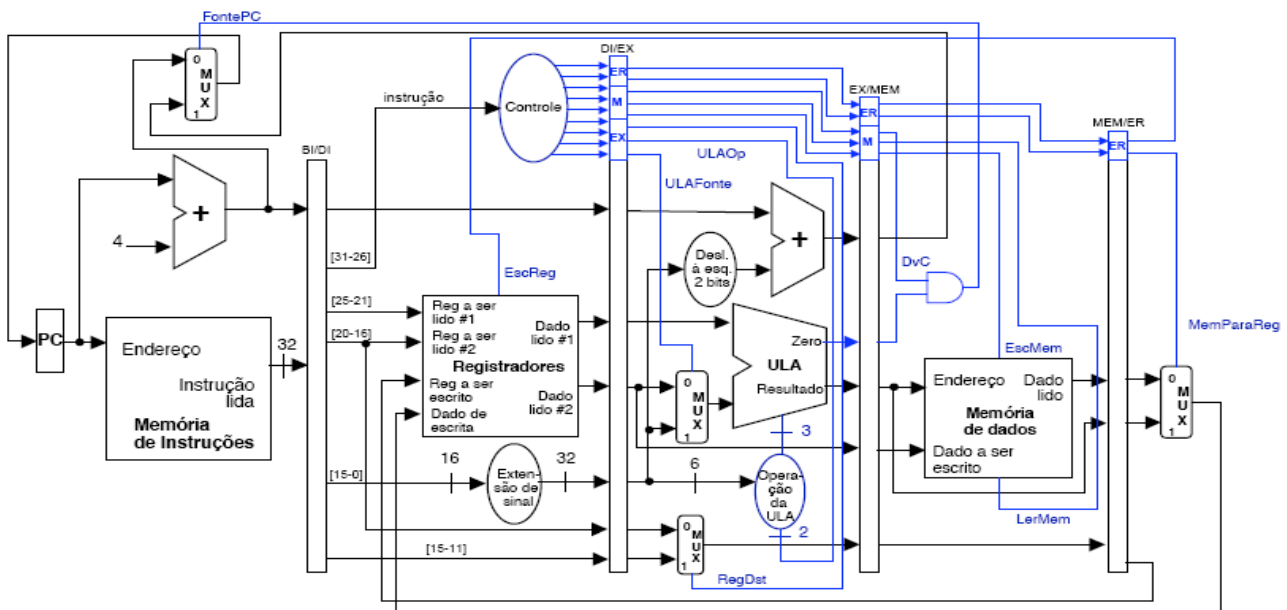
15. O que é caminho crítico para um circuito sequencial? O que ele tem a ver com a definição do relógio de operação do circuito?

16. O que pode acontecer se a frequência de relógio não respeitar o tempo definido pelo caminho crítico?

17. Diga quais são os três tipos de conflito que um pipeline básico tem. Descreva sucintamente cada um deles.

18. Porque na implementação do MIPS vista em aula, o conflito de controle de uma instrução de desvio incondicional é resolvido no segundo estágio, enquanto que o conflito de uma instrução condicional requer passar pelo terceiro estágio?

19. Note que a figura abaixo tem as barreiras temporais com diferentes sinais de controle, sendo que estes sinais de controle são reduzidos de uma barreira para outra subsequente. Justifique o porquê desta implementação.



20. Explique porque a abordagem de banco de registradores de dois estágios permite que a leitura dos operandos da instrução I2 ocorra no mesmo ciclo de relógio da escrita dos operandos da instrução I1, sendo que os operandos de I2 são escritos na instrução I1.

21. Uma multiplicação pode ser realizada de forma combinacional ou sequencial, com diversas implementações. Discorra sobre este assunto falando sobre as características prováveis de cada escolha.

