

实验五预习报告

记忆元件测试

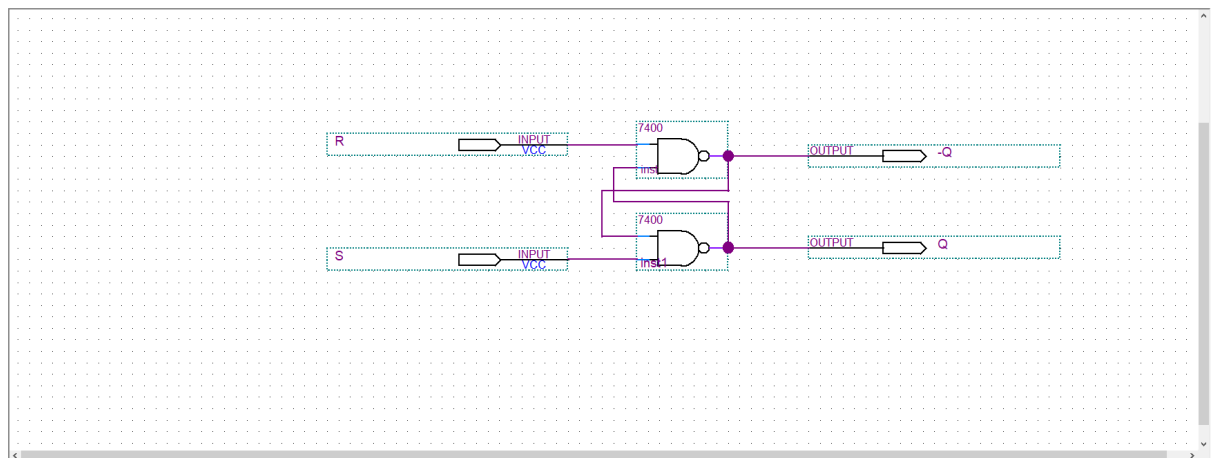
实验内容

- 基本 RS 触发器测试
- D、JK 触发器测试

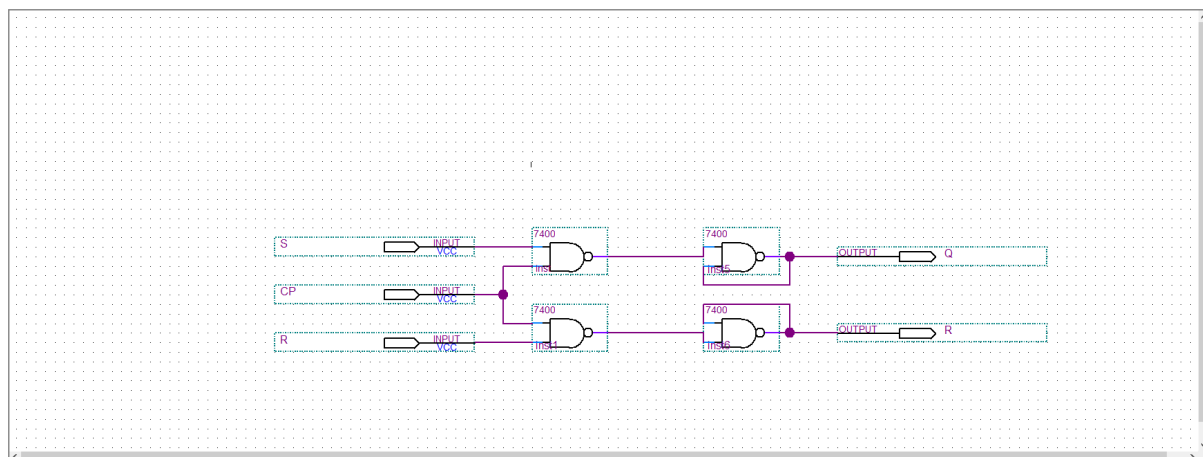
1.基本 RS 触发器测试

用 74LS00 芯片分别构成基本 RS 触发器和钟控 RS 触发器，并分别测试其功能。

基本 RS 触发器



钟控 RS 触发器



2. JK、D 触发器测试一

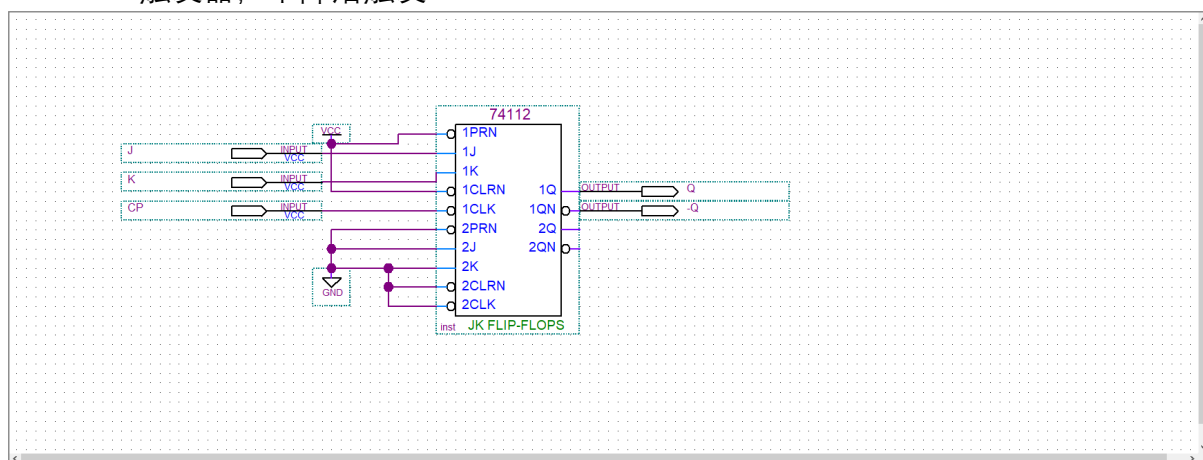
1. 按照<数字逻辑实验指导书>p.81 的要求测试 74LS112 的异步置位和复位功能。

74LS112 是 2JK 触发器，第一引脚是第一个触发器的时钟脉冲 CP1，2 脚是 K1,3 脚是 J1，4 脚是置位端，低电平有效（即 4 脚为低时输出位高），5 脚为 Q1,6 脚为 Q1\，7 脚为第二个触发器的反输出 Q2\，8 脚接地，9 脚为 Q2,10 脚为第二个出发器的置位端，11 为 J2,12 为 K2，13 为第二个触发器的时钟脉冲 CP2，14 为第二个触发器的复位端低电平有效（即 14 脚为低时输出位低），15 为第一个触发器的复位的，16 为电源 VCC。

2. 用开关作为 CP 输入，测试 JK 触发器的外部逻辑功能。

$$Q^{n+1} = J \overline{Q}^n + \overline{K} Q^n$$

JK 触发器，下降沿触发

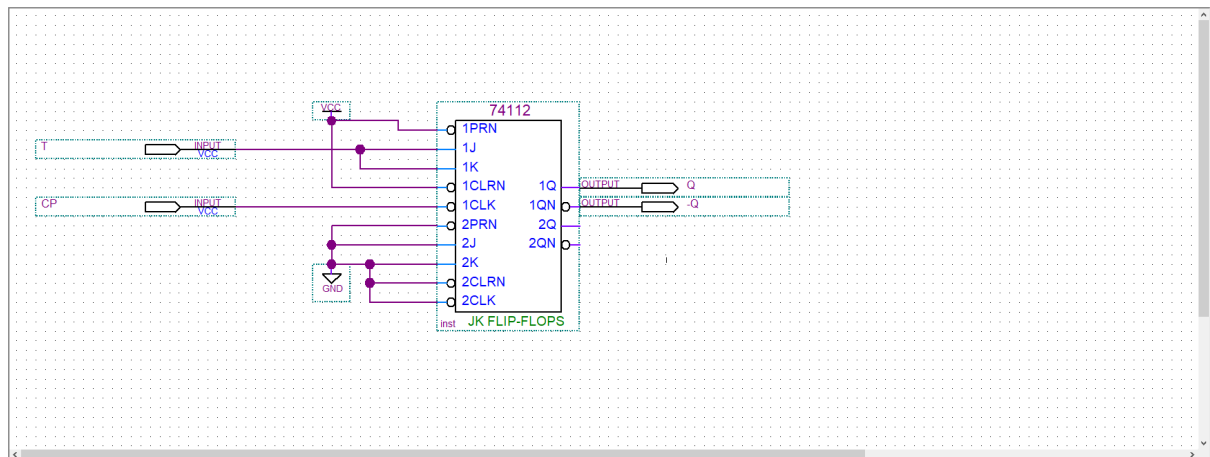


3. 用 74LS112 实现 T 触发器和 D 触发器，并分别测试其外部逻辑功能。

T 触发器

$$Q^{n+1} = \overline{Q^n}$$

$$\text{联立 } Q^{n+1} = J\overline{Q^n} + \overline{K}Q^n, \text{ 得: } J = K = T$$



D 触发器

$$Q^{n+1} = D$$

$$Q^{n+1} = D (Q^n + \overline{Q^n})$$

$$\text{联立 } Q^{n+1} = J\overline{Q^n} + \overline{K}Q^n, \text{ 得: } J = D \quad K = \overline{D}$$

