**上海大学 计算机学院**

**《数字逻辑实验》报告五**

**姓名 胡才郁 学号 20121034**

**时间 2021/11/6 机位 13 指导教师 周时强**

**实验名称: 记忆元件测试 空**

**一、实验目的**

1、D、JK、T 触发器测试

**二、实验原理**

在数字逻辑系统中，为了实现更复杂的功能，往往需要将输出结果存储下来，作为下一步逻辑运算的需要。实现这一功能的基本器件就是触发器。它在输出与 输入之间具有反馈延迟通路，产生的新输出的逻辑值不仅取决于该时刻的输入， 还取决于电路以前的状态。触发器是构成数字逻辑系统时序电路的基本逻辑单元。

触发器具有以下特征：

第一、具有两个能自行保持的稳定状态，这两个稳定状态可以用二进制数 0 或 1 来表示。在没有外来触发信号时，将维持一个稳定状态永久不变。

第二、根据不同需要，触发器可以预置成 0，也可以预置成 1。触发器是具有记忆功能的二进制存储器件，是时序电路的基本器件。

**三、实验内容**

**1．实验任务一：用74LS112实现T触发器和D触发器，并分别测试其外部逻辑功能**

实验步骤：

1.74LS112实现T触发器

当时钟信号CP为1时，T触发器的逻辑表达式为：

联立JK触发器的逻辑表达式：

可得 因此将74LS121的JK两端相连，即为所构成的T触发器的T端口

实验电路图如下：

电子游戏截图

低可信度描述已自动生成

在此电路图之中，红色线为CP时钟脉冲端，青色线为T端口，同时接J、K两口，黄色线为使能端与VCC、GND端口,黑色线为输出端口，接上端LED数字显示器。

改变T的电平高低，观察LED数字显示器变化。

2.74LS112实现D触发器

当时钟信号CP为1时，D触发器的逻辑表达式为：

联立JK触发器的逻辑表达式：

可得, .通过74LS00芯片，将1与D取与非运算，即可得到，之后接入到J、D接口。

实验电路图如下：

电子游戏截图

低可信度描述已自动生成

在此电路图之中，红色线为CP时钟脉冲端，青色线为D端口与“1”高电平端，在74LS00与非运算后，由一根黄色线传入K端口，且一根青色线直接传入J端口黄色线为使能端与VCC、GND端口,黑色线为输出端口，接上端LED数字显示器。

1. 实验现象

分别改变T、D的电平高低，观察LED数字显示器变化。

1. 数据记录、分析与处理

T触发器功能如下：

|  |  |  |  |
| --- | --- | --- | --- |
| T | Qn | Qn+1 | 功能描述 |
| 0 | 0 | 0 | 保持 |
| 1 | 1 |
| 1 | 0 | 1 | 翻转 |
| 1 | 0 |

D触发器功能如下：

|  |  |
| --- | --- |
| D | Qn+1 |
| 0 | 0 |
| 1 | 1 |

1. 实验结论

根据LED数字显示器示数变化结果可知，由74LS121实现的T触发器与D触发器均实现了对应的逻辑函数。

**四、建议和体会**

与FGPA下载板供方式不同，在使用74LS121、74LS00等芯片时，一定要将GCC与GND端与电路板相应位置相连，否则芯片无法工作。

**五、思考题**

1. 触发器、锁存器、寄存器的定义

触发器：在同步时序逻辑电路之中，常采用触发器作为储存电路。触发器是具有0和1两种稳定状态的电路，在任意时刻，触发器指出与一种稳定状态，当初发起处于某一稳态时，它能长期保持这一状态，只有在一定条件下，他才能反转到另一个状态并稳定下来，知道下一个输入使它反转为止。

锁存器：是电平触发的存储单元，数据存储的动作（状态转换）取决于输入时钟（或者使能）信号的电平值，尽当锁存器处于使能状态时，输出才会随着数据输入发生变化。

寄存器：寄存器是数字系统中用于存放数据或运算结果的逻辑部件，它具有接受数据、存储数据或传送数据的功能。在实际应用之中，出要求寄存器剧本上述基本功能之外，还因具有左/右移位、串/并行输入、串/并行输出以及预置、清零等多种功能

1. 触发器、锁存器、寄存器的区别

触发器内有记忆功能，因此利用触发器可以方便地构成寄存器。比如使用D触发器构成移位寄存器。

而锁存器不同于触发器，锁存器在不锁存数据时，输出端的信号随输入信号变化，就像信号通过一个缓存器一样；一旦锁存信号起锁存作用，则数据被锁住，输入信号不起作用。因此锁存器也称为透明锁存器，值得是不锁存是输出对输入是透明的。

从寄存数据的角度来讲，寄存器和锁存器的功能是相同的；它们的区别在于寄存器是同步时钟控制，而锁存器是电位信号控制。

**六、附录：实验预习报告**

文本, 信件

描述已自动生成白板上写着字

描述已自动生成白板上写着字

描述已自动生成