- 1. Co je ALU
- 2. Pipeline register
- 3. Odhadnete delku pipeline registru na 8-bit procesoru?
- 4. Format instrukce?
- 5. Operacni znak instrukce
- 6. Cílový registr
- 7. Zdrojový registr
- 8. Jak Ize definovat vykon procesoru
- 9. Proc vicejadrove MCU
- 10. Dekoder/enkoder?
- 11. Sirka slova?
- 12. 1kB pameti lze adresovat s kolika bity?
- 13. Jak dlouha je adresa jednoho bytu v 16kB pameti?
- 14. Co je nejvesti 10-bit číslo?
- 15. Programatorsky model procesoru
- 16. Pamet chache
- 17. Operacni pamet
- 18. Staticka a dynamicka bunka
- 19. Preruseni
- 20. Tabulka vektoru preruseni
- 21. Na mega16 kolik vektoru preruseni
- 22. S cim souvisi vektor preruseni?
- 23. Kdo urcuje vektory preruseni?
- 24. Co je obsluha preruseni?
- 25. Co je ISR?
- 26. Kdo implementuje ISR?
- 27. Popiste ISR.
- 28. Vysvetlete instrukci RETI
- 29. Push instrukce trva 2 takty, jak dlouho trva RET instrukce při 1kB SRAM?
- 30. Citac
- 31. Moznosti konfigurace citace
- 32. Context switch
- 33. Casove kvantum?
- 34. Zdanlivé mutlitasking?
- 35. Kaskáda?
- 36. Softwarova versus hardwarova implementace multitasking?
- 37. Pametovy čip?
- 38. Skladani pametovych cipu do vetsich celku jak?
- 39. Datova sbernice?
- 40. Adresova sbernice?