

Desenvolvimento em microcontroladores baseados em processadores ARM

Leandro Fabian Junior Callebe Soares Barbosa
Orientador: Gustavo Weber Denardin

2016 / 1

O Hardware utilizado para os exemplos aqui apresentados será o Kit de avaliação da Texas Instruments TivaTM C Series TM4C1294.

0.2 Conhecendo o Processador ARM

0.2.1 Características ARM

O termo ARM (Advanced RISC Machine) se refere a uma arquitetura que usa de forma avançada o conceito conhecido como RISC (Reduced Instruction Set Computer). Este conceito é uma linha de arquitetura que favorece um conjunto simples e pequeno de instruções que levam aproximadamente a mesma quantidade de tempo para serem executadas, permitindo que estes processadores tenham menos transístores do que aqueles projetados na arquitetura convencional. Logo essa abordagem reduz a liberação de calor, o consumo de energia e a quantidade de componentes em um processador.

O Cortex-M3 e Cortex-M4 são essencialmente idênticos em seus aspectos construtivos, de modo que o diagrama de blocos da figura 1 apresenta uma visão geral interna adequada tanto do processador Cortex –M4 quanto -M3.

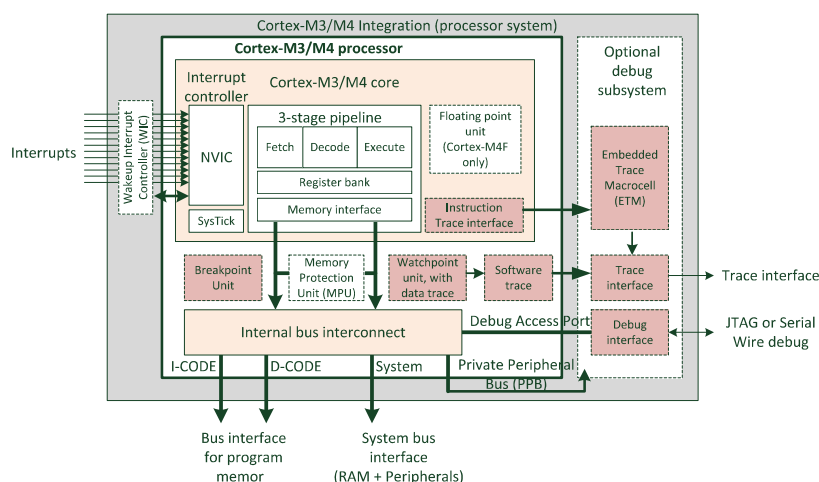


Figura 1: Diagrama de Blocos - Processador Cortex-M3 e Cortex-M4 [1]

Na figura 1 notamos a presença de elementos no processador como: o controlador de vetores de interrupção, NVIC (*Nested Vectored Interrupt Controller*); o controlador de acionamento de interrupção, WIC (*Wakeup Interrupt Controller*); o temporizador SysTick; a unidade de proteção de memória, MPU (*Memory Protection Unit*); e uma unidade de ponto flutuante presente apenas no Cortex-M4. Existe ainda um sistema de debug dentro do processador para realizar depuração de software e um sistema interno de barramentos para transferência de dados entre o núcleo do processador, o sistema de debug e o MPU.

Os processadores da família Cortex M são de 32 bits, podendo também trabalhar com dados de 8 bits e 16 bits de forma bastante eficiente. Já os processadores Cortex-M3 e Cortex-M4, mesmo sendo da família Cortex M, podem realizar uma série de operações envolvendo dados de 64 bits. Estas operações podem ser realizadas através de um *pipeline* de três estágios com uma arquitetura de barramento do tipo *Harvard* permitindo instruções simultâneas de busca e acesso de dados.

Uma das grandes vantagens dos processadores Cortex M é seu baixo consumo de energia. Em especial os processadores Cortex M3 e Cortex M4 podem executar instruções com taxa de $200mA/MHz$ com alimentação de 1,8V. Estes processadores possuem modos de suspensão que tornam possíveis desativar dispositivos de *Clock* para economizar energia, e um *hardware* adicional para despertar o processador dos modos de suspensão.

Devemos salientar aqui que estamos sempre nos referindo a apenas aos processadores, e que este é uma parte constituinte do microcontrolador. De modo que os demais componentes da placa são desenvolvidos pelos diferentes fabricantes. Assim existem vários tipos de microcontroladores com diferentes características de periféricos e recursos, porém a arquitetura empregada nos processadores é a mesma.

0.2.2 Modos de operação ARM Cortex-M4

O processador Cortex-M4 possui dois estados de operação, como mostrado na figura 2, *debug state* e *Thumb state*. O *debug state* ocorre quando o processador é interrompido, por exemplo ao atingir um *breakpoint*, então a execução de instrução é interrompida. Já o *Thumb state* ocorre quando o código do programa está sendo executado. Diferente de outros processadores ARM, o Cortex-M não suporta instruções ARM.

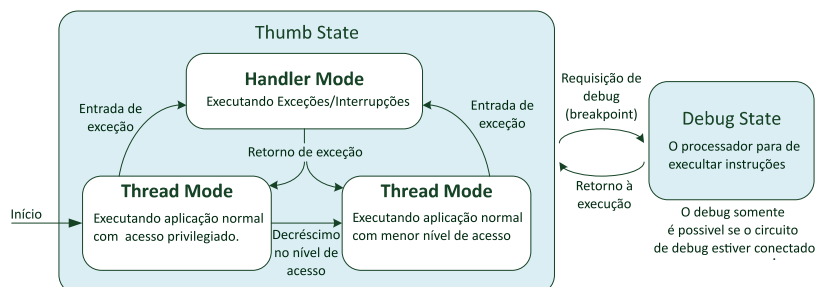


Figura 2: Modos de Operação [1]

No *Thumb state* ainda existem dois modos de operação, que dizem respeito ao nível de privilégio no acesso ao processador. Ao executar uma rotina de tratamento de interrupção o processador entra em um nível de acesso privilegiado, caracterizando o *handler mode*. Durante a execução de uma aplicação normal o processador pode estar tanto em nível de acesso privilegiado quanto em nível menor, sendo chamado de *thread mode*. Isso é controlado por um registrador específico.

A aplicação pode alterar seu nível de acesso durante o *thread mode*, para um nível menos privilegiado. Porém, para aumentar seu nível de acesso deve haver um mecanismo de exceção/interrupção por parte do processador. Tais mecanismos de controle de nível de acesso garantem uma maior robustez para o sistema, controlando o acesso à regiões críticas de memória.

Registradores internos

Para um controle melhor e um processamento de dados maior o Cortex-M4 possui registradores internos ao processador agrupados em um conjunto chamado de *banco de registradores*. Cada instrução enviada ao processador especifica a operação a ser executada, os registradores fonte e se necessário os registradores de destino. A arquitetura ARM é baseada no modelo conhecido como *load/store*, ou seja, para processar um conteúdo que esteja na memória é preciso carregá-lo para um registrador interno e então processá-lo. Se necessário, é preciso armazená-lo de volta na memória.

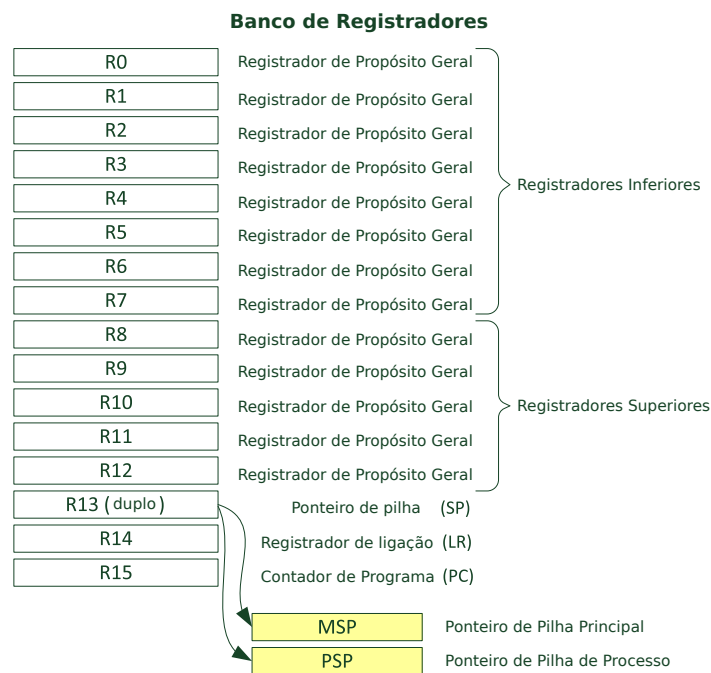


Figura 3: Banco de registradores internos [1]

O banco de registradores do Cortex-M4 possui 16 registradores de 32 bits, como mostrado na Figura 3. Cada registrador possui seu propósito, como de-

talhado a seguir:

R0 - R12: Registradores de Propósito Geral

Devido ao número limitado no conjunto de instruções, muitas das de 16 bits somente acessam os registradores de R0 à R7, chamados de *registradores inferiores*. De R8 à R9, os *registradores altos*, podem ser usados com as instruções de 32 de bits e alguns com instruções 16 de bits. Os valores iniciais desses registradores são indefinidos.

R13: Ponteiro de Pilha (*Stack Pointer*, SP)

Usado para acessar a pilha de memória. Fisicamente há dois ponteiros de pilha, o principal (*Main Stack Pointer*, MSP) e o de processo (*Process Stack Pointer*, PSP)). O MSP é o ponteiro padrão, é selecionado após um *reset* do sistema ou quando o processador está em modo de exceção (Handler Mode). Seu valor inicial é o primeiro da memória na sequência de *reset*. Já o PSP é usado durante o Thread Mode, quando as tarefas da aplicação estão rodando, seu valor inicial é desconhecido.

Somente um dos ponteiros de pilha é visível durante a aplicação e os dois bits menos significativos de ambos são sempre nulos. Em aplicações que não fazem uso de um sistema operacional somente o MSP é usado.

R14: Registrador de Ligação (*Link Register*, LR)

Esse registrador armazena automaticamente o ponto em que uma rotina chama uma sub-rotina. Assim, ao fim da execução dessa sub-rotina, esse valor é carregado para o Contador de Programa e a execução continua de onde tinha anteriormente parado.

Se uma sub-rotina chamar outra sub-rotina, o valor nesse registrador será substituído e o ponto de retorno antigo se perderá, portanto é preciso que esse último valor seja salvo na pilha de memória.

Durante uma rotina de tratamento de exceção, o valor de LR é também sobrescrito mas por um valor de retorno de exceção, usado para disparar o retorno da exceção ao fim da rotina de tratamento.

R15: Contador de Programa (*Program Counter*, PC)

Marca o próximo endereço que deve ser executado na aplicação. Quando este registrador é lido, automaticamente seu valor decrementa de 4 (32 bits), apontando para o próximo endereço da execução. Já quando é feito uma operação de escrita, o programa pula para a posição apontada e passa a executar a aplicação a partir deste novo ponto.

O bit menos significativo do PC indica o tipo de instrução que está sendo executada, '0' para ARM e '1' para Thumb. Portanto no Cortex-M4, tal bit deve ser sempre '1' pois não são suportadas instruções ARM. Este fato deve ser lembrado quando é feita uma operação de escrita sobre o registrador.

0.3 Conhecendo a plataforma de trabalho

O hardware utilizado aqui será o TIVA™ TM4C1294NCPDT, um kit de desenvolvimento da empresa Texas Instruments que possui um microcontrolador

baseado no processador ARM Cortex-M4. A tabela 1 traz suas principais características.

O TM4C1294NCPDT possui dois barramentos que conectam o núcleo de processamento com os periféricos.....
..... como pode ser visto no diagrama de blocos da figura 4

0.4 Iniciando um projeto no Code Composer

Os projetos abordados adiante farão uso da IDE Code Composer que é baseada em Eclipse em sua versão 6.1.2 que é a mais recente no momento em que este texto é escrito. oferecida gratuitamente mediante a um cadastro realizado no site da Texas Instruments.

Na hora de instalar a IDE é preciso que sejam marcadas as opções de compatibilidade com a placa em uso, a Tiva C Series TM4C1294 Connected LaunchPad, e ainda seu compilador GCC, caso contrário o projeto não poderá ser criado.

Após iniciar o Code Composer, inicie um novo projeto em **File > New > CCS Project** como mostrado na Figura 5.

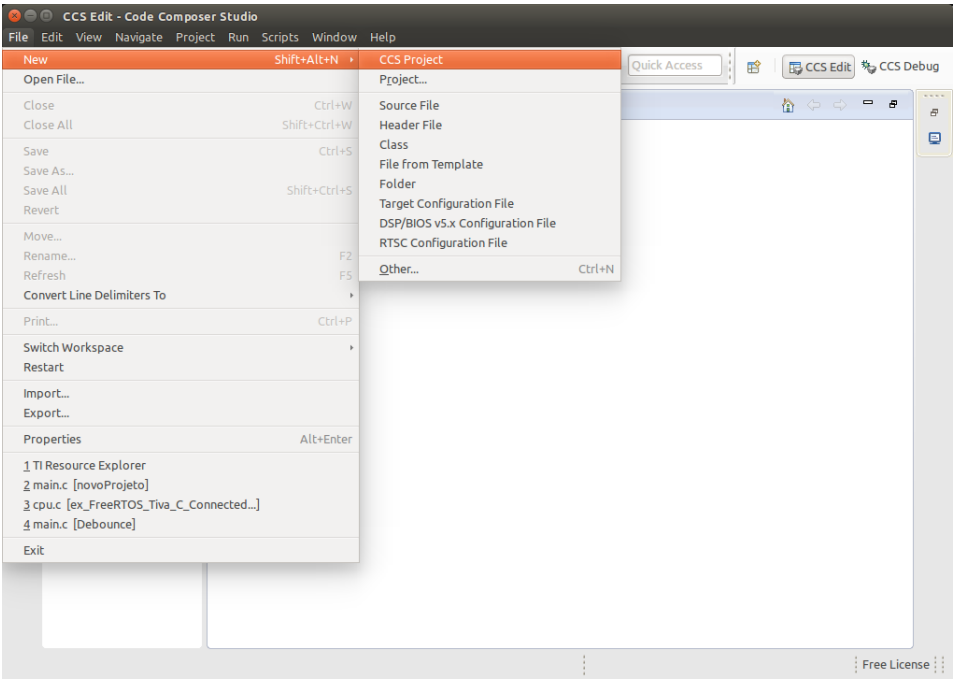


Figura 5: Criando um novo projeto

Uma janela de configurações será exibida para que o ambiente seja preparado para o hardware em uso, como na Figura 6.

Para o hardware aqui utilizado, em *Target* escolhe-se a opção **Tiva C Series** e no segundo campo **Tiva TM4C1294NCPDT**.

Em *Connection* será utilizada a **Stellaris In-Circuit Debug Interface** para a programação e debug do microcontrolador.

Tabela 1: Características Básicas - TM4C1294NCPDT [1]

Características	Descrição
Núcleo	ARM Cortex-M4F
Performance	Operação até 120-MHz; 150 DMIPS (Dhrystone MIPS) de performance
Memória Flash	1024 KB
SRAM	256 KB single-cycle System SRAM
EEPROM	6KB
ROM	ROM interna carregada com biblioteca TivaWare™ C Series
Interface de Periféricos Externos (EPI)	Interface dedicada de 8-/16-/32-bits dedicados a periféricos e memória
Verificação de Redundância Cíclica (CRC)	Função Hash de 16-/32-bits, que suporta quatro formas de CRC
Universal Asynchronous Receivers/Transmitter (UART)	8 módulos UARTs
Quad Synchronous Serial Interface (QSSI)	Quatro módulos de SSI com Bi- , Quad- e suporte avançado de SSI
Inter-Integrated Circuit (I^2C)	10 módulos I^2C com 4 velocidades de transmissão
Controller Area Network (CAN)	2 controladores CAN 2.0 A/B
Ethernet MAC	10/100 Ethernet MAC
Ethernet PHY	PHY com IEEE 1588 PTP
Universal Serial Bus (USB)	USB 2.0 OTG/Host/Device com ULPI interface e suporte a Link Power Management (LPM)
Micro Acesso Direto à Memória (μDMA)	Controlador ARM© PrimeCell© 32-channel configurável μDMA
General-Purpose Timer (GPTM)	8 blocos 16-/32-bit GPTM
Watchdog Timer (WDT)	2 Watchdog Timers
Hibernation Module (HIB)	Low-power battery-backed Hibernation module
General-Purpose Input/Output (GPIO)	15 physical GPIO blocks
Pulse Width Modulator (PWM)	1 modulo PWM , com 4 geradores PWM e um registrador de controle, com um total de 8 saídas PWM.
Quadrature Encoder Interface (QEI)	Um modulo QEI
Analog-to-Digital Converter (ADC)	2 modulos ADC de 12-bit taxa de 2 milhões de amostras/segundo
Controlador Comparador Analógico	Três comparadores analógicos independentes
Comparador Digital	16 comparadores digitais
JTAG e Serial Wire Debug (SWD)	1 modulo JTAG com ARM SWD integrado
Encapsulamento	128-pin TQFP
Temperatura de Operação	$-40^{\circ}C$ até $105^{\circ}C$

Após isso, escolhe-se um nome para o projeto e o diretório que será armazenado, que é normalmente o local do workspace padrão marcando a opção **Use default location**.

A Texas Instruments disponibiliza um compilador próprio porém será usado aqui o GCC, compilador de código aberto sob a licença GNU. Portanto, em *Compile version* escolhe-se a opção **GNU** com a versão mais recente. As outras opções não precisam ser alteradas.

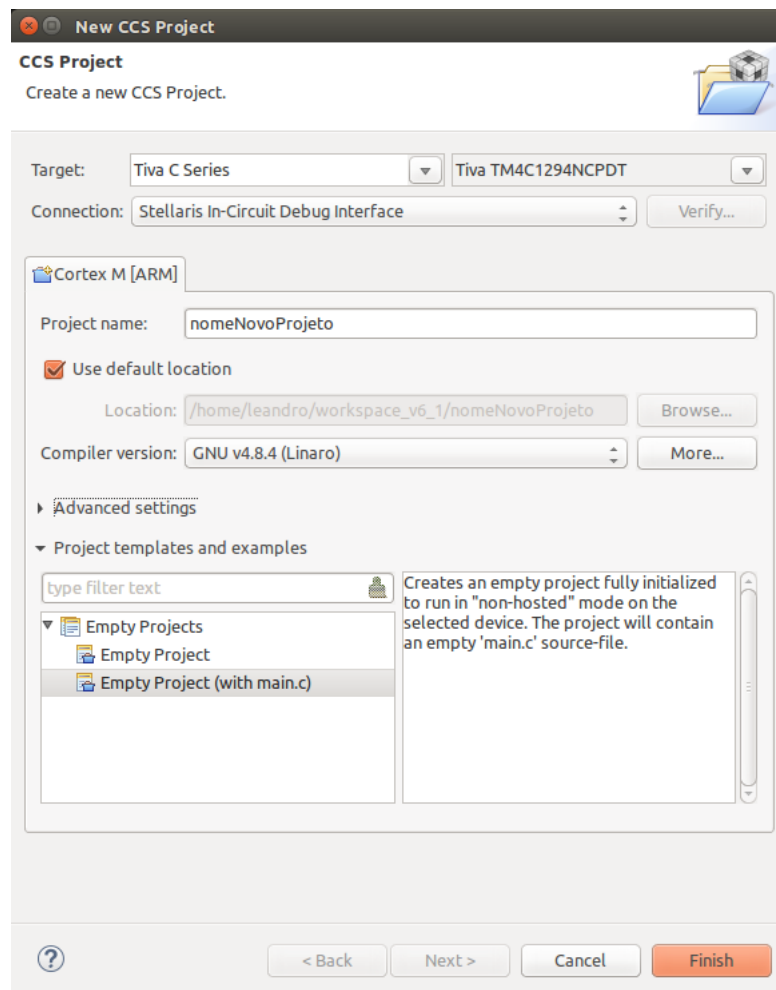


Figura 6: Configurando o projeto

Clicando em *Finish* o projeto será criado. Para o correto funcionamento do compilador GCC devem-se ainda ser feitos mais alguns ajustes.

Selecionando o projeto criado na barra lateral *Project Explorer*, vá em **Project > Properties** como na Figura 7.

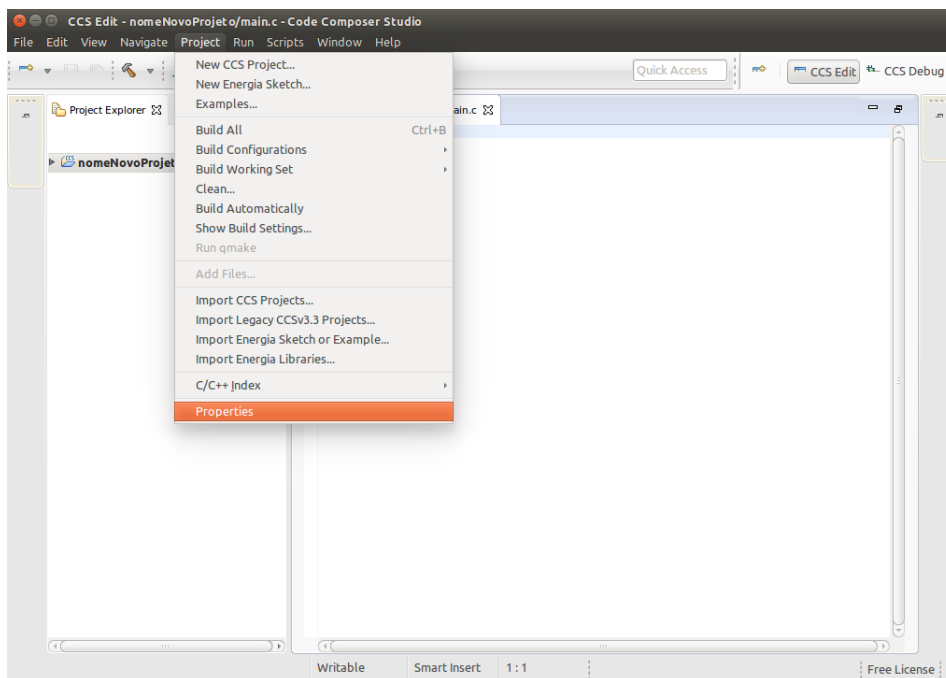


Figura 7: Abrindo propriedades do projeto

Na janela de propriedades selecione **Build > GNU Compiler > Symbols**. Adicione um novo símbolo clicando no botão *Add* como na Figura 8. Na janela que se abre digite **TARGET_IS_TM4C129_RA1** e clique em *OK*. Adicione ainda o símbolo **gcc**. Esses símbolos não podem conter erros de escrita, caso contrário causarão erros na hora da compilação. Ao se ter os três símbolos mostrados na Figura 8, selecione **Build > GNU Linker > Basic**. Na opção *Set start address* digite **_start** como na Figura 9 e clique em *OK*.

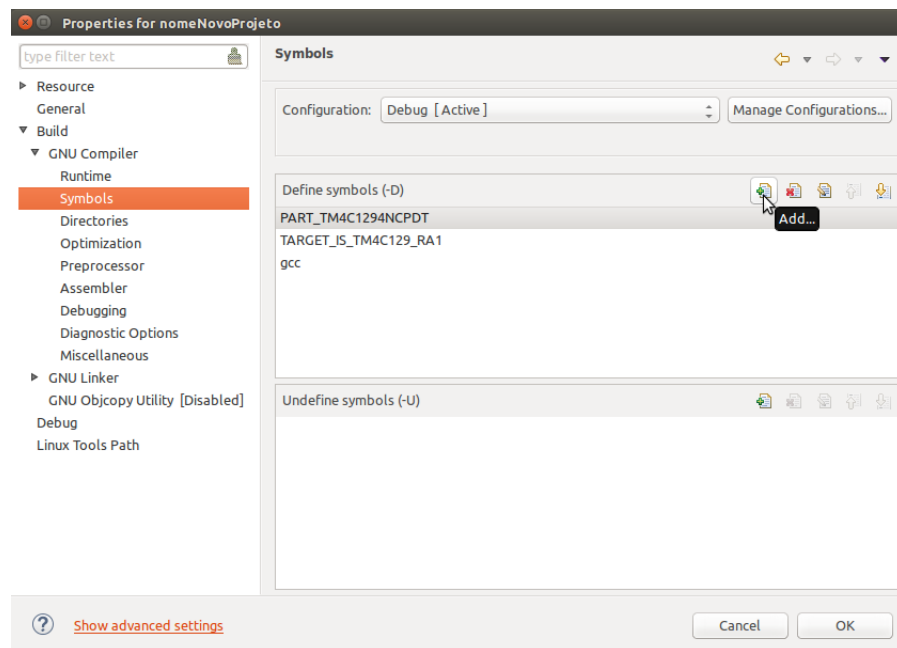


Figura 8: Adicionando símbolo para a compilação no GCC

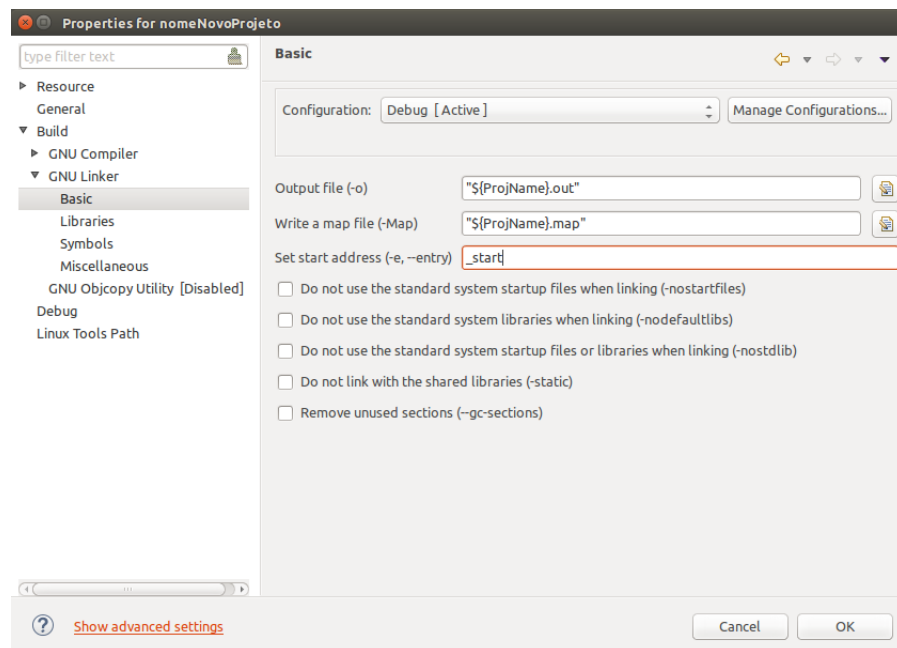


Figura 9: Configurando endereço de início do Linker do GCC

Ao fim desses passos o projeto estará criado e poderá ser compilado no Code Composer utilizando o GCC.

0.5 Biblioteca TivaWare

Para facilitar a programação do microcontrolador será feito o uso da biblioteca TivaWare fornecida pela Texas Instruments. Tal ferramenta facilita o controle do processador e acesso aos periféricos disponíveis. A TivaWare pode ser obtida no site da empresa gratuitamente.

O site disponibiliza somente a versão para o sistema Windows, que vem em formato executável, sendo preciso apenas dar um clique duplo sobre o arquivo e seguir os passos da instalação. Já para sistemas não derivados do *MS-DOS*, basta abrir este mesmo executável baixado com um aplicativo de descompactação de arquivos e copiar o conteúdo para um diretório qualquer desejado.

A estrutura do TivaWare é composta basicamente de dois diretórios:

driverlib/ Contém o código fonte para os drivers do dispositivo

inc/ Contém os arquivos de cabeçalho que são usados pelos drivers para acessar os registradores do microcontrolador

Os outros arquivos contidos no pacote do TivaWare são extras que facilitam alguns usos do microcontrolador. Como o diretório *'examples/'* que contém códigos prontos para utilização em alguns dos microcontroladores e periféricos suportados, o *'utils/'* com algumas implementações frequentes e a biblioteca *'usbllib/'* que implementa uma comunicação usb com portes para vários tipos de arquivos.

0.5.1 Incluindo a TivaWare ao projeto

Para a utilização da TivaWare nos projetos que serão apresentados é preciso que as aplicações desenvolvidas tenham acesso à tais bibliotecas. Tal comunicação pode ser feita de dois tipos: *linkando* ou copiando a biblioteca para o diretório do código fonte ou adicionando o diretório da biblioteca nos comandos de compilação.

Bibliotecas junto ao código fonte

Este método pode ser feito de dois modos, copiando as bibliotecas para o diretório do código fonte da aplicação, ou *linkando*-as a este diretório.

É importante notar que se os arquivos de código fonte forem portados para outra máquina, somente serão compilados se as bibliotecas estiverem disponíveis nesta. Portanto, sempre que houver memória disponível, é aconselhável que se copie as bibliotecas usadas na aplicação para junto de seu diretório.

Para copiar as bibliotecas é possível apenas copiar as pastas para o diretório do projeto que este será atualizado automaticamente ou ainda arrastar e soltar o diretório ou arquivo da biblioteca sobre o projeto na barra lateral *Project Explorer* no Code Composer que será aberta uma janela intermediária como na figura 10.

Selecionando **'Copy files and folders'** os arquivos serão copiados para o diretório do projeto escolhido. Já as duas outras opções criarão somente um *link* do arquivo no diretório especificado na caixa de seleção **'Create link location relative to'**, deste modo o compilador verá os arquivos como se eles estivessem

neste diretório, porém existe apenas o caminho para alcançá-los. Se acaso eles forem movidos haverá erros de compilação.

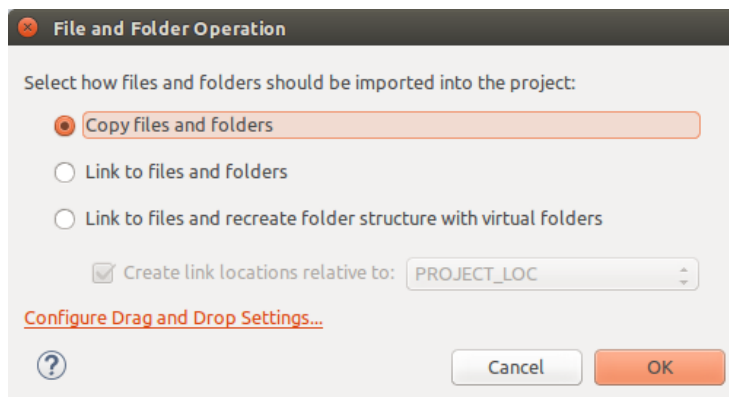


Figura 10: Janela de importação de arquivos

Inclusão de caminho na compilação

Um outro modo de juntar as bibliotecas ao código fonte é adicionando seu caminho à compilação. Com o projeto selecionado na janela lateral *Project Explorer*, vá em **Project > Properties > Build > GNU Compiler > Directories** e clique em *Add*, como na figura 11.

Na janela aberta é possível digitar um caminho para o diretório ou arquivo, mas para prevenir erros existem os botões inferiores que abrirão uma navegação nos diretórios do sistema. Em **Workspace** é possível escolher o caminho para o diretório de um projeto ou de seus subdiretórios. Em **Variables** pode-se escolher o caminho armazenado em uma das variáveis de ambiente do projeto. E finalmente, em **Browse** é possível buscar um diretório navegando pelos arquivos do sistema.

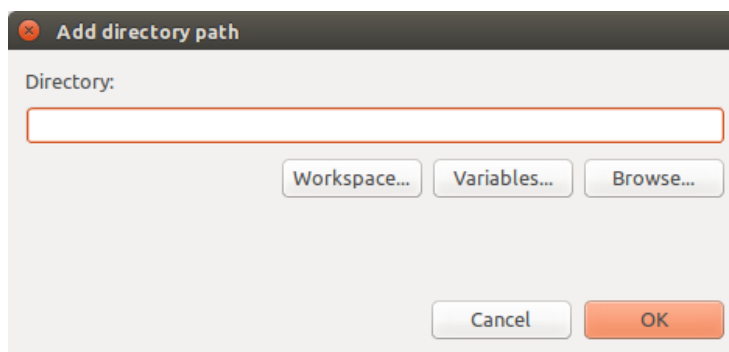


Figura 12: Escolhendo diretórios para incluir na compilação

0.5.2 TivaWare na ROM

O TM4C1294NCPDT possui carregado na memória ROM uma parte da biblioteca de drivers do TivaWare. Isso possibilita a geração de um arquivo menor

na hora da compilação, economizando memória de programa.

Para o uso das funções gravadas na ROM é necessário importar o arquivo de cabeçalho `'driverlib/rom.h'` e ainda usar o prefixo `'ROM_'` junto a função desejada. Por exemplo, para usar a função de configuração de clock do sistema

`SysCtlClockFreqSet()`

carregada na ROM, esta deve ser chamada como

`ROM_SysCtlClockFreqSet()`.

Porém, ao chamar tal função da ROM é possível que ela não seja encontrada na hora da compilação. Isso se deve ao fato de que nem todos os hardwares compatíveis com a TivaWare possuem uma memória ROM carregada com sua biblioteca ou mesmo não possuam toda ela. Tal problema é resolvido adicionando-se o arquivo de cabeçalho `'driverlib/rom_map.h'` e usando o prefixo `'MAP_'` junto às funções ao invés de `'ROM_'`. Para o exemplo da função de configuração de clock, a chamada seria feita da forma

`MAP_SysCtlClockFreqSet()`.

Esse arquivo de cabeçalho implementa uma estrutura que confere se a função usada existe na ROM do dispositivo para o qual o código será compilado e só assim a substitui. O prefixo de mapeamento pode ser usado em todas as chamadas de funções implementadas pela TivaWare.

0.6 Sistema de Clock

Introdução ao sistema de clock...

Um exemplo de configuração do clock do microcontrolador é dado a seguir:

```

1 // Fonte de clock externa de 25 MHz,
2 // provinda do oscilador principal,
3 // usando a saída do PLL com fvco = 480 MHz,
4 // gerando um clock de 120 MHz para o microcontrolador
5 int systemClockFreq = SysCtlClockFreqSet ((
    SYSCTL_XTAL_25MHZ | SYSCTL_OSC_MAIN |
    SYSCTL_USE_PLL | SYSCTL_CFG_VCO_480 ), 120000000);

```

0.7 Portas de Entrada e Saída de Propósito Geral (GPIOs)

O TM4C1294NCPDT possui 15 portas GPIOs de 8 pinos cada. Elas são nomeadas com as letras de 'A' à 'Q' menos as letras 'I' e 'O'. Algumas das especificações das GPIOs são:

- Possui mais de 90 GPIOs, dependendo da configuração usada
- Pinos específicos possuem ligação com os periféricos do microcontrolador e suas funções devem ser configuradas
- Tensão em configuração de entrada de 3,3 V
- Todas as portas são conectadas ao Barramento de Alta Performance (AHB)
- Mudança rápida de nível de saída da porta a cada ciclo de clock em portas ligadas ao AHB
- Interrupções por pinos nas portas P e Q por bordas de subida, descida ou ambas
- Podem ser usadas para iniciar uma sequência de amostragem do A/D ou uma transferência μ DMA
- Estado dos pinos podem ser mantidos durante o modo de hibernação; variações de nível nos pinos da porta P podem ser usadas para acordar o sistema da hibernação
- Pinos configurados como entradas digital utilizam circuitos Schmitt-trigger
- Pinos possuem resistores de pull-up e pull-down e limites de corrente para 2, 4, 6, 8, 10 e 12 mA.
- Configuração dreno-aberto habilitada

0.8 UART

O Transmissor/Receptor Assíncrono Universal (*Universal Asynchronous Receiver/Transmitter*, UART), é um periférico de transmissão e recepção de dados usado na comunicação entre dispositivos, sendo esta comunicação realizada de forma serial e assíncrona, ou seja sem a necessidade de transmissão do sinal de clock de referência. Este modo de transmissão faz necessário o uso de apenas duas vias de comunicação uma para a transmissão e outra para a recepção de dados.

0.8.1 Padrão da Comunicação

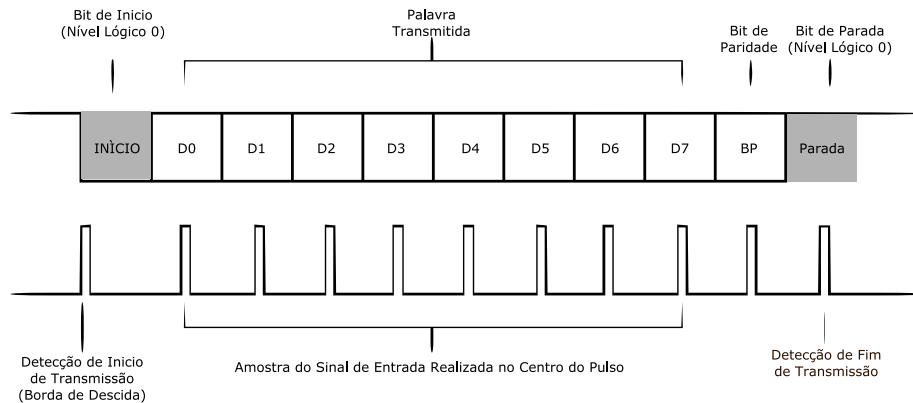


Figura 13: Protocolo de envio na comunicação UART

Para que a comunicação UART seja realizada é necessário que o sinal de transmissão obedeça a um protocolo. Quando uma palavra é transmitida, primeiro é enviado um bit de início de transmissão para o receptor. Este bit deve ser de nível lógico 0 para que a ocorrência da borda de descida sinalize ao receptor que sincronize a amostragem do sinal a ser lido de modo que ela ocorra no meio de cada período de transmissão. Após transmitir os dados é necessário enviar um bit informando a existência de paridade ou não, e por último é enviado um bit de nível lógico alto para informar o fim da transmissão. Esta sintaxe pode ser observada na figura 13.

0.8.2 UART do TM4C1294NCPDT

O Tiva TM4C1294NCPDT possui 4 módulos de comunicação UART. Cada um destes possuem um gerador de *baud-rate*, ou taxa de transmissão, que possibilitam transmissões de até 7,5 Mbps em modo de normal transmissão e 15 Mbps em modo *High Speed*.

Para que seja possível regular o *baud-rate* de forma mais precisa os módulos UART possuem um divisor de 22 bits, sendo 16 bits inteiros e 6 bits fracionários, pelo qual o módulo determina o período de transmissão de bit.

Já o buffer de leitura e transmissão do UART no Tiva tem um tamanho de 8 bits, porém para cada módulo existe uma FIFO de 16x8 bits tanto para transmissão quanto para recepção, sendo que o *trigger* de interrupção de estouro da FIFO é selecionável entre 1/8, 1/4, 1/2, 3/4, 7/8 ou 8/8.

O sinal de transmissão criado pelo UART do tiva pode transmitir dados seriais de 5,6,7 ou 8 bits de dados precedidos do bit de *Start* e acompanhados de um bit de paridade, se estiver habilitado, e 1 ou 2 bits de parada. A figura 14 apresenta o sinal característico da transmissão UART do Tiva.

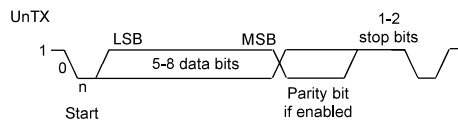


Figura 14: Sinal de Transmissão UART no Tiva TM4C1294NCPDT

0.9 Na TivaWare

0.10 Exemplos de aplicação

0.10.1 Echo da UART

Tabela 2: Características Básicas - TM4C1294NCPDT [1]

Pin Name	Pin Number	Pin Mux	Pin Type	Buffer Type	Description
U0RX	33	PA0 (1)	I	TTL	UART module 0 receive.
U0TX	34	PA1 (1)	O	TTL	UART module 0 transmit.
U1RX	95 102	PB0 (1) PQ4 (1)	I	TTL	UART module 1 receive.
U1TX	96	PB1 (1)	O	TTL	UART module 1 transmit.
U2RX	40 125	PA6 (1) PD4 (1)	I	TTL	UART module 2 receive.
U2TX	41 126	PA7 (1) PD4 (1)	O	TTL	UART module 2 transmit.
U3RX	37 116	PA4 (1) PJ0 (1)	I	TTL	UART module 3 receive.
U3TX	38 117	PA5 (1) PJ1 (1)	O	TTL	UART module 3 transmit.
U4RX	18 35	PK0 (1) PA2 (1)	I	TTL	UART module 4 receive.
U4TX	19 36	PA5 (1) PJ1 (1)	O	TTL	UART module 3 transmit.
U5RX	23	PC6 (1)	I	TTL	UART module 5 receive.
U5TX	22	PC7 (1)	O	TTL	UART module 5 transmit.
U6RX	118	PP0 (1)	I	TTL	UART module 6 receive.
U6TX	119	PP1 (1)	O	TTL	UART module 6 transmit.
U7RX	25	PC4 (1)	I	TTL	UART module 7 receive.
U7TX	24	PC5 (1)	O	TTL	UART module


```

1  #include <stdint.h>
   #include <stdbool.h>
3  #include "inc/hw_ints.h"
   #include "inc/hw_memmap.h"
5  #include "driverlib/rom.h"
   #include "driverlib/rom_map.h"
7  #include "driverlib/sysctl.h"
   #include "driverlib/uart.h"
9  #include "driverlib/pin_map.h"
   #include "driverlib/gpio.h"
11
   // Altere para o tamanho do buffer de entrada desejado
13 #define INP_BUF_SIZ 20

15 void UARTConfigure() {

17     // Habilita GPIO A usado na comunicacao da UART 0
     MAP_SysCtlPeripheralEnable(SYSCTL_PERIPH_GPIOA);
19     // Aguarda 3 SysCtlDelay. Aproximadamente 10 ciclos de
       clock
     MAP_SysCtlDelay(3);
21     // Configura PA0 no modo Rx da UART 0
     MAP_GPIOPinConfigure(GPIO_PA0_UORX);
23     // Configura PA1 no modo Tx da UART 0
     MAP_GPIOPinConfigure(GPIO_PA1_UOTX);
25

27     // Habilita UART 0
     MAP_SysCtlPeripheralEnable(SYSCTL_PERIPH_UART0);
29     // Configura PA0 e PA1 como pinos de comunicacao da UART
     MAP_GPIOPinTypeUART(GPIO_PORTA_BASE, GPIO_PIN_0 |
       GPIO_PIN_1);
31     // Configura UART 0 com fonte de clock 120MHz para 115.200
       baud 8N1
     MAP_UARTConfigSetExpClk(UART0_BASE, 120000000, 115200, (
       UART_CONFIG_WLEN_8 | UART_CONFIG_STOP_ONE |
       UART_CONFIG_PAR_NONE));
33

35     // Habilita interrupcoes no processador
     MAP_IntMasterEnable();
37     // Habilita interrupcao da UART 0
     MAP_IntEnable(INT_UART0);
39     // Configura pinos de interrupcao da UART 0
     MAP_UARTIntEnable(UART0_BASE, UART_INT_RX | UART_INT_RT);
41 }

43 void UARTIntHandler(void) {
     uint32_t statusInterrupt;
45     uint8_t buffer;

47     // Salva o status de interrupcao da UART 0
     statusInterrupt = MAP_UARTIntStatus(UART0_BASE, true);
49

```

```

// Limpa interrupcoes encontradas na UART 0
51  MAP_UARTIntClear(UART0_BASE, statusInterrupt);

53
// Enquanto houver caracteres na FIFO de transmissao para
// serem enviados
55  while (MAP_UARTCharsAvail(UART0_BASE)) {

57      // Le proximo caractere recebido
      buffer = MAP_UARTCharGetNonBlocking(UART0_BASE);
59      // Envia caractere lido de volta para a UART 0
      MAP_UARTCharPutNonBlocking(UART0_BASE, buffer);
61  }
    }
63
int main(void) {
65
    MAP_SysCtlMOSCConfigSet(SYSCTL_MOSC_HIGHFREQ);
67
    MAP_SysCtlClockFreqSet((SYSCTL_XTAL_25MHZ |
        SYSCTL_OSC_MAIN | SYSCTL_USE_PLL | SYSCTL_CFG_VCO_480),
        120000000);
69

71  // Funcao de inicializacao da UART
    UARTConfigure();
73
    while (1);
75
    return 0;
77 }

```

Código 1: Código de exemplo

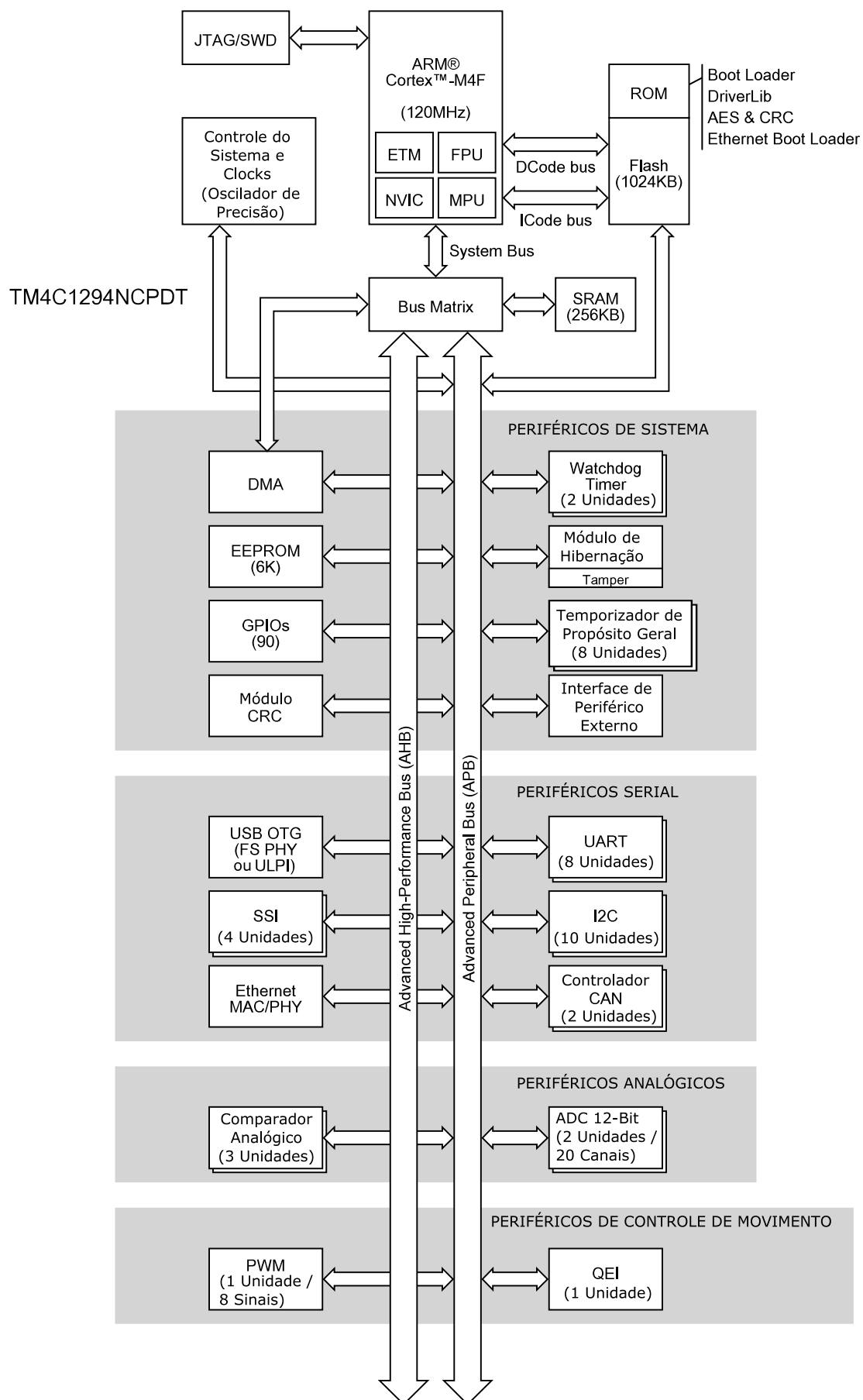


Figura 4: Diagrama de Blocos - TM4C1294NCPDT [1]

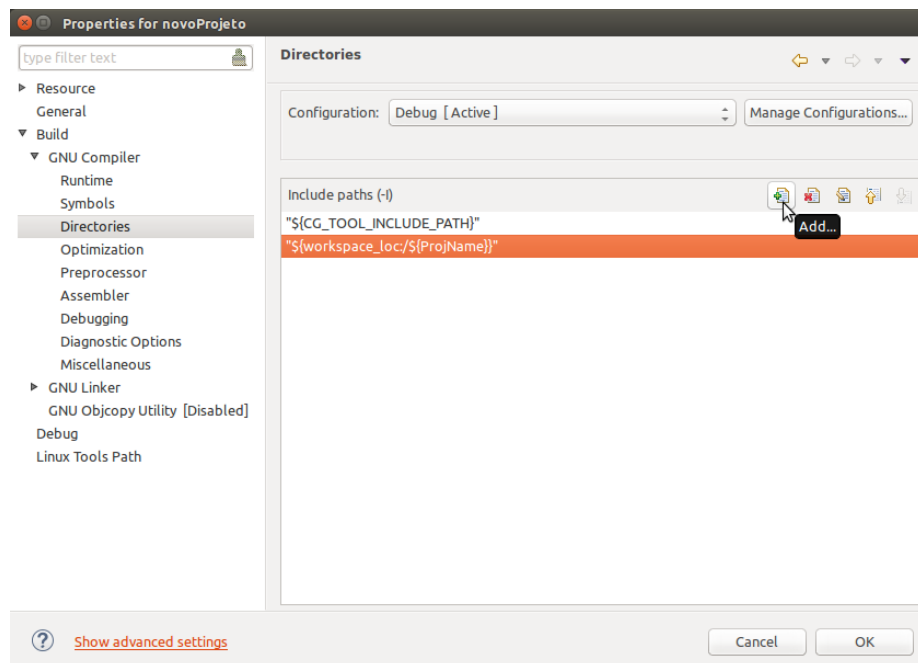


Figura 11: Incluindo diretórios para compilação

Bibliography

- [1] T. I. Incorporated. *Tiva™ TM4C1294NCPDT Microcontroller - DATA SHEET*.