

Міністерство освіти і науки України
Національний технічний університет України
«Київський Політехнічний Інститут імені Ігоря Сікорського»
Кафедра конструювання електронно-обчислювальної апаратури

Звіт

з лабораторної роботи №1

з дисципліни

“Схемотехніка аналогової та цифрової радіоелектронної апаратури - 1”

Виконав:

студент групи ДК-61

Пономаренко Б.А.

Перевірив:

доц. Короткий Є В.

1. Дослідження суматора напруг на резисторах.

а) Спочатку було побудовано суматор напруг на 2 входи з резисторів однакових номіналів (по 100 кОм кожен для гарного узгодження за напругою та з метою зниження струму, що протікатиме у колі). Нижче представлена схема суматора.

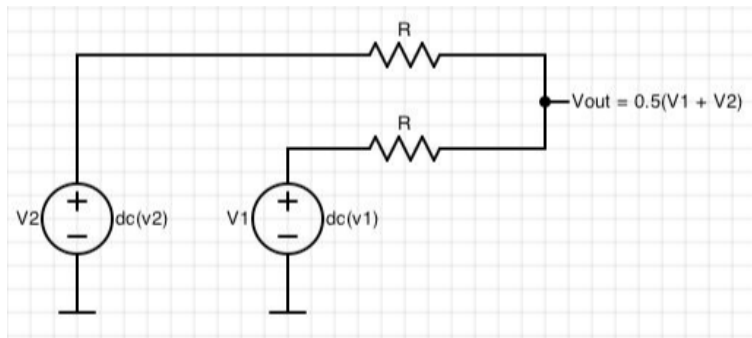


Рис.1. Схема суматора напруг на резисторах

На вхід були подані дві напруги – 4В та 3В з джерел постійної напруги (DC). В якості джерел були використані керовані джерела, які присутні в платі Analog Discovery 2.

Channel 1		Channel 2	
DC	4.006 V	2.993 V	
True RMS	4.006 V	2.993 V	
AC RMS	1 mV	1 mV	

Теоретичний розрахунок напруги на виході : $U_{\text{вих}} = (U_1 + U_2) / 2 = 0.5 * (3 + 4) = 3.5 \text{ V}$

Експериментальний результат:

Channel 1	
DC	3.345 V
True RMS	3.345 V
AC RMS	1 mV

Абсолютна похибка: $\text{abs} = 0.155 \text{ V}$.

Відносна похибка: $\text{rel} = 0.155/3.5*100\% = 4.42857\%$

Як бачимо, отримане значення на 4.43% відрізняється від теоретичного, що може бути спричинено точністю вимірювальних приладів, а також не ідеальністю зібраної схеми. Однак, це значення лежить у межах допустимої похибки, і тому є вірним.

b) Була виконана симуляція в LTSpice:

$V_1 = 4 \text{ В}$,

$V_2 = 3 \text{ В}$,

$V_{\text{out}} = 3.5 \text{ В}$.

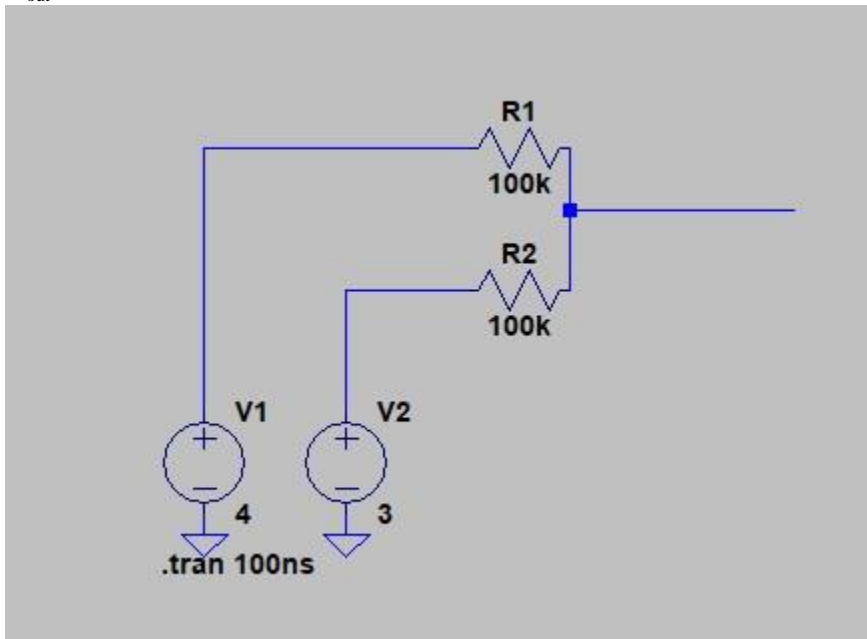


Рис.2. Схема суматора, виконана в програмі Ltspice.

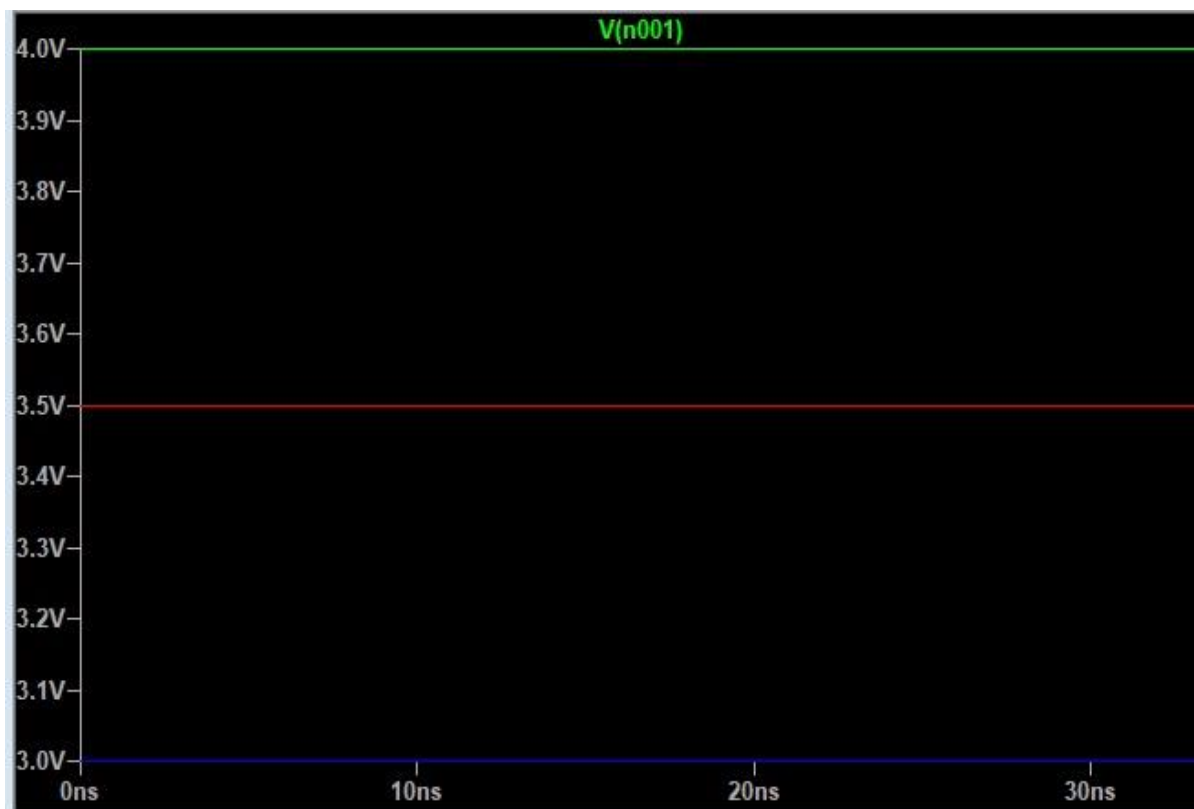


Рис.3. Результат симуляції.

V_1 - зелена лінія

V_2 - синя лінія

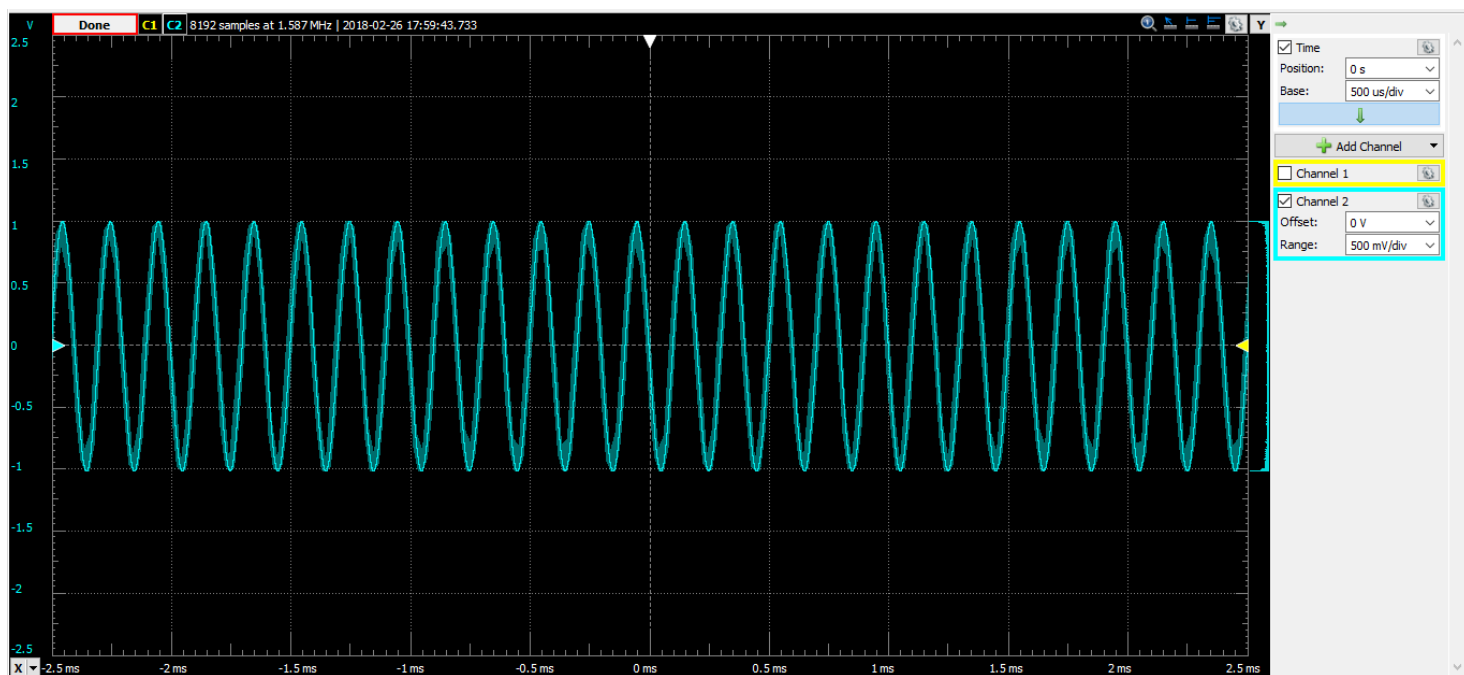
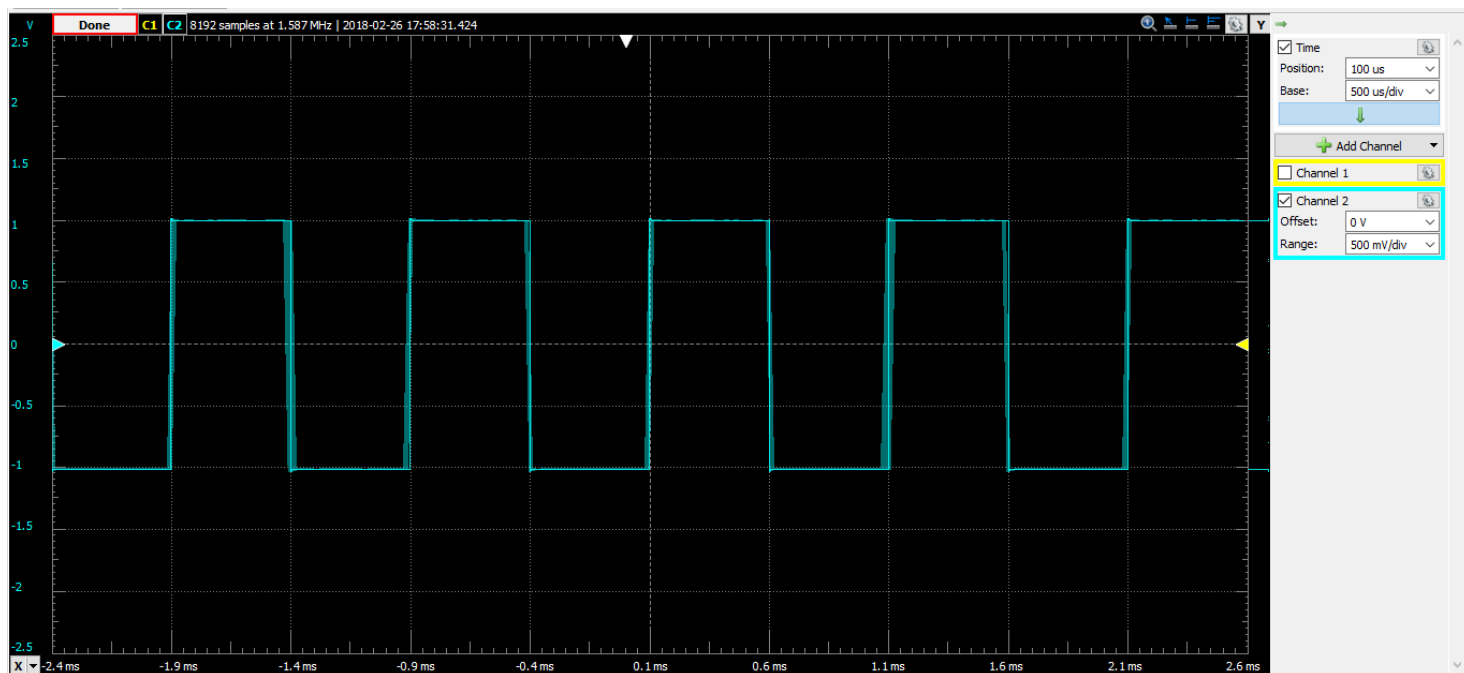
V_{OUT} - червона лінія.

Отже, як можна бачити, результат відповідає теоретичним твердженням, і розрахункам.

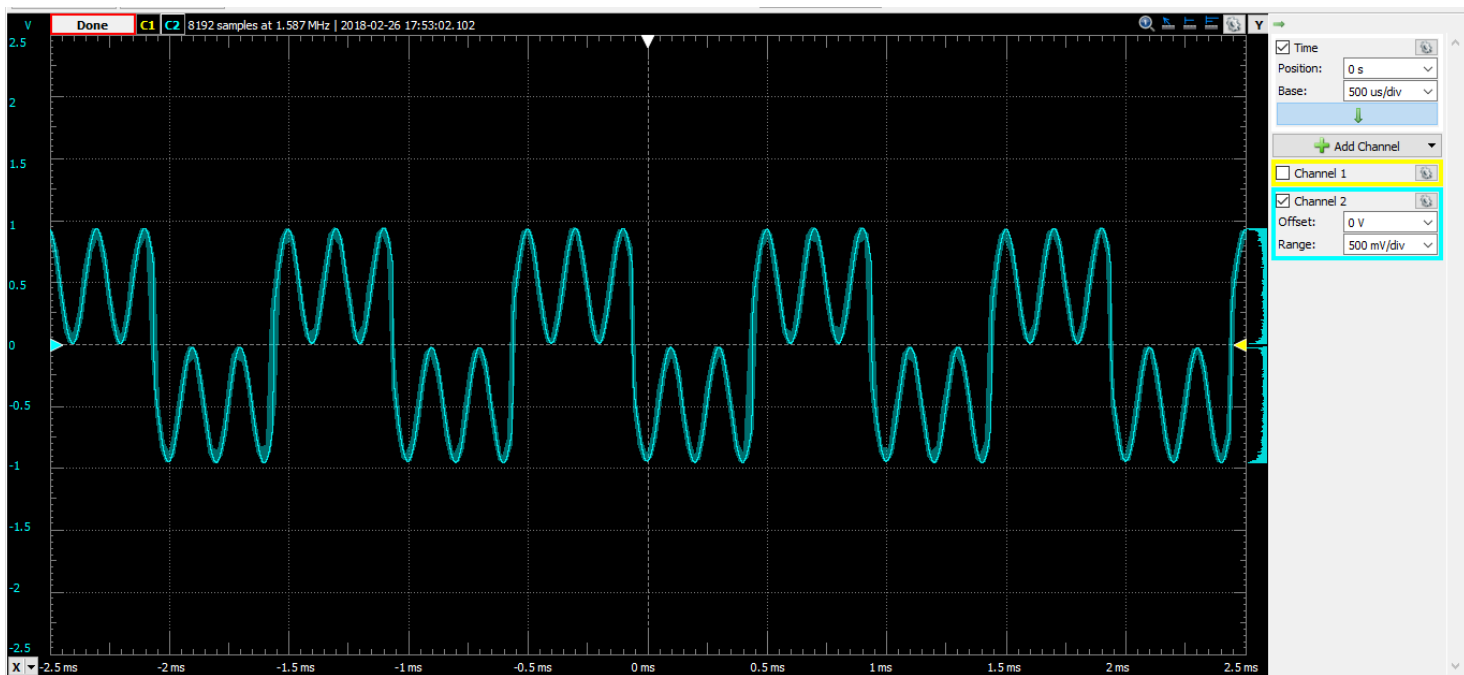
Після цього ми подаємо на входи суматора два сигнали з генераторів.

Перший сигнал - імпульсний (меандр) з частотою 1кГц, амплітудою 1В.

Другий сигнал - синусоїдальний з частотою 5 кГц, амплітудою 1В.



Вихідний сигнал:



Налаштування осцилографу: 0.5В/клітинка, 0.5мс/клітинка.

Симуляція в LTSpice:

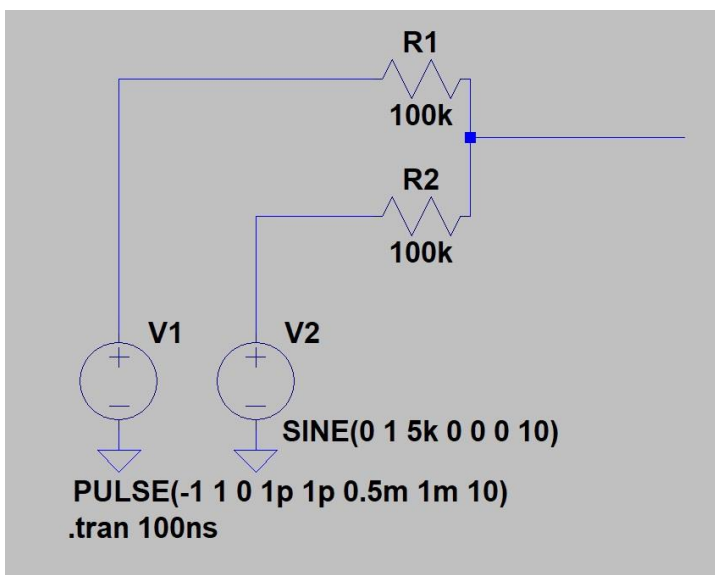


Рис.3. Схема суматора.

Functions

☐ (none)

☒ PULSE(V1 V2 Tdelay Trise Tfall Ton Period Ncycles)

☐ SINE(Voffset Vamp Freq Td Theta Phi Ncycles)

☐ EXP(V1 V2 Td1 Tau1 Td2 Tau2)

☐ SFFM(Voff Vamp Fcar MDI Fsig)

☐ PWL(t1 v1 t2 v2...)

☐ PWL FILE:

Vinitial[V]:	-1
Von[V]:	1
Tdelay[s]:	0
Trise[s]:	1p
Tfall[s]:	1p
Ton[s]:	0.5m
Tperiod[s]:	1m
Ncycles:	10

Make this information visible on schematic: ☒

Рис.4. Налаштування 1 сигналу (меандру).

Functions

☐ (none)

☐ PULSE(V1 V2 Tdelay Trise Tfall Ton Period Ncycles)

☒ SINE(Voffset Vamp Freq Td Theta Phi Ncycles)

☐ EXP(V1 V2 Td1 Tau1 Td2 Tau2)

☐ SFFM(Voff Vamp Fcar MDI Fsig)

☐ PWL(t1 v1 t2 v2...)

☐ PWL FILE:

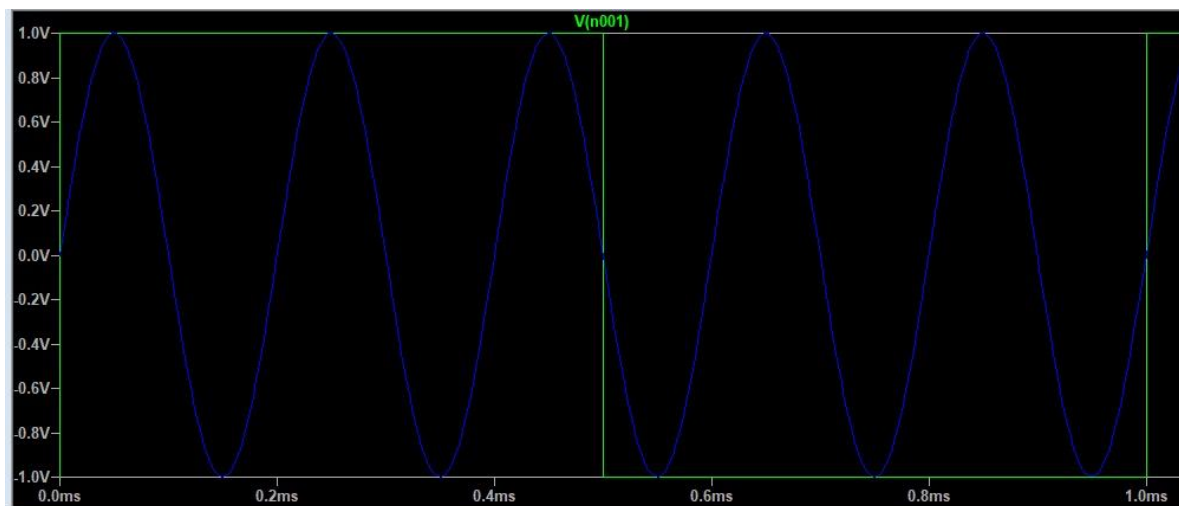
DC offset[V]:	0
Amplitude[V]:	1
Freq[Hz]:	5k
Tdelay[s]:	0
Theta[1/s]:	0
Phi[deg]:	0
Ncycles:	10

Make this information visible on schematic: ☒

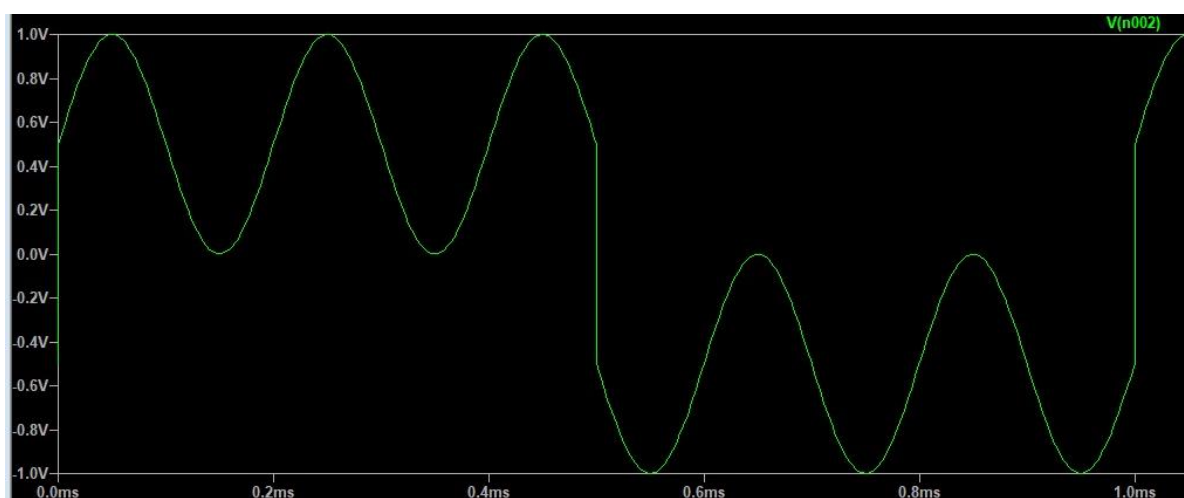
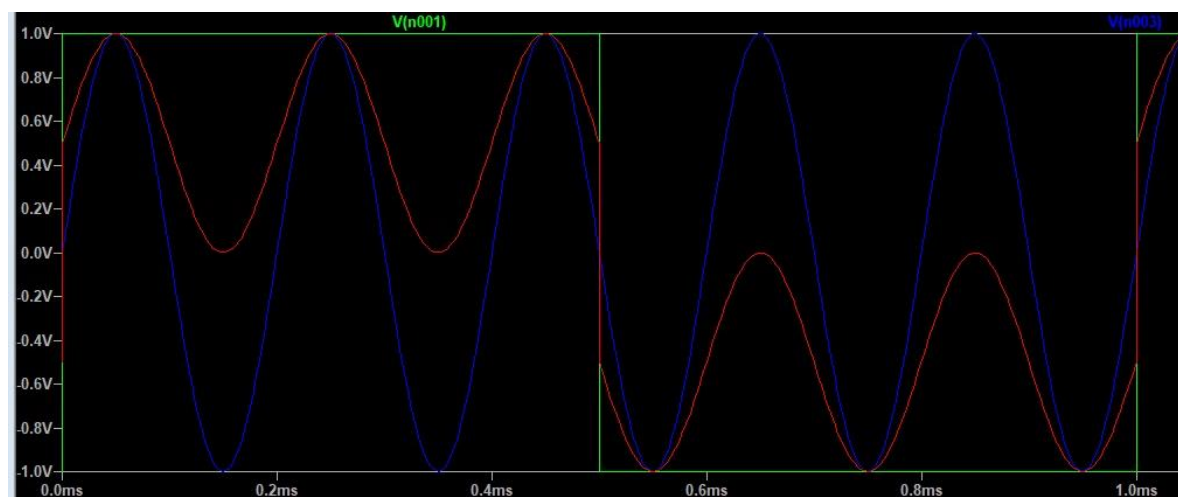
Рис.5. Налаштування 2 сигналу (синусоїда).

Результати симуляції:

На вході:



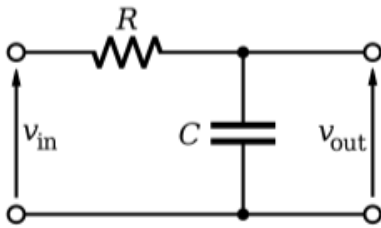
На виході:



Отже, порівнюючи результати симуляції та результати експерименту, переконуємось, що вони дуже схожі і майже повністю співпадають.

2. Дослідження RC ланцюжка.

Був складений RC-ланцюжок за наступною схемою:



Ємність конденсатора – 10 нФ,

Опір резистора – 1 кОм.

Час заряду конденсатора до 0.99E: $t = 5RC = 5 * 1000 * 0,00000001 = 0,00005 \text{ c} = 50 \text{ мкс}$

Подаємо на вхід імпульсну напругу з амплітудою 1 В та такою частотою, щоб період був в 5 разів більший за розраховану тривалість заряду-розряду. Коефіцієнт заповнення – 50%.

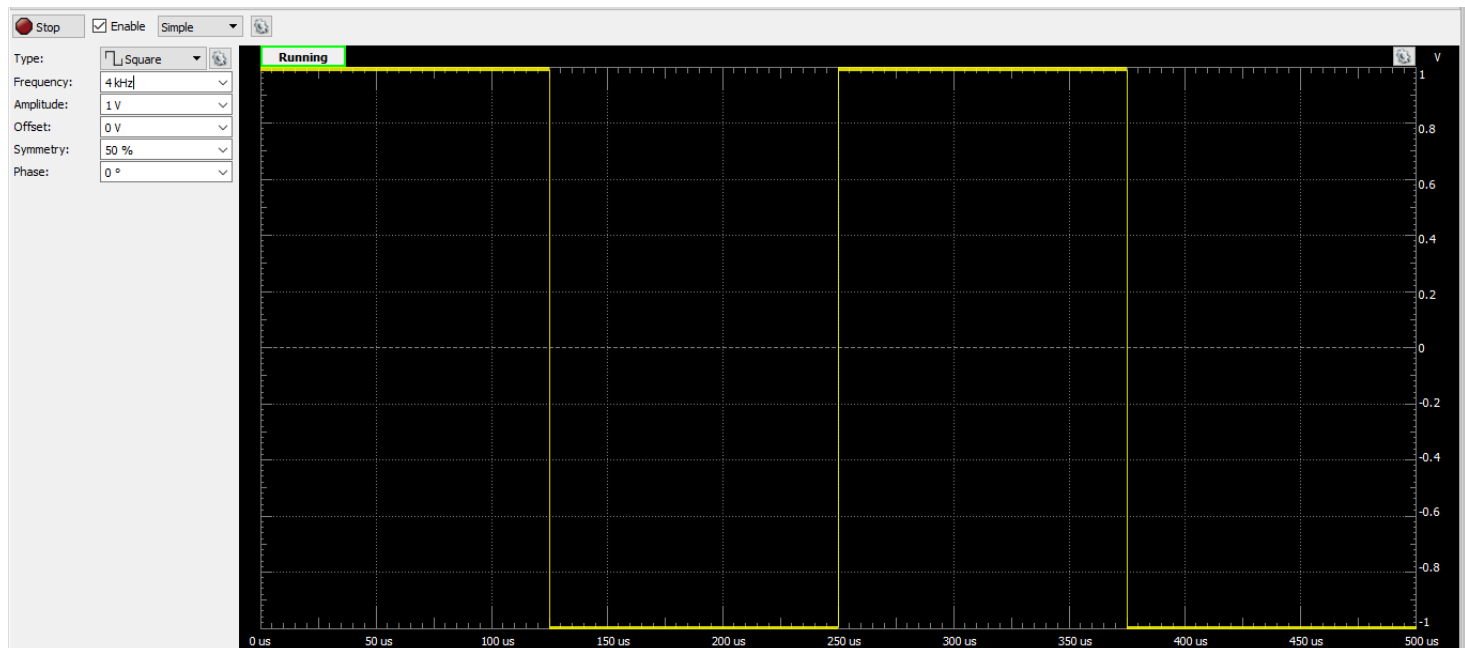
Значення періоду, яке в 5 разів більше за значення тривалості заряду-розряду:

$$T = 5 * 0,00005 = 0,00025 \text{ c}$$

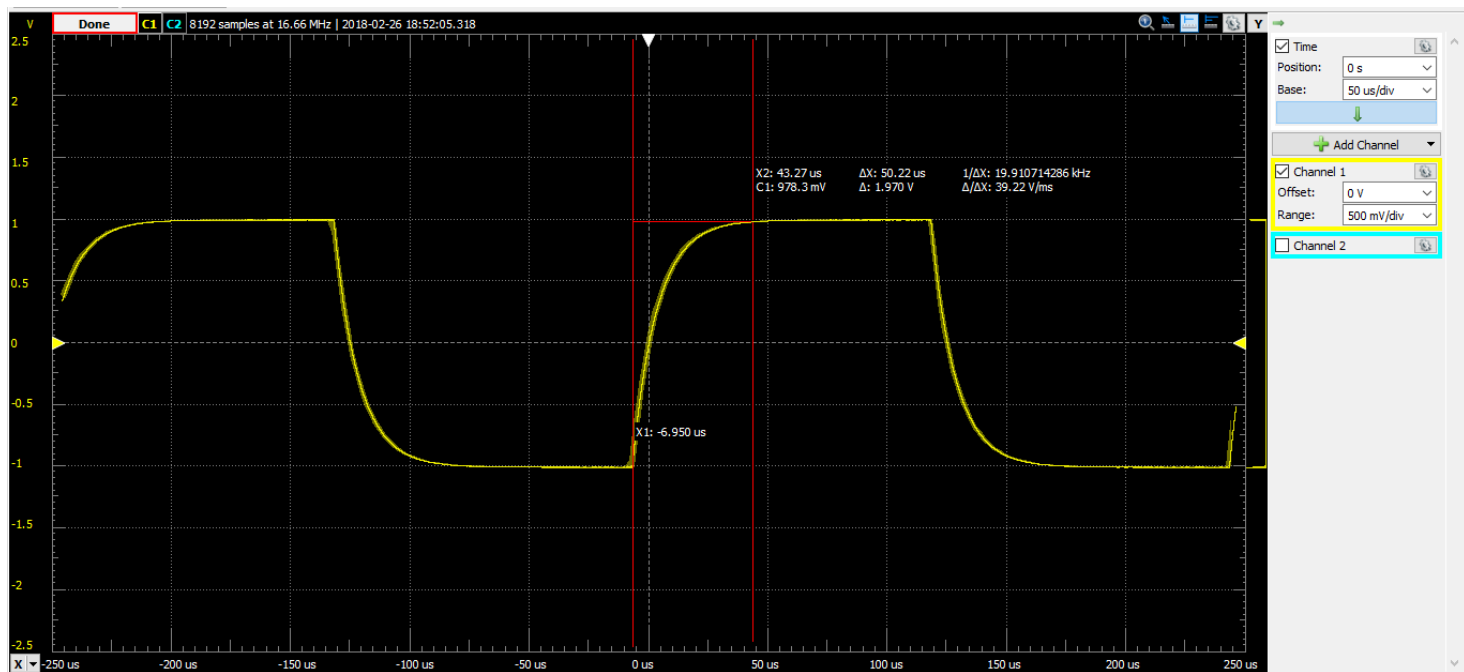
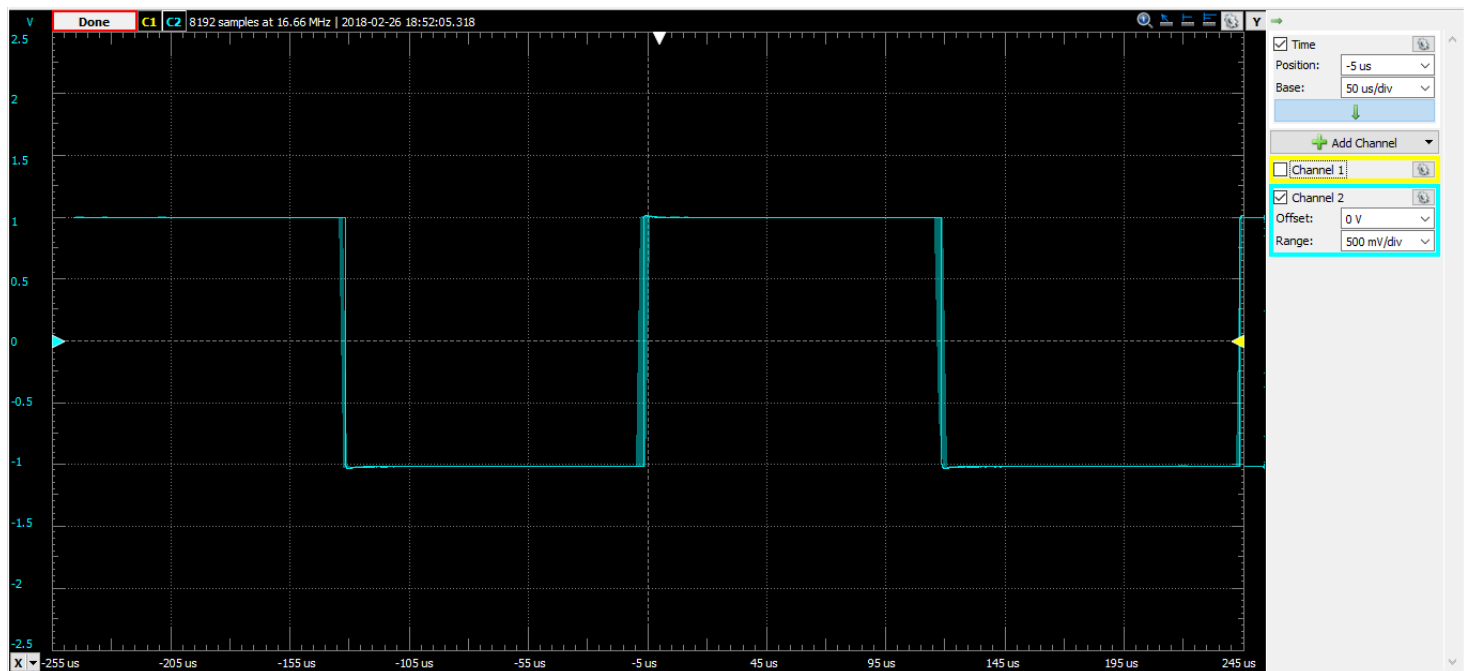
Шукаємо частоту, при якій період = (5 * t) заряду/розряду.

$$f = 1/T = 1 / 0,00025 = 4000 \text{ Гц} = 4 \text{ кГц.}$$

На вході маємо такий сигнал:



На виході отримали:



Як можна бачити, за 50.22 мкс конденсатор зарядився до 978 мВ, що задовільняє теоретичні очікування.

Налаштування осцилографу: 0.5В/клітинка, 0.05мс/клітинка.

Була виконана симуляція в LTSpice:

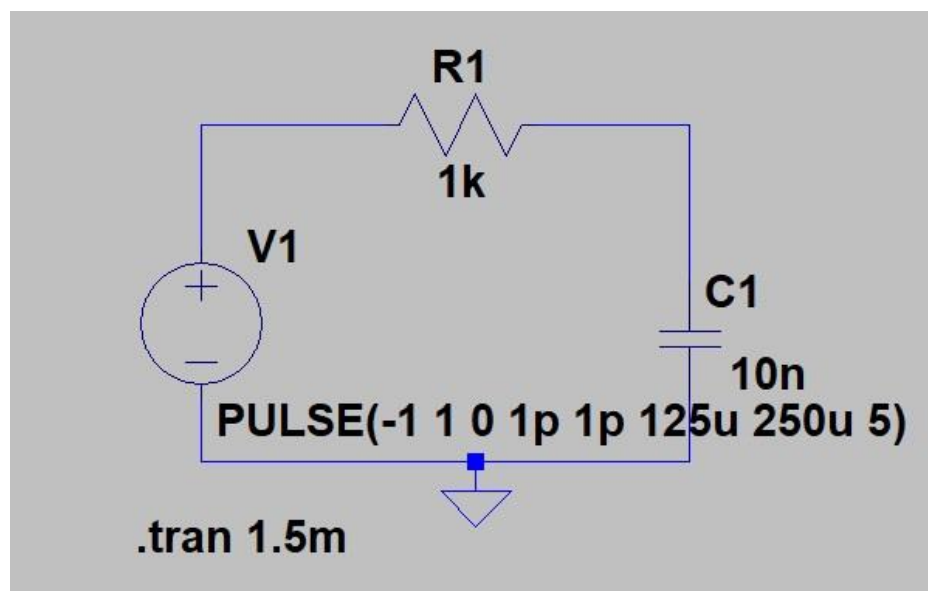


Рис.6. Схема RC-ланцюжка.

Functions

☐ (none)

☒ PULSE(V1 V2 Tdelay Trise Tfall Ton Period Ncycles)

☐ SINE(Voffset Vamp Freq Td Theta Phi Ncycles)

☐ EXP(V1 V2 Td1 Tau1 Td2 Tau2)

☐ SFFM(Voff Vamp Fcar MDI Fsig)

☐ PWL(t1 v1 t2 v2...)

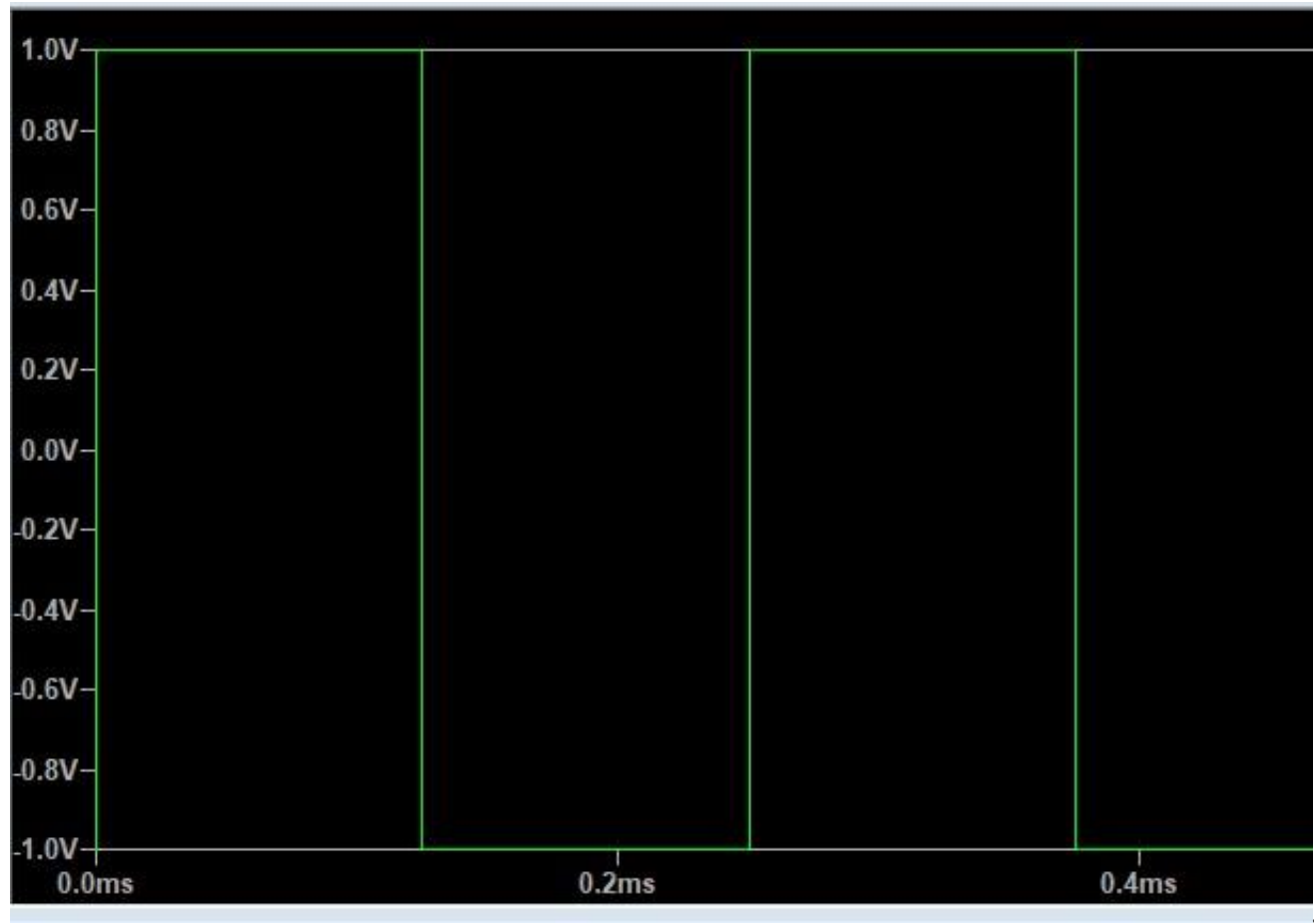
☐ PWL FILE:

Vinitial[V]:	<input type="text" value="-1"/>
Von[V]:	<input type="text" value="1"/>
Tdelay[s]:	<input type="text" value="0"/>
Trise[s]:	<input type="text" value="1p"/>
Tfall[s]:	<input type="text" value="1p"/>
Ton[s]:	<input type="text" value="125u"/>
Tperiod[s]:	<input type="text" value="250u"/>
Ncycles:	<input type="text" value="5"/>

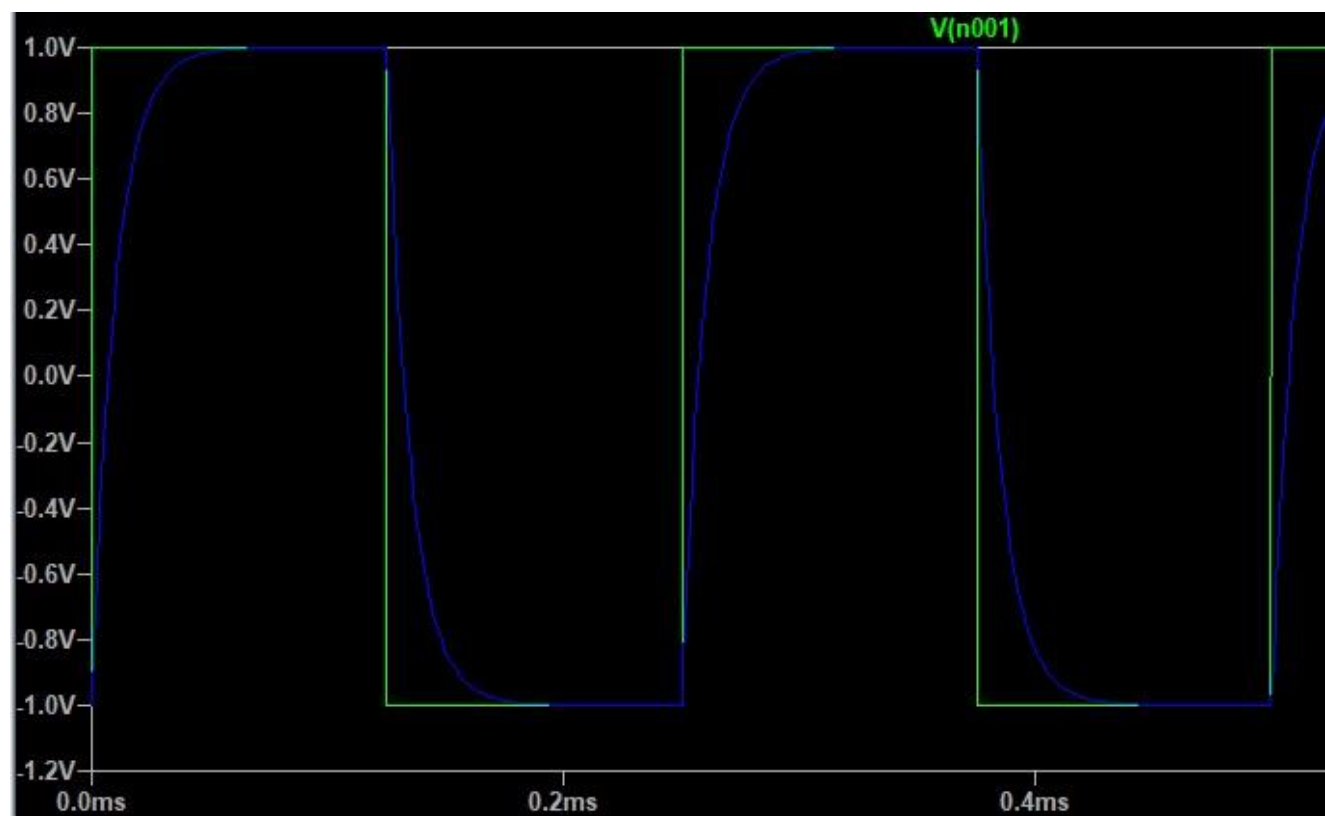
Make this information visible on schematic: ☒

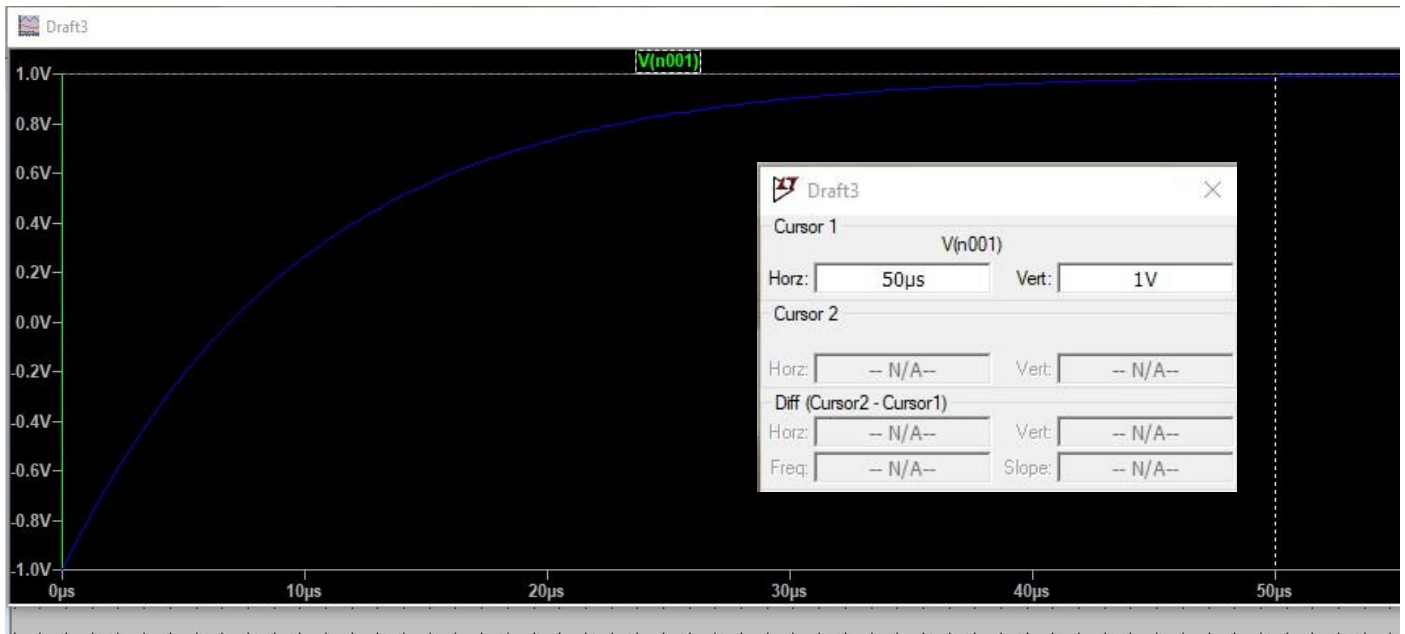
Рис.7. Параметри джерела імпульсної напруги.

Вигляд сигналу на вході:



Вигляд сигналу на виході:

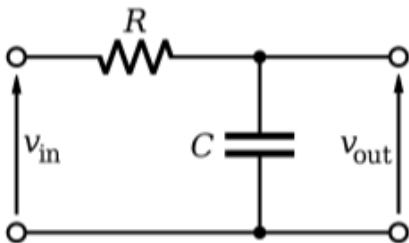




У вікні Draft3 ми можемо бачити, що за 50 мкс конденсатор зарядився до 1В, що відповідає теоретичним розрахункам, і майже не відрізняється від експериментального значення.

3. Дослідження RC фільтру низької частоти.

Було зібрано схему RC ФНЧ:



Номінали компонентів:

- 1) ємність конденсатора - 10 нФ,
- 2) опір резистора – 1 кОм.

Розраховуємо частоту зрізу за відомою формулою:

$$F_3 = 1 / (2 * \pi * R * C) = 15916 \text{ Гц}$$

Розраховуємо Кц, використовуючи програму Excel:

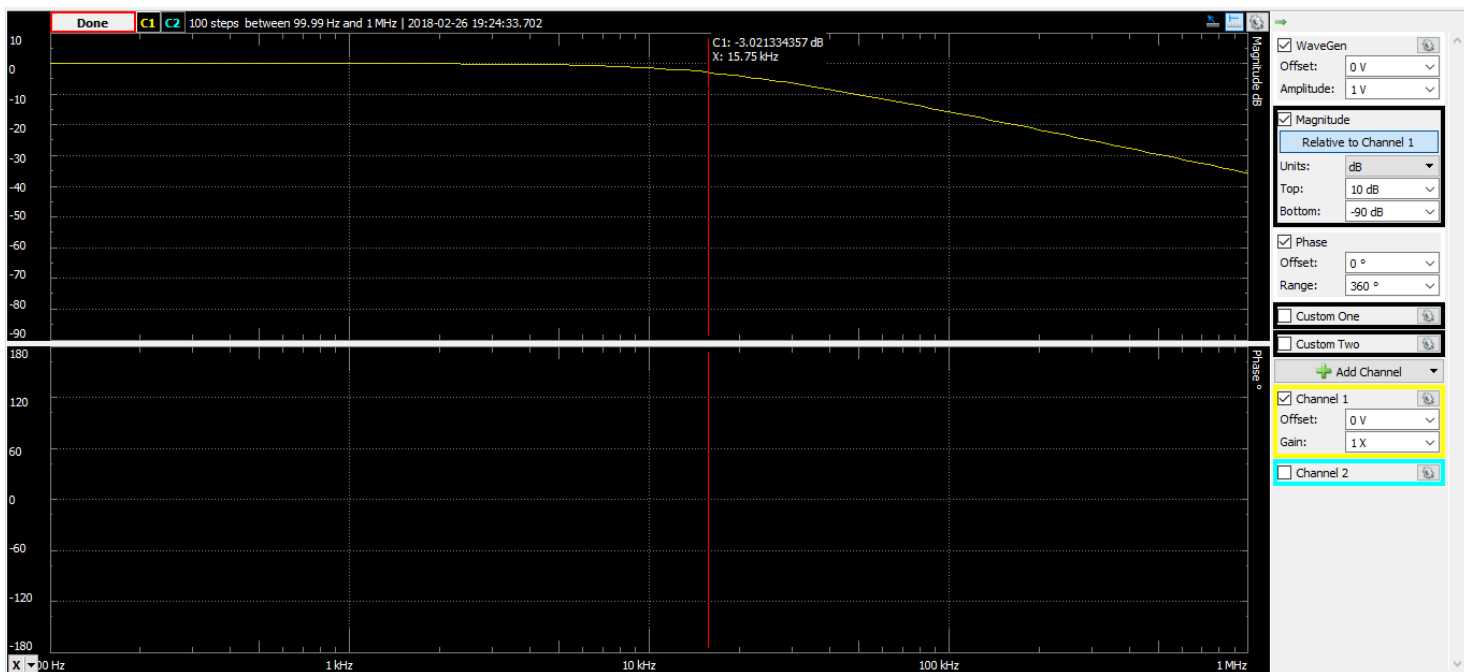
№	f, Гц	Ku теор	Ku практ	δ, %
1	0	1	1	–
2	3000	0,983	0,977	0,58
3	6000	0,936	0,928	0,82
4	9000	0,870	0,862	0,97
5	12000	0,798	0,791	0,94
6	15000	0,728	0,721	0,93
7	15916	0,707	0,701	0,86
8	18000	0,662	0,657	0,82
9	21000	0,604	0,6	0,67
10	24000	0,553	0,55	0,48
11	27000	0,508	0,507	0,16
12	30000	0,469	0,469	0,07

Як бачимо, похибки між теоретичними та практичними розрахунками є мінімальними.

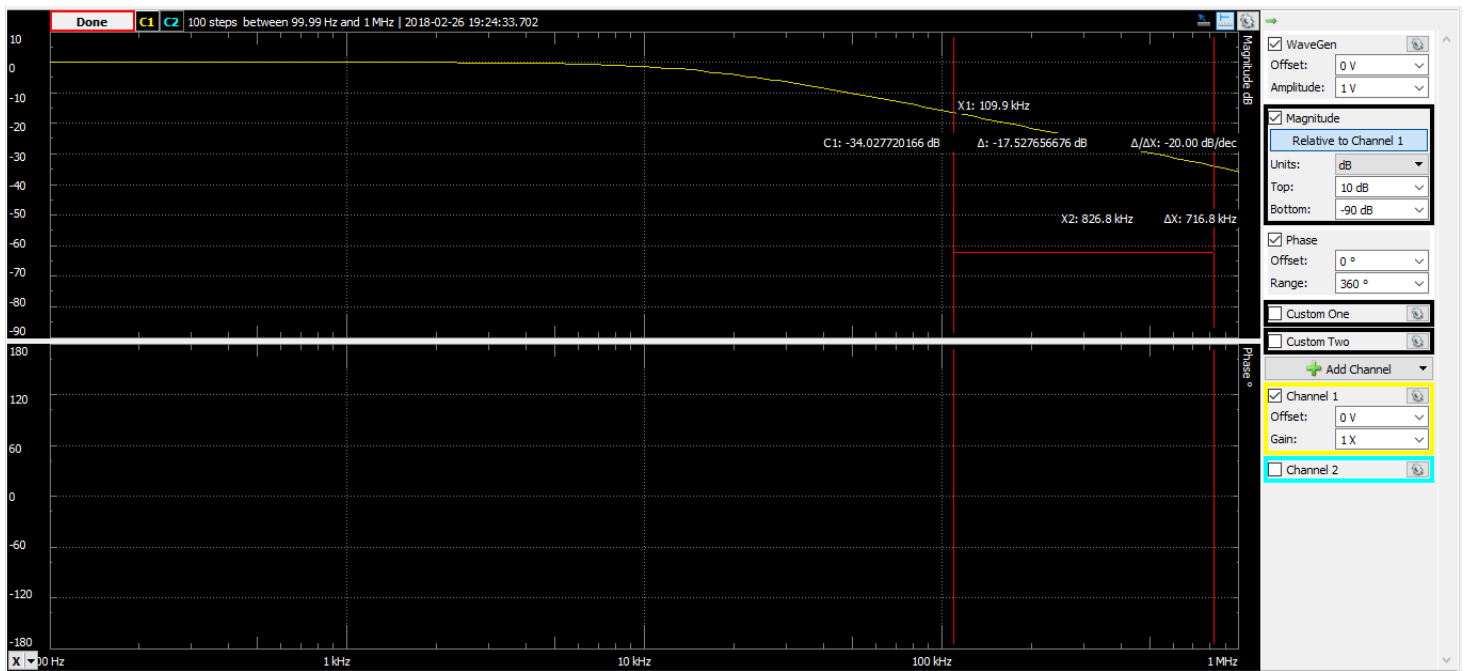
Було перевірено, що K_u на частоті близькій до нуля в корінь з двох раз більший, ніж K_u на частоті зрізу:

$$K_u(0)/K_u(15916) = 1/0.707 = 1.41144 = \sqrt{2}.$$

АЧХ для фільтра низьких частот:



Отримали, що точка частоти зрізу знаходиться на частоті 15.75 кГц, що на 1% відрізняється від теоретичного значення, тому можна сказати, що ми підтвердили теоретичні розрахунки.



Швидкість спадання становить -20 дБ/дек, що відповідає очікуванням.

Проведена симуляція в LTSpice:

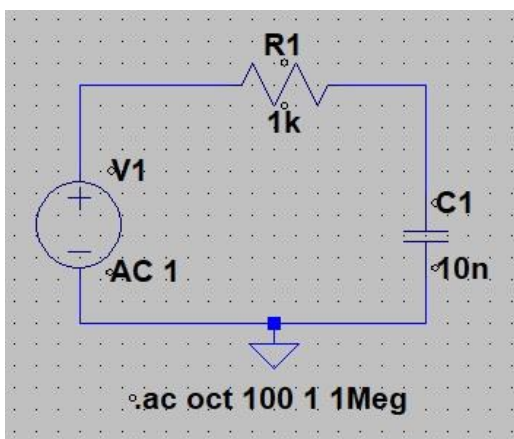
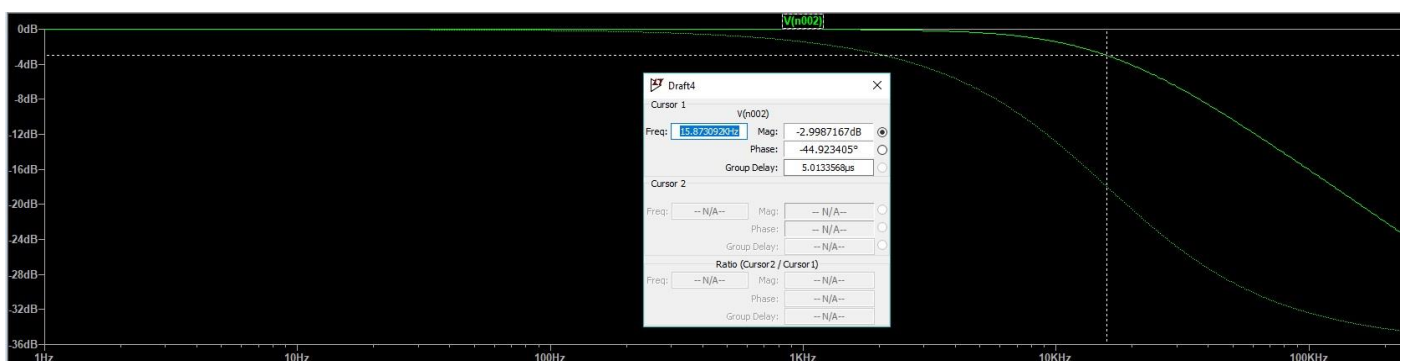
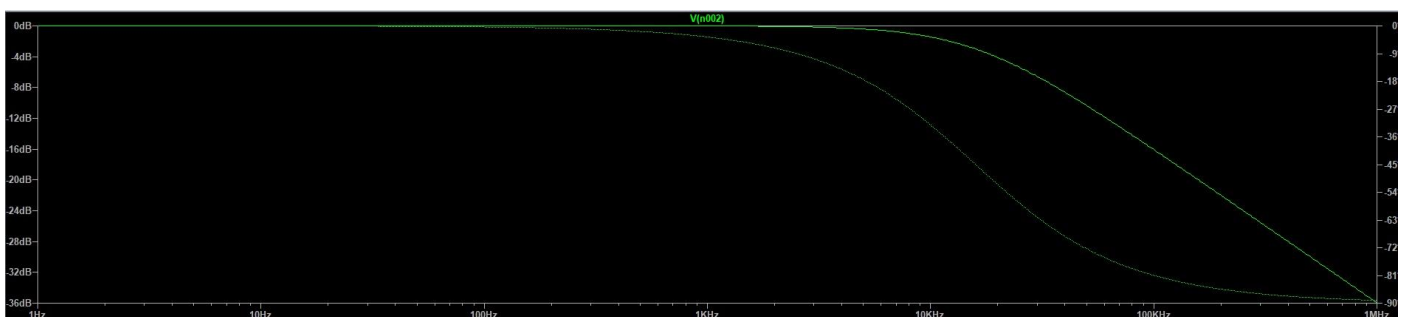


Рис.8. Схема ФНЧ.

Моделювання АЧХ:



Як видно з вікна Draft4, точка частоти зрізу (-3 дБ) знаходиться на частоті 15873 Гц, що відрізняється від теоретичних розрахунків на 0.27% (43 Гц), що свідчить про високу точність моделювання.

4.Висновок.

Отже, в процесі виконання цієї лабораторної роботи, були розглянуті: суматор напруг на резисторах, RC-ланцюжок та RC фільтр низьких частот.

В якості джерела постійних та змінних сигналів була використана плата Analog Discovery 2.

В процесі виконання роботи були розраховані :

- 1) теоретичні значення вихідної напруги на суматорі напруг,
- 2) час заряду (розряду) конденсатора, за формулою ($t = 5 \cdot R \cdot C$),
- 3) частота зрізу ФНЧ,
- 4) коефіцієнт передачі за напругою (K_U) для ФНЧ для частоти зрізу та значень частот вище/нижче частоти зрізу.

Всі теоретично розраховані значення були перевірені на практиці, і похибки (не більше 5%) підтверджують правильність та послідовність виконання роботи.

Крім цього, були побудовані графіки АЧХ фільтра низьких частот, а також графіки сигналів, що подавалися на вхід та на вихід.

Всі виконані експерименти були успішно промодельовані в LTSpice. Малі похибки говорять про коректність виконаної роботи.