

英特尔® Agilex™ FPGA 提供颠覆性的灵活性和敏捷性，助力打造以数据为中心的世界

充分利用英特尔创新，重新定义 FPGA

作者

Martin S. Won，英特尔可编程解决方案事业部高级技术员

“英特尔广泛支持计算、内存和通信的异构集成。我们将不同的技术连接并整合在针对特定功耗范围而设计的微小的空间内，以更加灵活的方式提供独特的成本和性能优势。我们现在将曾经相隔数公里的计算单元或者不兼容的工艺节点——甚至是数据中心级技术——整合到最高效的封装中，未来将会有无限的可能性等待我们去挖掘。”

— Venkata (Murthy) M. Renduchintala 博士，英特尔公司技术、系统架构和客户端事业部总裁兼首席工程官

目录

要点概述	1
简介：数据激增带来的挑战	2
构建理想的解决方案	3
英特尔 Agilex FPGA 构成要素	4
综合所有优势	8
加速英特尔 Agilex FPGA 的应用开发	9
示例用例	9
结论	9

要点概述

从边缘到核心，再到数据中心，各个市场都在经历快速变革，因此解决方案提供商、应用开发人员、行业和企业必须以前所未有的速度实现大规模创新。在边缘，嵌入式设备有望提供接近实时的可操作智能；在网络核心领域，支持通过网络功能虚拟化（NFV）整合和处理海量数据；在数据中心，分析、内存和存储要求不断增多，因此在这三个领域，这种创新趋势尤为明显。从本质上讲，从边缘到核心，再到数据中心，数据洪流淹没了每一个关键点的基础设施。由于变化速度非常之快，因此急需出色的灵活性——所有市场领域都在试图构建和处理数据。全新英特尔® Agilex™ FPGA 不仅是最新的可编程逻辑产品——它将英特尔在多个技术领先领域实现的革命性创新结合在一起，创造了巨大的新机遇，帮助企业从涵盖边缘和数据中心的变革中加深理解并发掘出色的价值。



图 1. 从边缘到网络，再到云，英特尔支持各个市场优化和加速数据处理

简介：数据激增带来的挑战

如今，数据正在定义计算技术的未来 — 因为海量数据与竞争优势相结合，可以提高分析能力，生成更多可行的商机。负责处理数据的大多数（如果不是所有）基础设施领域都在经历重大的市场变革。人们越来越多地需要更高的敏捷性和灵活性、多样化的数据类型、以及新方法和算法，以充分挖掘数据的价值。处理数据的新方法和对新数据服务的需求不断激增，导致决策者、解决方案提供商和应用开发商面临越来越高的复杂性。

例如，人工智能（AI）的实际应用范围不断扩大，但目前人们仍不清楚许多领域能否以及如何部署人工智能。这种不确定性意味着人们需要灵活处理不断演进的人工智能工作负载。目前人们还不清楚，许多人工智能应用需要多大的精度。为了处理不同级别的精度，需要采用灵活的方法。

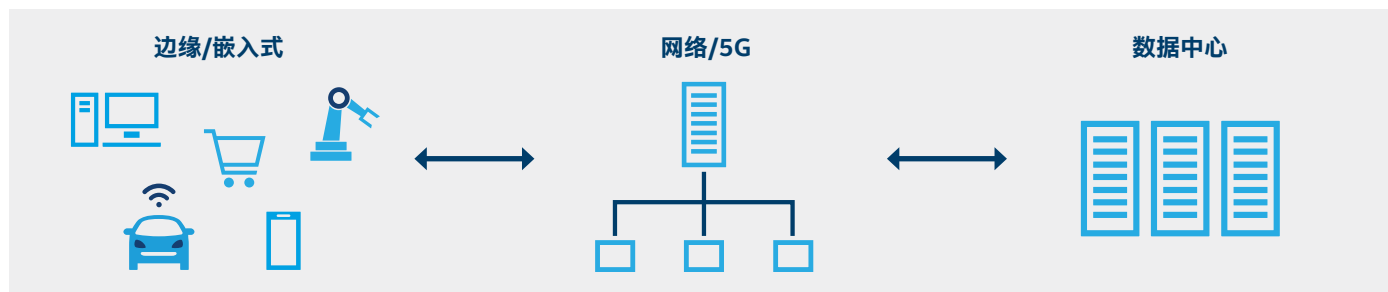


图 2. 海量数据生成迅速增加了整个基础设施的需求

边缘和嵌入式

随着众多企业和行业与物联网（IoT）紧密相连，预计到 2020 年，联网设备安装量将达到近 310 亿美元，更多的数据将在边缘生成、处理和传输。¹ 因此人们希望由网络边缘的嵌入式设备来处理结构化和非结构化数据，并近乎实时地生成可行的商机。在边缘处理未经过滤的原始数据、使其成为结构化数据，以及执行深度学习推理，需要全新水平的性能和容量。

网络核心

在数据被采集并从边缘传输至网络核心的过程中，企业必须有处理能力处理不断增长的流量。当网络容量依赖于中心设备，增值功能只能部署在特定硬件能够提供支持的地方。但目前，网络层面的几个关键领域必须具备更高的智能性和灵活性，以更快的传输和处理海量数据，因此在设备部署过程中需要去中心化，将网络功能部署在需要的位置。

因此，网络功能虚拟化（NFV）成为了提供必要资源灵活性的一种有效方法，可确保较高的利用率和可编程性，从而满足不同网络工作负载的需求。NFV 可基于现存商用（COTS）基础设施构建，可以经济高效地进行部署。但由于数据的激增和低延迟、高带宽应用的出现，虚拟化网络功能在确保服务质量（QoS）方面存在局限性。FPGA 加速优化了基于英特尔® 架构的 NFV 的利用率和经济高效的可扩展性，并且智能网卡的能力被扩展，来加速那些随着时间增加的用户、数据和应用等网络负载。

此外，5G 也对网络提出了新的要求 — 必须具备高可用性和可扩展性，以适应大量联网设备呈指数级增长的数据流量，以及不同用例产生的不同服务质量水平。目前使用专用设备的解决方案不足以支持未来 5G 的需求。专有硬件价格高昂，无法广泛部署，而且缺乏灵活性，无法满足不断变化的客户需求，也无法充分利用开发人员生态系统。此外，为了适应不断变化的客户环境和各种实施与部署选项，也需要具备出色的灵活性。

数据中心

目前，许多市场领域基于数据中心充分利用日益庞大的数据集处理执行关键分析，应用范围涵盖了众多用例，从金融分析、数据库加速、基因组学到视频转码、网络和存储加速，以及安全性。

不仅如此，数据中心内数据处理的种类和类型不断变化，其中一部分原因是因为数据中心客户越来越需要实时执行不同类型的数据分析。此外，数据中心运营商可能事先不知道客户想要什么样的数据服务。如果数据中心运营商依赖于只能加速特定操作或算法的解决方案，将无法灵活响应未来的加速需求。必须进行事先规划以应对尚未定义的处理任务 — 这也是硬件层灵活性（FPGA 提供的那种灵活性）至关重要的另一个原因。

以最为高效的形式利用数据中心处理资源至关重要，而加速是支持以数据为中心计算的重要工具。由于英特尔® 至强® 可扩展处理器为全球多个数据中心提供支持，因此必须加速英特尔® 至强®

可扩展处理器执行的功能，使其延迟尽可能低，并且以较高的能效提供峰值性能，运行最具价值的操作。

需求：结合市场特定要求的灵活性

随着最终客户不断扩展其服务产品和解决方案，无论数据在哪里生成、处理、传输或存储，他们都必须能够以高度可定制的方式进行处理。这个层面的数据处理要求发挥特定功能，实现最佳的功耗和性能。不同市场的各种应用类型都对数据处理有独特的具体要求。其中包括用于支持功耗、空间和成本有限的小外形或复杂设计（比如边缘和嵌入式设备或车辆）的性能出色、经济高效

的功能；在网络中需要应对最高的数据流量和以太网速度；或在数据中心需要提供高带宽、低延迟计算加速。

为了满足他们的特定需求，产品开发商可以选择使用标准现成产品，也可以设计和部署定制 ASIC。但标准产品可能不完全满足特定行业的需求，也无法支持实现显著的市场优势。定制 ASIC 可以执行这些特定功能，但是其开发通常需要耗费大量的时间和成本，而且无法获得很高的投资回报率，因此经济上不可行。

理想的解决方案应兼具以下双重优势：FPGA 灵活性和 ASIC 级性能和能效。

构建理想的解决方案

为了克服这些挑战，必须采用全新的架构方法。借助英特尔 Agilex FPGA，英特尔采用全新颠覆性方法构建 FPGA，以创建定制 FPGA 产品，帮助应对各种应用类型面临的独特挑战。

理想的解决方案兼具出色的灵活性和最佳的性能与能效。为了实现这一目标并构建下一代可编程逻辑，英特尔采用革命性 FPGA 架构方法，支持在单个系统级封装（SiP）中集成各种半导体元件。

这种方法将基于英特尔 10 纳米 SuperFin 制程技术构建的高性能 FPGA 核心芯片和特定功能的 Chiplet 相结合，通过先进的 3D 封装技术以异构的方式将它们集成在—款产品之中。这样有利于英特尔通过量身打造，但高度灵活的解决方案处理各种加速和其他应用。这种 Chiplet 可提供 PCIe® Gen 5、116 G 收发器，以及英特尔至强可扩展处理器高速缓存一致性接口（Compute Express Link（CXL））等多项功能。或者比如其他收发器类型、定制 I/O 和定制计算功能的 Chiplet。通过利用嵌入式多芯片桥接（EMIB）和其他尖端的专有集成与封装技术，这种全新的架构方法将传统 FPGA 芯片和专用半导体芯片相结合，创建专为目标应用优化的器件。

相比前代 FPGA，英特尔 Agilex FPGA 和 SoC 具备更出色的逻辑性能、功耗、数字信号处理（DSP）和设计效率，因此可支持下一代高性能应用。英特尔 Agilex FPGA 可化解以数据为中心的計算提出的无数挑战，同时为企业和行业的发展提供新的可能。它将具备出色灵活性的通用逻辑结构和芯片层的高效处理能力相结合，可满足各个市场对特定定制功能的需求。

通过独一无二的专有英特尔® eASIC™ 器件技术，定制功能也可快速集成至英特尔 Agilex FPGA。借助英特尔 eASIC 技术，客户 FPGA 设计可转化为特定功能的芯片，以提供 ASIC 级性能和能效，并和面向高级定制的其他功能一起集成在单个组件封装中。

结合出色的灵活性和敏捷性，满足目标应用要求

一直以来，我们高度重视 FPGA 的灵活性，以被不断变化的市场所认可。然而当有些功能已经很稳定，不需要那么大的灵活性时，我们希望尽可能地“固化”这些功能，以便它们具备最高的能效和性能。之所以需要固化这些功能，是因为增加灵活性通常要与降低能效和增加功耗之间做出必要的权衡。

过去，FPGA 通常由一个单芯片或同一种单芯片的多个实例复制来实现。现在，全新英特尔高级封装技术支持在单个封装中集成多个独立的芯片。通过集成不同制程类型的芯片和功能，英特尔提供前所未有的灵活性和定制化。特制的芯片示例包括：

- 支持低延迟、高速缓存一致性处理器加速的接口
- 高级模拟功能，如 116 G 收发器（XCVR）和数据转换器
- 面向特定应用功能的定制计算引擎
- 不同类型和配置的内存，可与逻辑结构紧密结合

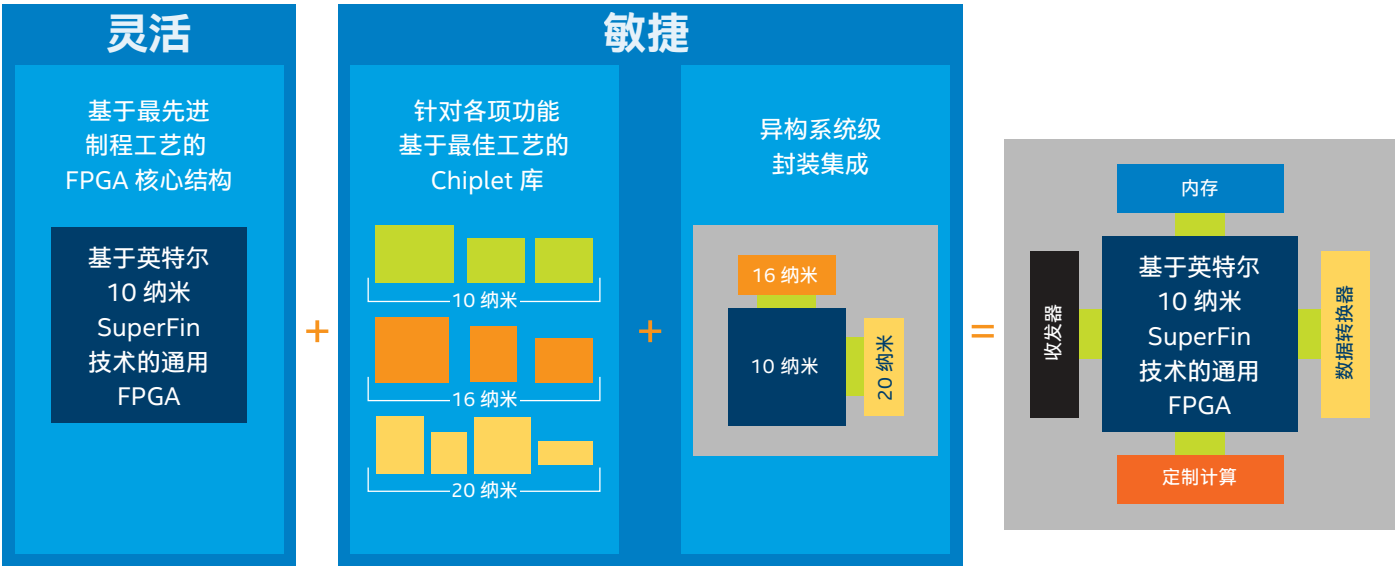


图 3. 英特尔在英特尔® Agilex™ FPGA 的所有关键领域都应用了独一无二的架构创新

以满足市场需求而在整个计算领域进行的目标优化		
边缘和嵌入式	网络核心	数据中心
高效能，AI 推理	高速收发器速率高达 116 Gbps	低延迟英特尔® 至强® 可扩展处理器加速
定制数据预处理和采集	高达 400 G 以太网模块	面向 AI 和其他算法加速的高效能 DSP 模块

英特尔 Agilex FPGA 构成要素

先进的 10 纳米 FPGA 结构

处于每个英特尔 Agilex FPGA 核心的 FPGA 逻辑结构芯片都采用英特尔 10 纳米 SuperFin 芯片制程技术构建，该技术是世界上最先进的 FinFET 制程技术。该结构芯片采用第二代英特尔® HyperFlex™ 架构，该架构所使用的超级寄存器充满了整个 FPGA 逻辑结构，并基于 10 纳米制程工艺进行了性能优化。第二代英特尔 Hyperflex FPGA 架构结合英特尔® Quartus® Prime 软件，可为下一代系统提供所需的优化性能和效率。

该 FPGA 逻辑结构还面向加速 AI 功能和 DSP 运算进行了架构优化，使用专用结构支持半精度浮点 (FP16) 和 BFLOAT16 操作，而且相比前代 FPGA 具有更高的 DSP 密度。

英特尔 Agilex FPGA 可高效实施定点和浮点 DSP 操作。相比前代产品，DSP 模块可提供两倍的 9x9 乘法器。同样，英特尔 Agilex FPGA 中每个 DSP 模块提供的 INT8 运算也都增加了一倍。添加 FP8 和 FP16 新模式支持高效实施特定的 AI 工作负载，比如面向图像和对象识别的卷积神经网络 (CNN)，而且相比基于 fp32 的设计其资源占用率和功耗更低。

第二代英特尔 Hyperflex FPGA 架构

创新型第二代英特尔 Hyperflex FPGA 架构支持传统架构所不具备的性能水平。

和第一代架构一样，第二代英特尔 Hyperflex FPGA 架构在整个核心结构中都使用了超级寄存器。这些超级寄存器分布于整个布线结构和所有功能模块的入口。超级寄存器提供了一种精准的解决方案，有助于解决如何提高带宽和提升资源使用面积和能效的问题。使用超级寄存器实施这些技术时，其他所有 FPGA 逻辑资源都可用于逻辑功能，而不是白白作为布线路径前往 LUT 中的寄存器。

第二代英特尔 Hyperflex FPGA 架构实现了多项技术进步，提升了整体结构性能，同时最大限度地降低了功耗。其中最显著的一项改进是在超级寄存器中添加了高速旁路，如图 4 所示。

图 4 左侧是英特尔® Stratix® 10 FPGA 超级寄存器。您可以看到，一条信号路径通往寄存器，另一条信号路径绕过寄存器。两条信号路径都通过了一个由 CRAM 控制的多路复用器 (mux)。在

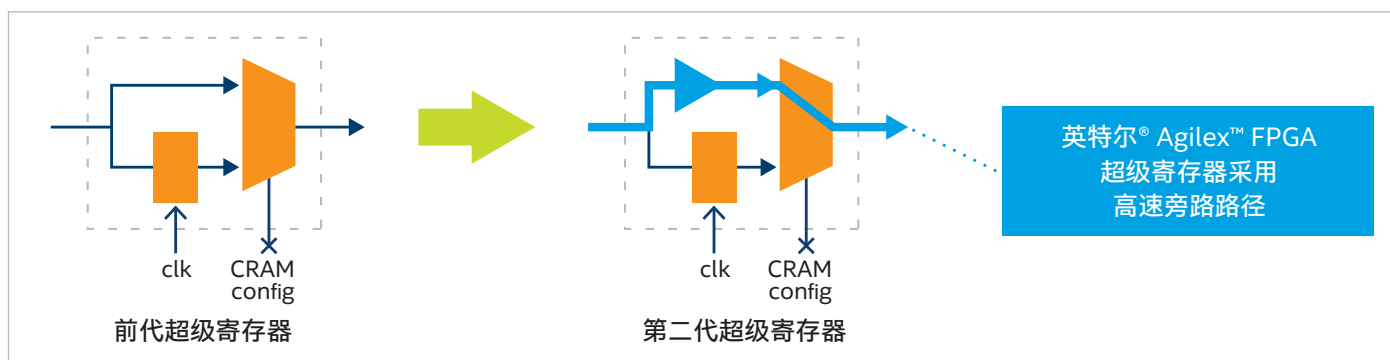


图 4. 高速旁路加速超级寄存器，以提升结构性能

第二代架构中，英特尔通过加快超级寄存器旁路路径，对 Hyperflex FPGA 架构进行了改进。这种改进不仅提升了英特尔 Hyperflex FPGA 架构优化型设计的性能，还提升了未面向 Hyperflex FPGA 架构优化的设计的性能。

图 5 显示了两种设计示例。顶部的设计面向英特尔 Hyperflex FPGA 架构优化；底部的设计未进行优化。浅蓝色大方框表示英特尔 Agilex FPGA 中的自适应逻辑模块 (ALM)，超级寄存器用两种颜色表示：其中橙色部分表示未使用的超级寄存器，带灰色外框的小蓝色方框表示已使用的超级寄存器。

您可以看到，顶部的设计使用了超级寄存器，表示已面向英特尔 Hyperflex FPGA 架构优化，而底部的设计未使用超级寄存器，表示未面向英特尔 Hyperflex FPGA 架构优化。

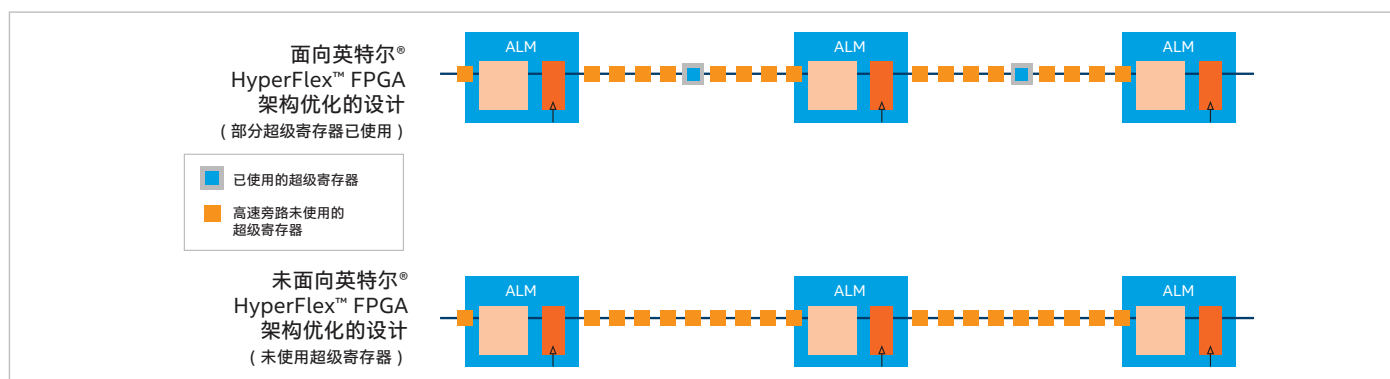


图 5. 顶部的设计面向英特尔® Hyperflex FPGA 架构优化；底部的设计未进行优化

在图 6 中我们看到，两个设计的寄存器之间出现了信号延迟，它决定着关键路径，并最终决定每个设计的最高频率 (f_{max})。

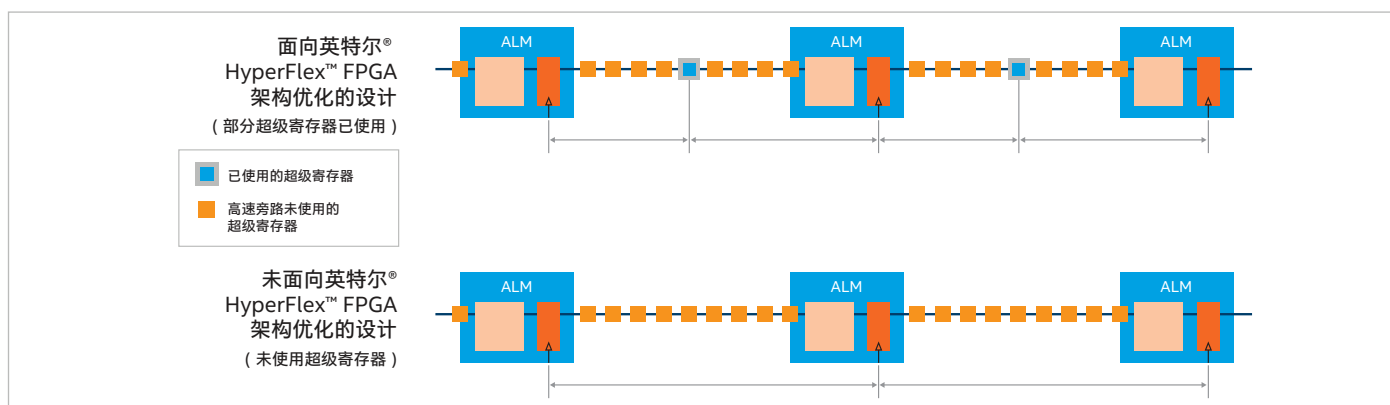


图 6. 寄存器之间的信号延迟决定每个设计的 f_{max}

通过图 7 您可以发现，添加超级寄存器高速旁路，以及 ALM 的性能提升加快了两种设计的所有潜在关键路径。信号可以更快地通过每个未使用的超级寄存器（橙色方框），也可以更快地通过未启用同步清零和时钟使能的 ALM。这样，第二代英特尔 Hyperflex FPGA 架构可为所有设计提供更高的性能，无论这些设计是否面向 Hyperflex FPGA 架构优化；但进行了优化的设计可实现最大的性能优势。

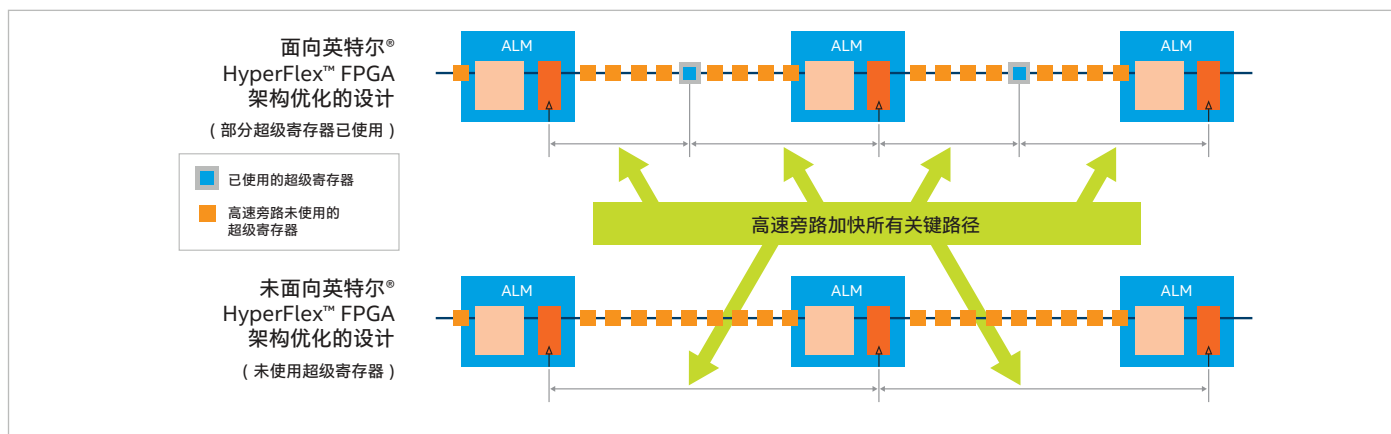


图 7. 添加英特尔® Hyperflex™ FPGA 架构可加快两种设计的关键路径

总的来说，第二代英特尔 Hyperflex FPGA 架构的改进极大地提升了英特尔 Agliex FPGA 的性能优势。

DSP 加速功能

为满足高精度信号处理需求，英特尔开发了业界首款精度可调 DSP 模块。在前代英特尔® FPGA 中，精度可调 DSP 模块支持单精度浮点（FP32）格式。在英特尔 Agilex FPGA 中，增强后的精度可调 DSP 模块支持半精度浮点（FP16）和 BFLOAT16（BF16）格式。由于这些硬核 DSP 模块中的数千个浮点运算器，英特尔 Agilex FPGA 具备高达 40 TFLOPs FP16 或 BF16，或高达 20 TFLOPs FP32 DSP 性能。²

基于 chiplet 的架构的开发优势

过去，FPGA 采用单一芯片集成多种功能的方式，将 XCVR、内存、I/O 等独立功能和可编程逻辑组合在同一个芯片中。这种方法存在三个明显的局限性。首先，它要求 FPGA 上所有的独立功能都在同一个工艺制程中开发。第二，每当任何独立功能进行更新或改进时，都要求重新流片（tape-out）。第三，需要重新流片来获取不同资源组合或不同比例的独立功能（比如较多或较少的逻辑数量相同的收发器）。流片不仅耗时，而且非常昂贵，因此必须最大限度地减少流片，才能加速产品创新。

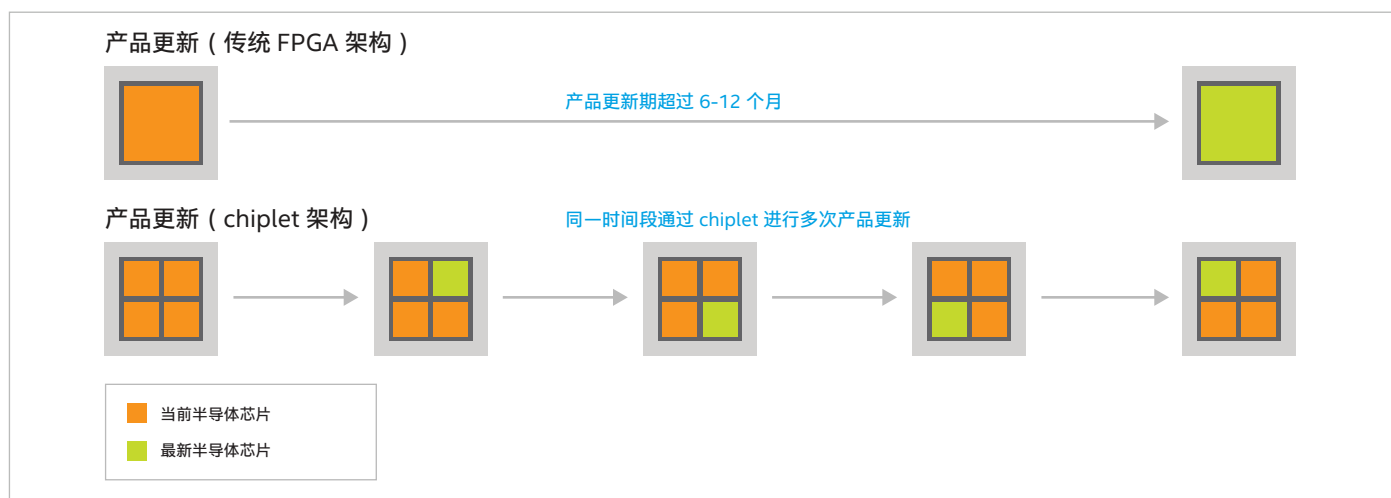


图 8. 传统 FPGA 更新时间表与基于 chiplet 的 FPGA 更新时间表之间的对比

为了实现这一目标，更好、更通用的方法是使用英特尔 Chiplet。Chiplet 或 Tile 是一种物理 IP 模块，可通过封装级集成方法和标准化接口集成其他 Chiplet。和 LEGO 模块一样，Chiplet 支持混合搭配的架构。Chiplet 支持新产品具备更出色的功能、更高的灵活性、更快的产品上市速度，如英特尔 FPGA 早期支持的 116G XCVR、CXL 和 PCIe Gen5 技术所示。其优势如图 8 所示。

Chiplet 基于每个功能的最佳半导体制程而构建。Chiplet 与英特尔 Agilex FPGA 逻辑结构互联，并根据特定的应用类型进行搭配，从而生成所需的准确组合。

借助出色的制造工艺，我们采用先进的封装技术将多个 Chiplet 组装到一个封装之中。例如，可通过 Chiplet 的方式集成多核、I/O、FPGA、模拟、网络与通信和内存加速器。第三方合作伙伴技术以及生态可与英特尔芯片结合使用。

借助高速 I/O 收发器，数据可在芯片上快速传输。高速连接有助于高效处理海量数据。凭借英特尔 Agilex FPGA，英特尔将

单个收发器通道的速度从 58 Gbps (58 G) 提升到 116 G。借助 Chiplet，收发器数量不再受可设计到芯片中的通道数量的限制。要想增加或减少收发器通道数量，只需添加所需的收发器 Chiplet 即可，无需为了集成不同数量的通道而重新对芯片进行布局规划。

业界普遍认为制程技术越小越好，各家厂商争相推出 14 纳米、10 纳米等技术。相比同类公司的 7 纳米 FPGA 产品组合，英特尔 Agilex™ FPGA 可将逻辑结构性能功耗比提升约 2 倍。² 出于许多原因，我们在实现某些功能时未使用最新的半导体制程技术。例如，某些模拟和内存功能不如通用逻辑那样能从工艺制程中获益。此外，其他旧的芯片 IP 功能可能在之前的制程节点上开发，迁移到新节点所带来的优势相比于开发成本和时间并不划算。借助英特尔 Chiplet 方法，我们在实现每个功能的时候，都可以使用适用于其实施的特定半导体制程。我们可以对 Chiplet 进行混合搭配，从而构建能够满足特定市场需求的理想解决方案。

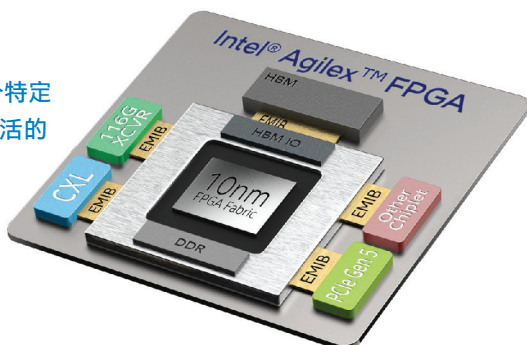
先进的 3D 封装

为了将所有组件集成至一个封装，你需要借助经济高效的技术集成具有不同功能的不同芯片。过去，一个封装中通常仅使用一个芯片。现在，借助先进的英特尔技术，我们可以将多个芯片集成至一个封装中，这些芯片甚至可以是不同的工艺制程。例如，英特尔 Agilex FPGA 中使用的一项高级 3D 封装技术是嵌入式多芯片互连桥接 (EMIB) 技术，它提供了一种高性能、低成本的方法，有助于将 Chiplet 和 FPGA 逻辑结构芯片集成至相同的封装，如图 9 所示。

英特尔封装技术实现的这些创新支持将异构组件集成到一个封装中。特定功能的 Chiplet 满足了特定的市场需求并与灵活的 FPGA 核心结构结合起来，构建大规模的集成系统。

凭借这种集成，英特尔将 FPGA 逻辑结构和专用 Chiplet 合在一起，针对特定应用领域构建更有针对性的产品。其架构能够满足许多不同用例和市场领域的需求，既支持特定的功能，又能够针对具体的应用领域而专门构建。

图 9. 集成多个特定功能芯片的灵活的异构封装



高性能处理器接口

在英特尔至强可扩展处理器中，每路处理器的内核数量更多，内存和 I/O 带宽也显著提高，不断提升的芯片间互联需求会成为系统性能制约因素。

为了确保处理器功能的高性能内联和卸载加速，英特尔 Agilex FPGA 支持最新一代高性能处理器接口，包括 PCIe Gen 5 和 CXL。

通过 CXL 实现的英特尔至强可扩展处理器的缓存和内存一致性接口

英特尔 Agilex FPGA 支持 CXL，它是连接 CPU 和工作负载加速器的高性能低延迟缓存和内存一致性接口。CXL 技术可保持 CPU 内存空间和连接设备内存之间的内存一致性，可支持资源共享以提升性能，降低软件堆栈复杂性和总体系统成本。它可以使用户专注于目标工作负载，而不是加速器中的冗余内存管理硬件。如欲获取有关 CXL 的更多信息，请访问：computeexpresslink.org

PCIe Gen5 接口

英特尔 Agilex FPGA 支持 Gen5x16 PCI Express 接口。PCIe Gen5 在传输速度上实现了巨大的飞跃，为 PC 互联、图形适配器和芯片间通信的开发提供了更出色的性能，其他使用这项技术的应用也获得了非凡的优势。

先进的内存层级结构

内存容量和带宽已成为影响下一代平台的主要瓶颈。FPGA、CPU 等计算元件负责处理不同的数据类型，数据规模和访问要求各不相同。这意味着，我们需要类型和规模不尽相同的内存，才能确保以最高的效率实现高性能处理。

英特尔 Agilex FPGA 支持不同层级的内存资源，包括嵌入式内存资源、封装内存资源和通过专用接口提供的片外内存图 10 显示了具体的层级结构。

该层级结构的第一层是嵌入式片上内存，包括 MLAB、块 RAM 和 eSRAM，每种内存均可提供不同的容量，以满足不同的处理需求。

高带宽内存（HBM）是下一代高速内存，该内存使用 SIP 技术内置于英特尔 Agilex FPGA 中。HBM 支持最高水平的内存带宽，这在其他解决方案中是不可实现的。多个 DRAM 层连接到一个基础 I/O 层，以形成 3D 高速内存，该内存连接到内置于英特尔 Agilex FPGA 的硬核内存控制器，并且由其直接控制。将 HBM 芯片直接集成至 FPGA 封装内有助于缩减电路板尺寸和成本，同时简化与降低电源需求。

英特尔 Agilex FPGA 将 HBM2E 内存集成到核心结构的旁边。相比 DDR 等独立内存，它显著缩短了核心结构和内存之间的互

联距离，由于无需像之前那样驱动较长的印刷电路板（PCB）走线，因此功耗大幅降低。走线未进行匹配，容性负载较小，降低了 I/O 电流。最终结果是更低的系统功耗和更优的每瓦性能。最终，英特尔 Agilex FPGA 包含连接外部内存的接口组件，包括 DDR4/5、QDR 和 RLDRAM，以及英特尔® 傲腾™ 持久内存，这为 FPGA 用户提供了突破性的内存选项。

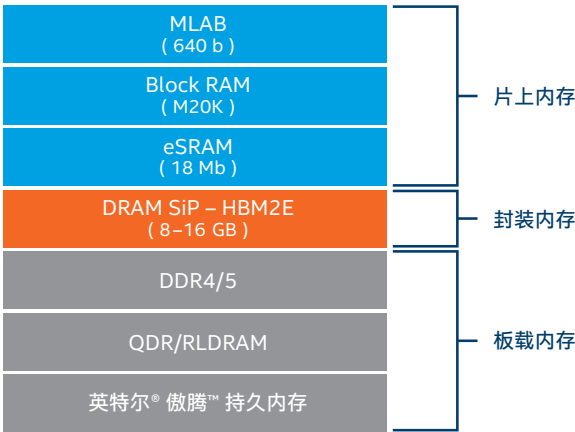


图 10. 英特尔® Agilex™ FPGA 支持先进的内存层级，支持片上、封装内存和板载内存

综合所有优势

英特尔 FPGA 和 SoC 将各项创新完美结合，将英特尔 Agilex FPGA 的定制功能和灵活性提升到前所未有的水平。英特尔 Agilex FPGA 逻辑结构和创新的 Chiplet 架构（采用英特尔 EMIB 封装技术，用于将各种 Chiplets 集成至单个系统级封装）提供了各种密度的可扩展 FPGA 平台，并带来了以下关键特性和优势：

- 最新一代高带宽处理器接口互联，支持 PCIe Gen 5 x16，数据速率高达每通道 32 GT/秒，为下一代数据中心提供支持。
- 高性能处理器接口通过 CXL 加速内存一致性操作。
- 通过专用结构（半精度 FP16、BFLOAT16 以及增加 DSP 密度）加速 AI 功能和 DSP 操作，从而实现架构优化，提供高达 40 TFLOPs FP16/BFLOAT16 或 20 TFLOPs FP32 DSP 的性能。
- 116 Gbps 串行收发器链路可全面满足下一代数据中心、企业和网络环境中最为严苛的带宽要求。
- 提供英特尔 eASIC 器件快速集成客户 IP 选项，以降低成本并提高能效。

- 相比英特尔® Stratix® 10 FPGA，第二代英特尔® Hyperflex™ FPGA 架构将性能的几何平均值（GM）提升了高达 45%，或者将功耗降低了 40%²
- 相比同类公司的 7 纳米 FPGA 产品组合，英特尔 Agilex FPGA 将逻辑结构性能功耗比提升了约 2 倍²
- **Chiplet 集成功能**利用从 XCVR tile 到处理器接口的专用半导体 chiplet，针对特定应用和细分市场提供更有针对性的功能
- 增加内存容量，支持先进的内存类型，如 DDR5 SDRAM 和英特尔® 傲腾™ 持久内存
- 四核 A53 HPS 支持系统智能，为广泛的应用提供了灵活的嵌入式功能

加速英特尔 Agilex FPGA 的应用开发

您可以通过多种方式获得英特尔 Agilex FPGA 和 SoC 的设计开发支持。首先是英特尔® Quartus® Prime 软件工具。英特尔® Quartus® Prime 软件包含设计英特尔 FPGA 和 SoC 所需的一切组件，从设计输入与合成到优化、验证与模拟。借助数百万个逻辑单元，器件的功能大幅增强，为设计师提供把握下一代设计机遇所需的理想平台。

此外，英特尔提供针对软件开发人员的 FPGA 开发套件，首先是英特尔® OpenVINO™ 工具套件分发版，随后是 OneAPI 工具套件。英特尔 OneAPI 开发环境简化了多种计算引擎的编程，涉及 CPU、图形处理单元 (GPU)、FPGA、AI 和其他加速器。OneAPI 平台包括全面、统一的开发人员工具产品组合，用于将软件映射至硬件，从而以最高效的方式加速经过优化的应用、中间件和框架。

面向 OneAPI 基础工具套件的英特尔® FPGA 插件将支持更多设计师充分利用英特尔 Agilex FPGA。借助 OneAPI 工具套件，开发人员可以在不同的硬件平台上探索不同的设计实现，从而了解每个设计实现的独特功耗、性能和功能，并最终选择最符合要求的设计。

解决方案组件

英特尔® Agilex™ FPGA
 英特尔® 至强® 可扩展处理器
 英特尔® OpenVINO™ 工具套件分发版
 英特尔® Hyperflex™ FPGA 架构
 英特尔® Quartus® Prime 软件

示例用例

英特尔 Agilex FPGA 主要面向从边缘、核心到云的各种应用的加速和计算需求 — 专为特定细分市场和应用而定制 — 无论数据在何处生成、传输、存储或处理。



结论

英特尔 Agilex FPGA 和 SoC 的设计和架构创新凝聚了英特尔在重要领域的深厚专业知识，在边缘、网络到云的各个领域创造巨大的机遇，并提供前所未有的关键性能、准确性、灵活性和定制功能。

了解更多信息

有关英特尔 Agilex FPGA 的更多信息，请访问：www.intel.cn/content/www/cn/zh/products/programmable/fpga/agilex.html

有关英特尔 FPGA 的更多信息，请访问：<https://www.intel.cn/content/www/cn/zh/products/programmable.html>



1. <https://www.statista.com/statistics/471264/iot-number-of-connected-devices-worldwide/>

2. 实际性能受使用情况、配置和其他因素的差异影响。更多信息请见 www.Intel.com/PerformanceIndex

性能结果基于配置信息中显示的日期进行测试，且可能并未反映所有公开可用的安全更新。配置详情请见备用页。没有任何产品或组件是绝对安全的。

具体成本和结果可能不同。

英特尔技术可能需要启用硬件、软件或激活服务。

© 英特尔公司版权所有。英特尔、英特尔标识和其他英特尔标志是英特尔公司或其子公司在美国和/或其他国家 (地区) 的商标。文中涉及的其它名称及商标属于各自所有者资产。