



北京航空航天大学  
BEIHANG UNIVERSITY

# 微机原理与接口技术

## 第13讲 存储器





第一节 概述

第二节 ROM存储器

第三节 RAM存储器

第四节 FLASH

第五节 高速缓冲存储技术

第六节 存储器的接口设计



## 第一节 概述

## 第二节 ROM存储器

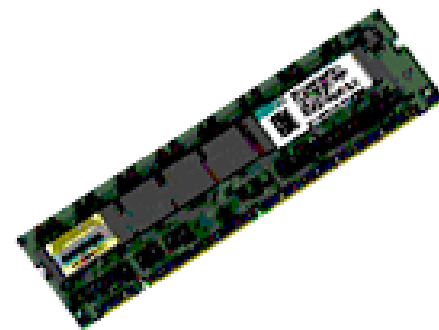
## 第三节 RAM存储器

## 第四节 FLASH

## 第五节 高速缓冲存储技术

## 第六节 存储器的接口设计

# 第一节 概述





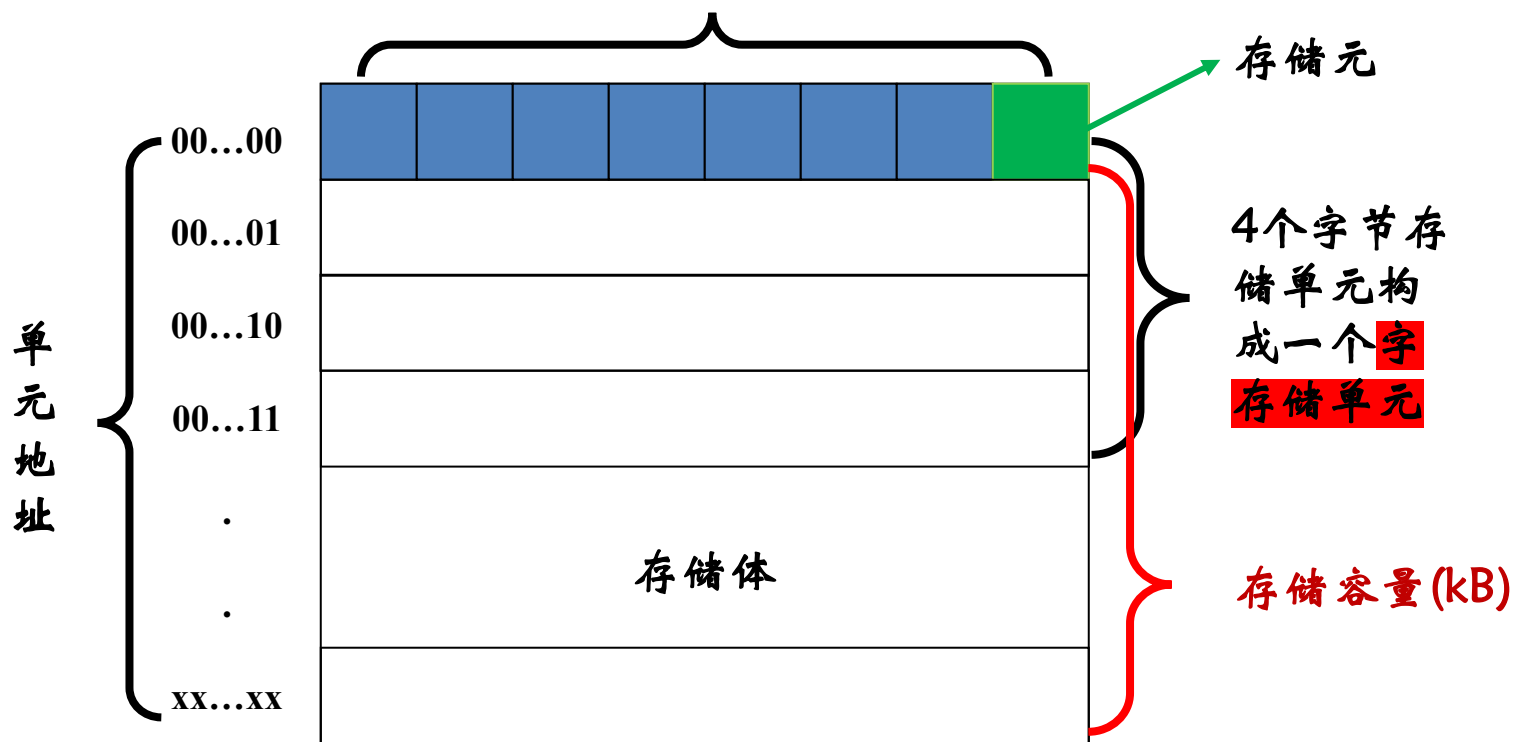
# 1.1 存储器的基本概念

- 1、**存储器**：是计算机系统中的具有**记忆功能的设备**，用来存放程序和数据。
- 2、**存储元**：存储器的**最小**组成单位，用以存储1位二进制代码。
- 3、**存储单元**：是CPU访问存储器基本单位，由若干个具有相同操作属性的**存储元**组成。
- 4、**单元地址**：在存储器中用以**标识存储单元**的唯一编号，CPU通过该编号访问相应的存储单元。
- 5、**字节存储单元**：存放一个**字节**的存储单元，相应的单元地址叫**字节地址**。
- 6、**字存储单元**：存放一个**字**的存储单元，相应的单元地址叫**字地址**。
- 7、**按字寻址计算机**：可编址的最小单位是**字**存储单元的计算机。
- 8、**按字节寻址计算机**：可编址的最小单位是**字节**的计算机。
- 9、**存储体**：存储单元的集合，是存放二进制信息的地方。

# 1.1 存储器的基本概念

## 图解存储器相关概念：

8个存储元为一组，构成一个**字节**存储单元



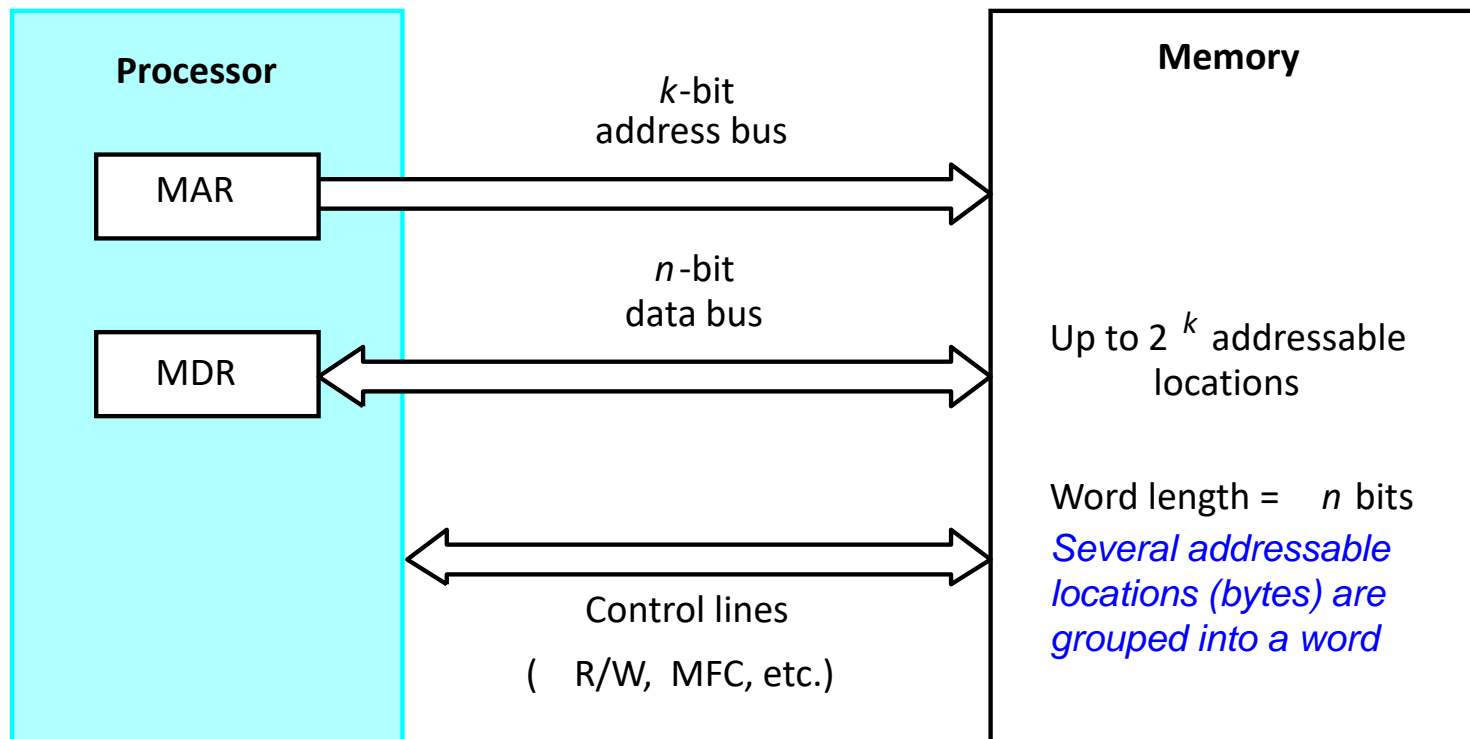


# 1.1 存储器的基本概念

- 最大存储容量取决于寻址方式
  - E.g. 16-bit addresses can only address  $2^{16}$   
= 65536 memory locations
  - Most machines are **byte-addressable**
    - → each memory address location refers to a byte
  - Most machines **retrieve/ store data in words**
  - Common abbreviations
    - 1k  $\approx 2^{10}$  (kilo)
    - 1M  $\approx 2^{20}$  (Mega)
    - 1G  $\approx 2^{30}$  (Giga)
    - 1T  $\approx 2^{40}$  (Tera)

# 1.1 存储器的基本概念

- 处理器与存储器之间的连接包含：**地址线**，**数据线**和**控制线**。(MAR, Memory Address Register) and (MDR, Memory Data Register)。







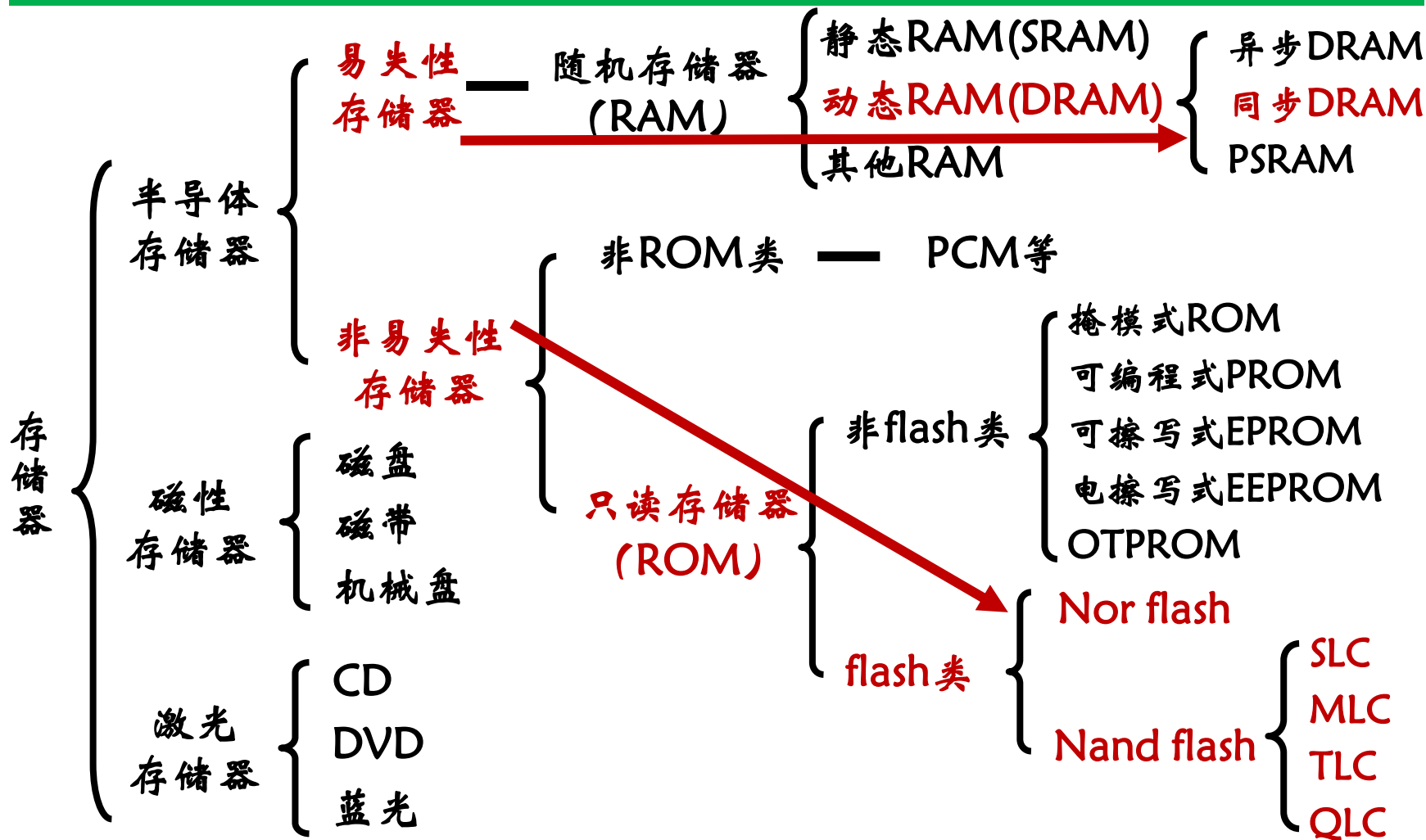
# 1.2 存储器的分类

## 存储器的分类:



# 1.2 存储器的分类

## 存储器的分类:





# 1.3 存储器其他技术指标

- **存储容量**

- 字节数或比特数
- $1\text{M比特} = 128\text{k} \times 8\text{bit} = 64\text{k} \times 16\text{bit} = 32\text{k} \times 32\text{bit}$

- **存取速度**

- **访问时间** $T_A$ 是指启动一次存储器操作（读或写）到完成该操作所需要的时间，取决于存储介质的物理特性和寻址部件的结构
- **存取周期** $T_M$ 是指在存储器连续的读写过程中一次完整的存取操作所需的时间， $T_M$ 大于 $T_A$
- **带宽** $B_M$ 也称为数据传输速率

- **工作寿命、可靠性、功耗、体积、价格等各项指标**



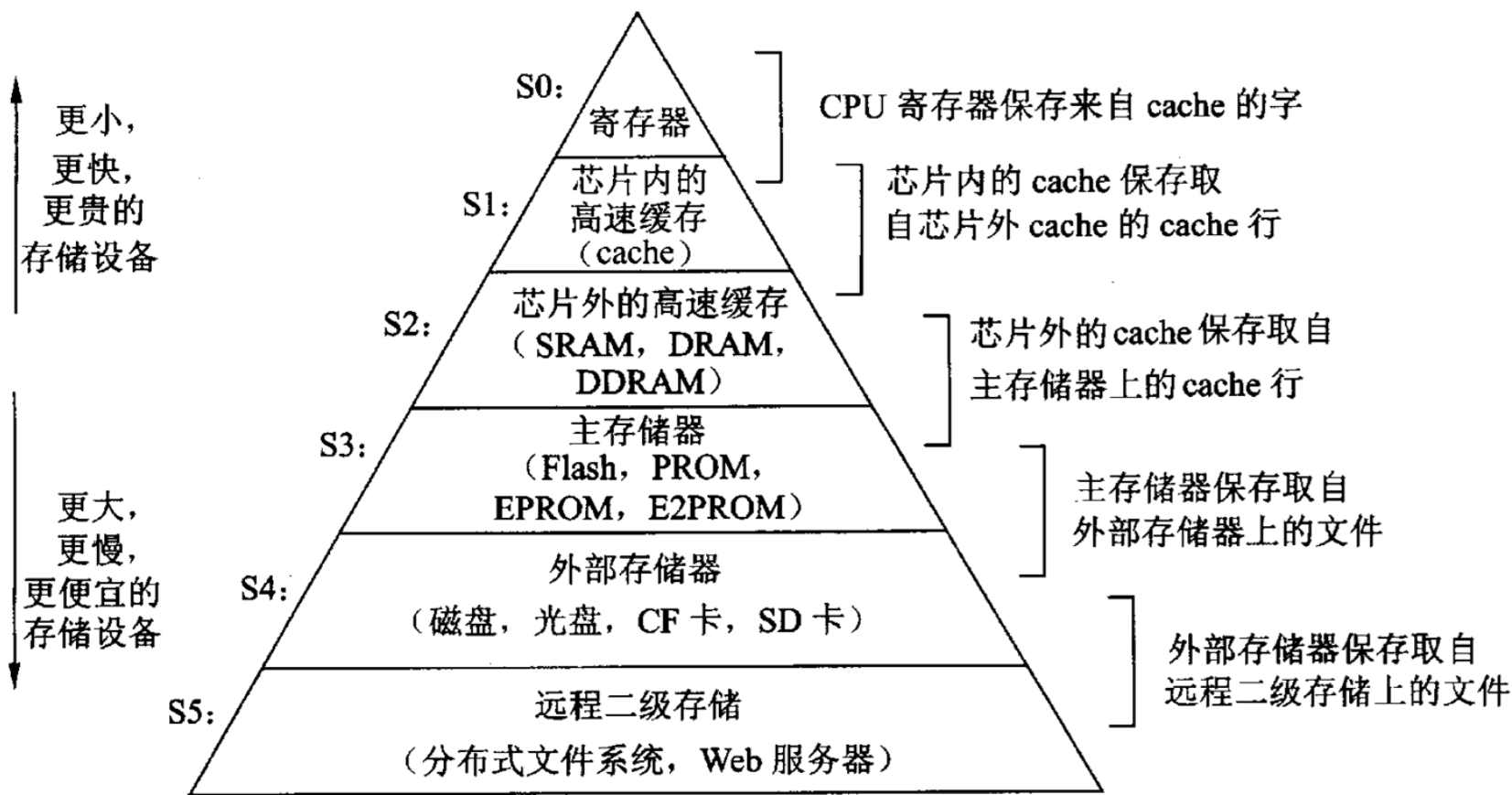
# 1.3 存储器其他技术指标

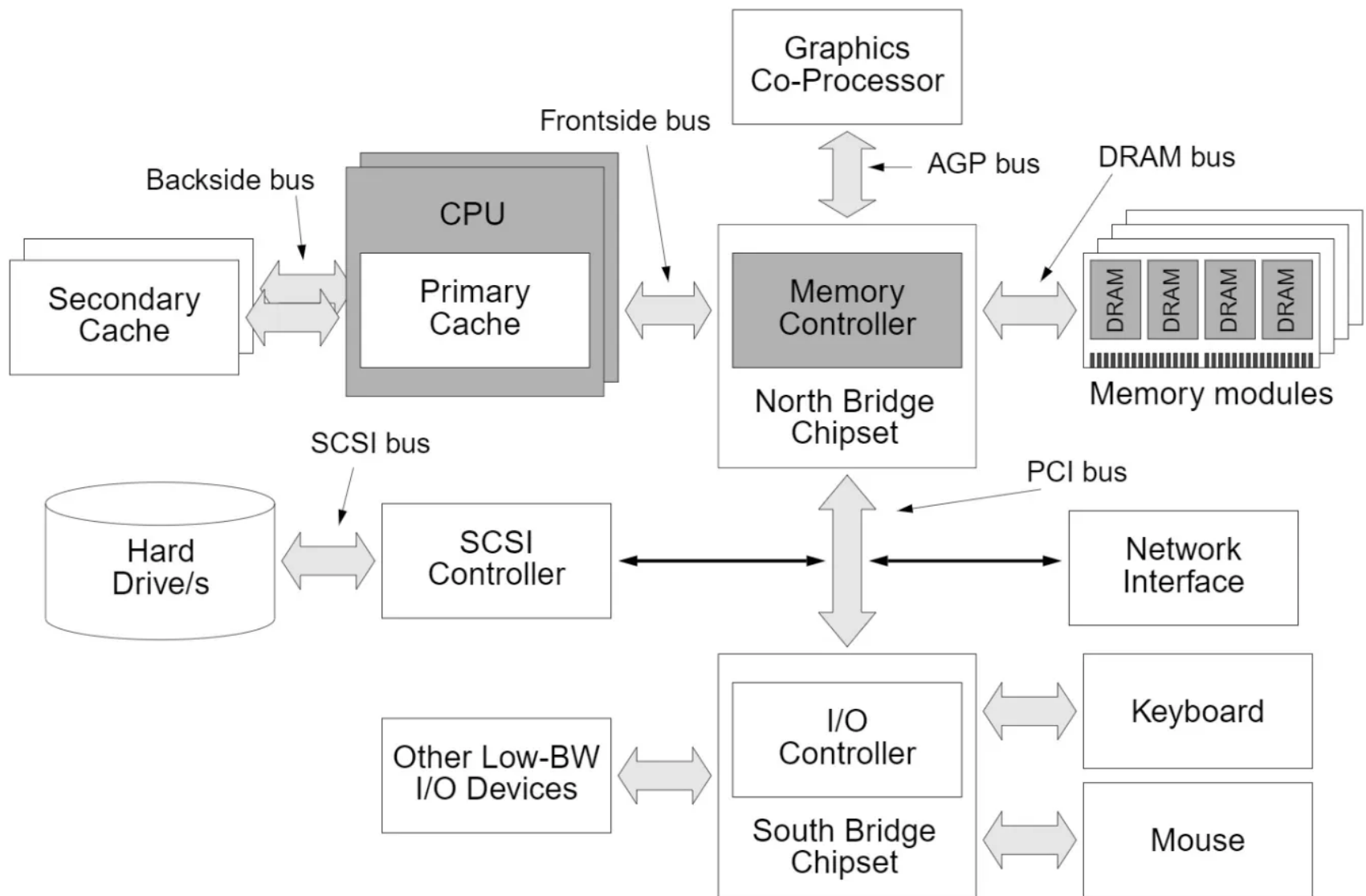
- 存储器的速度衡量标准包含:
  - 存储器访问时间 (memory access time) .
  - 存储周期 (memory cycle time) .
- 存储器设计最重要的目标是在一定开支前提下, 尽可能的为计算机设计**大且快**的存储空间。
- 通常会采用一些技术提高存储区的有效空间和访问速度:
  - 高速缓存Cache memory (to increase the effective speed).
  - 虚拟内存Virtual memory (to increase the effective size).



# 1.4 计算机中存储系统的层次结构

## 1. 存储器关系

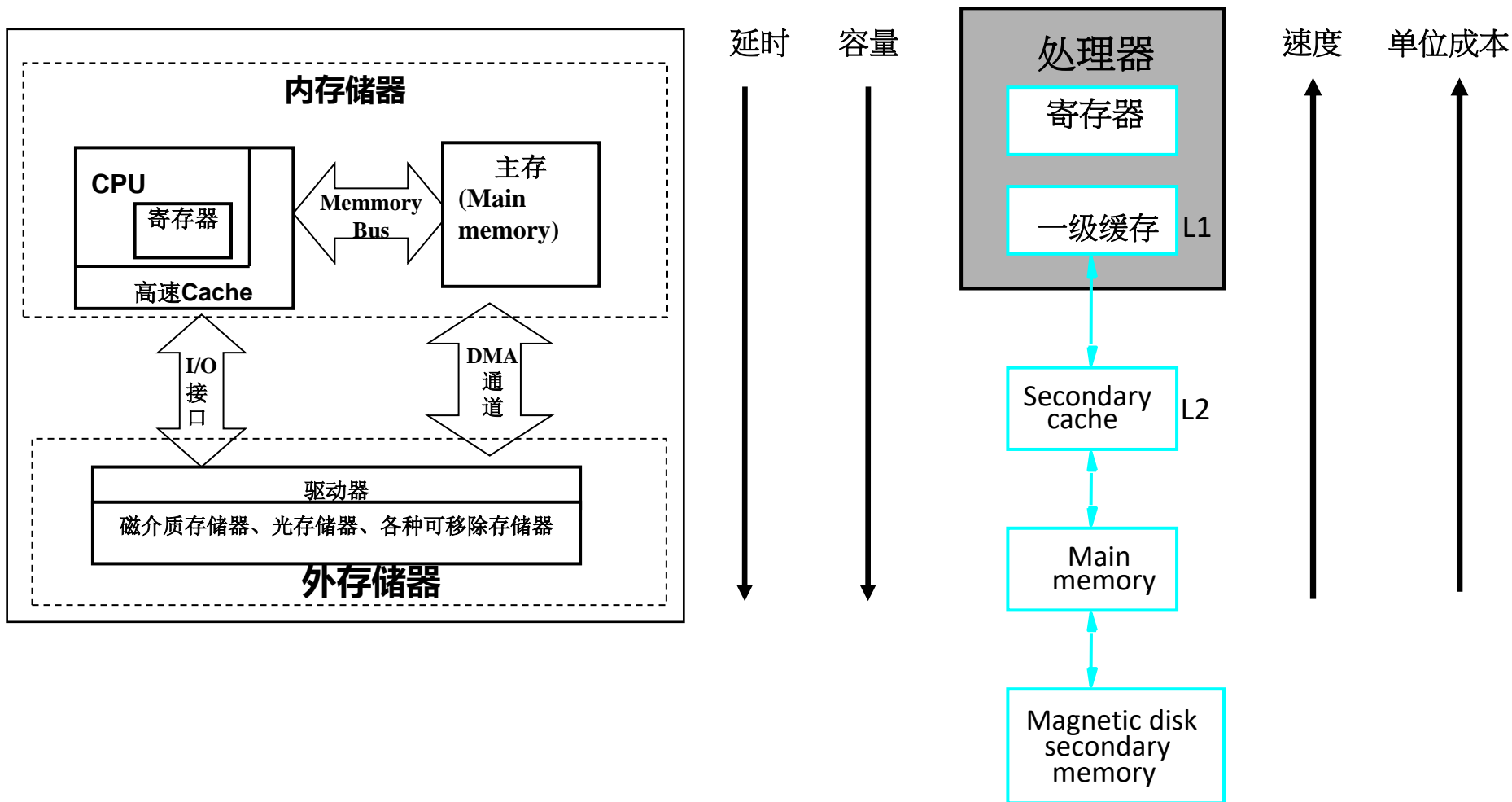




**Figure 3: Typical PC Organization**

The DRAM subsystem is one part of a relatively complex whole. This figure illustrates a 2-way multiprocessor, with each processor having its own dedicated secondary cache. The parts most relevant to this report are shaded in darker grey: the CPU, the memory controller, and the individual DRAMs.

# 1.4 计算机中存储系统的层次结构

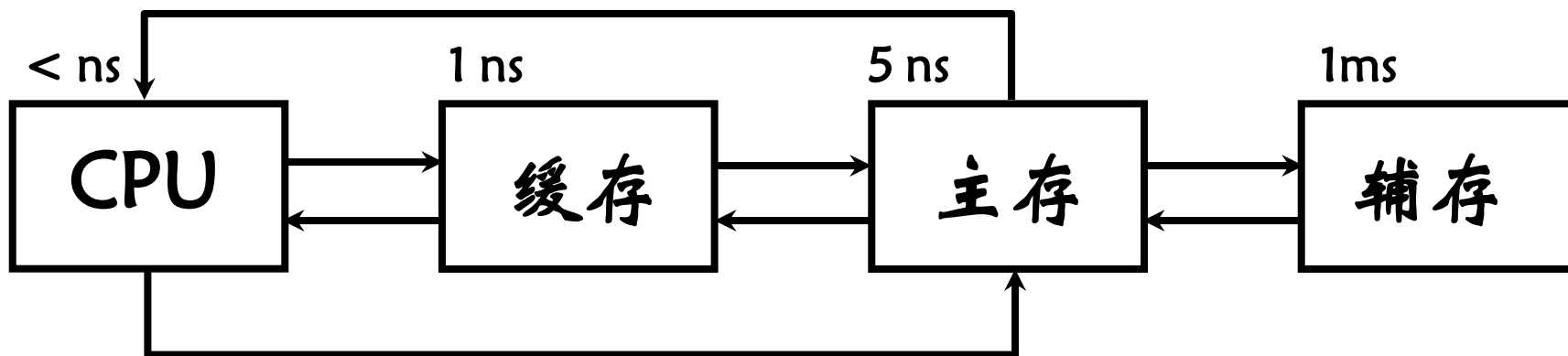


• 寄存器 > 高速Cache > 主存 > 各种外存储器



# 1.4 计算机中存储系统的层次结构

## 2. 缓存主存层次和主存辅存层次



(速度)

(容量)

缓存 — 主存

主存 — 辅存

主存储器

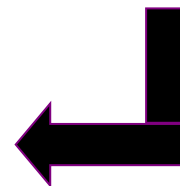
虚拟存储器

实地址

虚地址

物理地址

逻辑地址





# 1.4 计算机中存储系统的层次结构

- By taking advantage of the *principle of locality*:
  - Present the user with as much memory as is available in the cheapest technology.
  - Provide access at the **speed** offered by the **fastest** technology.

