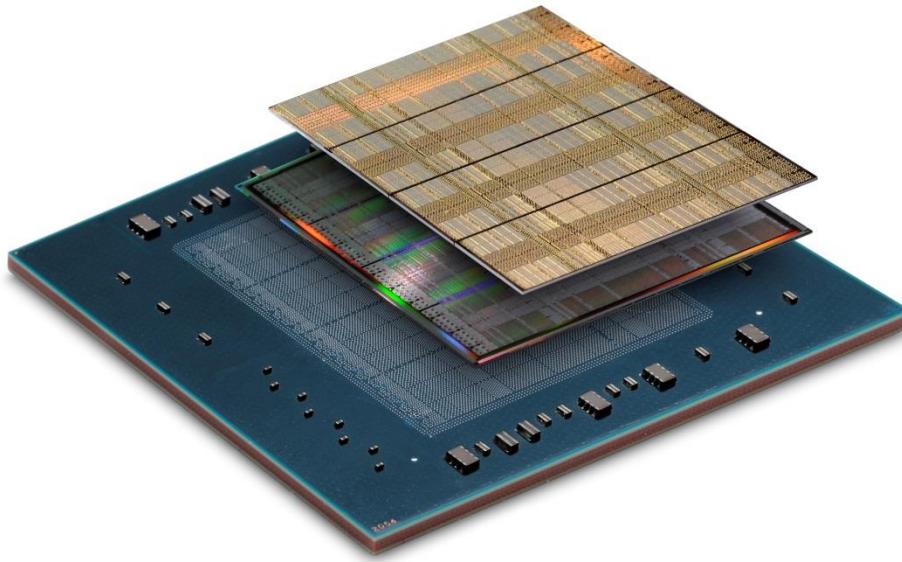


Programozható logikai eszközök



2014.03.12.

Milotai Zsolt

Tartalom

- I. Bevezetés és alkalmazási területek
- II. Programozható logikai eszközök
- III. FPGA architektúrák
 - Általános vonatkozások
 - Xilinx® FPGA-k
- IV. Tervezés-fejlesztés FPGA-val

Tartalom

- I. Bevezetés és alkalmazási területek
- II. Programozható logikai eszközök
- III. FPGA architektúrák
 - Általános vonatkozások
 - Xilinx® FPGA-k
- IV. Tervezés-fejlesztés FPGA-val

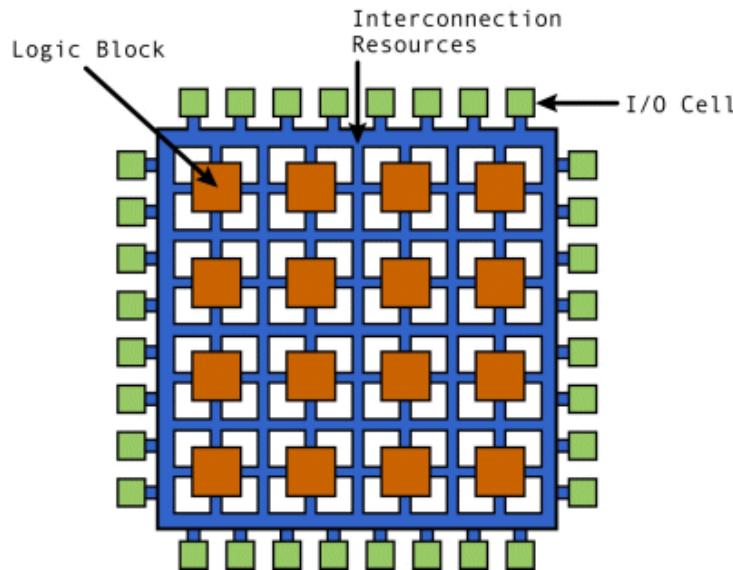
Nem programozható VLSI integrált áramkörök

- Standard IC-k
 - Pl.: RAM, MPU
- ASSP (Application-Specific Standard Product)
 - Speciális funkciót lát el
 - Az ellátott funkcióra széles felvételi piac épül
 - Pl.: SATA-vezérlő, H.264 dekóder, RFID-olvasó
- ASIC (Application-Specific Integrated Circuit)
 - Speciális funkciót lát el
 - Egyedi célra készült

*VLSI: Very Large Scale Integration

Mi is az az FPGA?

- FPGA: Field-Programmable Gate Array



Ross Freeman, Xilinx®, 1985



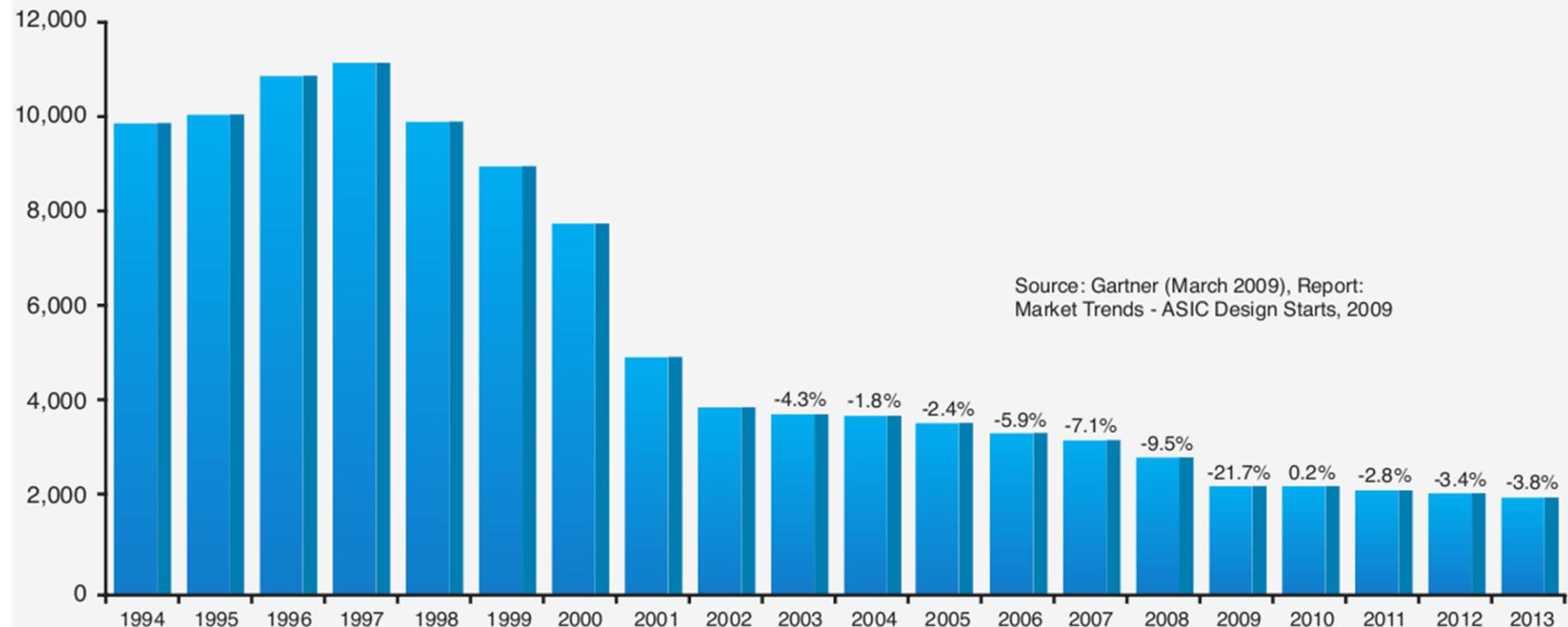
Ross Freeman

Bernie Vonderschmitt

- Egyedi digitális áramkört / rendszert alakíthatunk ki egy chipen belül.
- Ha megváltoztatjuk a tervezett áramkörünket, akkor az FPGA-t újrakonfigurálhatjuk.

Induló ASIC projektek

Estimated Worldwide ASIC Design Starts, 1994-2013



Source: Gartner (March 2009), Report:
Market Trends - ASIC Design Starts, 2009

Rövid összehasonlítás

	Processzor	FPGA	ASIC
Programozhatóság	programtár; fix utasításkészlet	konfigurációs tár; digitális építőelemek	nem programozható
Adatfeldolgozás	ütemezett; szekvenciális	adatfolyam jellegű; párhuzamos	adatfolyam jellegű; párhuzamos
Számítási teljesítmény	kisebb	közepes – nagy	legnagyobb
Szükséges szakértelem	szoftvertervezés	digitális logikai- és rendszertervezés (+ szoftvertervezés)	chiptervezés, digitális logikai- és rendszertervezés (+ szoftvertervezés)
Tipikus fejlesztési idő	kisebb	közepes – nagy	legnagyobb
Költség	kisebb	közepes – nagy	legnagyobb

Alkalmazási területek

- Tipikus területek
 - Olyan (beágyazott) rendszerek, ahol az integráltság növelése céljából egy vagy több processzormagot és a kapcsolódó perifériákat egyetlen FPGA-ba tervezik.
 - Ahol számításigényes, jól párhuzamosítható feladatokat kell elvégezni.
- Példaalkalmazások
 - Jelfeldolgozás / Képfeldolgozás / Hangfeldolgozás
(szűrők, modulátorok, adaptív algoritmusok, SDR, gépi látás, ...)
 - Ipari / autóipari [„*Automotive*” minősítésű FPGA-k.]
(alakfelismerés, kommunikáció, ...)
 - Fogyasztói cikkek
(kamera, TV, Set-top Box, ...)

Alkalmazási területek

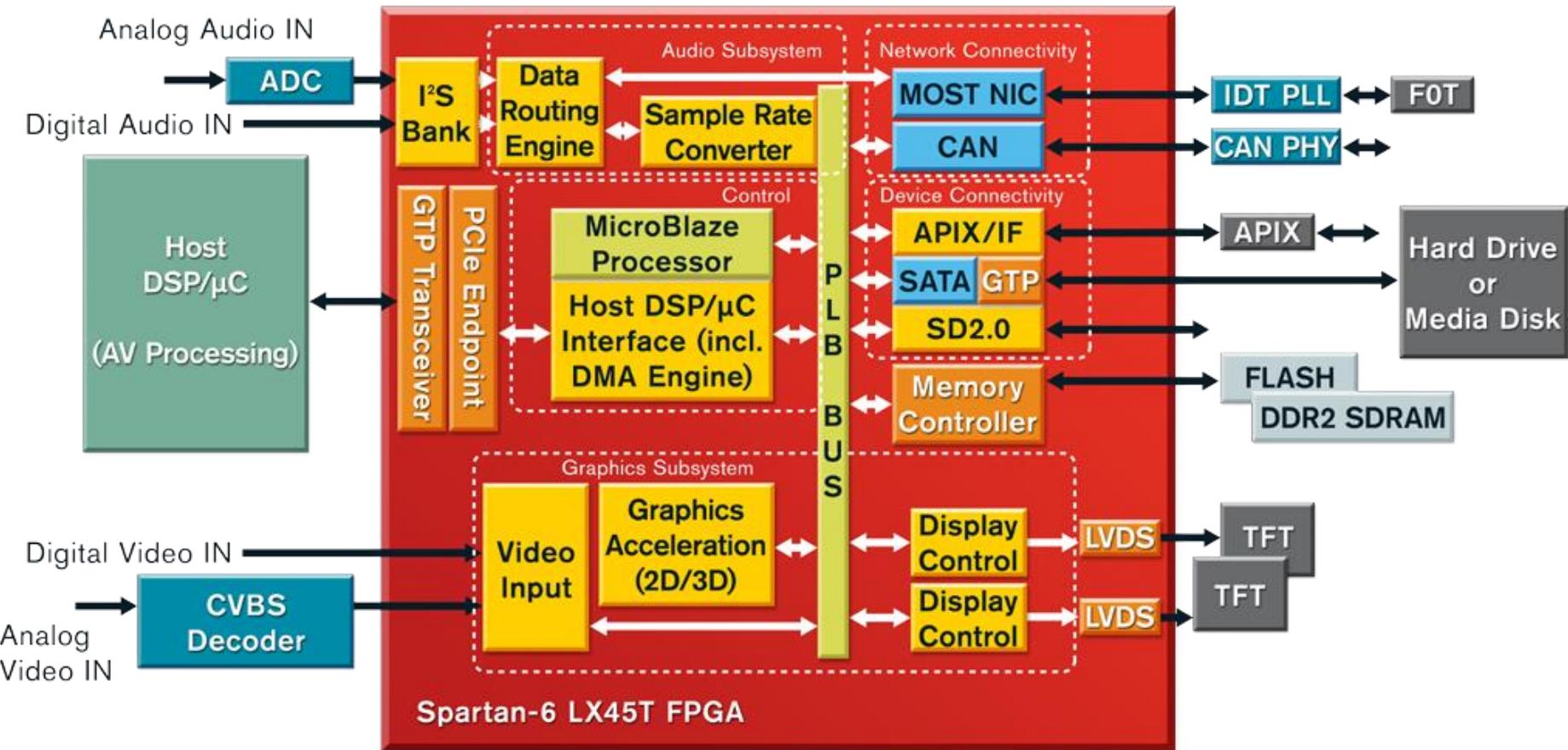
➤ Példaalkalmazások (folytatás)

- Vezetékes kommunikáció
(*backplane, 10G, 40G, 100G, 400G switch és router, SONET hálózat, ...*)
- Vezeték nélküli kommunikáció
(*3G / 4G bázisállomások, MIMO, beamforming, ...*)
- Műsorszórás
(*encoder, transcoder, EdgeQAM, video switch, ...*)
- Tudományos számítások / kutatási projektek
(*CERN LHC, SETI, ...*)
- Orvosi / bioinformatikai alkalmazások
(*CT, MRI, PET, mintafelismerés, ...*)

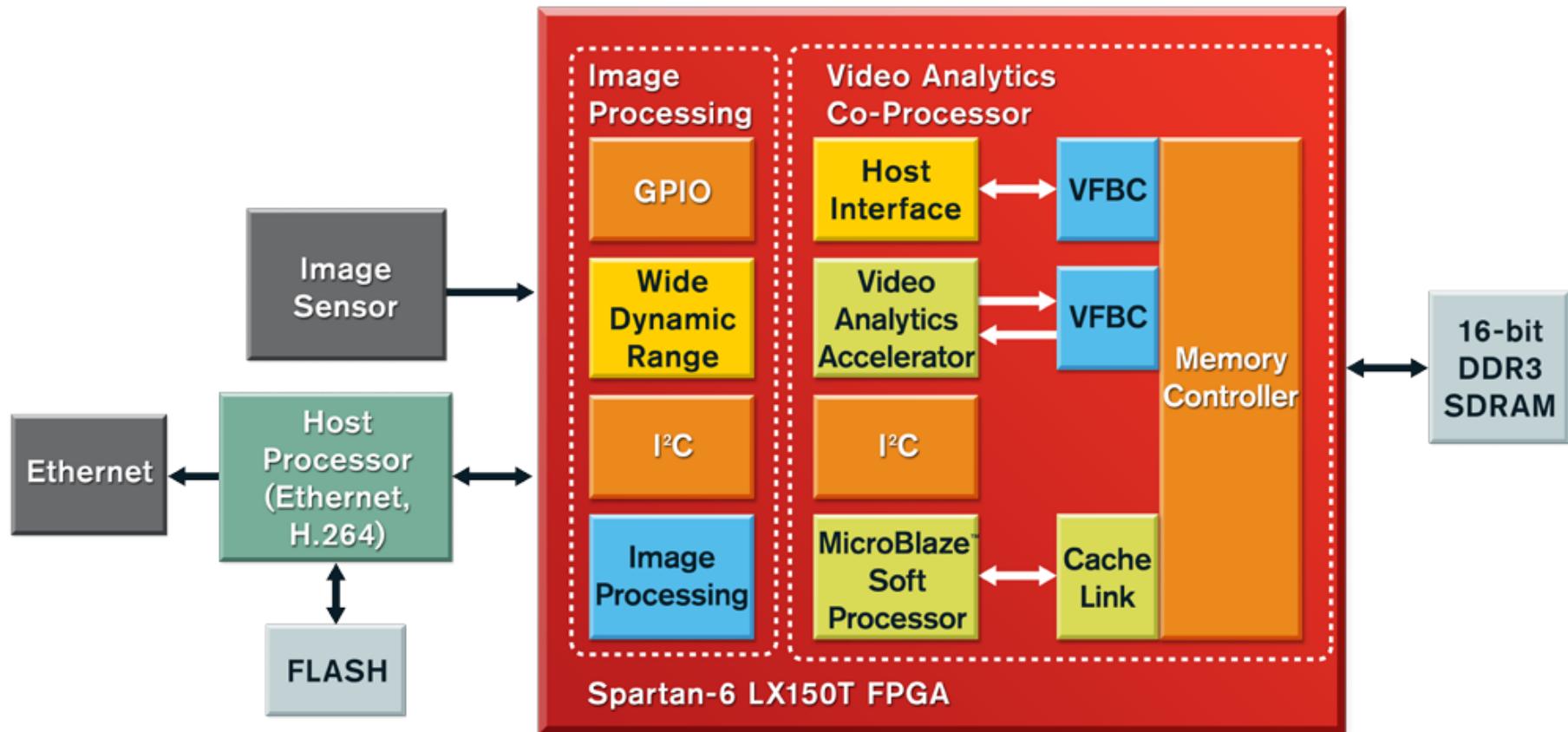
Alkalmazási területek

- Példaalkalmazások (folytatás)
 - HPC (High Performance Computing)
 - Adatközpontok kommunikációs és háttértár vezérlése
 - ASIC emuláció / prototípusfejlesztés
 - Katonai / védelmi alkalmazások [„*Defense*” minősítésű FPGA-k.]
(Navigációs rendszerek, képstabilizálás, célkövetés, éjszakai látás, radar, ...)
 - Űrtechnológia [„*Space*” minősítésű FPGA-k.]
(Software-defined Satellite, ...)
 - ...

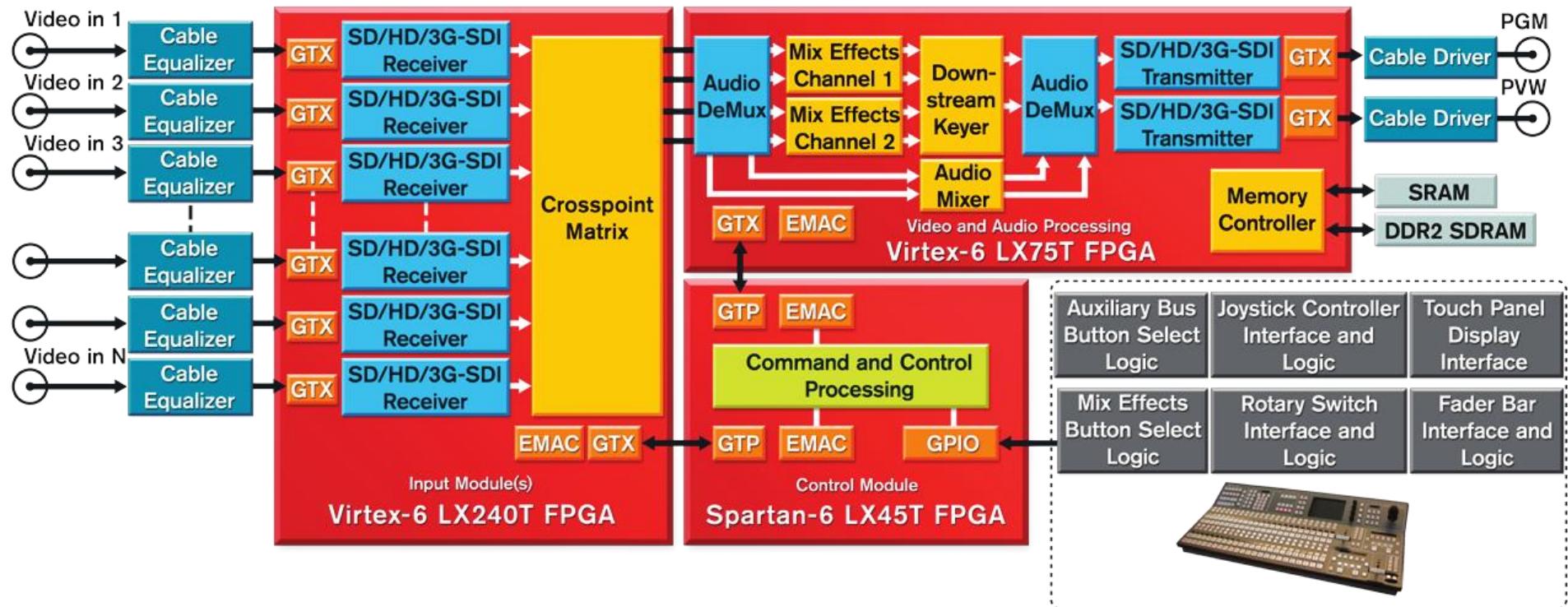
Alkalmazási példa: autóipar



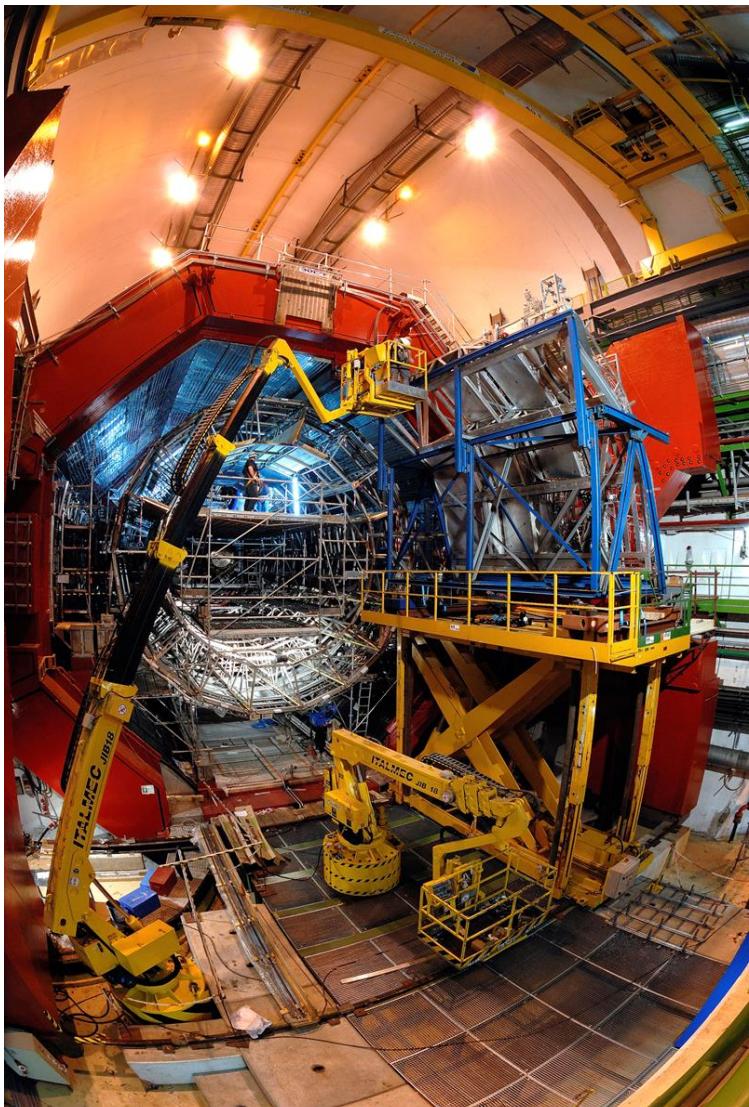
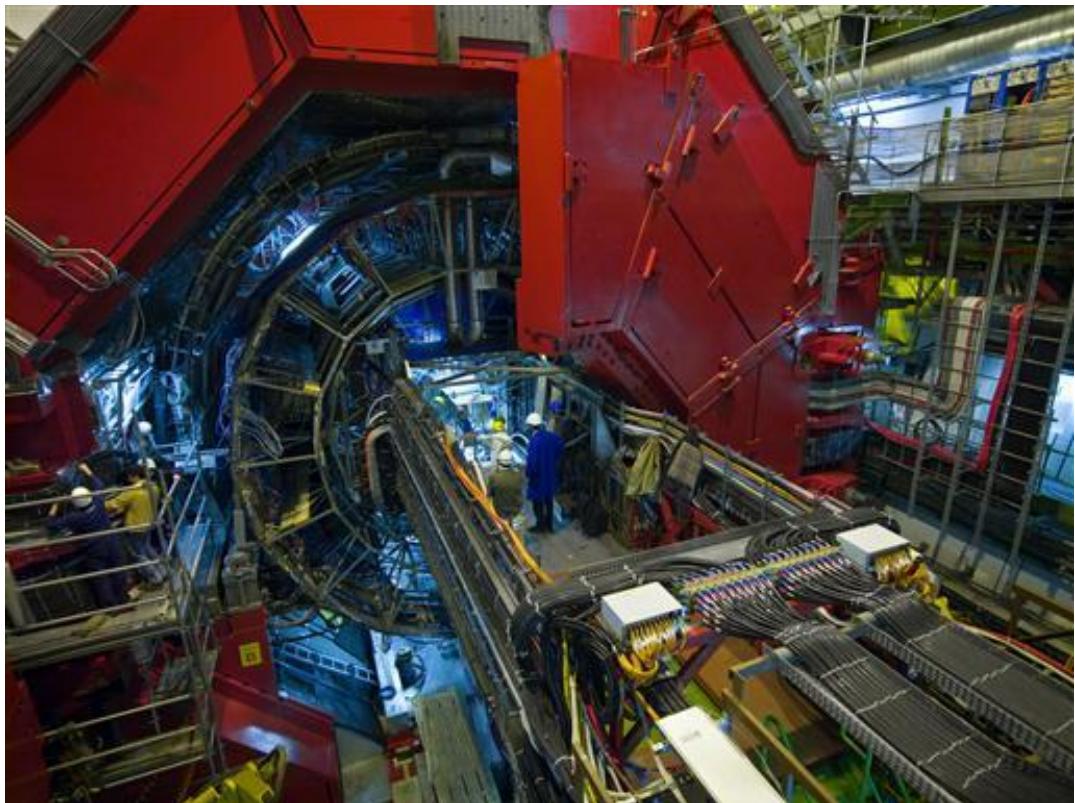
Alkalmazási példa: videofelügyelet



Alkalmazási példa: műsorszórás



Alkalmazási példa: LHC ALICE



- 540 párhuzamos detektor
- 2,7 Tb/s
- 120 db Xilinx Virtex-4 FX FPGA

FPGA beágyazott rendszerekben

- Az FPGA nem a beágyazott rendszerek megvalósíthatóságára adott „végső válasz”, de érdemes vele foglalkozni bizonyos területeken, ahol fontos:
 - számítási teljesítmény
 - ... és az algoritmus jól párhuzamosítható
 - speciális környezeti igényeknek kell megfelelni
 - integráltság
 - költség megengedi / megköveteli:
 - Sorozatgyártott termék szemben az egyedi eszközzel.
 - rugalmasság,
 - Teljes HW és SW újrakonfigurálhatóság.
 - biztonságkritikus működés
 - speciális esetben: energiafogyasztás (Lattice ECP3)
 - ...

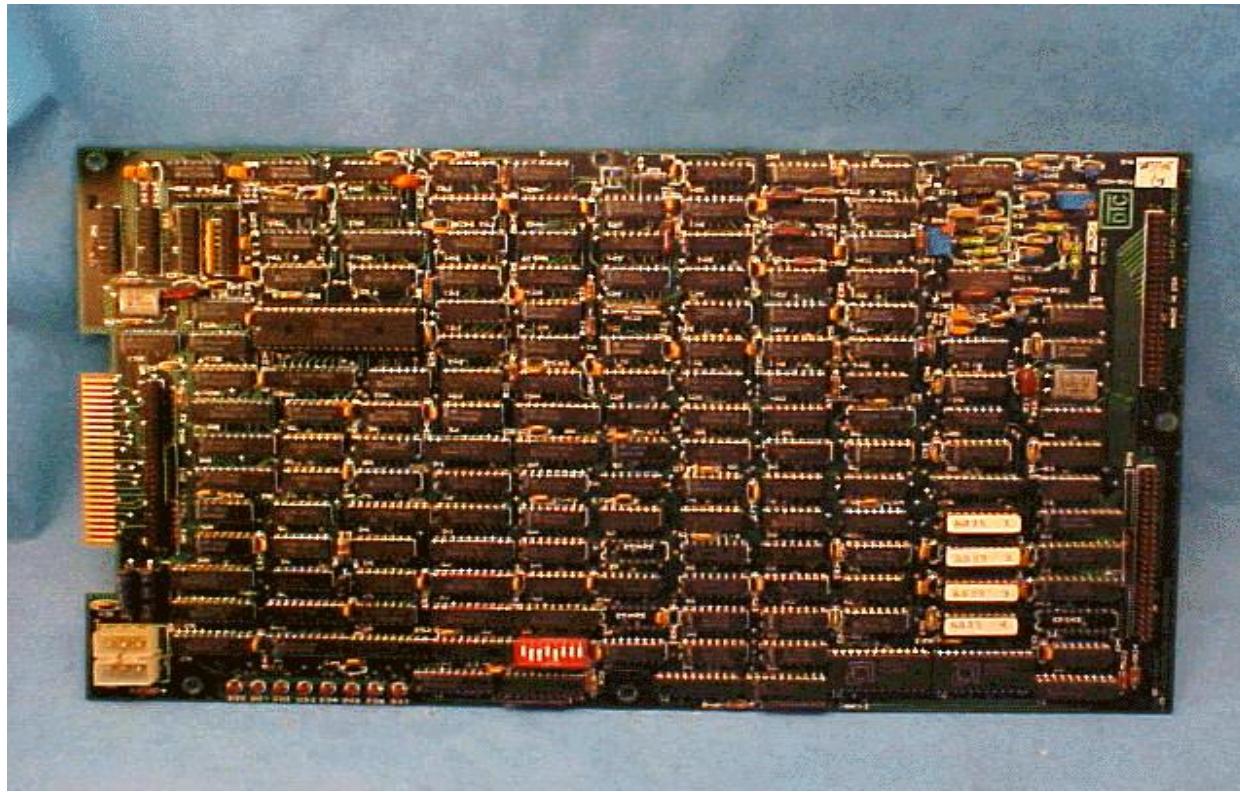
Tartalom

- I. Bevezetés és alkalmazási területek
- II. Programozható logikai eszközök
- III. FPGA architektúrák
 - Általános vonatkozások
 - Xilinx® FPGA-k
- IV. Tervezés-fejlesztés FPGA-val

Tartalom

- I. Bevezetés és alkalmazási területek
- II. Programozható logikai eszközök
- III. FPGA architektúrák
 - Általános vonatkozások
 - Xilinx® FPGA-k
- IV. Tervezés-fejlesztés FPGA-val

1970-es évek



Programozható logikai eszközök

- SPLD (Simple PLD)
 - PROM, EPROM, EEPROM
 - PLA, FPLA
 - PAL, GAL
- CPLD (Complex PLD)
- FPGA (Field-Programmable Gate Array)
- Programozható SoC-k, heterogén chipek

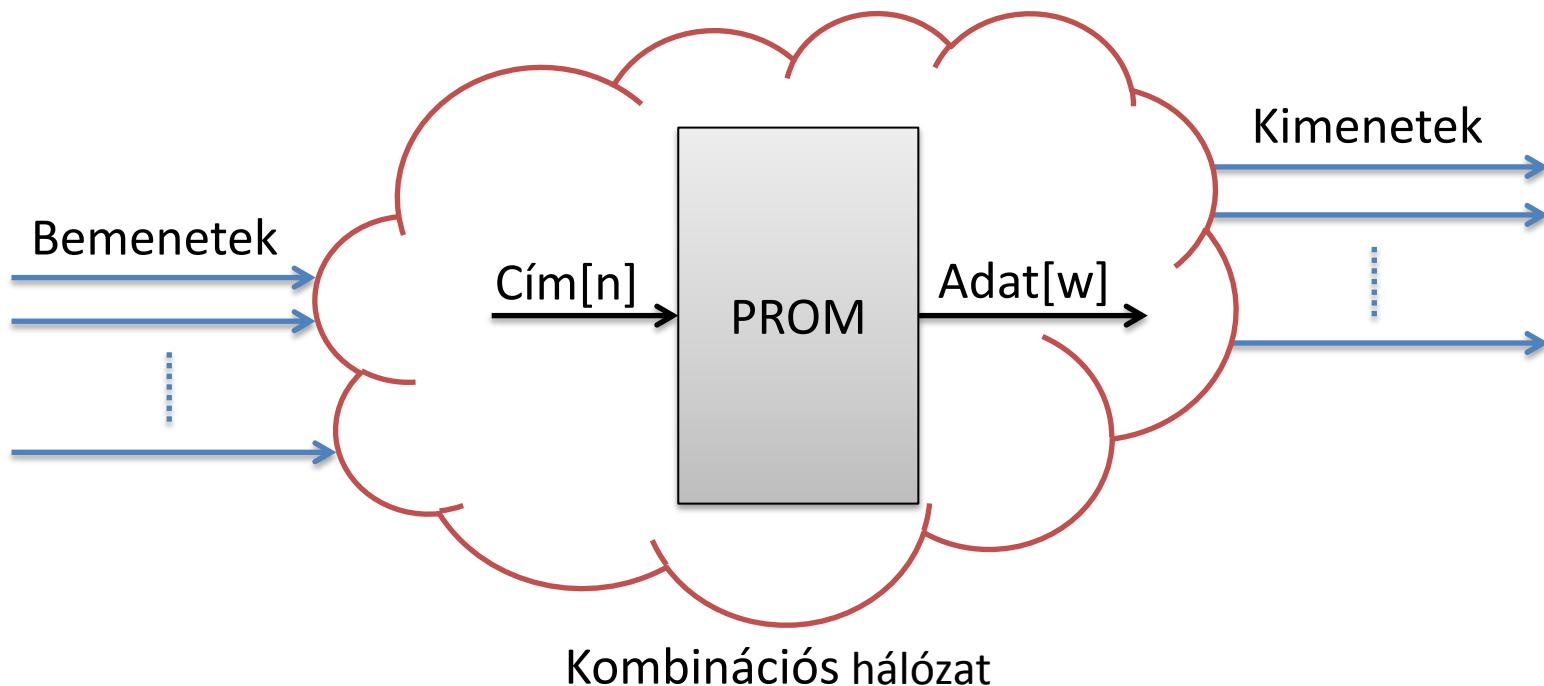
Mit jelent a programozhatóság?

*PLD: Programmable Logic Device

*SoC: System-on-Chip

PROM, EPROM, EEPROM

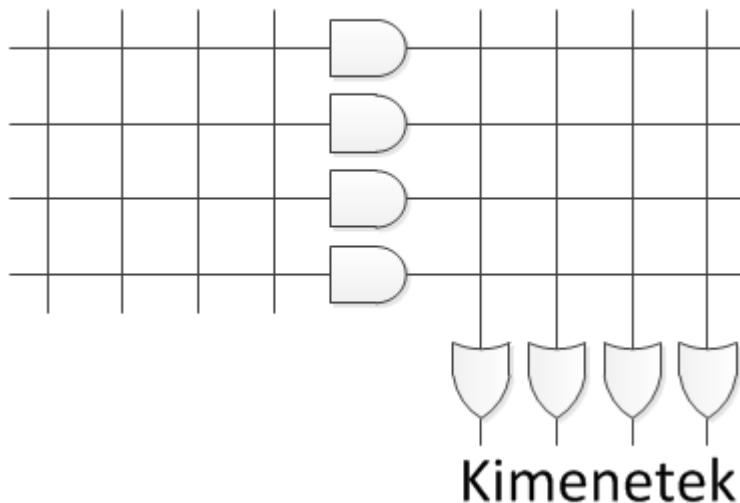
- Tetszőleges kombinációs hálózat realizálható memória felhasználásával
 - Legfeljebb n független bemeneti változó
 - Legfeljebb w független kimenet



PLA, FPLA

- PLA: Programmable Logic Array
- FPLA: Field-Programmable Logic Array
- 1975, Ron Cline, Signetics™ (melyet végül a Xilinx® felvásárolt)
- Programozható ÉS-mátrix, ill. programozható VAGY-mátrix

Bemenetek

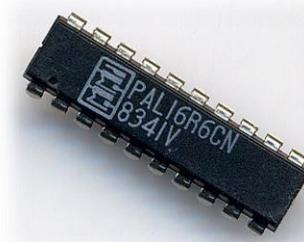
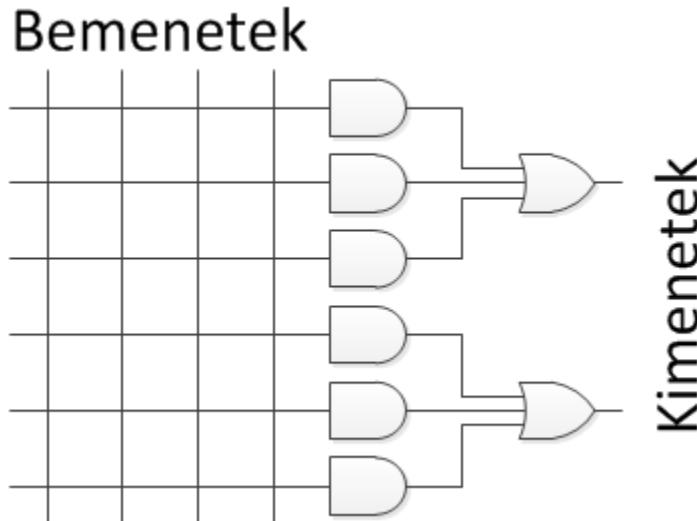


PLA, FPLA

- Rugalmas architektúra
 - Tetszőleges SOP (Sum of Products) alakban felírt logikai függvények közvetlenül realizálhatóak.
 - Egyszerre több logikai függvény is megvalósítható.
 - Ugyanazon mintermek akár többször is felhasználhatóak más-más logikai függvényekben.
- 10 µm-es gyártástechnológia
- A gyártástechnológia, ill. a nagyszámú programozható összeköttetések (fuse) miatt relatíve lassú.

PAL

- PAL: Programmable Array Logic
- 1978, John Birkner & H. T. Chua, MMI (melyet az AMD™ vásárolt fel)
- Programozható ÉS-mátrix, a VAGY-kapuk bemenetei fixek



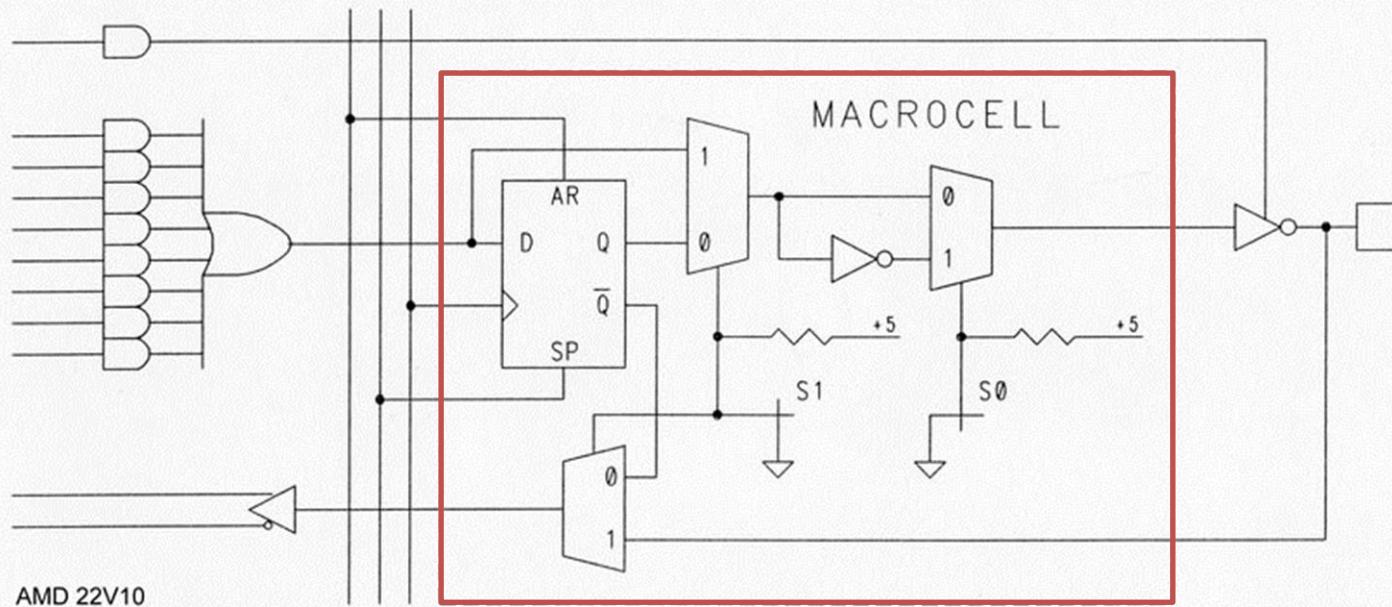
PAL

- Kevésbé rugalmas architektúra
- 10 µm-es gyártástechnológia
- A kevesebb programozható összeköttetés (*fuse*) miatt gyorsabb, mint a PLA.
- Megjelentek a kezdetleges HDL-ek, melyek logikai kifejezésekkel előállították az összeköttetéseket tartalmazó bináris file-t (*fuse map*)
 - PALASM (PAL Assembler)
 - ABEL (Advanced Boolean Expression Language)
 - CUPL (Compiler for Universal Programmable Logic)

*HDL: Hardware Description Language

PAL

- Későbbi változatokban a PAL blokkok **makrocellával** bővültek, mely lehetővé tette a regisztrált kimenetek használatát.



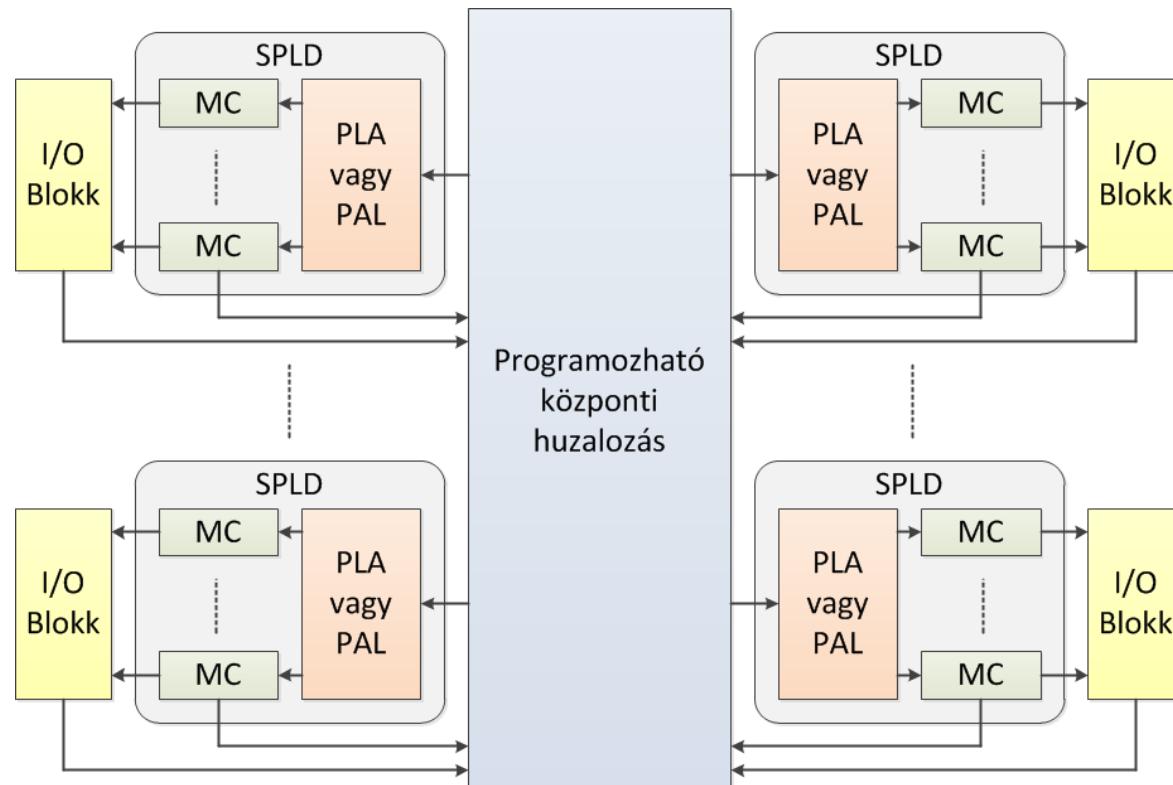
GAL

- GAL: Generic Array Logic
- 1985, Lattice Semiconductor
- Logikailag ugyanaz a struktúra, mint a PAL
- Elektromosan törölhető és újraprogramozható
 - Kiválóan alkalmazható prototípus-fejlesztésre



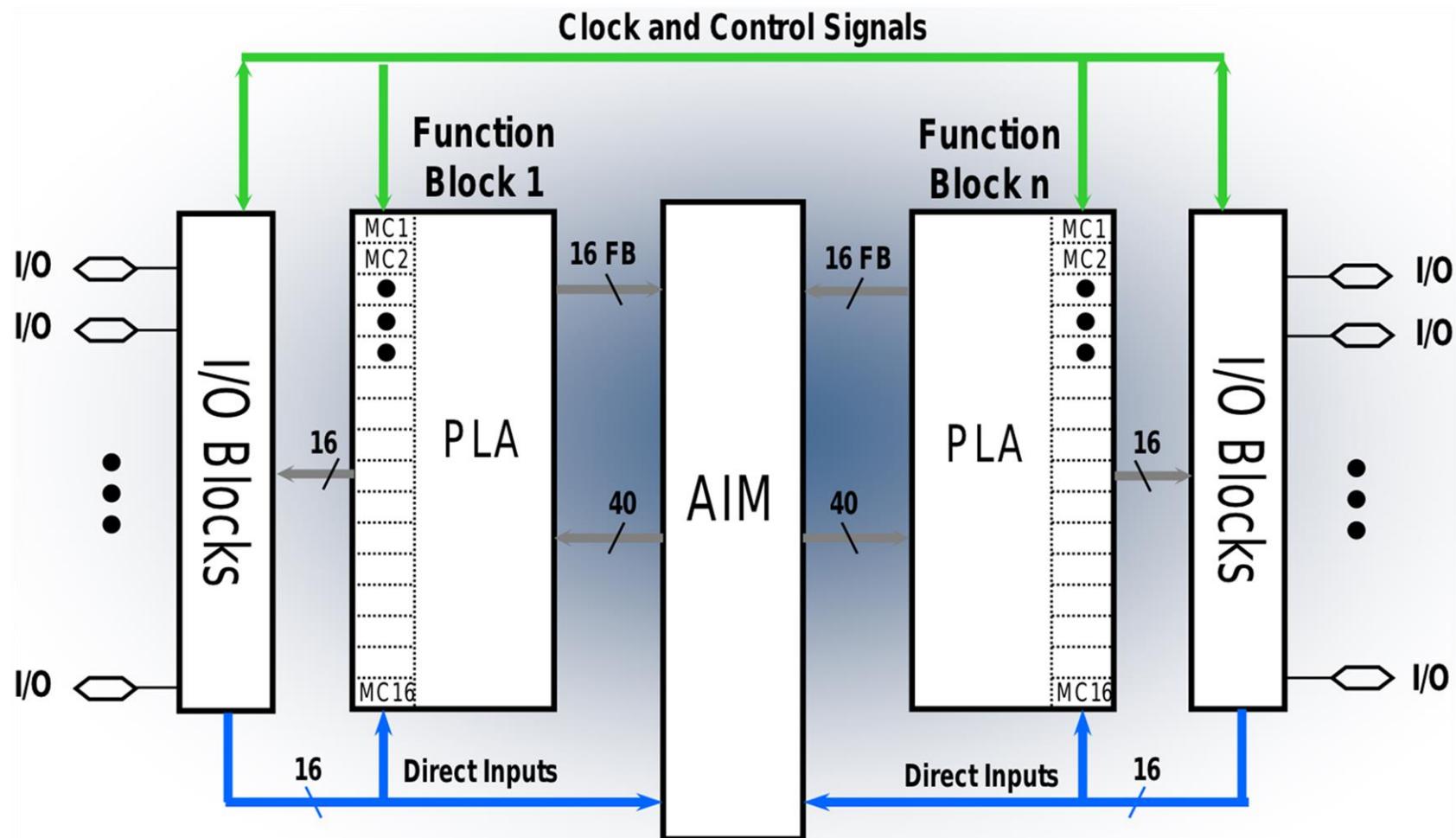
CPLD

- Több SPLD blokk egy chip-en
- Központi, globális huzalozás (**interconnect**)
- Egyszerű, determinisztikus időzítések



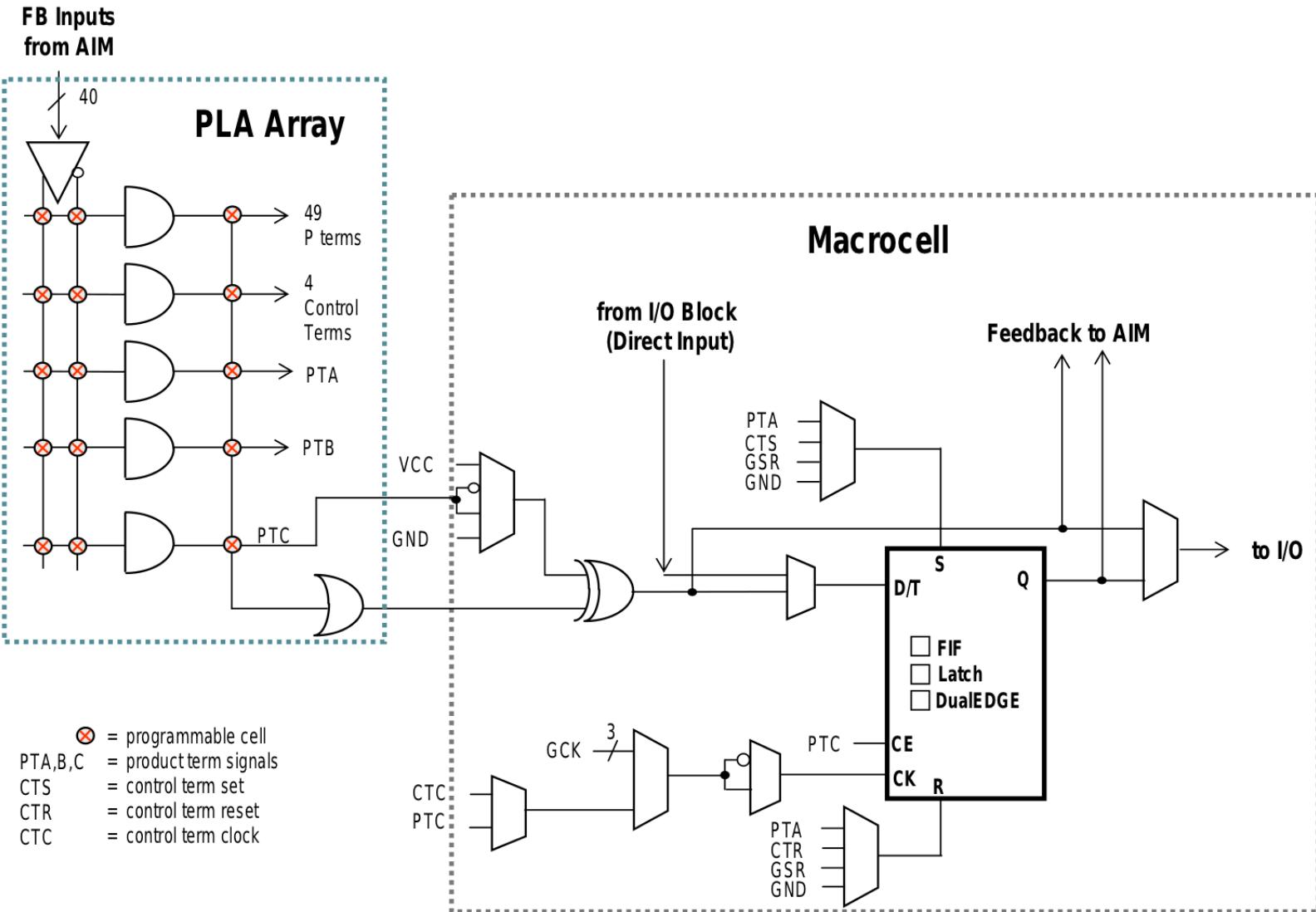
*MC: MacroCell

CPLD példa: Xilinx® CoolRunner-II



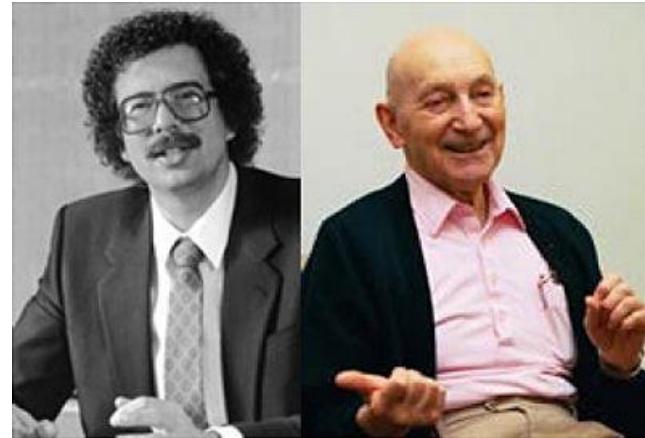
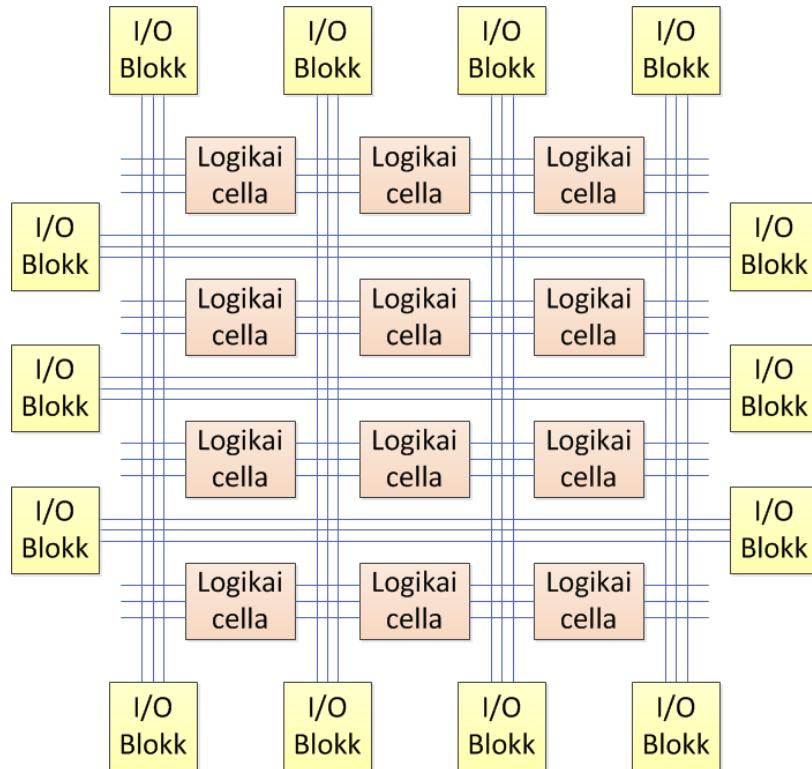
*AIM: Advanced Interconnect Matrix

CPLD példa: Xilinx® CoolRunner-II



FPGA

- 1985, Ross Freeman, Xilinx®



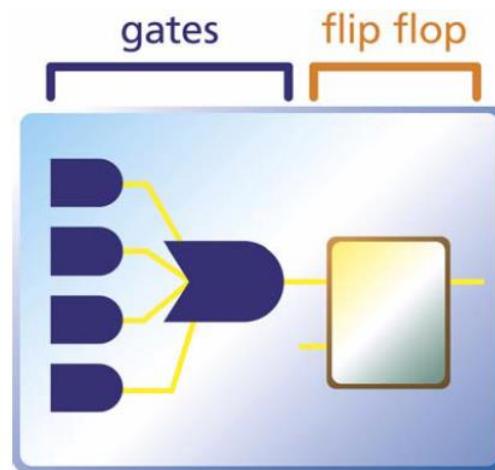
Ross Freeman

Bernie Vonderschmitt

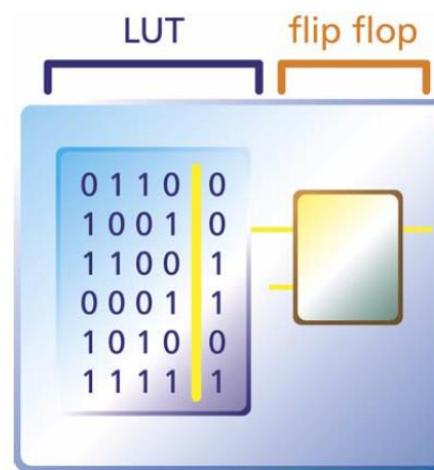
Gate Array koncepció, viszont a primitívek az egyszerű tranzisztorok helyett logikai cellák.

FPGA logikai cella

Logikai cella típusa	OTP (One-Time Programmable)	SRAM alapú
Programozhatóság	Csak egyszer programozható	Többször újraprogramozható
Technológia	Antifuse	SRAM
Logika	Hagyományos kapuk	LUT (Look-Up Table)
Konfiguráció tárolása	A programozás után megőrződik (külső) PROM-ban	



OTP logikai cella



SRAM alapú logikai cella

FPGA

- Nehezebb huzalozni, mint egy CPLD-t
- A bonyolultabb huzalozás és időzítések miatt huzalozás utáni időzítési analízis szükséges (STA: Static Timing Analysis).
- A korszerű FPGA-k funkciógazdagabbak és bonyolultabbak, mint az eddig bemutatott elrendezés, viszont a „*Field-Programmable*”, illetve a „*Gate Array*” koncepció ugyanúgy érvényes maradt.



- A *logikai cellák* egyszerű tömbje helyett 2 nagy csoportba sorolhatjuk a különböző építőelemeket:
 - Általános célú logikai blokkok
 - Speciális funkciót ellátó dedikált blokkok
(hard IP / hard macro / hard-wired core)

Példa dedikált blokkokra

- Órajel-menedzsment blokk
- Memória blokk
- Szorzó blokk
- DSP szelet
- Multi-gigabit transceiver
- Memóriavezérlő
- Ethernet MAC
- PCI Express blokk
- Processzor
- I/O blokk (gyakorlatilag dedikált funkcionálitást valósít meg, bár jelenlété állandó, nem opcionális)
- ...

Tartalom

- I. Bevezetés és alkalmazási területek
- II. Programozható logikai eszközök
- III. FPGA architektúrák
 - Általános vonatkozások
 - Xilinx® FPGA-k
- IV. Tervezés-fejlesztés FPGA-val

Tartalom

- I. Bevezetés és alkalmazási területek
- II. Programozható logikai eszközök
- III. **FPGA architektúrák**
 - Általános vonatkozások
 - Xilinx® FPGA-k
- IV. Tervezés-fejlesztés FPGA-val

LUT

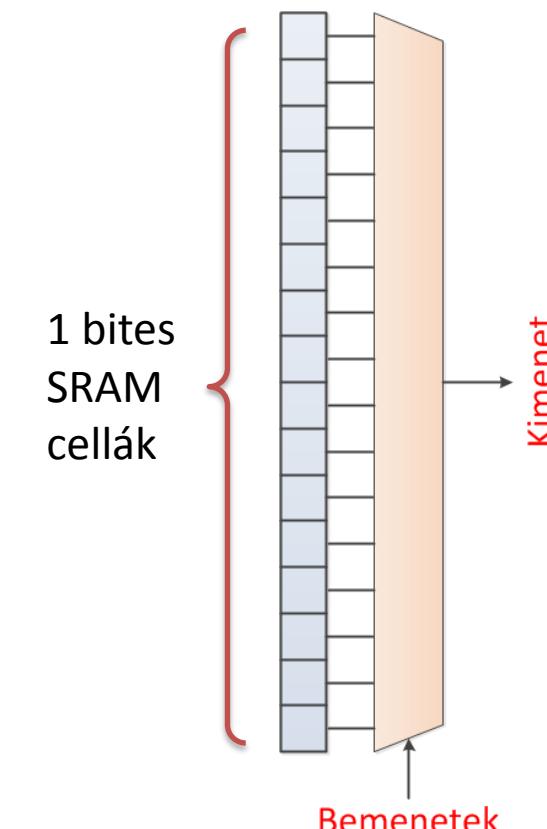
- A LUT (Look-Up Table) az FPGA belső erőforrásai között az általános célú logika egyik alapvető építőköve.
- A LUT egy általános fogalom, nem FPGA-specifikus.
- LUT-ot használhatunk több alkalmazásnál is, például:
 - Gyors (de memóriaigényesebb) szorzást implementálhatunk úgy, hogy egy táblázatban (LUT) előre eltároljuk a lehetséges szorzatokat, majd a táblázat megfelelő címzésével (az operandusok értékei által) elővessük a szorzatot.
 - Egy szinuszjal digitális szintézisekor adott felbontással egy táblázatban (LUT) előre eltároljuk a szinuszfüggvény értékeit, amiket a táblázat megfelelő címzésével előveszünk.

LUT

- Kombinációs logikai hálózatot is megvalósíthatunk ezen az elven: előre eltároljuk az összes bemeneti kombinációhoz tartozó kimenet értékét, majd a táblázat megfelelő címzésével (a kombinációs hálózat bemeneteinek aktuális értékei) megjelenik a kívánt kimeneti érték.

- Az FPGA-kban lévő LUT

- funkciója: tetszőleges kombinációs hálózat realizálása
 - felépítése: egy multiplexer, mely adatbemeneteihez kapcsolódnak a bemeneti kombinációkhöz tartozó kimeneti értéket tároló 1 bites memóriacellák.

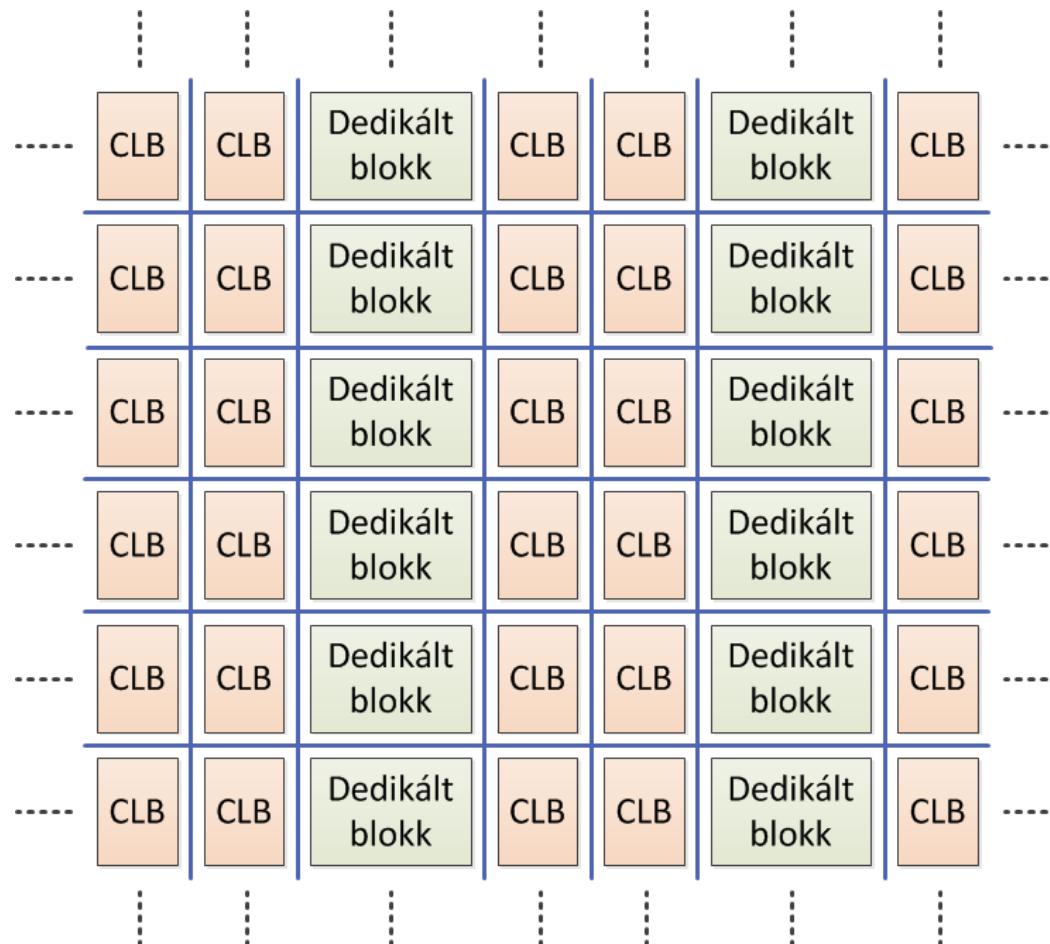


Function Generator

- A Xilinx® FPGA-kban ma már nem csak egyszerű LUT-okat találunk, hanem úgynevezett „**Function Generator**”-t is, mely különböző célokra használható:
 - **LUT**: kombinációs hálózathoz
 - **Distributed RAM**: memóriacellák
 - **SRL**: Shift Register LUT
- A Function Generator elemre gyakran „LUT/RAM/SRL”-ként hivatkoznak.

A továbbiakban mindenhol a Xilinx® terminológiáját használjuk.

Korszerű FPGA-k általános felépítése



CLB (Configurable Logic Block): általános célú logikai blokk

Órajel-terjesztés

- A digitális rendszertervezésben a szinkron hálózatok a legelterjedtebbek, így az FPGA-k architektúrája is úgy került kialakításra, hogy szinkron hálózatokat feltételeznek.
- Az órajel az FPGA-n belül különös figyelmet érdemel:
 - Órajel-terjesztő hálózat
 - Órajel régiók (clock region)

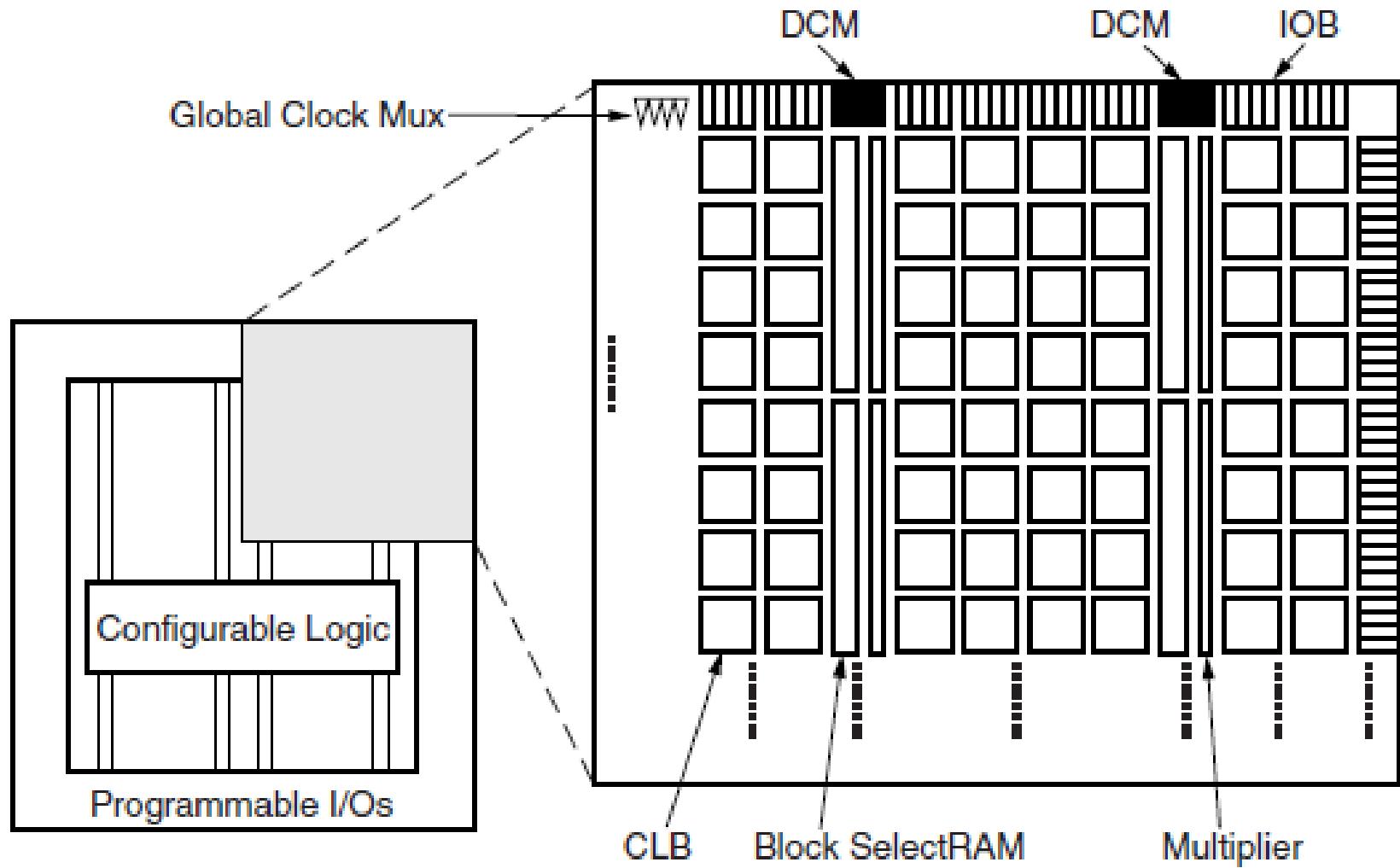
Tartalom

- I. Bevezetés és alkalmazási területek
- II. Programozható logikai eszközök
- III. FPGA architektúrák
 - Általános vonatkozások
 - Xilinx® FPGA-k
- IV. Tervezés-fejlesztés FPGA-val

Tartalom

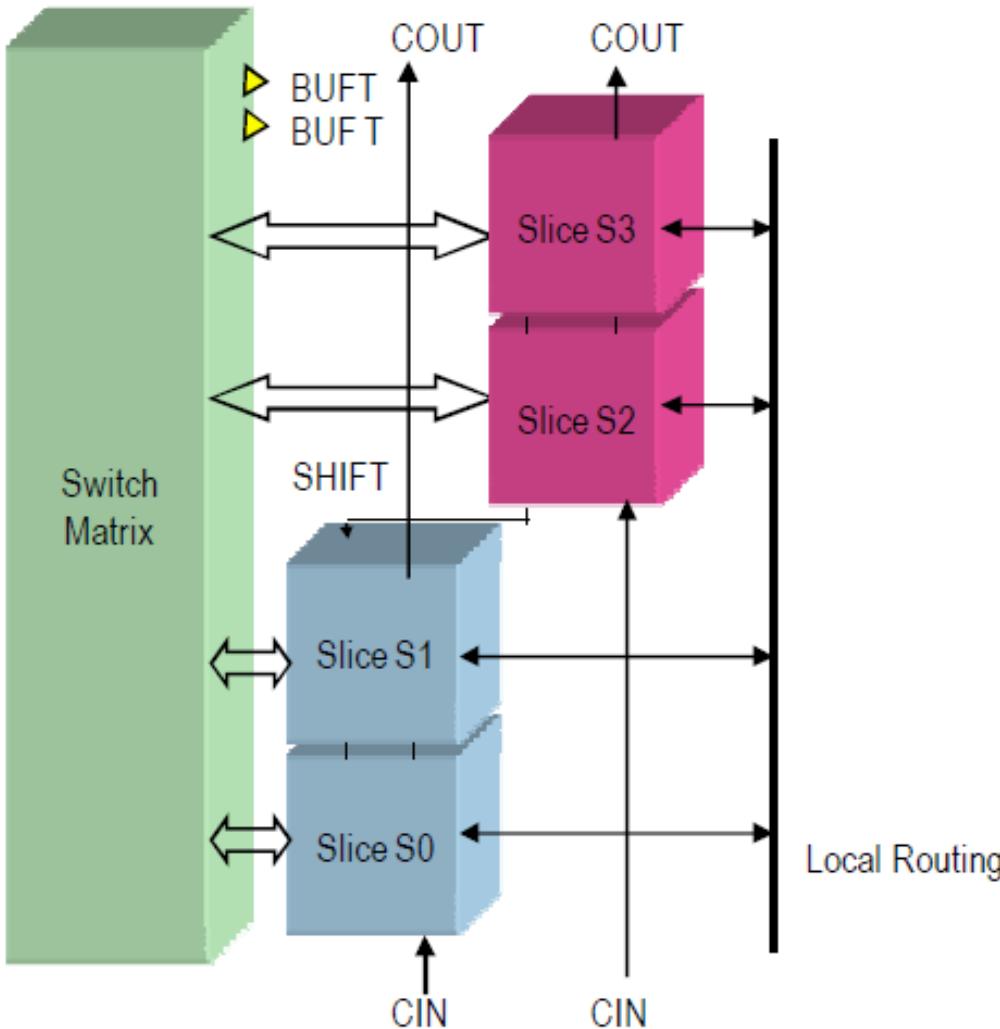
- I. Bevezetés és alkalmazási területek
- II. Programozható logikai eszközök
- III. **FPGA architektúrák**
 - Általános vonatkozások
 - Xilinx® FPGA-k
- IV. Tervezés-fejlesztés FPGA-val

Virtex-II architektúra



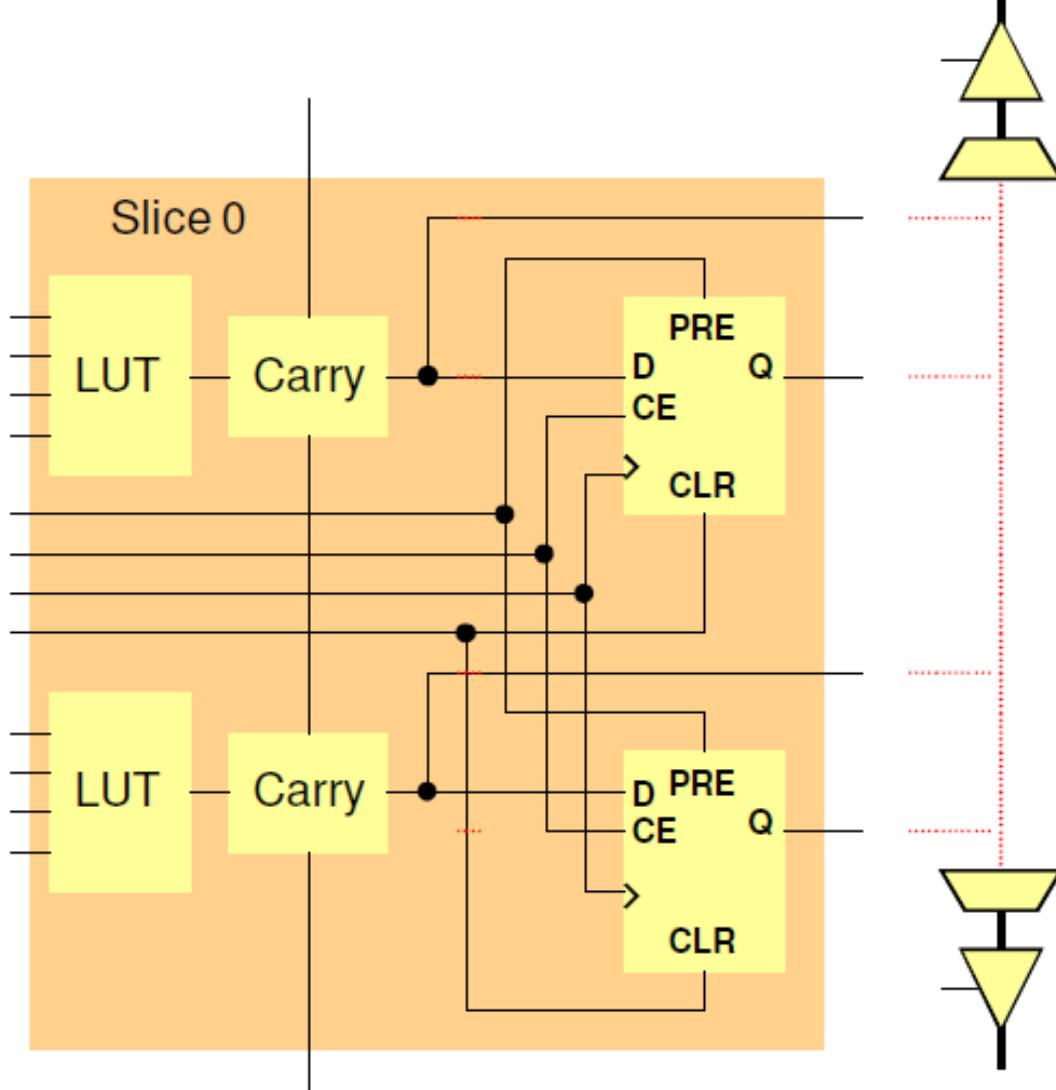
*DCM: Digital Clock Manager

CLB: Configurable Logic Block



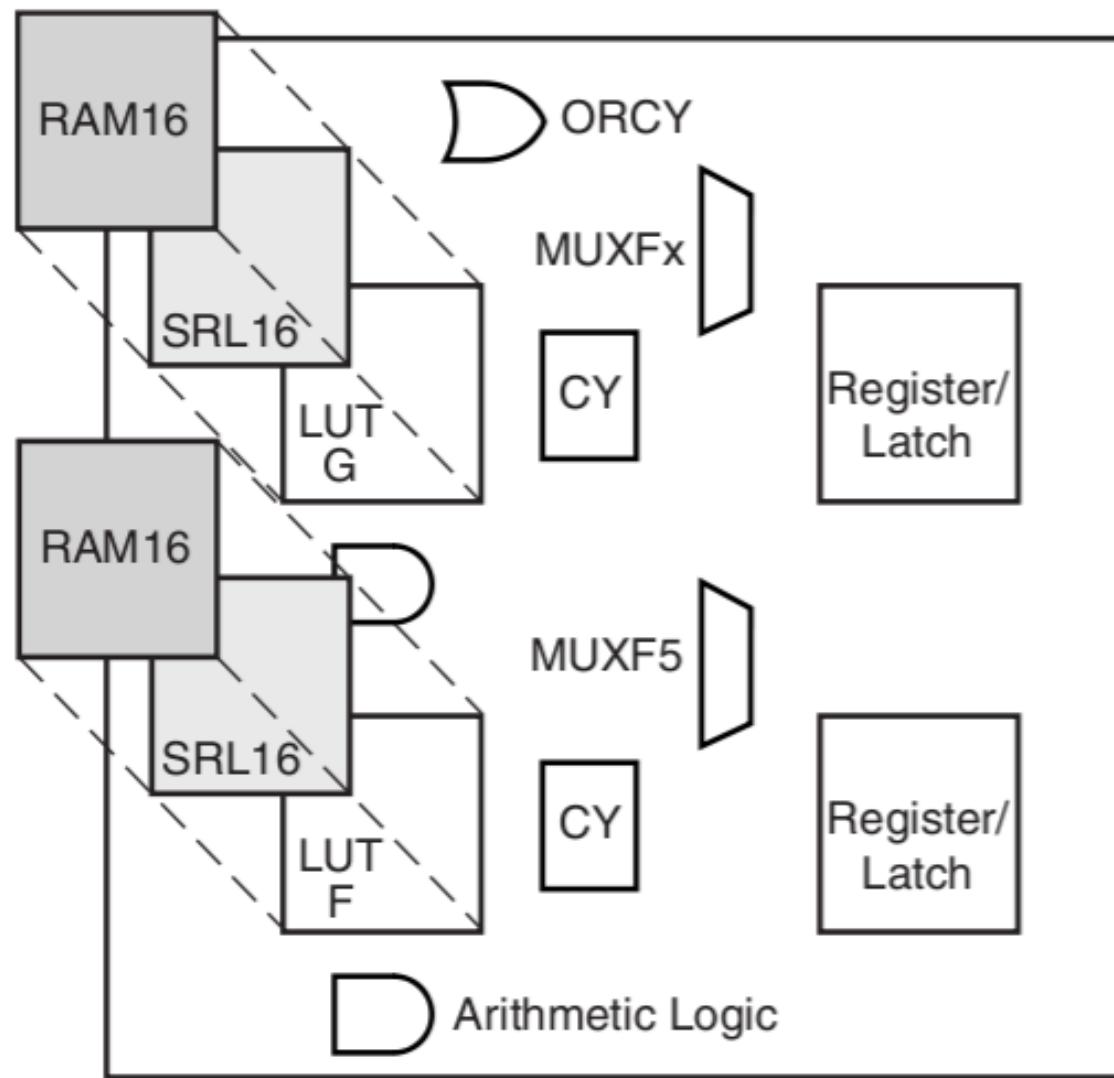
- Slice-ok
- Lokális vezetékezés (Local routing): a szomszédos CLB-k felé
- Carry-továbbító lánc

Egyszerűsített Slice felépítés



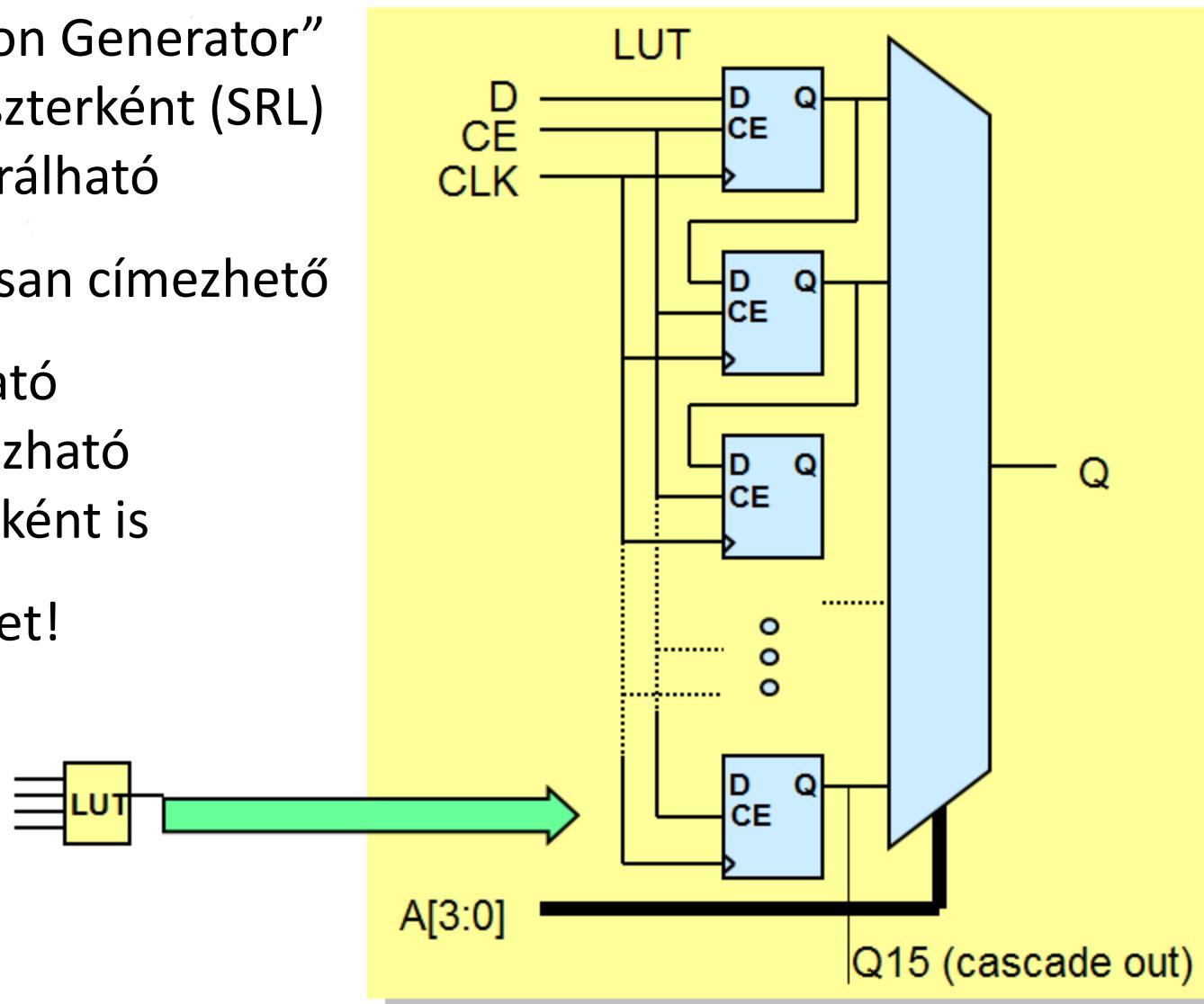
- LUT-ok
- Carry-továbbító lánc
- Tárolók
- Slice kimenetek:
 - kombinációs
 - regiszter

Virtex-II Slice



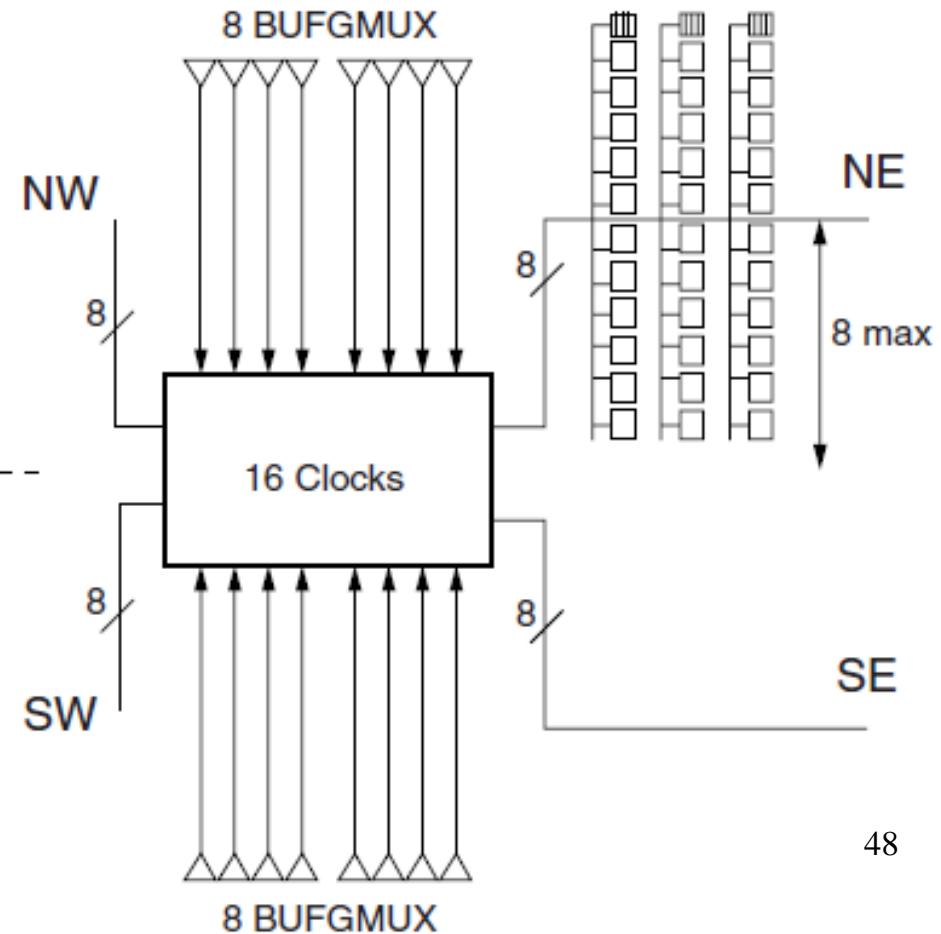
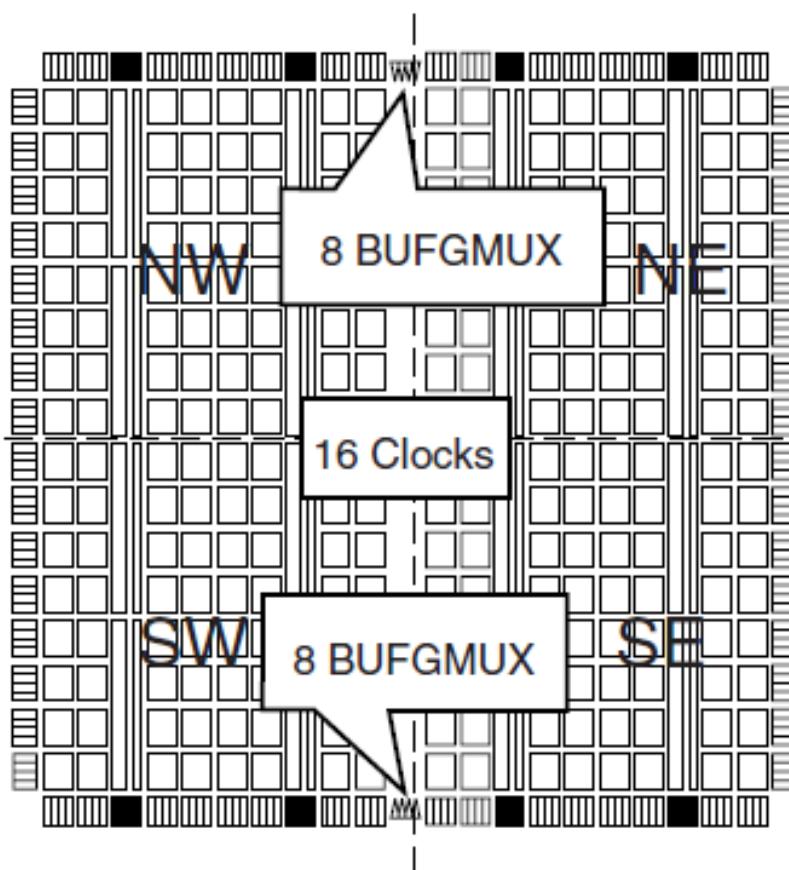
SRL16CE (16-bites shift regiszter)

- A „Function Generator” shift-regiszterként (SRL) is konfigurálható
- Dinamikusan címezhető
- Használható programozható késleltetőként is
- Nincs Reset!

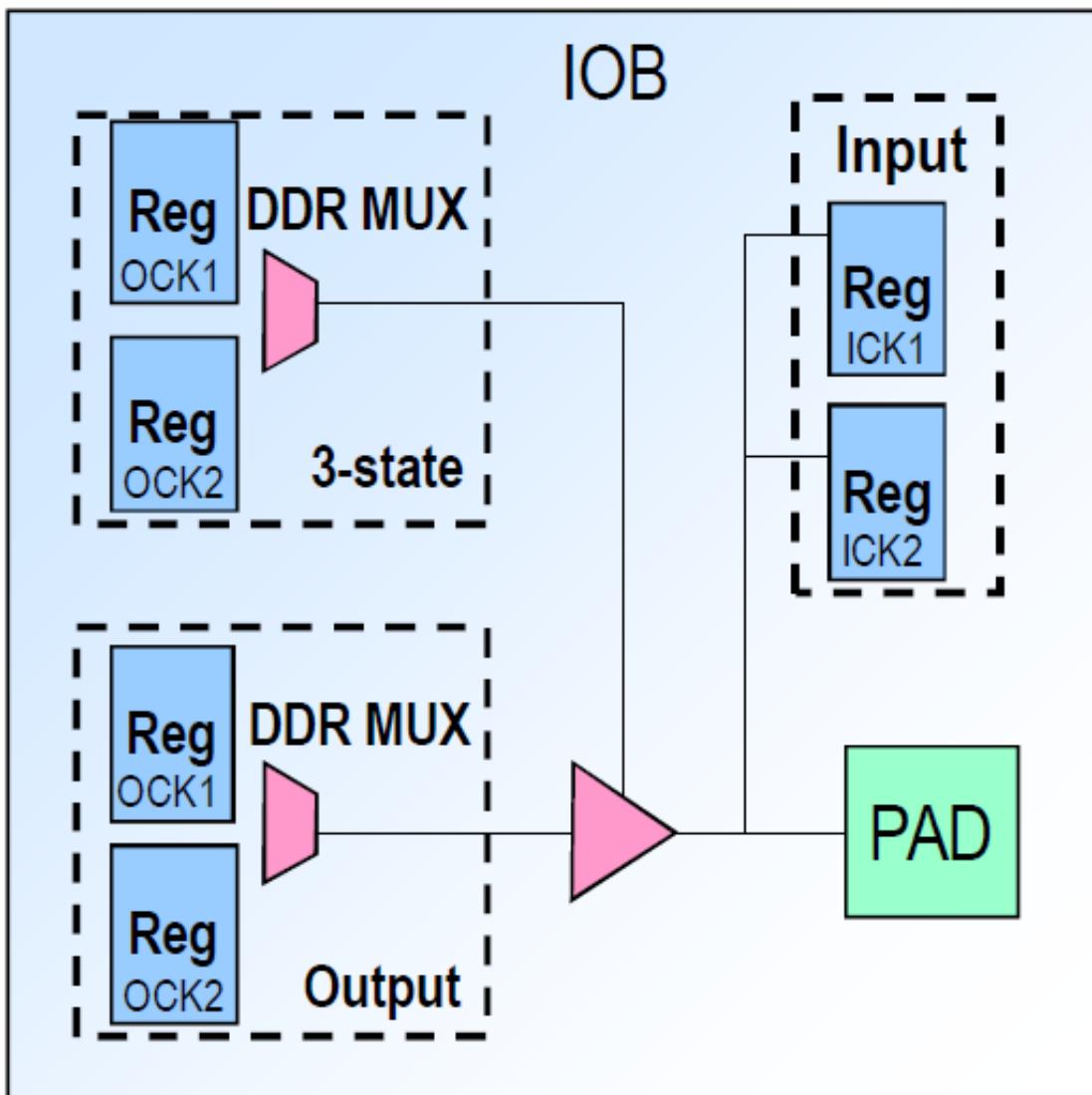


Globális órajel

- Globális órajel multiplexerek (BUFG, BUFGCE, BUFGMUX)
 - Meghajthatja: bemeneti láb, DCM vagy belső logika



IOB: I/O Block



- Különböző egyvezetékes, aszimmetrikus (single-ended) logikai szabványok (pl. LVTTL, LVCMS)
- Differenciális jelátviteli szabványok (pl. LVDS, LVPECL)
- DCI (Digitally Controlled Impedance)
- Újabb eszközökben:
 - ISERDES, OSERDES
 - IDELAY, ODELAY

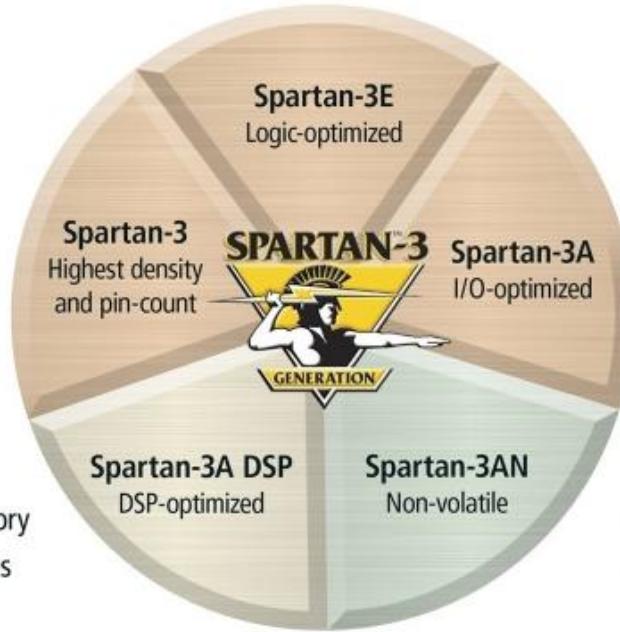
További eszközök

- Az alapkoncepció változatlan, viszont a technológia fejlődése és a felhasználói igények érdekében az egyes generációk változásokon estek át.

Spartan-3 család

Mainstream

- Broad range of densities, general functionality and targeted specific application solutions
- Lower total system cost while increasing functionality



DSP

- Integrated DSP MACs and expanded memory
- Optimized for signal processing applications

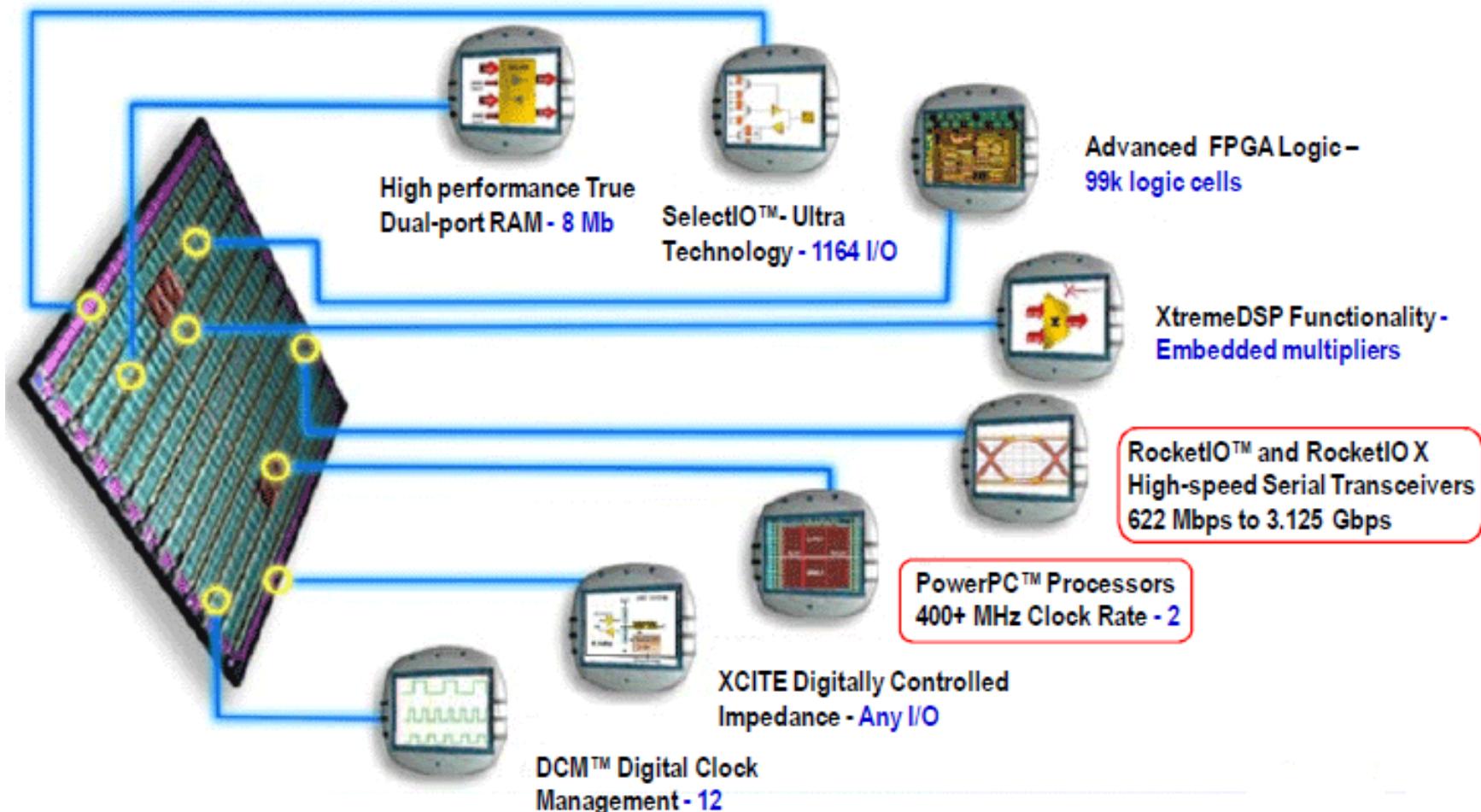
Non-Volatile

- Combines leading-edge technology FPGAs & Flash technologies
- New evolution in security, protection and functionality

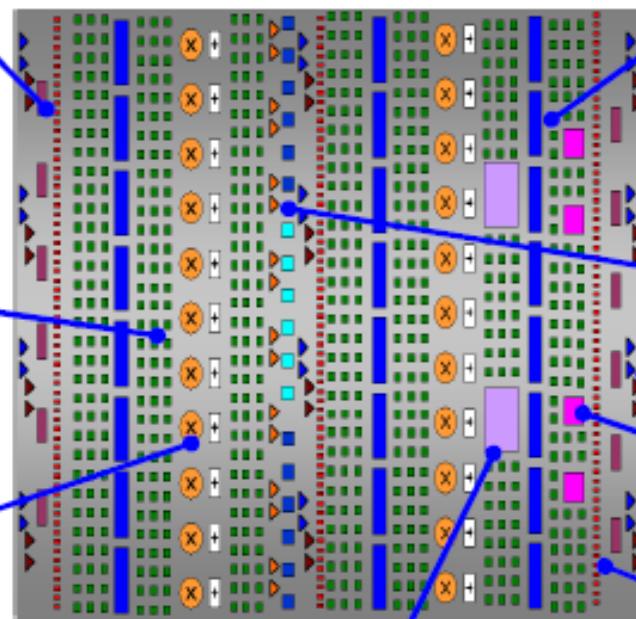
- Költségkímélő megoldás
- Alapja a Virtex-II architektúra

Virtex-II Pro

Contains embedded Processors and Multi-Gigabit Transceivers



Virtex-4



*RocketIO™
Multi-Gigabit
Transceivers
622 Mbps–10.3 Gbps*

*Smart RAM
New block RAM/FIFO*

*Advanced CLBs
200K Logic Cells*

*Xesium Clocking
Technology
500 MHz*

*XtremeDSP™
Technology Slices
256 18x18 GMACs*

*Tri-Mode
Ethernet MAC
10/100/1000 Mbps*

*PowerPC™ 405
with APU Interface
450 MHz, 680 DMIPS*

*1 Gbps SelectIO™
ChipSync™ Source synch,
XCITE Active Termination*

Virtex-5

Enhanced

36Kbit Dual-Port Block RAM / FIFO with Integrated ECC

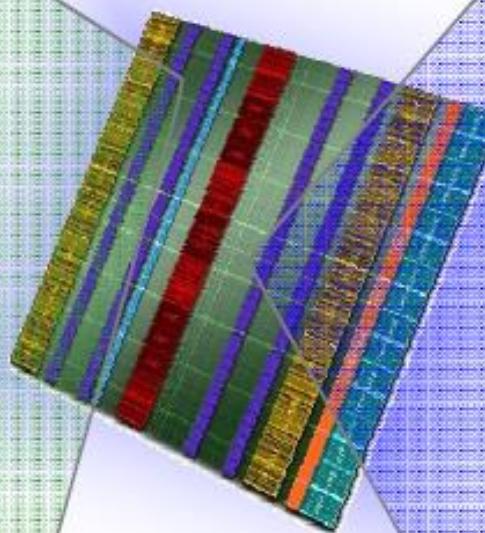
550 MHz Clock Management Tile with DCM and PLL

SelectIO with ChipSync Technology and XCITE DCI

Advanced Configuration Options

25x18 DSP Slice with Integrated ALU

Tri-Mode 10/100/1000 Mbps Ethernet MACs



New

Most Advanced High-Performance Real 6LUT Logic Fabric

PCI Express® Endpoint Block

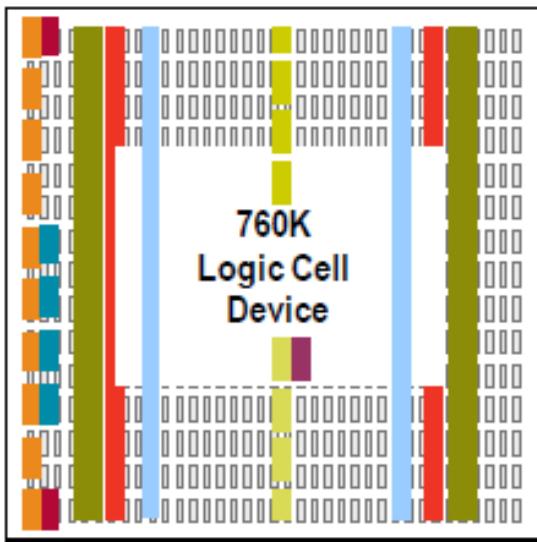
System Monitor Function with Built-in ADC

Next Generation PowerPC® Embedded Processor

*RocketIO™ Transceiver Options
Low-Power GTP: Up to 3.75 Gbps
High-Performance GTX: Up to 6.5 Gbps*

A Xilinx® 6. generációs eszközei

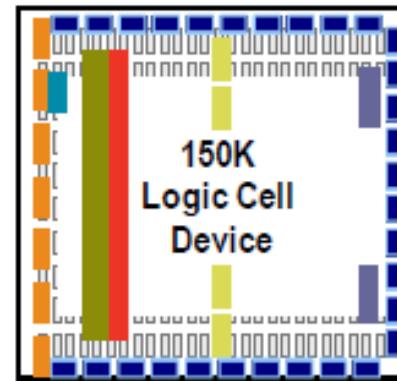
Virtex-6 FPGAs



Common Resources

- LUT-6 CLB
- BlockRAM
- DSP Slices
- High-performance Clocking
- FIFO Logic
- Parallel I/O
- HSS Transceivers*
- PCIe® Interface

Spartan-6 FPGAs



- Hardened Memory Controllers
- 3.3 Volt compatible I/O

*Optimized for target application in each family

A Xilinx® 7. generációs eszközei

Maximum Capability	Lowest Power and Cost	Industry's Best Price/Performance	Industry's Highest System Performance	Extensible Processing Platform
Logic Cells	20K – 355K	70K – 480K	285K – 2,000K	30K – 350K
Block RAM	12 Mb	34 Mb	65 Mb	240KB – 2180KB
DSP Slices	40 – 700	240 – 1,920	700 – 3,960	80 – 900
Peak DSP Perf.	504 GMACS	2,450 GMACs	5,053 GMACS	1080 GMACS
Transceivers	4	32	88	16
Transceiver Performance	3.75Gbps	6.6Gbps and 12.5Gbps	12.5Gbps, 13.1Gbps and 28Gbps	6.6Gbps and 12.5Gbps
Memory Performance	1066Mbps	1866Mbps	1866Mbps	1333Mbps
I/O Pins	450	500	1,200	372
I/O Voltages	3.3V and below	3.3V and below 1.8V and below	3.3V and below 1.8V and below	3.3V and below 1.8V and below

Megjegyzés: a Xilinx® FPGA-k 6. generációjáig 2 különböző család és architektúra volt elérhető:

- alacsony költségű **Spartan** család
- nagyteljesítményű **Virtex** család

Egységes architektúra

- › A 6. generációig különböző architektúrájú *Spartan* és *Virtex* családok.
- › A 7. generációtól egységes architektúra. Így az IP újrahasznosítás (IP reuse), illetve a rendszer portolása a családok között könnyebben megvalósítható.



Logic Fabric
LUT-6 CLB



Precise, Low Jitter Clocking
MMCMs



On-Chip Memory
36Kbit/18Kbit Block RAM



Enhanced Connectivity
PCIe® Interface Blocks



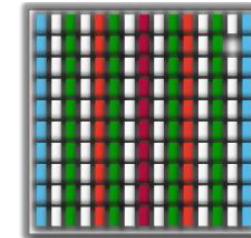
DSP Engines
DSP48E1 Slices



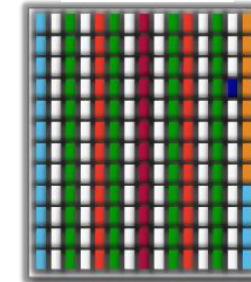
Hi-perf. Parallel I/O Connectivity
SelectIO™ Technology



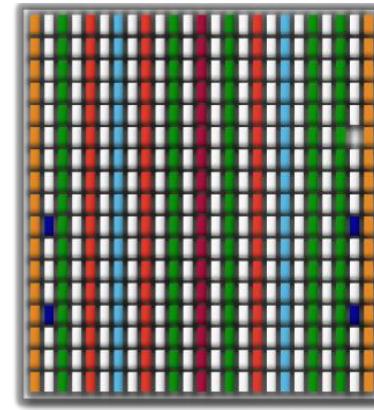
Hi-performance Serial I/O Connectivity
Transceiver Technology



Artix™-7 FPGA



Kintex™-7 FPGA

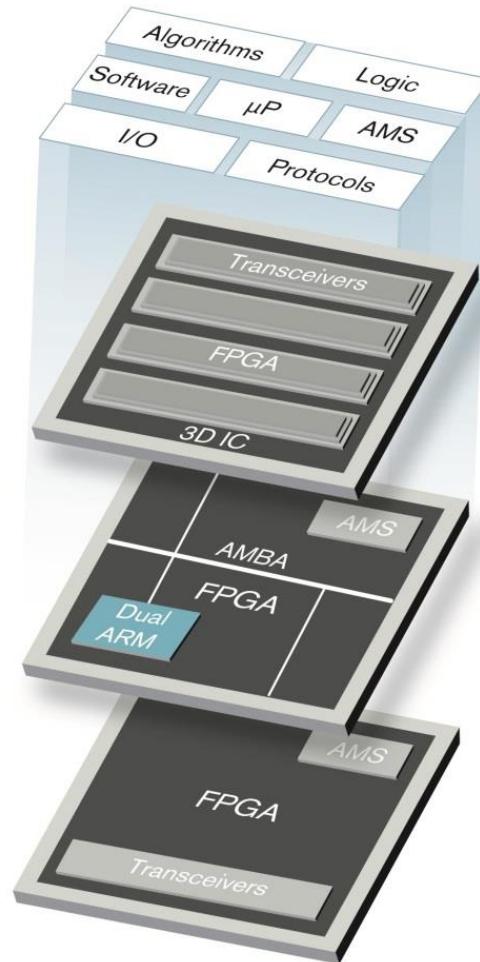


Virtex®-7 FPGA

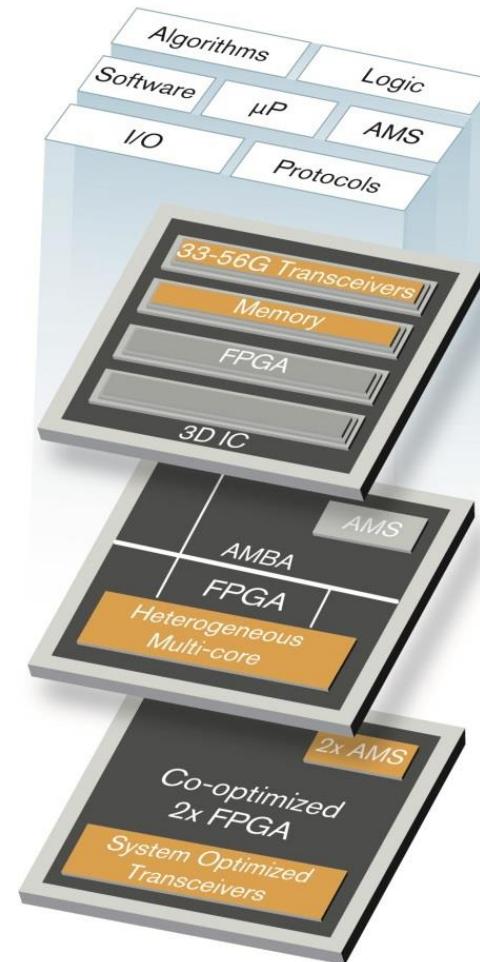
FPGA evolúció (Xilinx®)



Programmable Logic Devices
Programmable "Logic"



All Programmable Devices
First Generation - 28nm



All Programmable Devices
Second Generation - 20nm

3D IC

SOC

FPGA

Hibrid eszközök

- ❖ FPLIC: Field Programmable System Level Integrated Circuits
 - Gyártó: Atmel
 - AVR + FPGA egy chipben
- ❖ PSoC: Programmable System-on-Chip
 - Gyártó: Cypress Semiconductor
 - M8C kontroller + konfigurálható digitális és analóg blokkok

Út a jövőbe?

- ❖ FPOA: Field-Programmable Object Array
 - Gyártó: MathStar™
 - Objektumok programozható összeköttetésekkel
 - ALU
 - Multiply Accumulator
 - Register file
 - ...
- ❖ Achronix Speedster FPGA-k
 - PicoPIPE
 - Akár 1,5 GHz belső működés
 - Aszinkron tervezés

Érdekesség

- ❖ FPAA: Field-Programmable Analog Array
 - Konfigurálható analóg blokkokat (CAB) tartalmaz programozható összeköttetésekkel
 - Az FPGA analóg társa

Xcell Journal

HIGH-PERFORMANCE DSP EDITION

Xcell journal

SOLUTIONS FOR A PROGRAMMABLE WORLD

Issue 62
Fourth Quarter 2007

**XtremeDSP Solutions:
The Sky's the Limit**

COVER

Processing Signals from Outer Space with BEE2

INSIDE

Easy FPGA Development

Prototyping Image Processing Applications

Boosting Wireless Subsystem Performance with FPGA Co-Processing

Integrating HDL Design and Verification with System Generator

Audio Sample Rate Conversion in FPGAs

XILINX
www.xilinx.com/xcell/

Issue 71
Second Quarter 2010

Xcell journal

SOLUTIONS FOR A PROGRAMMABLE WORLD

**Xilinx Unveils ARM-Based Architecture
Targeting Software and System Developers**

INSIDE

BDTI Study Certifies High-Level Synthesis Flows for DSP-Centric FPGA Design

A Mix of FPGA IP and Resources Makes DisplayPort Compliance Easy

CloudShield Uses Virtex-5 FPGAs to Speed Packet Processing

FPGA-based Control Plane/Data Plane Video Processing Suits Industrial Apps

XILINX
www.xilinx.com/xcell/

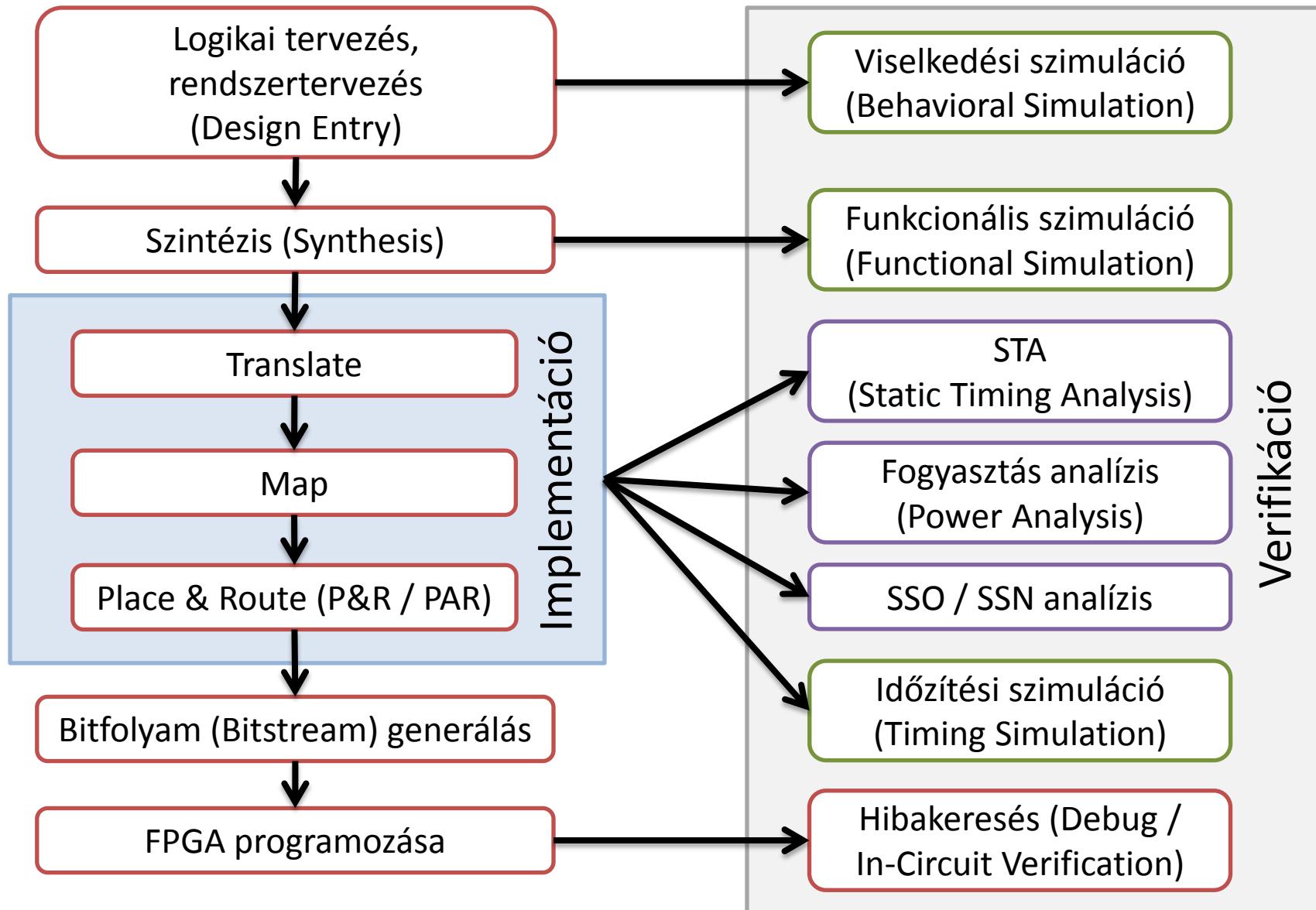
Tartalom

- I. Bevezetés és alkalmazási területek
- II. Programozható logikai eszközök
- III. FPGA architektúrák
 - Általános vonatkozások
 - Xilinx® FPGA-k
- IV. Tervezés-fejlesztés FPGA-val

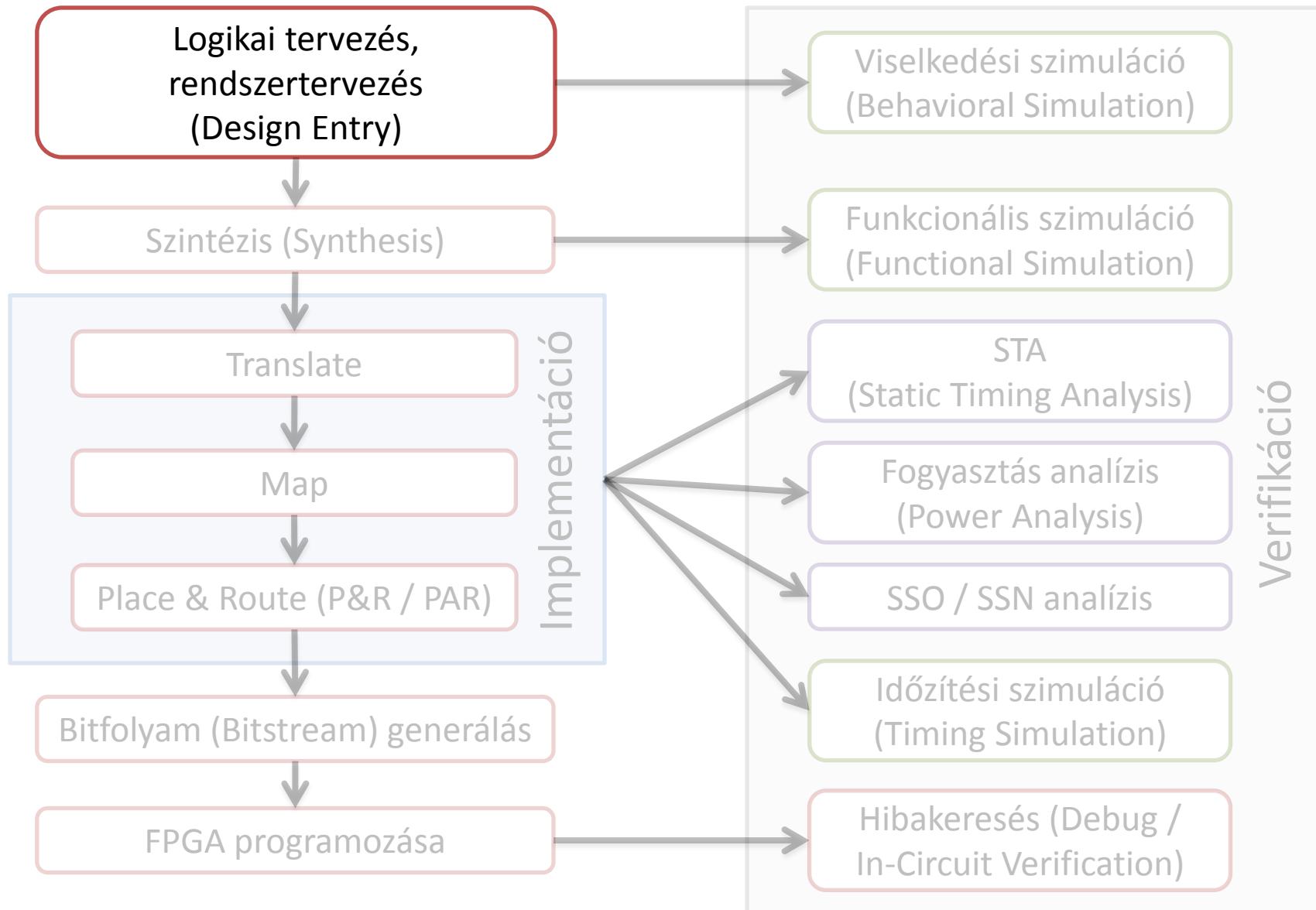
Tartalom

- I. Bevezetés és alkalmazási területek
- II. Programozható logikai eszközök
- III. FPGA architektúrák
 - Általános vonatkozások
 - Xilinx® FPGA-k
- IV. Tervezés-fejlesztés FPGA-val

A fejlesztés lépései



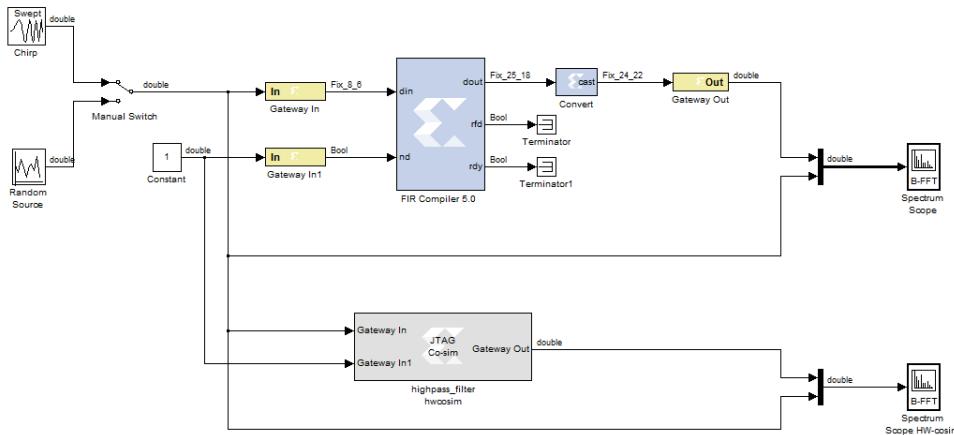
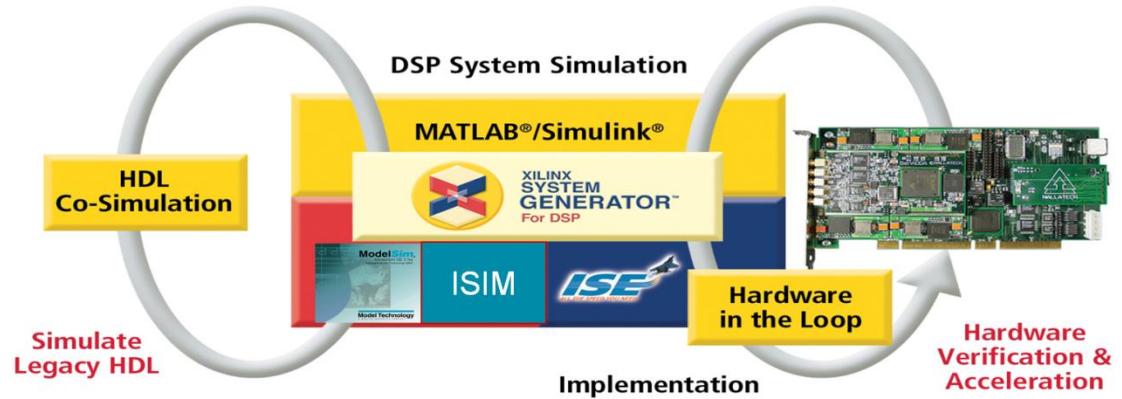
A fejlesztés lépései



Logikai tervezés lehetőségei

- Hardverleírás alacsonyszintű leírónyelv használatával
(*VHDL, Verilog, ...*)
- C alapú hardverleírás magasszintű szintézis használatával
(*Xilinx Vivado HLS, Altera C2H, Mentor Graphics Catapult C, Impulse C, ...*)
- Sematikus ábra használata tipikusan struktúrális tervrészkekhez
(*Mentor Graphics HDL Designer, FPGA gyártók fejlesztőkörnyezetei, ...*)
- Modellalapú tervezés VDF (Visual Data Flow) eszköz segítségével
(*MATLAB Simulink, Cadence SPW, Synopsys COSSAP, Ptolemy (UC Berkeley), ...*)
- Szekvenciadiagram szerkesztése állapotgépekhez
- Egy-egy almodul származhat valamilyen IP generáló szoftvertől (*Xilinx CORE Generator, Altera Megawizard, ...*) vagy harmadik fél től netlista formájában

Modellalapú tervezés



- Konkurrens modellezés a hardverleíráshoz hasonlóan
- HiL (Hardware-in-the-Loop)

Xilinx CORE Generator

The image shows two windows from the Xilinx IP Catalog and the LogiCORE IP Symbol configuration tool.

IP Catalog: A tree view of available IP components across various categories. Key sections include:

- Automotive & Industrial**
- AXI Infrastructure**
- BaseIP**:
 - Multiply Accumulator
 - Multiply Adder
- Basic Elements**:
 - Accumulators
 - Counters
 - DSP48 Macro
 - Memory Elements
 - Registers, Shifters & Pipelining
- Communication & Networking**:
 - Error Correction
 - Ethernet
 - Modulation
 - Networking
 - Serial Interfaces
 - Telecommunications
 - Wireless
- Debug & Verification**:
 - AXI Bus Functional Model
 - Debug
- Digital Signal Processing**:
 - Building Blocks
 - Filters
 - Modulation
 - Transforms
 - Trig Functions
 - Waveform Synthesis
- Embedded Processing**:
 - AXI Infrastructure
 - AXI Peripheral
 - Processor
- FPGA Features and Design**:
 - Clocking
 - IO Interfaces
 - Soft Error Mitigation
 - System Monitor
 - XADC
- Math Functions**:
 - Adders & Subtractors
 - Conversions
 - CORDIC
 - Dividers
 - Floating Point
 - Linear Algebra Toolkit
 - Multipilers
 - Square Root
 - Trig Functions
- Memories & Storage Elements**:
 - FIFOs
 - Memory Interface Generators
 - RAMs & ROMs
- Standard Bus Interfaces**:
 - DisplayPort
 - PCI
 - PCI Express
 - RapidIO
 - Spdif
- Video & Image Processing**

Version: 2.1 (for most sections)

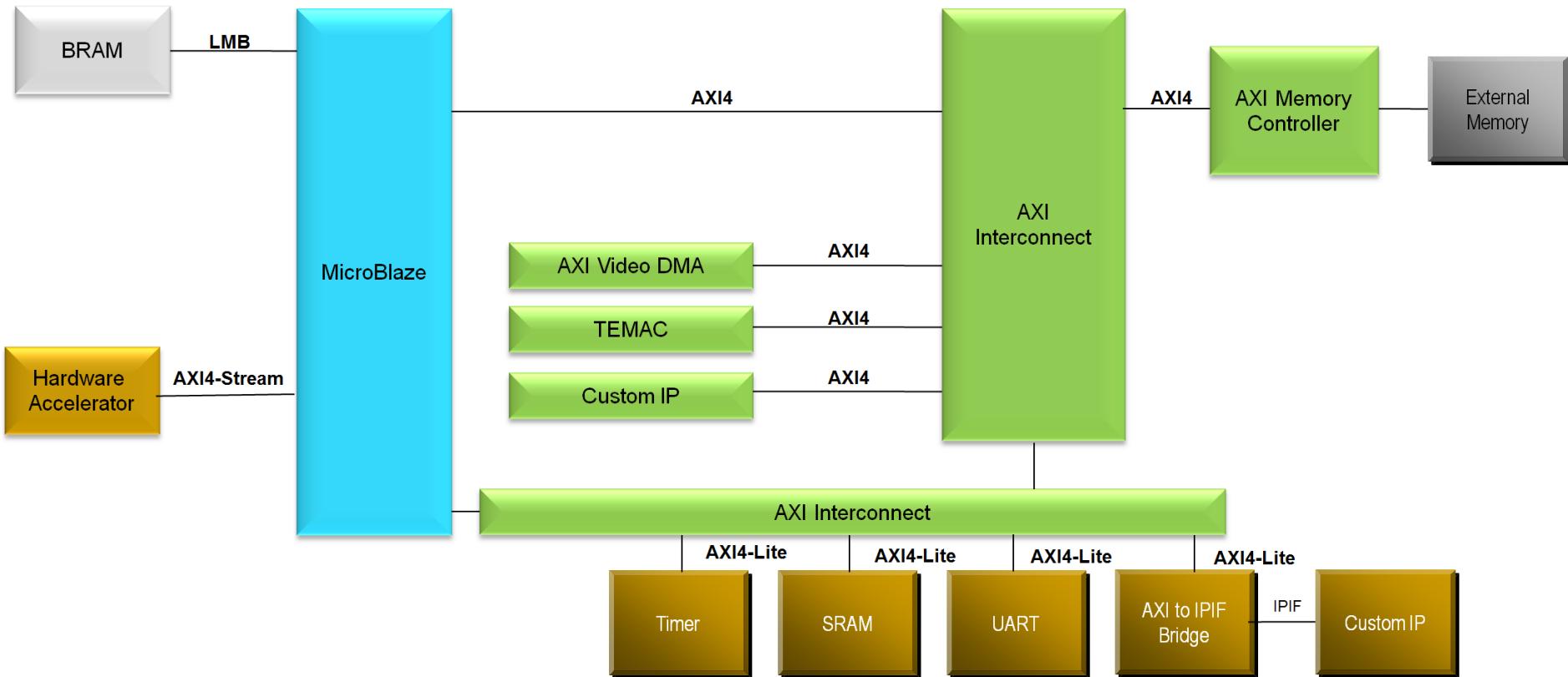
LogiCORE Fast Fourier Transform (FFT) IP Symbol: A configuration interface for the xfft_v8_0_0 component.

- Component Name:** xfft_v8_0_0
- Channels:** 1
- Transform Length:** 1024
- Implementation Options:**
 - Target Clock Frequency: 250 MHz
 - Automatically Select (radio button selected)
 - Target Data Throughput: 50 MSPS
 - Pipelined, Streaming I/O
 - Radix-4, Burst I/O
 - Radix-2, Burst I/O
 - Radix-2 Lite, Burst I/O
- Transform Length Options:**
 - Run Time Configurable Transform Length (checkbox)

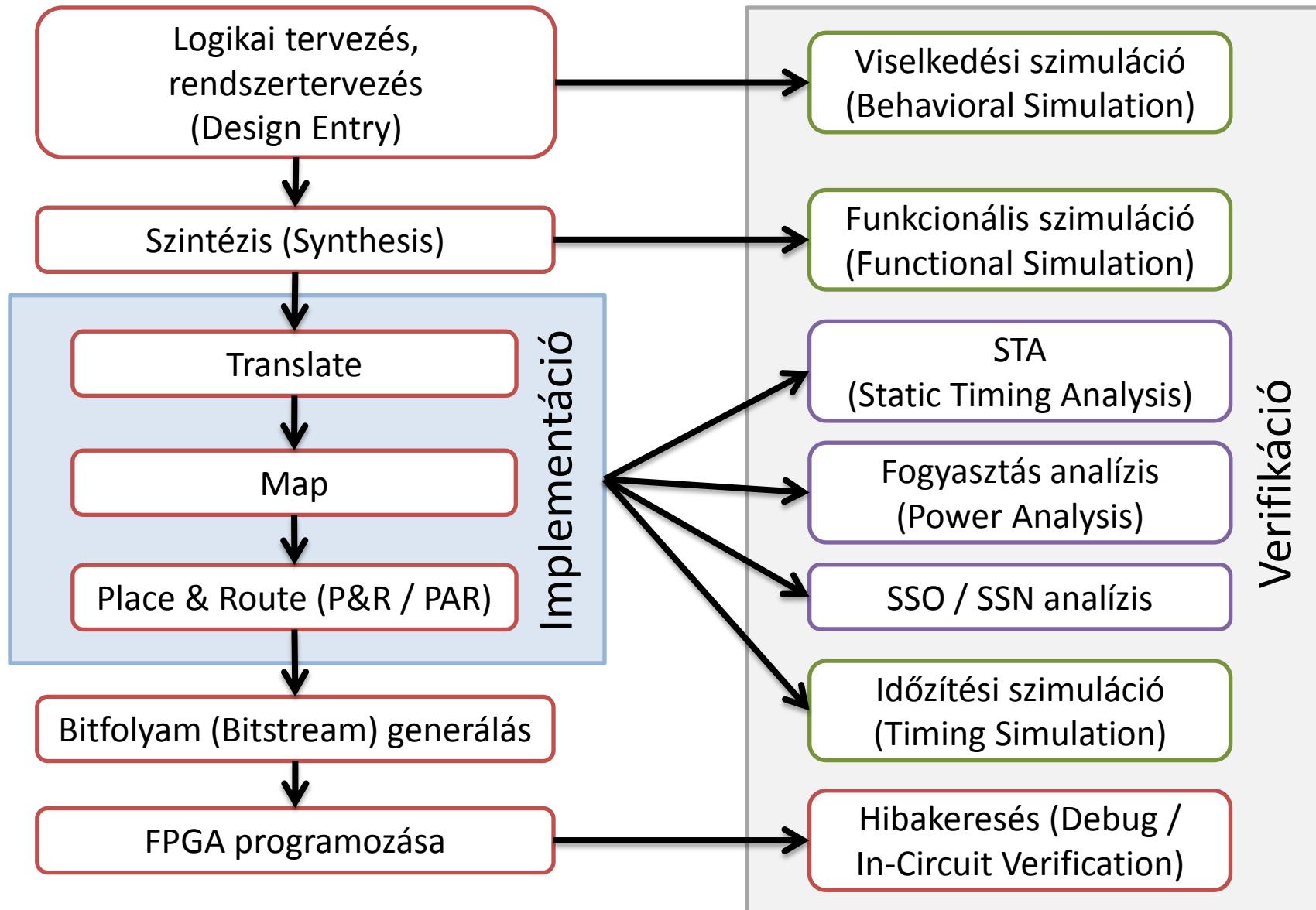
Below the configuration interface are tabs for **IP Symbol**, **Implementation Details**, and **Latency**. At the bottom are buttons for **Datasheet**, **< Back**, **Page 1 of 3**, **Next >**, **Generate**, **Cancel**, and **Help**.

- Bőséges IP választék
- Paraméterezhető IP-k

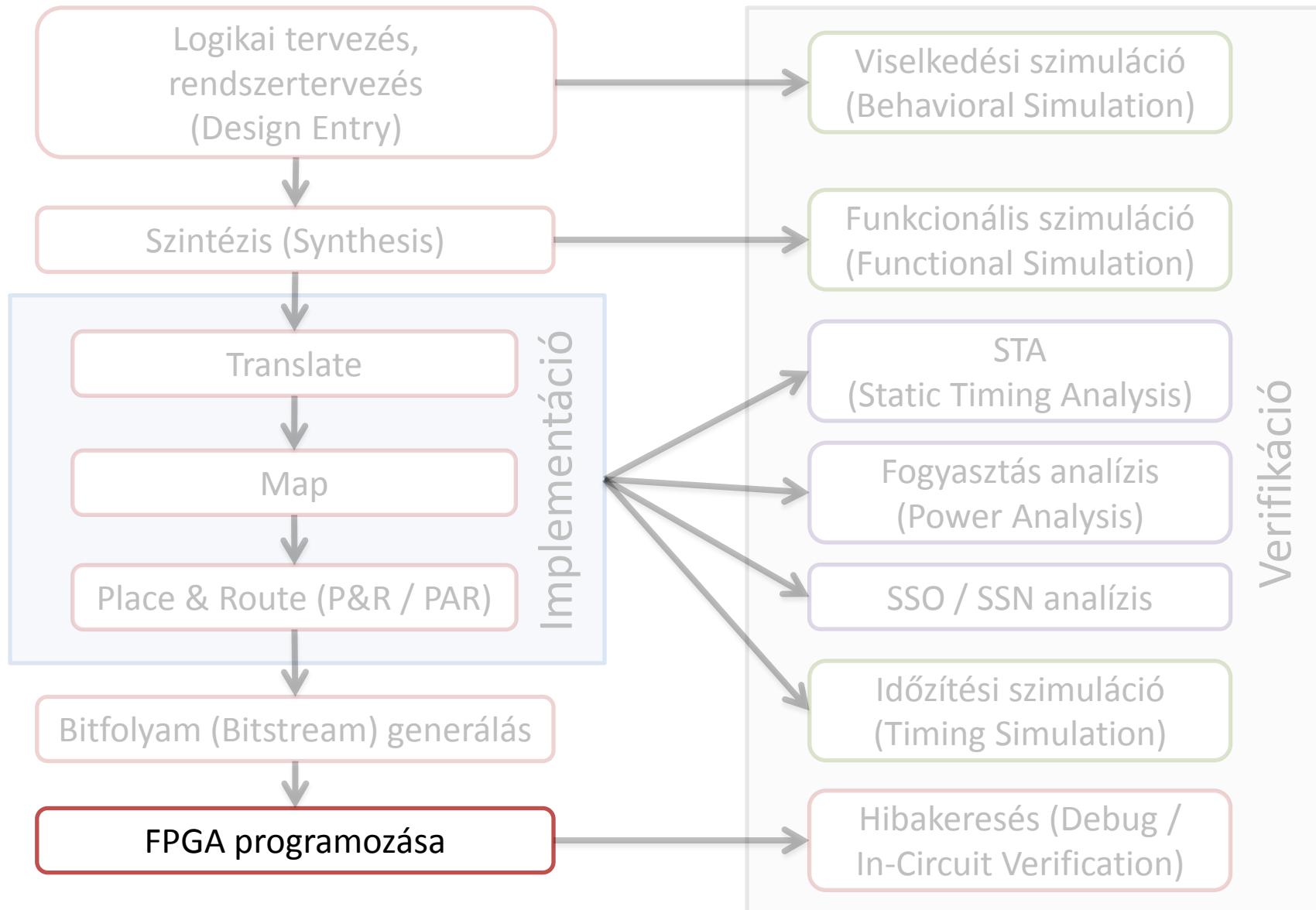
MicroBlaze alapú rendszer AXI-val



A fejlesztés lépései



A fejlesztés lépései



FPGA programozása

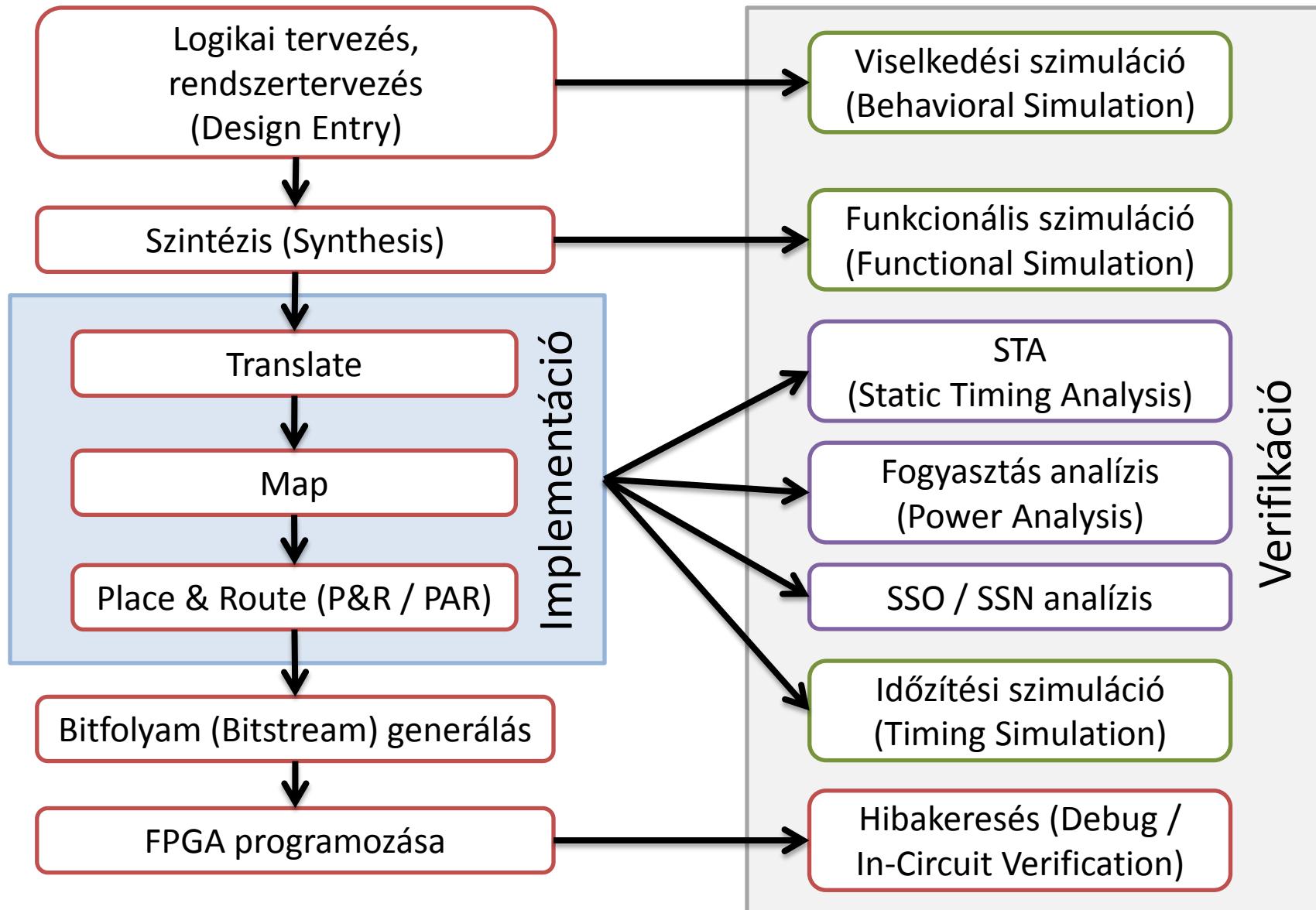
- Az előállított bitfolyam:
 - Programozó segítségével közvetlenül letölthető az FPGA-ra.
 - PROM file generálható belőle különböző nem-felejtő memóriákhoz, amely ezután az adott memóriába írható.
- SRAM alapú FPGA-k esetén a tápfeszültség megszűnésével a konfiguráció elvész, így a bitfolyamot egy nem-felejtő memóriában tárolni kell és minden bekapcsoláskor az FPGA-t felprogramozni.
- OTP FPGA-k, illetve belső flash memóriát tartalmazó FPGA-k esetén nem kell a felhasználónak külön nem-felejtő memóriát illeszteni az FPGA mellé.
- A külső memóriában nem csak egy bitfolyam tárolható, hanem:
 - Akár több bitfolyam is különböző konfigurációkkal (pl. fallback).
 - Operációs rendszer és felhasználói alkalmazások.
- A külső nem-felejtő memória lehet akár CF / SD-kártya is.

Konfigurációs módok

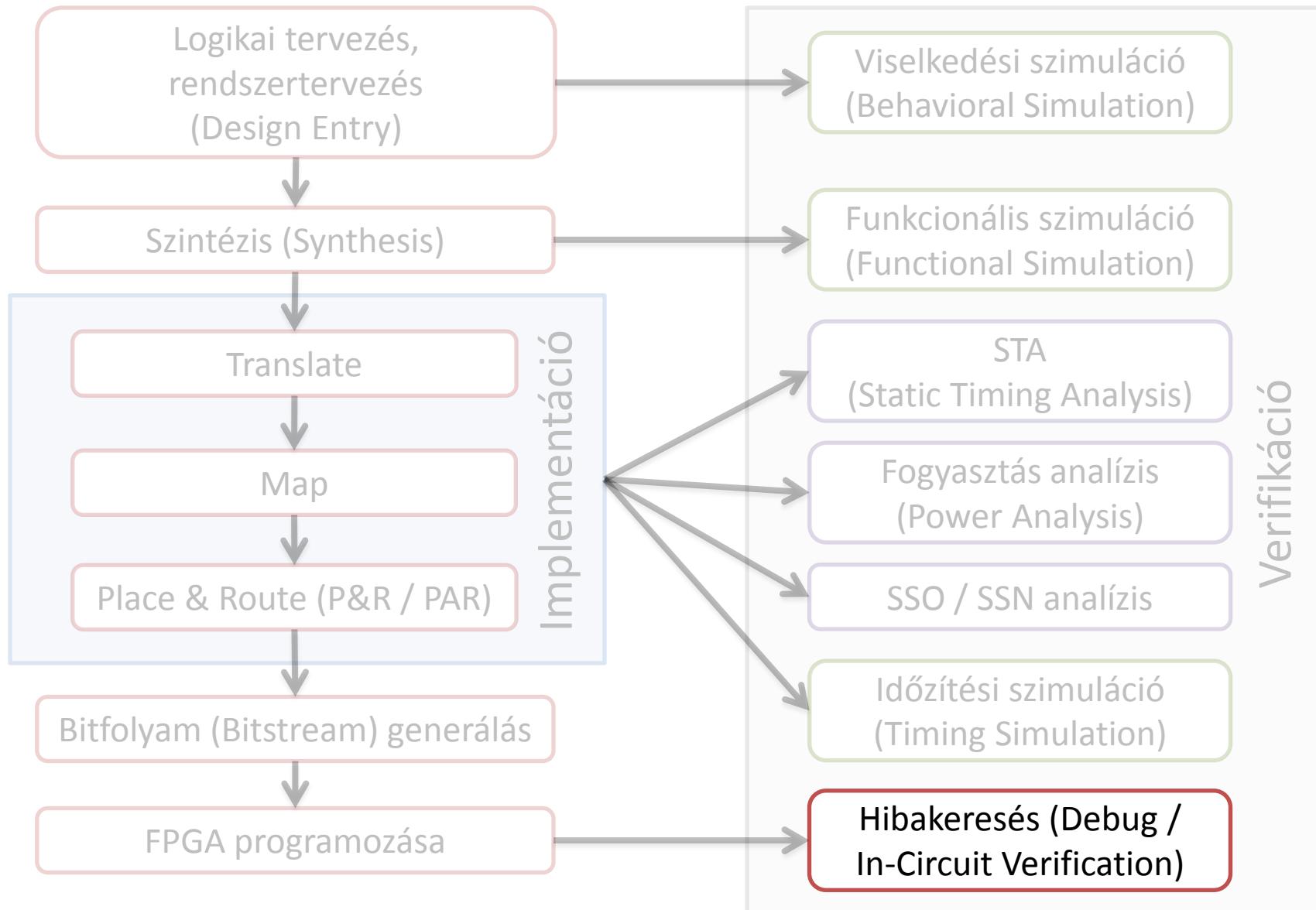
- Többféle konfigurációs mód és interfész közül választhat a felhasználó.
- A konfiguráció módja szerint az FPGA lehet:
 - Mester: az FPGA végzi saját magának a konfigurálását
 - Szolga: egy külső eszköz (pl. processzor, PC) végzi az FPGA konfigurálását
- A konfiguráció interfésze lehet:
 - Párhuzamos (előnye a gyors konfiguráció, de több lábat használ fel)
 - Soros (lassabb, viszont kevés láb szükséges hozzá)

Bővebb információ az adott FPGA családhoz tartozó „Configuration User Guide”-ban.

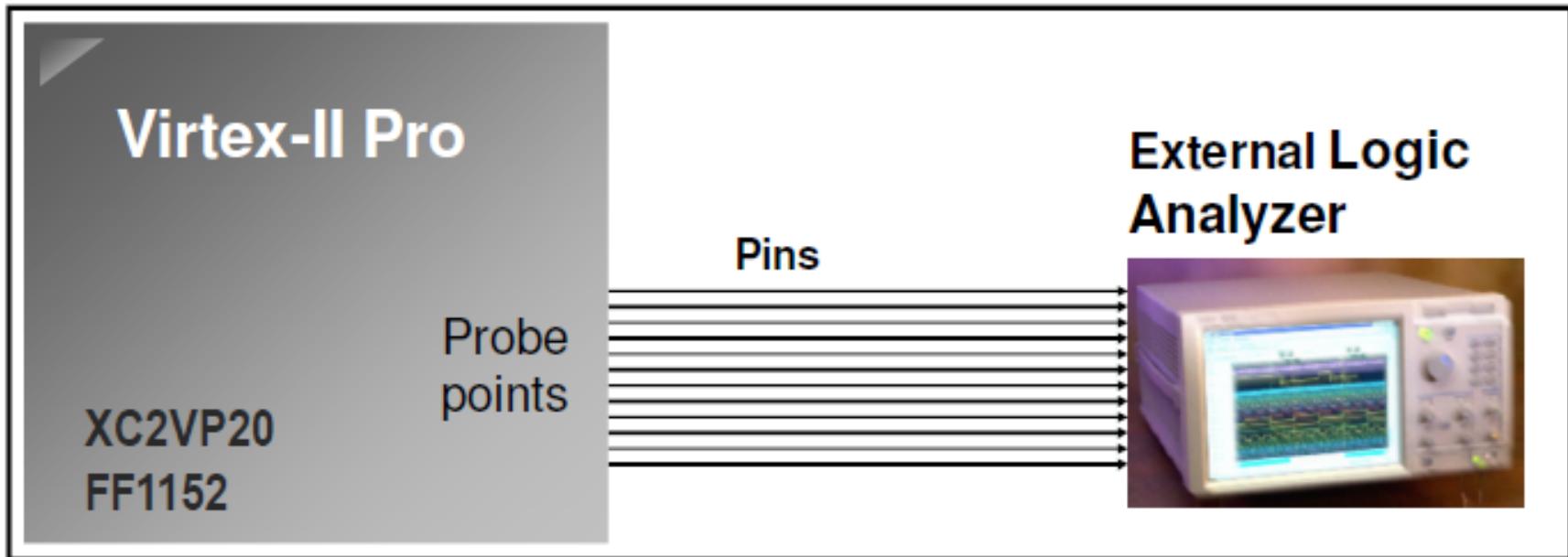
A fejlesztés lépései



A fejlesztés lépései



Hagyományos hibakeresés

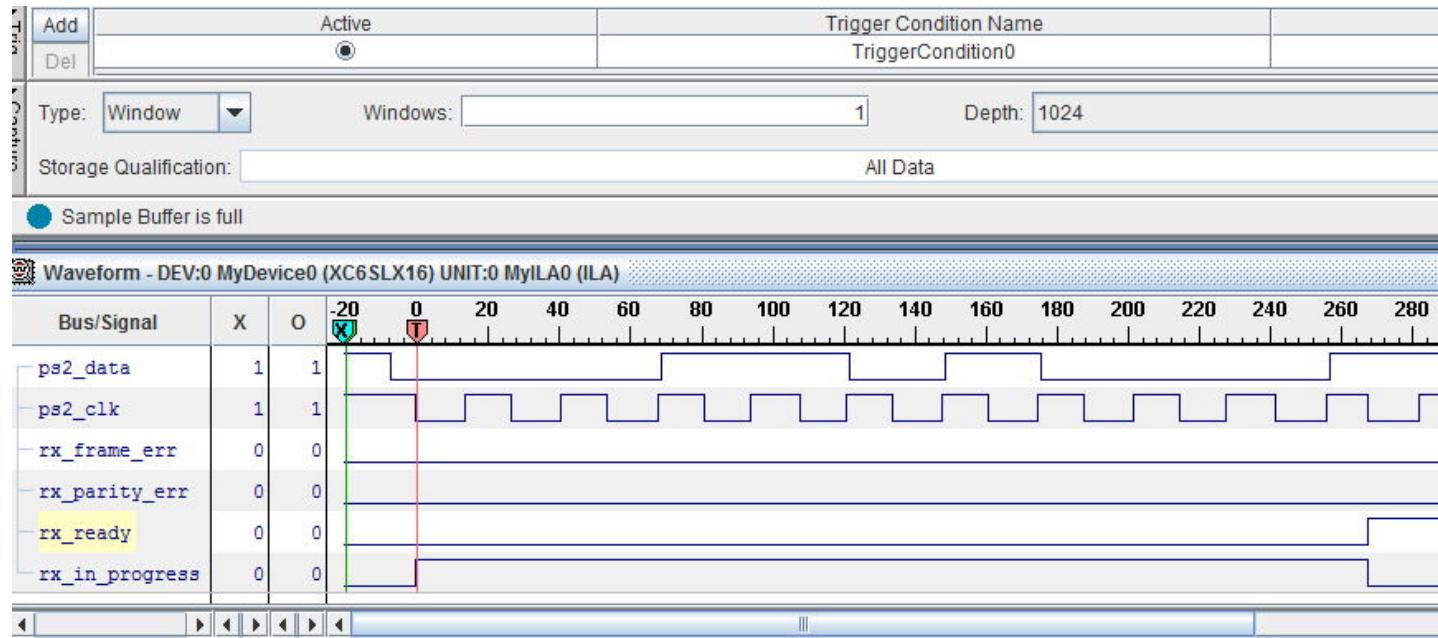


I/O lábak szükségesek a logikai analizátor csatlakoztatásához

- Nem biztos, hogy van elegendő szabad I/O láb
- Rugalmatlan

Modern hibakeresés

- Az FPGA belső felműszerezése virtuális műszerekkel
- Néhány felműszerezést segítő alkalmazás:
 - Xilinx ChipScope Pro
 - Altera SignalTap II Logic Analyzer
 - Altium Designer virtuális műszerei



A ChipScope Pro komponensei

- ICON (Integrated Controller) core:
 - *Feladata a JTAG kommunikáció biztosítása.*
- VIO (Virtual Input / Output) core:
 - *Virtuális I/O portot biztosít.*
- ILA (Integrated Logic Analysis) core:
 - *Logikai analizátor formájában hozzáférést biztosít az FPGA-n belül bármely jelhez.*
- IBA (Integrated Bus Analysis) core:
 - *Busz protokoll analizátor.*
- IBERT (Integrated Bit Error Ratio Test) core:
 - *Transceiverek vezérlésére és bit hibaarány tesztek elvégzésére alkalmas.*
- ATC2: Agilent Trace Core 2
 - *Agilent logikai analizátorok számára biztosít hozzáférést az FPGA belső jeleihez.*

Források, további szakirodalom

- › Karen Parnell, Nick Mehta: Programmable Logic Design Quick Start Handbook
- › Xilinx University Program (XUP) *FPGA Design Flow* kurzus tananyagai