## Electronică digitală 2019-2020 AB/AC Tema de casă 1

## În acestă temă voi studia:

- un circuit integrat din seria 74LS00 realizat în tehnologie TTL Low Power Schottky SN74LS04N
- circuitul omolog din seria 74HC00 realizat în tehnologie CMOS CD74HC04

## Cerinte

- 1.) Am ales un circuit integrat din seria 74LS00 SN74LS04N şi omologul său din seria 74HC00 CD74HC04. Am descarcat si analizat fişele tehnice, în particular aspectele discutate în cursul ce priveşte parametrii şi interfaţarea circuitelor logice. <a href="https://www.ti.com/lit/ds/symlink/sn74ls04.pdf">https://www.ti.com/lit/ds/symlink/sn74ls04.pdf</a>
  https://www.ti.com/lit/ds/symlink/cd74hc04.pdf?ts=1587930002081
- 2.) Am realizat o comparație între cele două dispozitive, din perspectiva principalilor parametri electrici discutați în curs, respectiv identificați în fișele tehnice.

		SN74LS04N	CD74HC04
a)	domeniul tensiunii de alimentare	min: Vcc = 4.75V , tipic Vcc=5V max: Vcc = 5.25V	Vcc = 2 V Vcc = 4.5V Vcc = 6 V
b)	nivelele logice pe ieșire	V(OH): min: 2.4V (la Vcc = 4.75V), tipic: 3.4V (la Vcc = 4.75V) V(OL): tipic 0.2V (la Vcc = 4.75V), max: 0.4V(la 4.75V)	V(OH) = min: 1.9V ( la Vcc = 2V), 4.4V ( la Vcc = 4.5V) , 5.9V ( la Vcc= 6V) V(OL) = max 0.1V ( la toate VCC)
c)	nivelele logice pe intrare	V(IL): max 0.8V ( la toate tensiunile de alimentare) V(IH) : min 2V ( la toate tensiunile de alimentare)	V(IH) = min: 1.5V ( la Vcc = 2V) , 3,15V ( la Vcc = 4.5V ), 4.2V( la Vcc = 6V) V(IL) = max: 0.5V( la Vcc = 2V), 1.35(la Vcc = 4.5V) , 1.8V( la Vcc =6V)
d)	marginile de zgomot ce se formează la interconectarea a două circuite identice	Marginea de zgomot Low: VIL – VOL= 0.8V – 0.4V = 0.4V Marginea de zgomot High: VOH – VIH = 3.4V- 2V = 1.4V	Marginea de zgomot Low: VIL – VOL= (la Vcc = 2V) = 0.5V-0.1V = 0.4V; (la Vcc = 4.5V) = 1.35V – 0.1V = 1.25V; ( la Vcc = 6V) = 1.8V – 0.1V = 1.7V Marginea de zgomot High: VOH – VIH= (la Vcc = 2V) = 1.9V – 1.5V= 0.4V; (la Vcc = 4.5V) = 4.4V – 3.15V = 1.25V; (la Vcc = 6V) = 5.9V – 4.2V = 1.7V

e)	curentul maxim de ieșire pentru care se pot garanta nivelele logice de ieșire specificate	I(OH)=max -0.4mA I(OL) = max 16 mA	+- 20 mA
f)	curentul de intrare	I(IH) = 40 micro A ( la Vcc 5.25V) I(IL) = -1.6mA	+- 20 mA
g)	timpul de creștere și cel de cădere la ieșire	t de crestere: tipic 12ns , max 22ns t de scadere	t de crestere , scadere : 95ns( la Vcc 2V) ; 19ns ( la Vcc 4.5V ) ; 16ns ( la Vcc 6V)
h)	timpii de propagare	t(PLH) = tipic 12ns , max 22ns t(PHL) = tipic 8 ns , max 22ns	t(PD) = max 120ns( la Vcc = 2V) , 24ns( la Vcc = 4.5V) , 20ns( la Vcc = 6V)

Circuitul realizat în tehnologie CMOS , spre deosebire de cel realizat în tehnologie TTL Low Power Schottky , are un domeniu mai larg al tensiunilor de intrare. Am observant intrucat aceste circuite sunt folosite in practica exista margini de zgomot , in ambele parti acestea sunt destul de mari , deci suntem departe de un prag logic ideal. Circuitul CMOS contine mai multe date despre marginile de zgomot , intrucat nivele logice sunt diferite in functie de tensiunile de alimentare. Timpii de propagare in mod incert sunt au valori mai mici la **SN74LS04N**.

3.) In conditiile in care se vor respecta concomitent relatiile :

I)VOH min > V IH max

II) VIL min > VOL max

Pentru cazul meu , extrag VOH si VOL de la circuitul **SN74LS04N** , iar VIH si VIL de la **CD74HC04**.

Verific relatiile:

- I) 2.4V > 1.5V DA
- II) 0.5V > 0.2V DA

Deci circuitul LS poate comanda corect o intrare CMOS q.e.d.

4) In conditiile in care se vor respecta conditiile minimale :

Pentru numarul de intrari aplic formula:

nmax = min(I(OL)/I(IL), I(OH)/I(IH)), cu I(OL) si I(OH) de la **CD74HC04** si IIL si IIH de la **SN74LS04N.** 

nmax = min(+-20mA/-1.6mA); +-20mA/40microA) = 13 porti.