

Cerințe Laborator 4

În cadrul acestui laborator va trebui să verificați și să deduceți aspectele practice legate de:

1. Afectarea nivelelor de tensiune funcție de sarcina de pe ieșire și modul de cuplare al acesteia.

2. Timpii de propagare prin porțile logice:

- a. timpii de propagare implicați prin porțile logice
- b. comportamentul circuitelor cu porți logice cascade

3. Oscilatoare - generatoare de semnal folosind porți logice tip Schmitt

Descărcați arhiva CD4000.zip

Dezarhivați CD4000.zip

Cu LTSPICE oprit

Copiați întreg directorul în folderul dedicat circuitelor din LTSPICE
C:\users\NUME_UTILIZATOR\My Documents\LTSPICEXVII\lib\sym
La final, în directorul sym va apărea directorul CD4000

Copiați CD4066B.lib, CD4000.lib and CD4066.sub în
C:\users\NUME_UTILIZATOR\My Documents\LTSPICEXVII\lib\sub\

Porniți apoi LTSPICE

Din panelul de
directiva **.op**.



componente, adăugați o

Textele de pe fire (din scheme) se numesc Label și se adaugă de la al 3-lea tool (de lângă GND). Dacă două fire au același Label simulatorul o să considere că de fapt este aceeași legătură electrică.

În fereastra de config selectați spice directive iar la directivă adăugați **.lib cd4000.lib**

Tipul de simulare (din meniul Simulate → Edit Simulation Command) tip de simulare transient, cu un stop time de 20ms, maximum timestep 1u (1 microsecunda), **cu opțiunea Skip initial operating point solution bifată**

Porțile utilizate sunt realizate astfel încât să genereze la ieșire semnale între 0V și 5V. Așadar, 5V fiind tensiunea lor de alimentare puteți considera că tensiunea de prag este $V_p=2.5V$

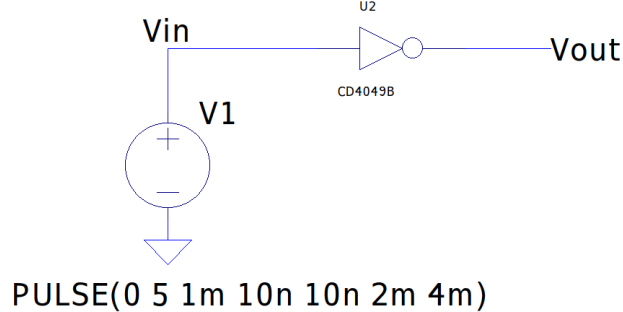
Realizați următoarea schemă pentru comanda unei porți logice inversoare de tip CD4049B

Cu poarta în gol, comandați poarta folosind un semnal dreptunghiular (PULSE) cu $V_{initial}=0V$, $V_{on} = 5V$, delay inițial de 1ms, timp de creștere și de descreștere de 10ns, $T_{on}=2ms$, $T=4ms$

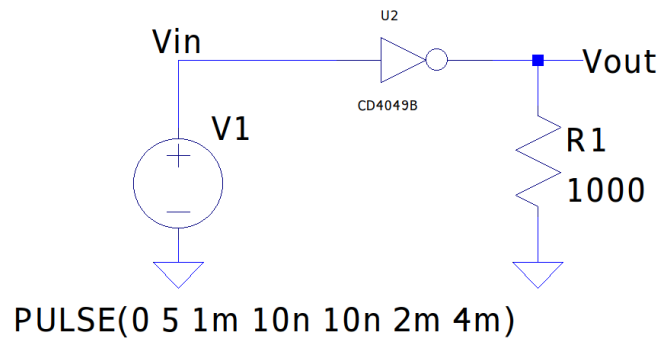
Vizualizați numai semnalul de ieșire pe grafic. Adăugați două cursoare și poziționați cele două cursoare astfel: un cursor în palierul de nivel logic LOW al semnalului, un cursor în palierul de nivel logic HIGH al semnalului.

1. Măsurători în simulator legate de nivelul tensiunilor pe ieșire:

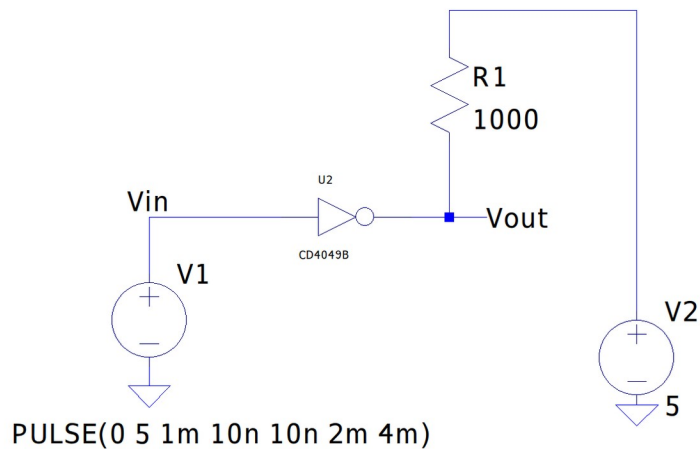
a. Măsurați nivelele de tensiune V_{OL} și V_{OH} pentru cazul în care ieșirea este în gol (folosind cursoarele sau estimând folosind graficul și poziționând cursurul mousului pe traseu – în stânga jos vor fi afișate coordonate X și Y (tensiune))



b. Legați pe ieșirea porții o rezistență de 1000 de ohmi (1k) la masă (GND). Repetați măsurătorile pentru V_{OL} și V_{OH}



c. Mutați rezistența de pe ieșirea porții astfel încât aceasta să fie pusă între ieșirea porții și o sursă de 5V (pe care trebuie să o adăugați suplimentar în schemă). Repetați măsurătorile pentru V_{OL} și V_{OH} .



d. Având în vedere construcția porții CMOS (vezi îndrumar), cât ar trebui să fie valorile tensiunii de ieșire în gol pentru această poartă, ea fiind alimentată între 0 și 5V

I. Completați tabelul următor:

Nr caz	Legarea rezistenței la ieșire	V_{OH}	V_{OL}
1	Ieșirea în gol		
2	Rezistență între ieșirea porții și GND		
3	Rezistență între ieșirea porții și o sursă de alimentare		
4.	VALOAREA IDEALĂ TEORETICĂ		

II. Discuții și observații:

a. Comparați valorile V_{OH} și V_{OL} ale porții cu ieșirea în gol cu valorile ideale teoretice presupuse. Sunt aceste valori asemănătoare? Motivați în maximum 3 rânduri.

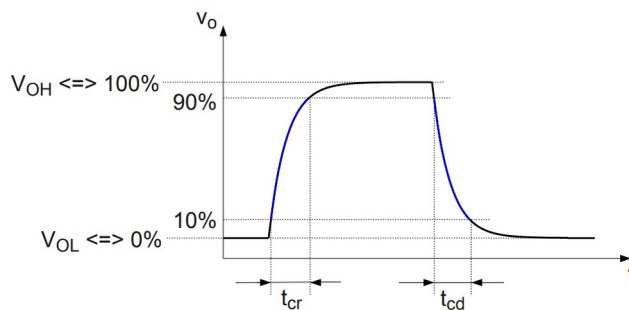
b. Comparați valorile V_{OH} ale ieșirii pentru cazurile 1 și 2. De ce nu sunt acestea identice? Ce cauzează scăderea lui V_{OH} când este conectată o rezistență către masă pe ieșire? De ce nu afectează rezistența către masă nivelul V_{OL} ? Motivați în maximum 5 rânduri.

c. Comparați valorile V_{OL} ale ieșirii pentru cazurile 1 și 3. De ce nu sunt acestea identice? Ce cauzează creșterea lui V_{OL} când este conectată o rezistență către o sursă de alimentare pe ieșire? De ce nu afectează rezistența nivelul V_{OH} ? Motivați în maximum 5 rânduri.

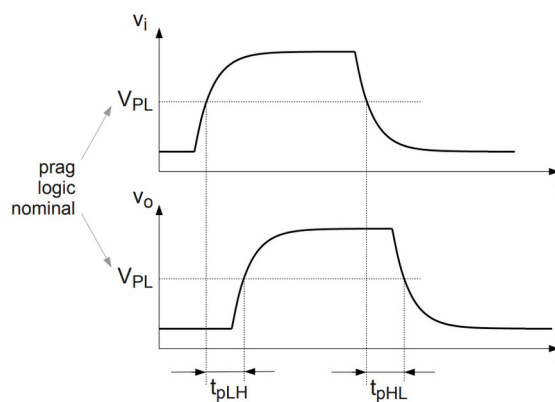
2. Măsurători în simulator pentru timpii de comutație (creștere și descreștere) și a timpului de propagare printr-o poartă și prin porți cascade folosind cursoarele (un cursor atașat semnalului de intrare, 1 cursor atașat semnalului de ieșire)

a. Măsurați timpul de creștere și de descreștere (cădere) pentru poarta logică CD4049B cu ieșirea în gol.

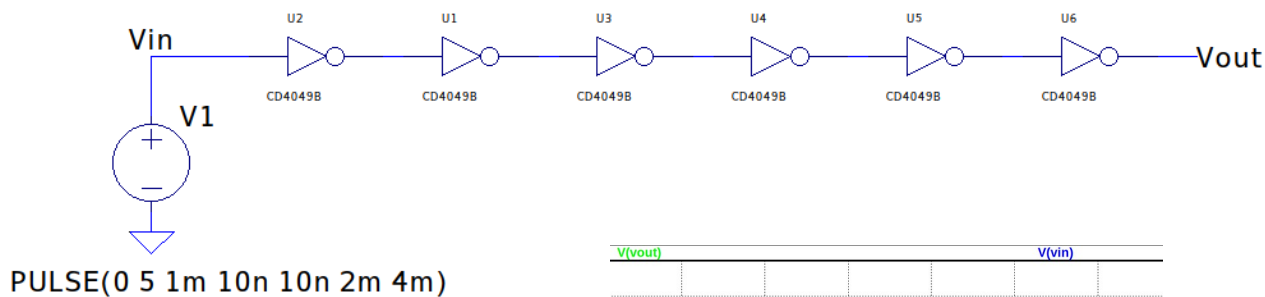
Timpii de creștere și de cădere sunt considerați ca fiind durată în timp între momentele când semnalul comută între 10% și 90% (sau invers) din amplitudine.



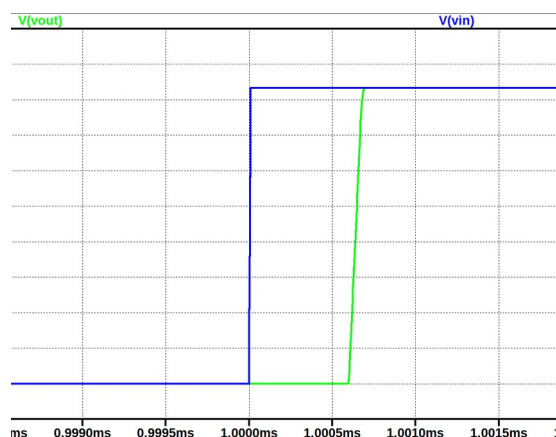
b. Măsurați timpii de propagare pe front crescător și descrescător. (t_{pLH} și t_{pHL}) Pentru acest lucru, pe grafic trebuie să vizualizați concomitent și semnalul sursei V1 (intrarea porții) și semnalul de ieșire al porții. Timpul de propagare se consideră ca fiind durată între momentul când intrarea prin poartă trece prin pragul logic (aprox. 2.5V) și momentul când ieșirea porții (răspunsul la stimul) trece prin pragul logic.



Cascadeți 6 porți conform diagramei următoare:



Semnalele de ieșire vor fi în fază:



Pentru semnalul de ieșire al ultimei porți

c. Măsurați timpul de creștere și de descreștere (cădere) pentru poarta logică CD4049B cu ieșirea în gol.

d. Măsurați timpul de propagare între V_{in} și V_{out} pe ambele fronturi. (Atenție! Ieșirea și intrarea în acest caz vor fi în fază – ieșirea va urmări intrarea dpdv al valorii logice)

I. Completați tabelul de mai jos cu valorile măsurătorilor realizate anterior cu unitatea de măsură corespunzătoare

	Timp de creștere	Timp de cădere	Timp de propagare L-H	Timp de propagare H-L
1 singură poartă				
6 porți cascade				

II. Discuții și observații:

a. Comparând cele 2 situații, din punct de vedere al timpilor de propagare (care ne arată timpul de răspuns, între intrare și ieșire, a întregului sistem), ce diferențe observați între timpii de propagare?

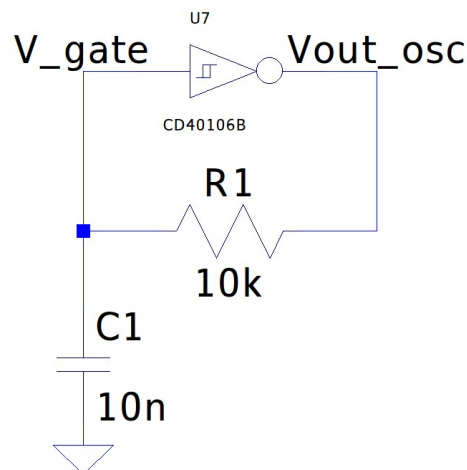
Ce relație (aproximativă) există între t_p măsurat cu o singură poartă și cel măsurat cu 6 porți cascade?

Motivați de ce se întâmplă acest fenomen în maximum 5 rânduri.

b. Comparați timpii de creștere și de descreștere ai porții (pentru prima situație) cu cei ai ultimei porți (pentru al doilea scenariu). De ce acești timpi nu diferă semnificativ? Explicați/Motivați răspunsul referitor la acest lucru în maximum 5 rânduri

3. Realizați schema oscilatorului cu poartă inversoare tip Schmitt folosind poarta CD4016B.

Atenție! Un circuit oscilator nu are intrare! El comută singur între stările logice (este astabil pe ieșire).



Vizualizați semnalele V_{gate} și V_{out_osc} .

1. Măsurați perioada semnalului și calculați frecvența semnalului de ieșire
2. Modificați valoarea lui $C1$ de la 10nF la 20nF și măsurați iar frecvența.
Ce corelație există între frecvență și constanta de timp $R1C1$ a circuitului?
3. Găsiți un set de valori pentru $R1$ și $C1$ astfel încât să obțineți o frecvență de valoare X kHz (cu eroare de 10%) unde X este numărul de litere din numele vostru complet.
Demonstrați cu un printscreen funcționalitatea și frecvența cerută.

REFERATUL VA CONȚINE:

- **tabelele de măsurători**
- **observațiile și explicațiile cerute, aferente fiecărei întrebări/fiecărui set de întrebări**
- **printscreen (strict limitat la schemă/grafic, nu întreaga fereastră) pentru a arăta modul în care ați realizat simularea. Nu este necesar printscreen la măsurătorile pentru ambele fronturi (porțile CMOS sunt simetrice dpdv al răspunsului pe fronturi)**
- **orice alte formule/texte care să contribuie la explicațiile cerute.**
- **Convenția de nume este explicată pe platforma de curs, în dreptul poziției unde puteți încărca referatul**