

Procesadores dual core

LSE - Laboratorio de Sistemas Embebidos

ARM
Cortex™-A15

Temario

- **Introducción**
- **Microcontroladores comerciales**
- **LPC3337**
 - **Características**
 - **Mapa de memoria**
 - **Modelo de comunicación entre procesadores**
- **Ejemplos**

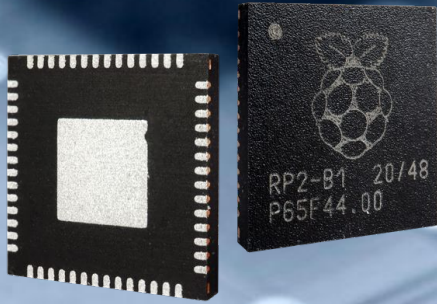
ARM
Cortex™-A15

Por qué usar procesadores con dual core?

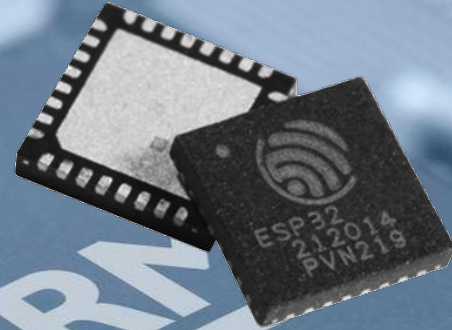
- Posibilidad de distribución de tareas
- Programas multitarea
- Mejor rendimiento y capacidad de respuesta
- Mejor procesamiento de tareas complejas
- Mayor eficiencia energética
- Uso más estratégico de los recursos
- Convivencia de baremetal con RTOS

ARM
Cortex™-A15

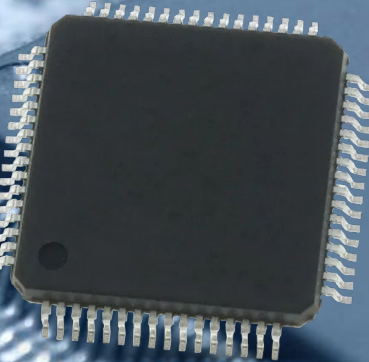
Microcontroladores comunes con dual core



RP2040 [2 x M0+]



ESP32 [2 x Xtensa LX6]



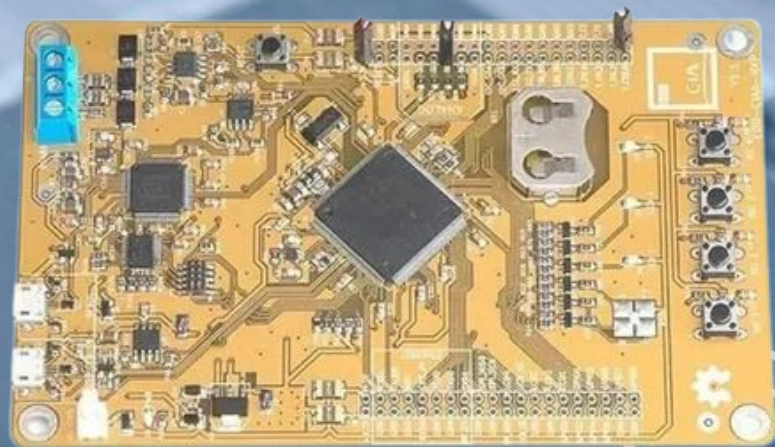
LPC4337 [M4 + M0]

ARM
Cortex™-A15

Computadora Industrial Abierta Argentina (CIAA)



CIAA Industrial



EDU CIAA

Debugger



MCU-Link Debug Probe

ARM
Cortex™-A15

LPC4337 - Características

- **Ambos procesadores:**

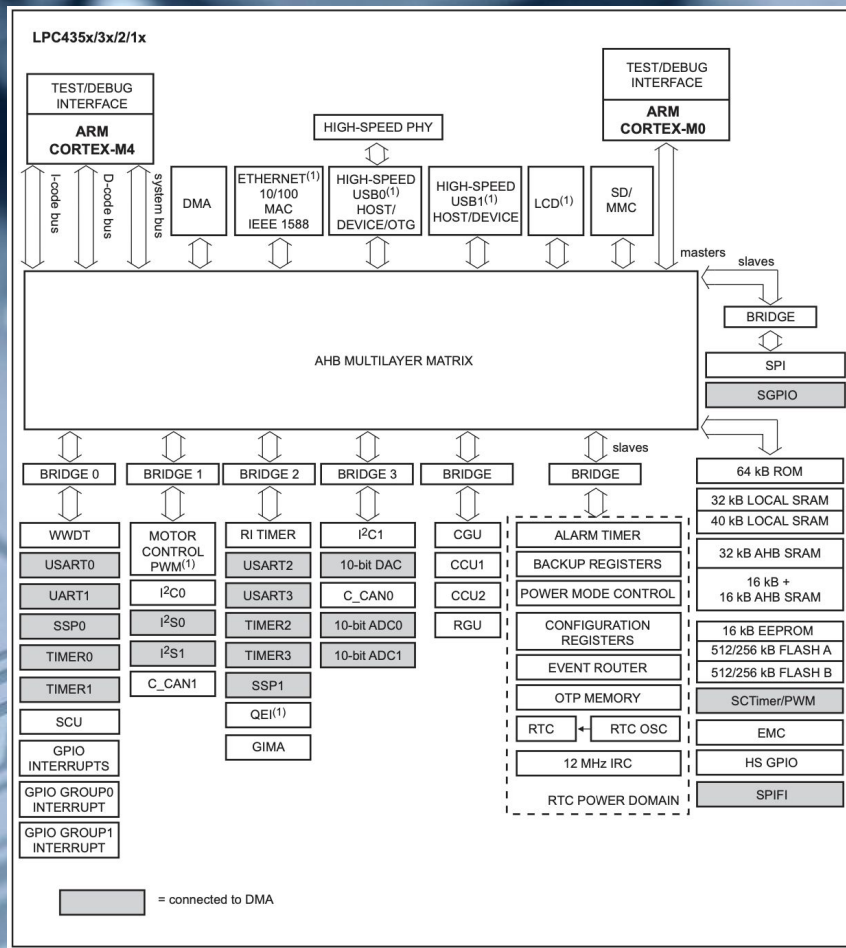
- Frecuencia de clock hasta 204 MHz
- Flash de 1 MB
- RAM hasta 136 KB
- Matriz AHB para acceso a periféricos

- **Cortex M4**

- Arquitectura Harvard de 3 buses
- NVIC de 53 interrupciones
- Unidad de punto flotante

- **Cortex M0**

- Arquitectura von Neumann
- NVIC de 32 interrupciones
- *Sin SysTick timer*



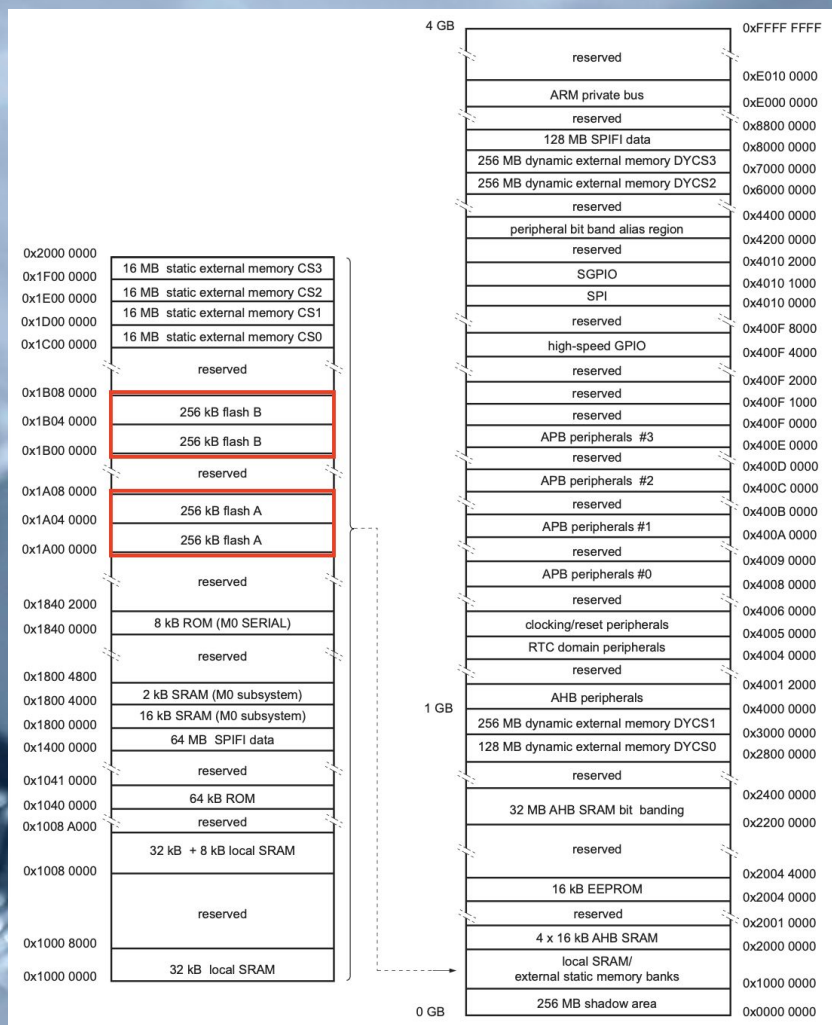
LPC4337 - Periféricos

- USB 2.0
- 3 x USART
- 2 x I2C
- 2 x I2S
- 1 x SPI
- 2 x CAN
- 2 x 10 bit ADC
- 1 x 10 bit DAC
- Hasta 164 GPIO

LPC4337 (Figura 4)

Mapa de memoria - Bancos de Flash

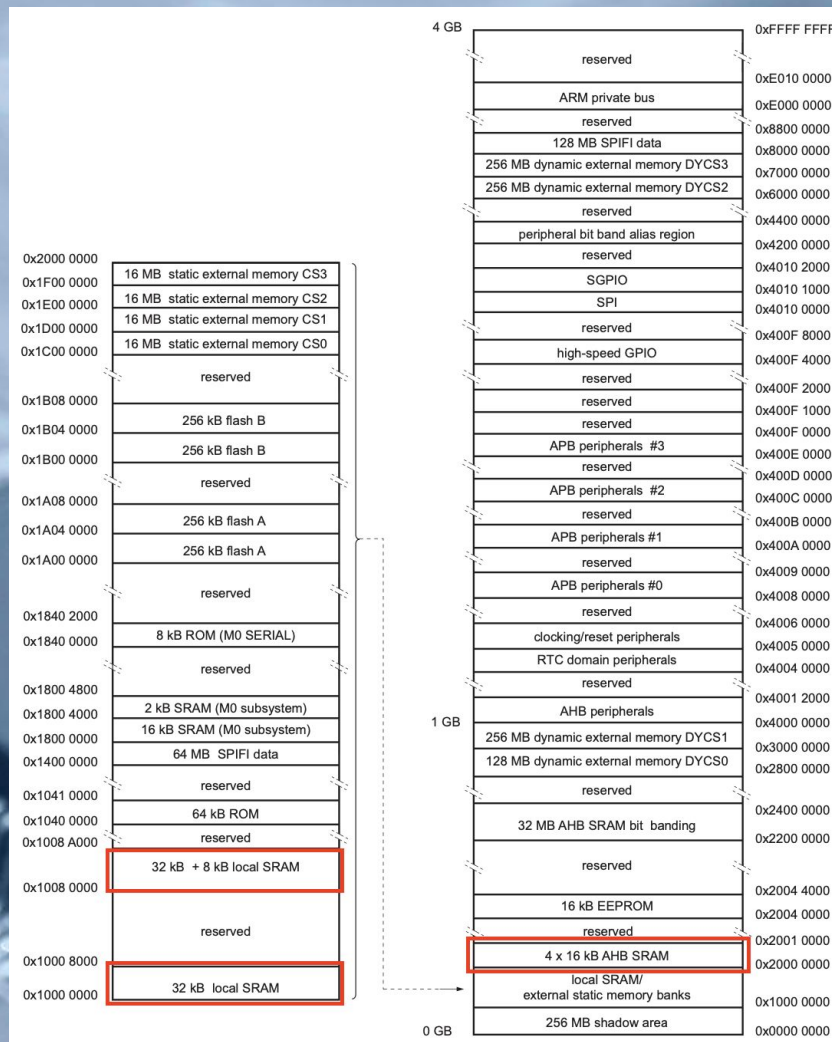
- 512 KB 0x1a00 0000 [0x80000]
 - 256 KB 0x1a00 0000 [0x40000]
 - 256 KB 0x1a04 0000 [0x40000]
- 512 KB 0x1b00 0000 [0x80000]
 - 256 KB 0x1a00 0000 [0x40000]
 - 256 KB 0x1a04 0000 [0x40000]



Mapa de memoria (Figura 10)

Mapa de memoria - Bancos de RAM

- 40 KB 0x1008 0000 [0xa000]
- 32 KB 0x1000 0000 [0x8000]
- 64 KB 0x2000 0000 [0x10000]
 - 16 KB 0x2000 0000 [0x4000]
 - 16 KB 0x2000 4000 [0x4000]
 - 16 KB 0x2000 8000 [0x4000]
 - 16 KB 0x2000 c000 [0x4000]



Mapa de memoria (Figura 10)

Inter-Process Communication - Interrupciones

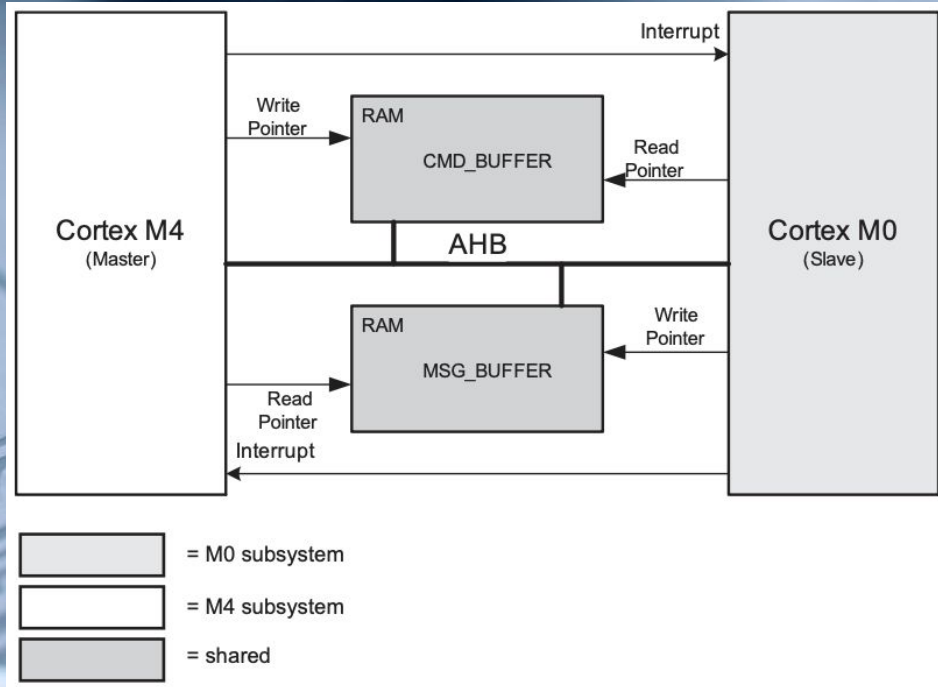
Interrupt ID	Exception Number	Vector Offset	Function	Flags
0	16	0x40	DAC	-
1	17	0x44	M0APP	Cortex-M0APP; Latched TXEV; for M4-M0APP communication
2	18	0x48	DMA	-

NVIC Cortex M4 (Tabla 77)

Interrupt ID	Exception Number	Vector Offset	Function	Flag(s)
0	16	0x40	M0_RTC	-
1	17	0x44	M0_M4CORE	Interrupt from the M4 core
2	18	0x48	M0_DMA	-

NVIC Cortex M0 (Tabla 78)

Inter-Process Communication - Modelo



- Defino RAM compartida
- Core 1 escribe en dicha dirección
- Core 1 manda una interrupción al core 2 (opcional)
- Core 2 atiende la interrupción del core 1 (opcional)
- Core 2 lee el dato de la dirección compartida en RAM

Model dual core (Figura 7)

Ejemplos

- Ejemplo 1: Simultaneidad de tareas
- Ejemplo 2: Interrupción entre procesadores
- Ejemplo 3: Compartir datos entre procesadores
- Ejemplo 4: Analizador de espectro (FreeRTOS + baremetal)



Ejemplos - Ejemplo 1

- **Cortex M4:**
 - Acceso completo al mapa de memoria
 - Blinkea LED1
- **Cortex M0:**
 - Acceso a Flash bank B y RAM 2
 - Blinkea LED2

ARM
Cortex™-A15

Ejemplos - Ejemplo 2

- **Cortex M4:**
 - **Blinkea LED1**
 - **SysTick se dispara cada 500 ms e interrumpe al M0**
 - **Cada dos interrupciones del M0 blinkea LED3**
- **Cortex M0:**
 - **Cada dos interrupciones del M4 blinkea LED2**

Ejemplos - Ejemplo 3

- **Cortex M4:**
 - Lee un dato de la RAM compartida y lo muestra por consola
 - En función del dato, prende LEDs 1 a 3
- **Cortex M0:**
 - Lee el ADC0 canal 0
 - Escribe el valor del ADC en la RAM compartida

Ejemplos - Ejemplo 4

- **Cortex M4:**
 - Corre un FreeRTOS
 - Recibe un buffer de muestras del M0 y aplica una RFFT
 - Manda el resultado de la RFFT por USB
- **Cortex M0:**
 - Toma 2048 muestras del ADC0 canal 0
 - Escribe el buffer de muestras en la RAM compartida

Referencias

- [Manual de usuario LPC4337](#)
- [Repositorio de GitHub con ejemplos](#)

