

## TEMA 7: MEMORIAS SEMICONDUCTORAS

### 7.1. Introducción. Tipología general

### 7.2. Memorias ROM.

*7.2.1 ROM basadas en diodos o transistores BJTs.*

*7.2.2 ROM basadas en transistores MOS.*

*7.2.3 Programación de las memorias ROM.*

### 7.3. Memorias RAM.

*7.3.1 Arquitectura básica*

*7.3.2 RAM estática. Celda básica. Accesos de lectura y escritura.*

*7.3.3 RAM dinámica. Celda básica. Refresco. Accesos de lectura y escritura*

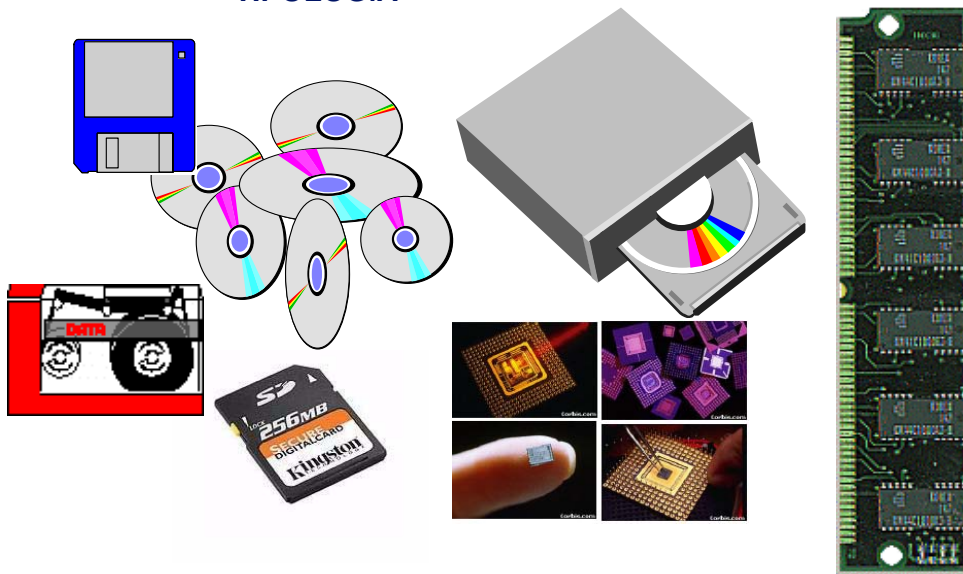
## LECTURAS COMPLEMENTARIAS

- **Fernández Ramos, J. y otros, "Dispositivos Electrónicos para Estudiantes de Informática" Universidad de Málaga / Manuales 2002. Tema 7: pag. 177- 192.**
- **Malik, N.R., "Circuitos Electrónicos. Análisis, Simulación y Diseño", Editorial Prentice-Hall 1996. Tema 14: 1073-1084.**
- **Floyd. T.L. "Fundamentos de Sistemas Digitales", Prentice Hall 1996. Tema 12: pag. 594-644.**
- **Daza A. y García J. "Ejercicios de Dispositivos Electrónicos" Universidad de Málaga/Manuales 2003. Tema 5: pag 253-262.**
- **<http://www.jegsworks.com/Lessons-sp/lesson6/lesson6-1.htm>**
- **<http://www.pcguide.com/ref/ram/index.htm>**

## DISPOSITIVOS DE MEMORIA

☞ En el contexto de los sistemas electrónicos, y en sentido genérico, llamamos memoria a cualquier dispositivo físico capaz de almacenar información.

### TIPOLOGÍA



- **Naturaleza Física del sistema de almacenamiento:**

**Magnética**

**Óptica**

**Electrónica**

**Cintas y  
discos (duros o disquetes)**

**CD-RW DVD  
CD-ROM**

**Flip-flops  
Chips de memoria  
Pendrive**

- **Modo de acceso a la información:**

**De acceso secuencial**

**De acceso aleatorio**

- **Mantenimiento de la información:**

**Volátiles**

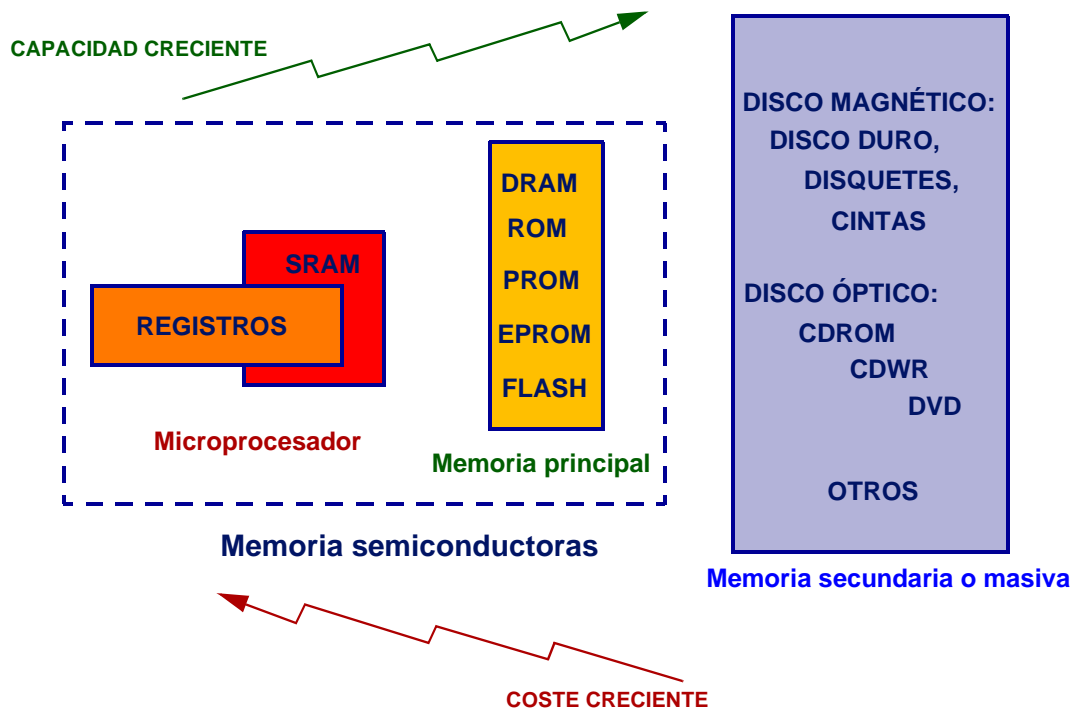
**No volátiles**

- **Tiempo de Acceso/Velocidad de operación:**

- **Capacidad de almacenamiento:**

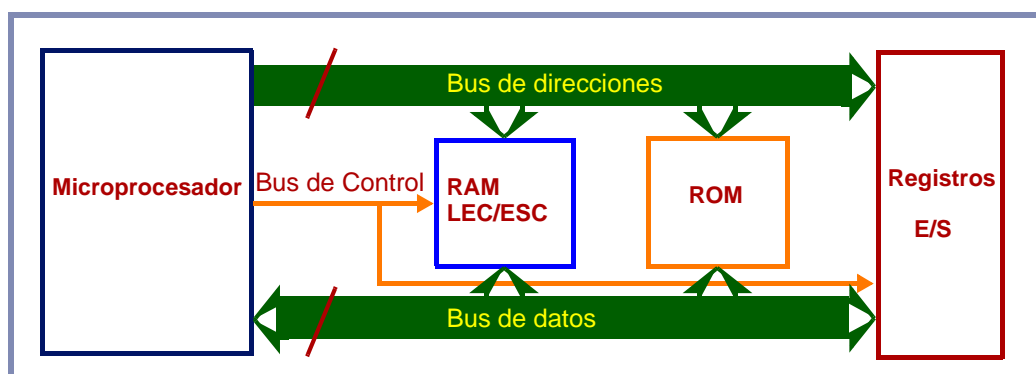
## DISPOSITIVOS DE MEMORIA

### JERARQUIA DE MEMORIA EN UN ORDENADOR



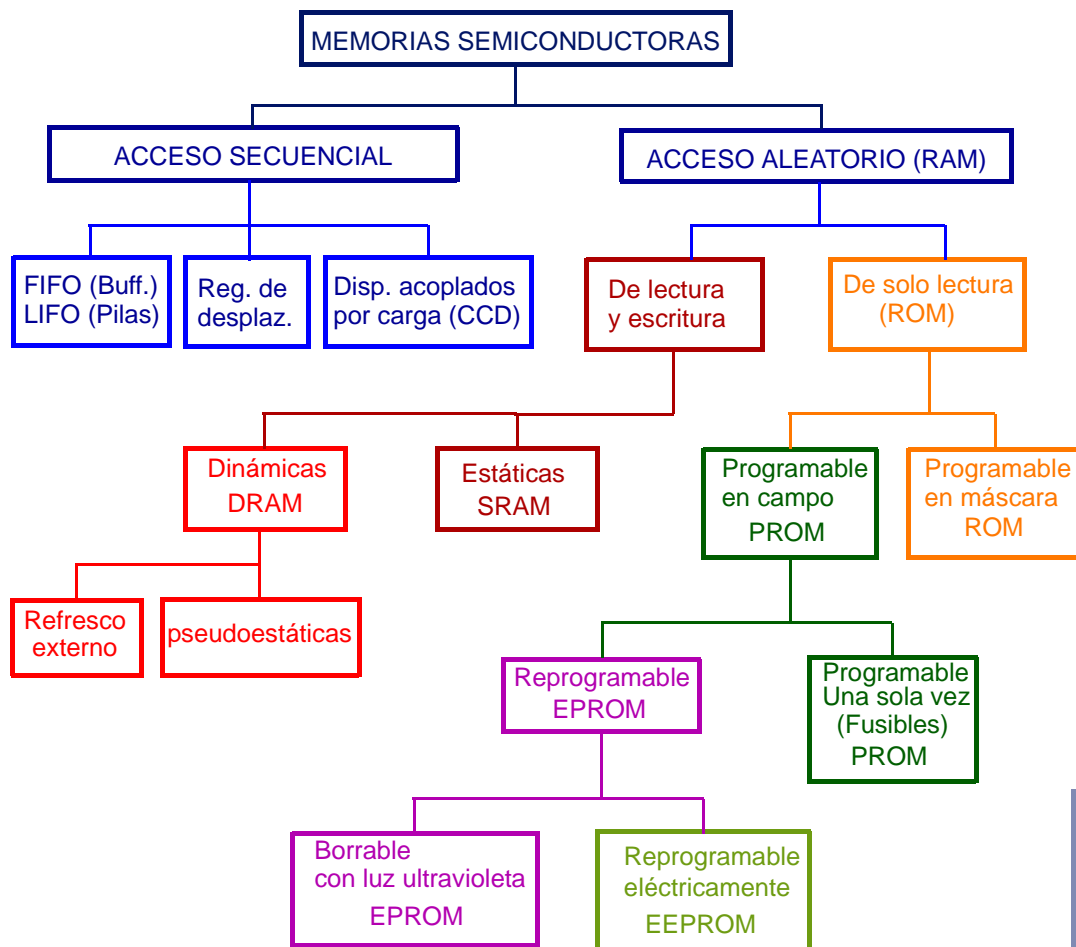
### MEMORIAS SEMICONDUCTORAS

- Dispositivos de almacenamiento de información realizados con tecnología de circuitos integrados (VLSI ULSI)
- Fundamentales en sistemas basados en microprocesadores, por su flexibilidad y tiempo de acceso reducidos, bajo consumo y alta capacidad.

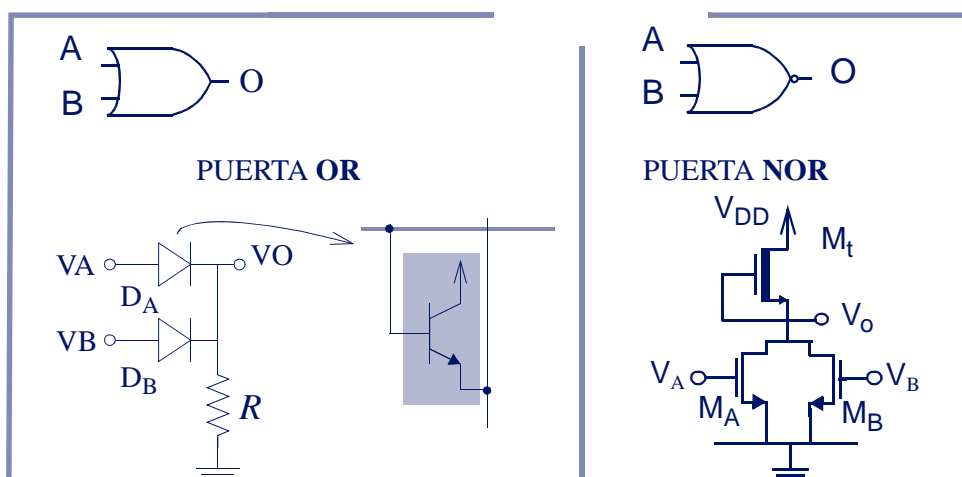
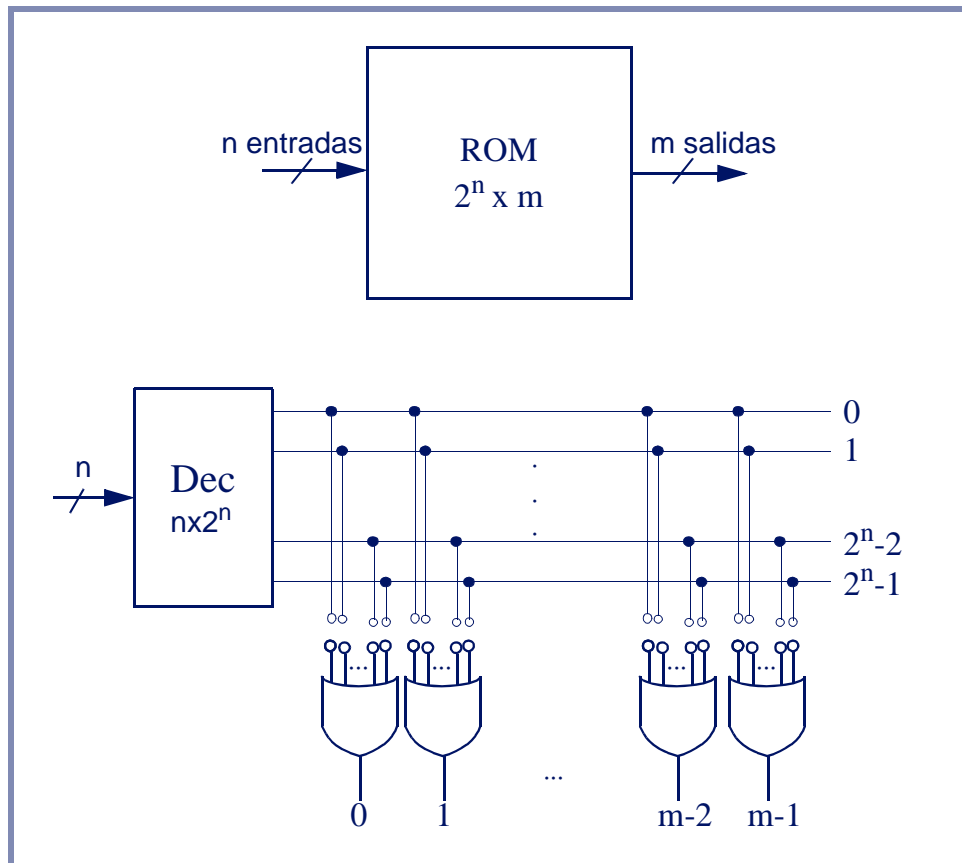


## MEMORIAS SEMICONDUCTORAS

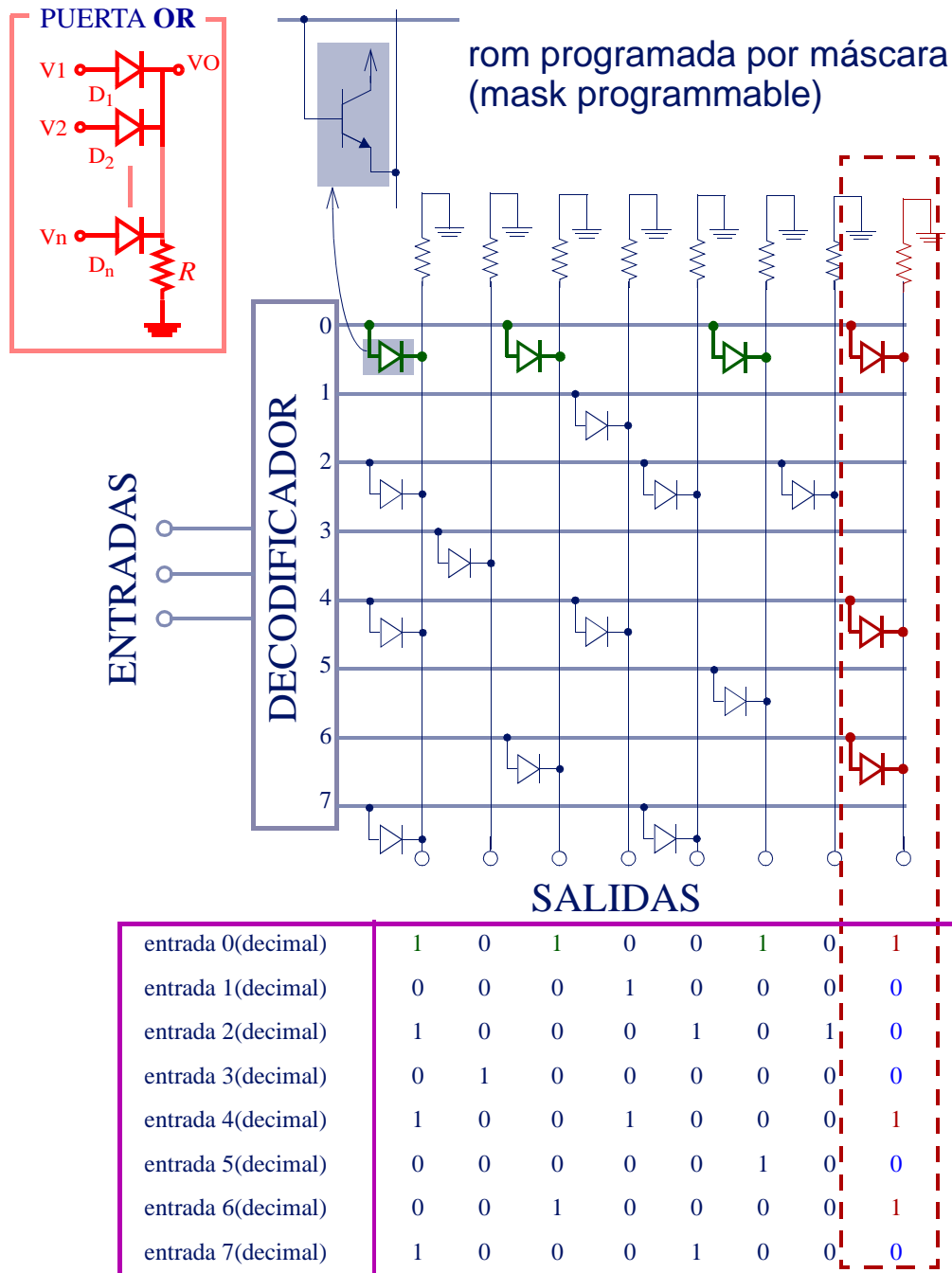
### TIPOLOGÍA



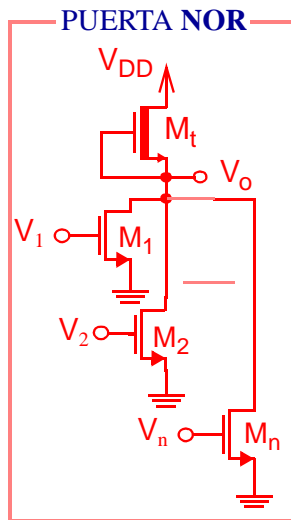
## MEMORIAS DE SOLO LECTURA (ROM)



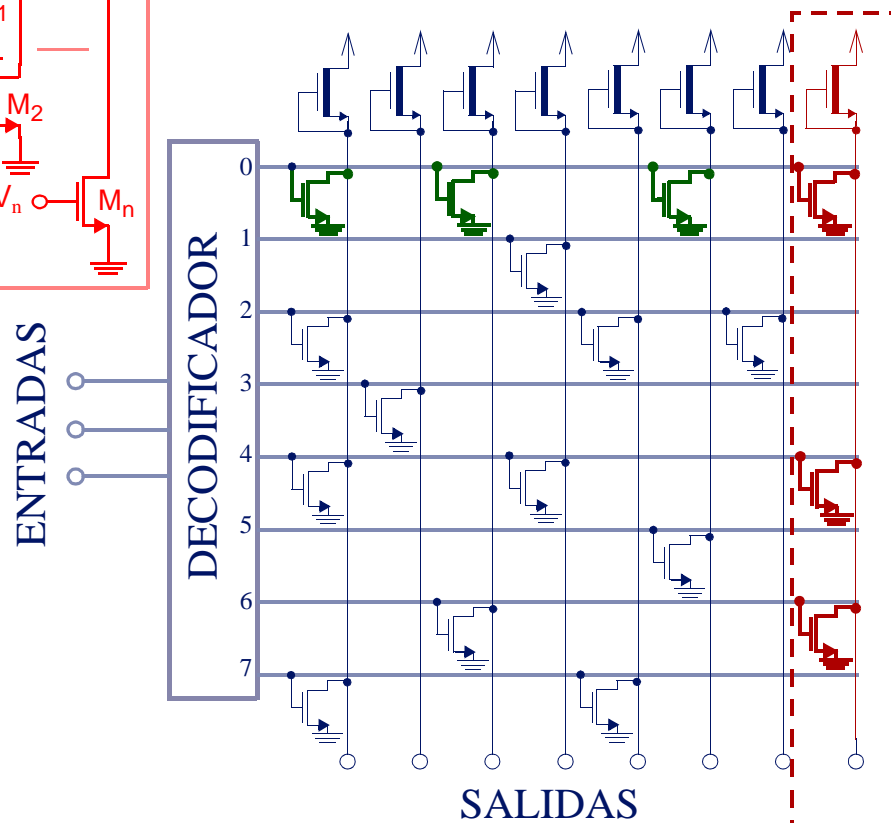
## ROM CON DIODOS O BJTs



## ROM CON MOS - MATRIZ NOR



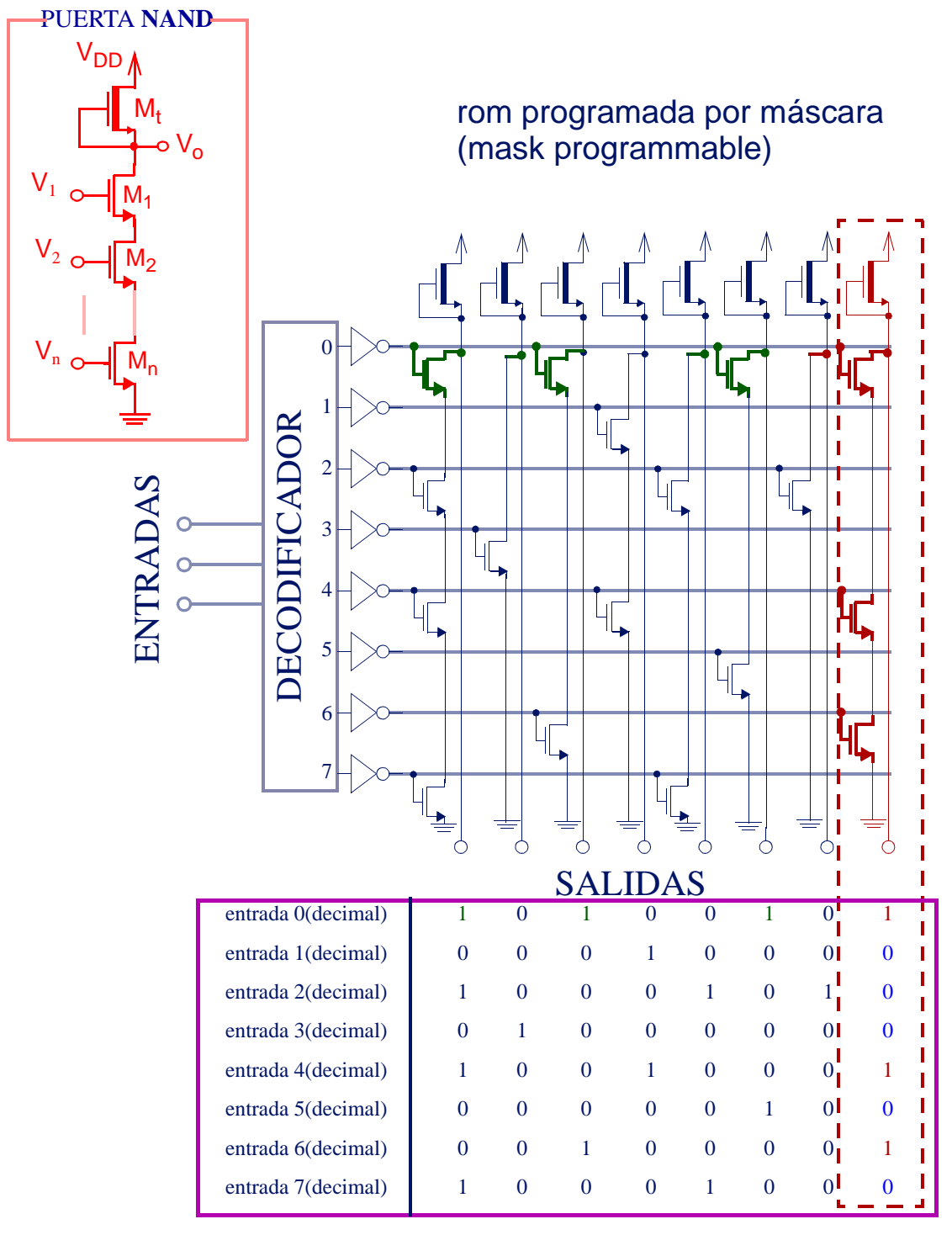
rom programada por máscara  
(mask programmable)



entrada 0(decimal)	0	1	0	1	1	0	1	0
entrada 1(decimal)	1	1	1	0	1	1	1	1
entrada 2(decimal)	0	1	1	1	0	1	0	1
entrada 3(decimal)	1	0	1	1	1	1	1	1
entrada 4(decimal)	0	1	1	0	1	1	1	0
entrada 5(decimal)	1	1	1	1	1	0	1	1
entrada 6(decimal)	1	1	0	1	1	1	1	0
entrada 7(decimal)	0	1	1	1	0	1	1	1

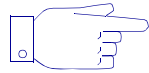


## ROM CON MOS - MATRIZ NAND

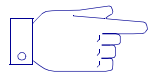
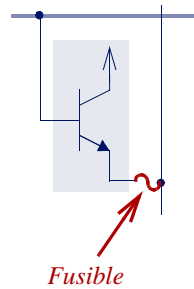


## PROGRAMABILIDAD EN LAS ROM

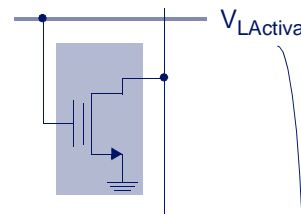
rom programada por usuario  
(field programmable)



CON BJT's

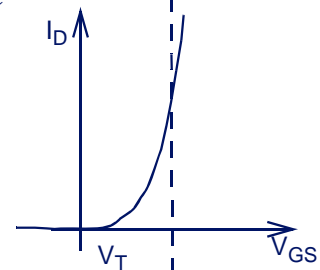
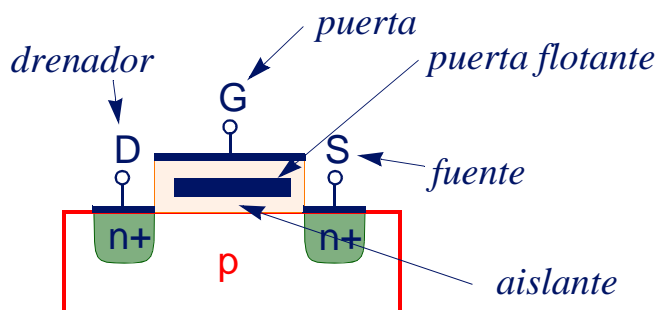


CON MOS

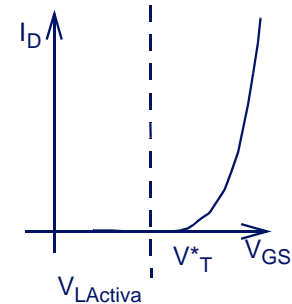
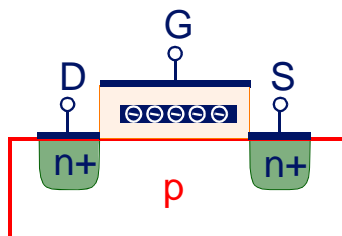


Dispositivo de puerta flotante

□ Dispositivo sin programar



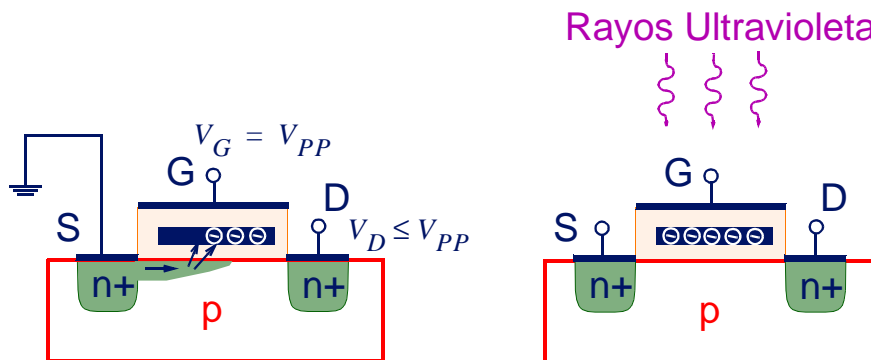
□ Dispositivo programado



## PROGRAMACIÓN EN LAS ROM MOS



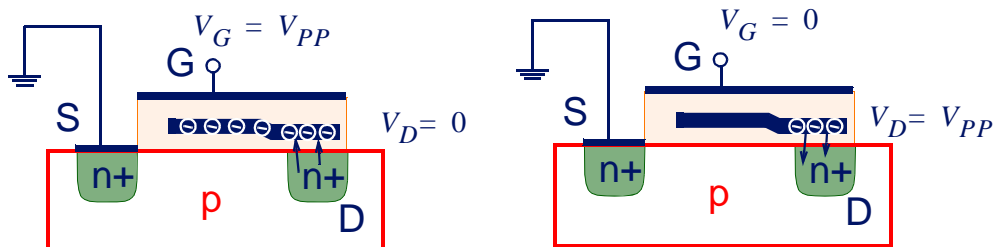
### Celda FAMOS (floating avalanche MOS)



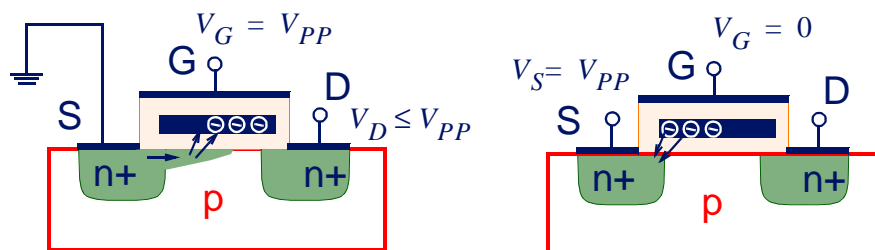
128K x 8 celdas: 13.1 segundos para programar, y 20 minutos para borrar



### Celda FLOTOX (floating-gate tunnel-oxide)



### Celda FLASH



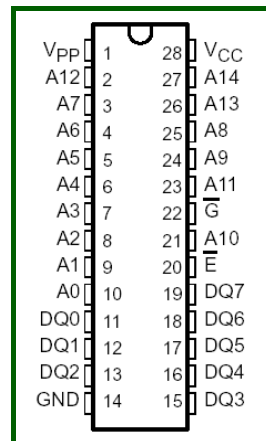
256K x 8 celdas: 2.6 segundos para programar, y 1 segundo para borrar

## — EPROM TMS2C256: BORRABLE CON LUZ ULTRAVIOLETA —

- Tecnología CMOS
- Capacidad 32k x 8bits



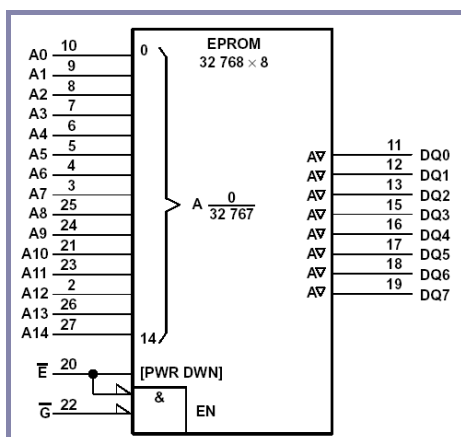
ENCAPSULADO EPROM



PIN-OUT



EEPROM

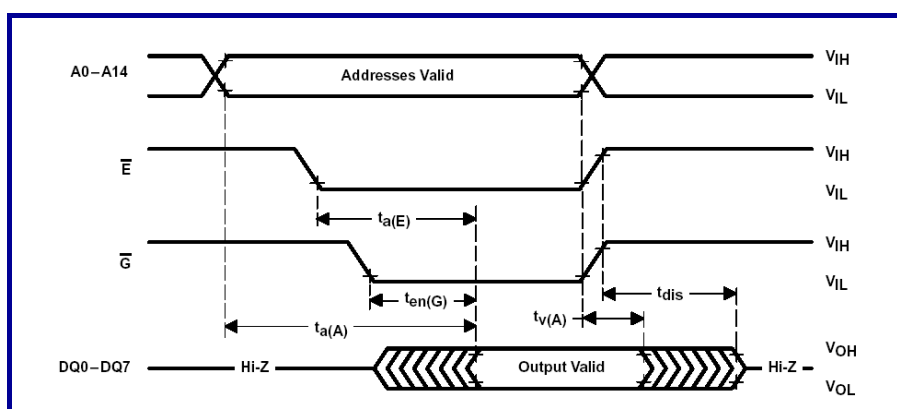


SIMBOLO ESTÁNDAR

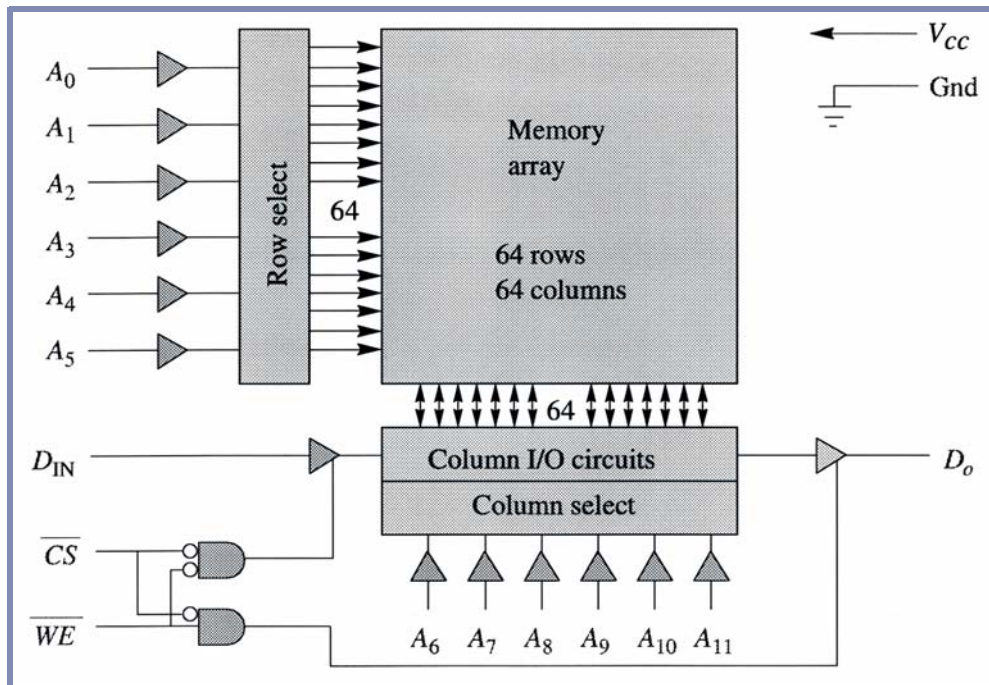
PIN NOMENCLATURE	
A0-A14	Address Inputs
DQ0-DQ7	Inputs (programming)/Outputs
$\overline{E}$	Chip Enable/Powerdown
$\overline{G}$	Output Enable
GND	Ground
NC	No Internal Connection
NU	Make No External Connection
VCC	5-V Power Supply
VPP	13-V Power Supply†

† Only in program mode

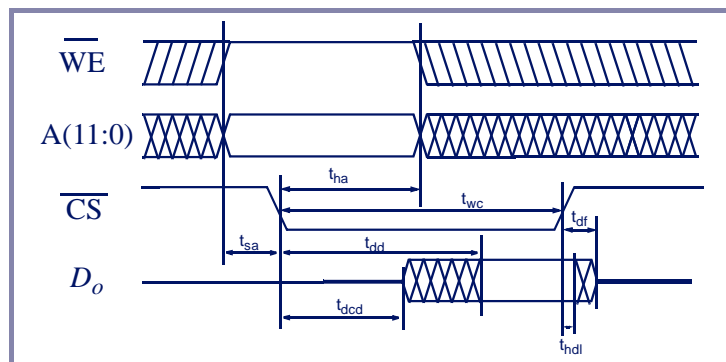
### CICLO DE LECTURA



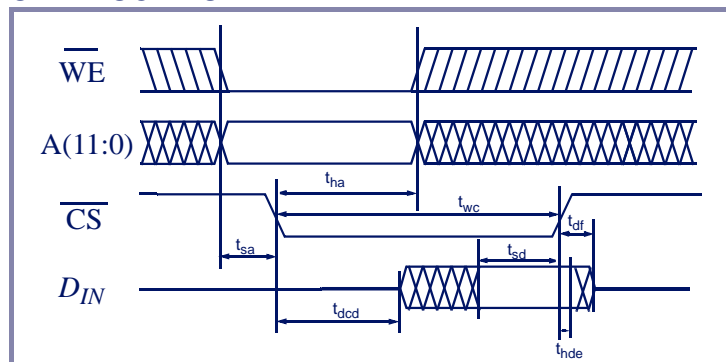
## MEMORIAS DE LECTURA Y ESCRITURA (RD/WR Memory)



### CICLO DE LECTURA

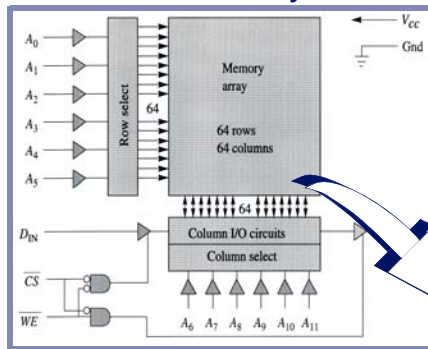


### CICLO DE ESCRITURA



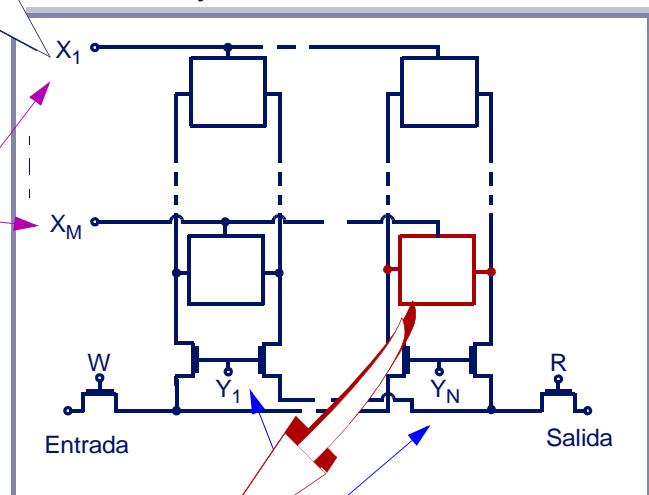
## MATRIZ DE CELDAS DE MEMORIA: CELDAS BÁSICAS

### Organización de una Memoria de Lectura y Escritura



### Array de Celdas de Memoria

Líneas de selección de fila

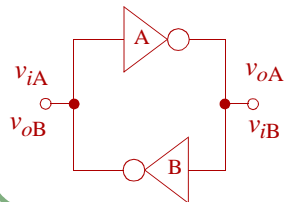


Líneas de selección de columna

### Celdas Básicas

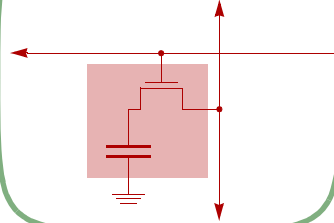
#### SRAM

##### Celda de Memoria Estática



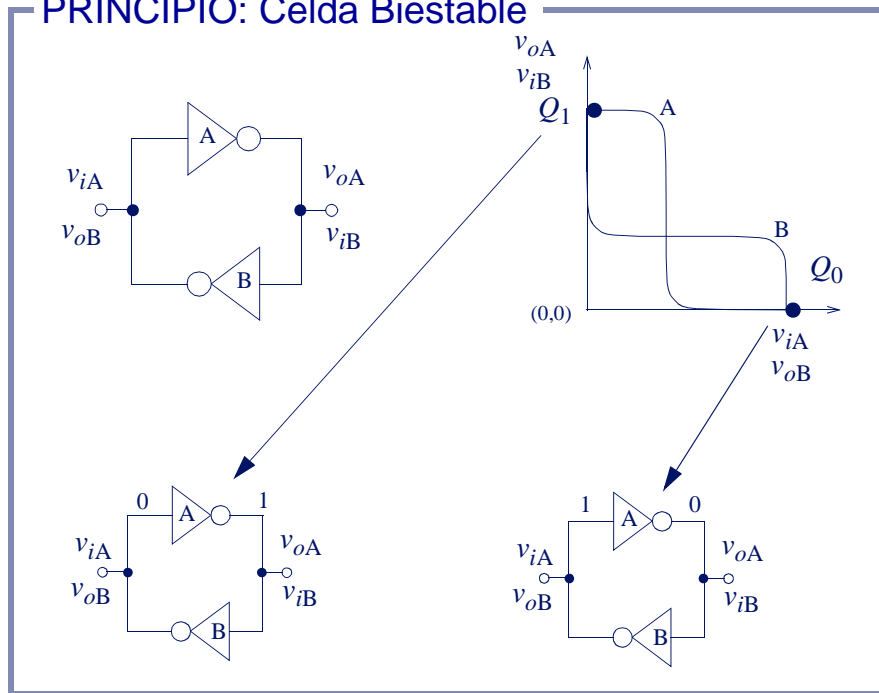
#### DRAM

##### Celda de Memoria Dinámica

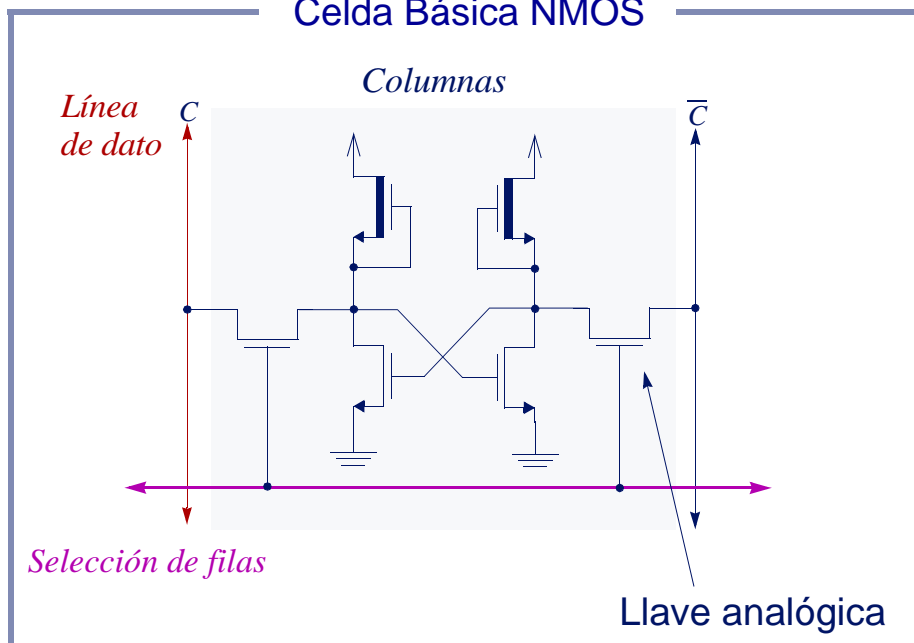


## RAM ESTÁTICA: PRINCIPIO

### PRINCIPIO: Celda Biestable

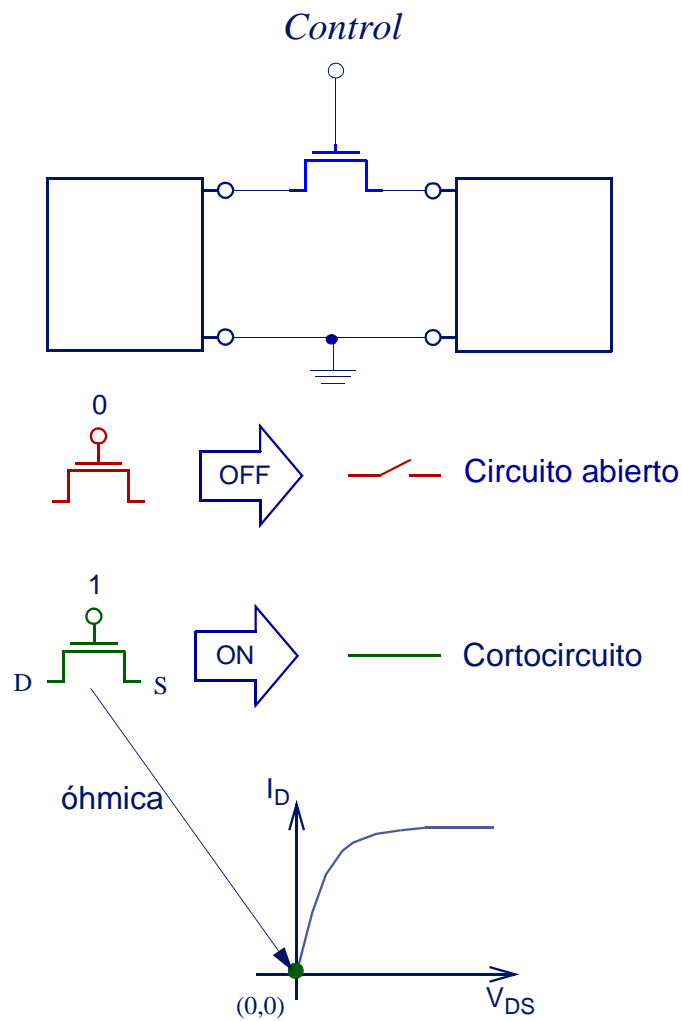


### Celda Básica NMOS



## EL MOS COMO LLAVE ANALÓGICA

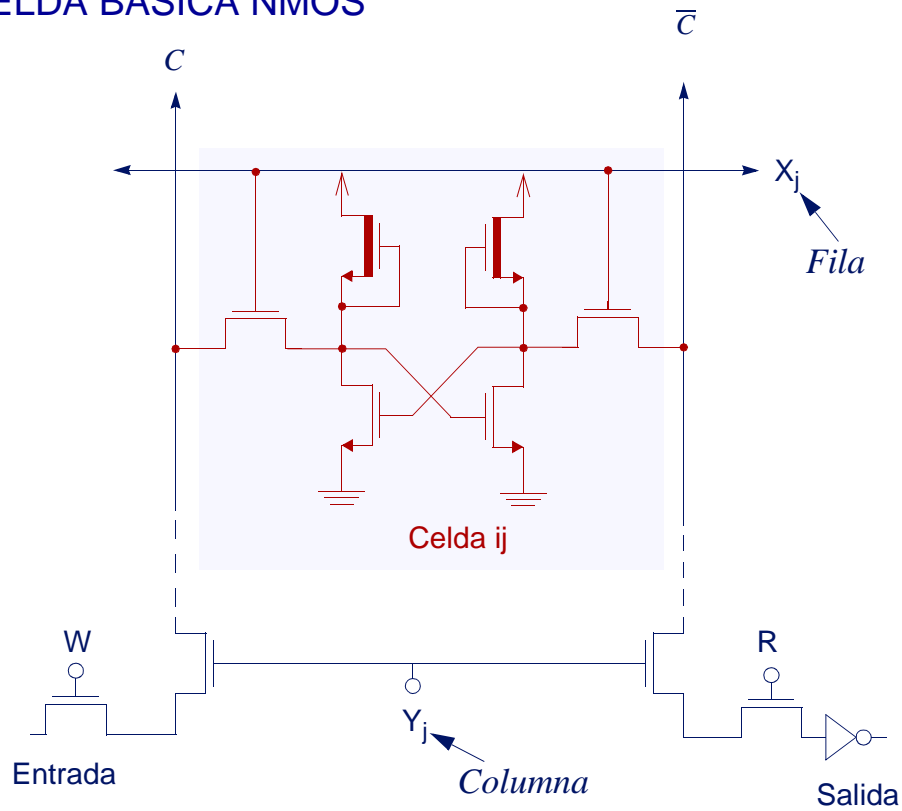
### LLAVE ANALÓGICA NMOS



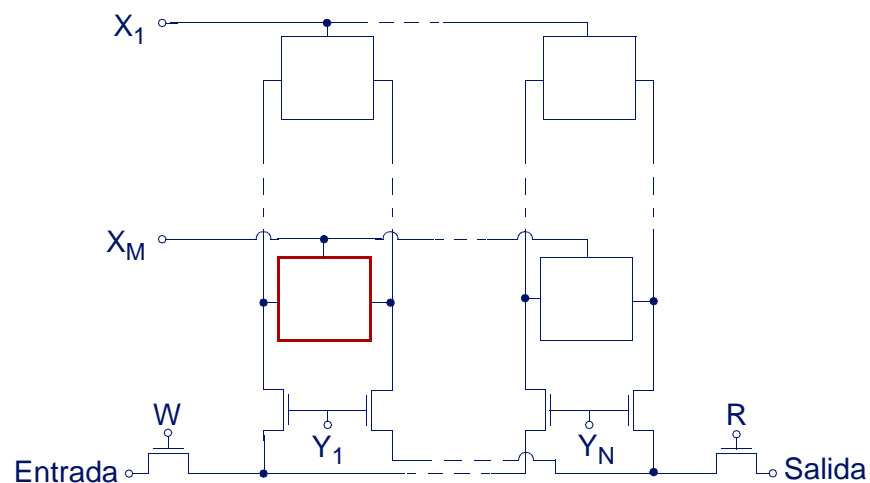


## RAM ESTÁTICA: CELDA Y ARQUITECTURA

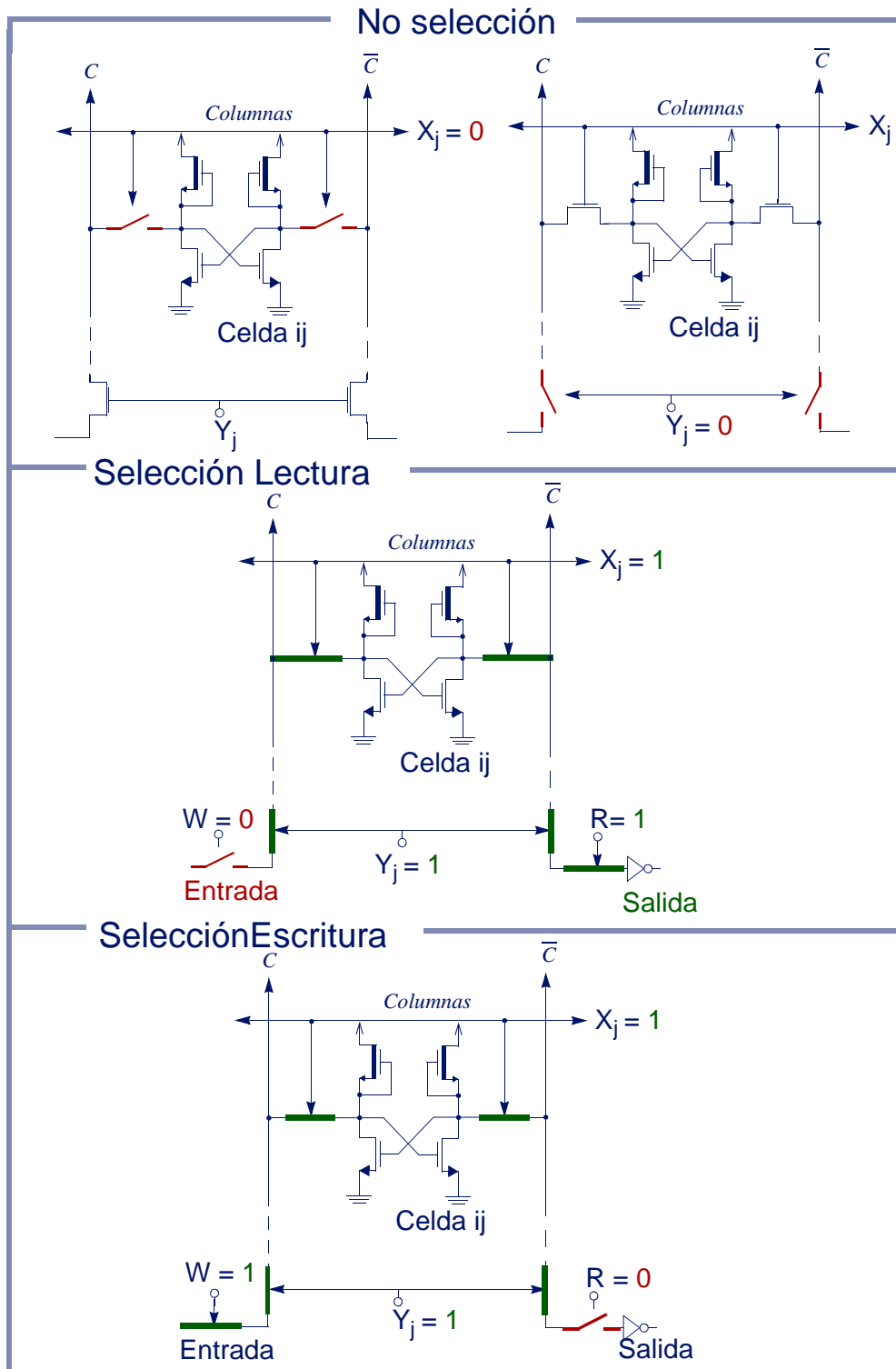
### CELDA BÁSICA NMOS



### ARRAY DE CELDAS

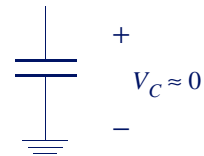
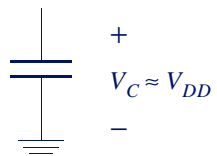


## RAM ESTÁTICA: OPERACIÓN



## RAM DINÁMICA

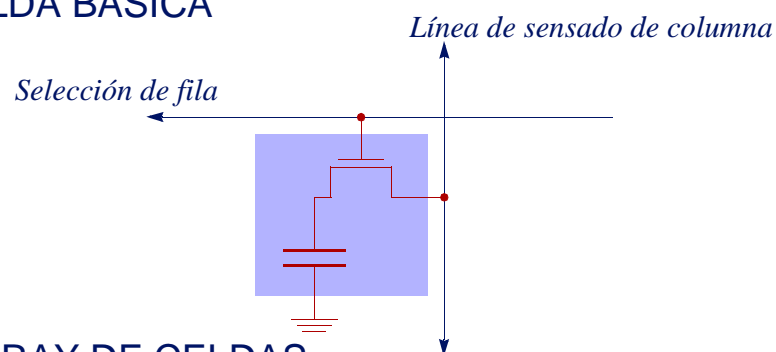
### PRINCIPIO



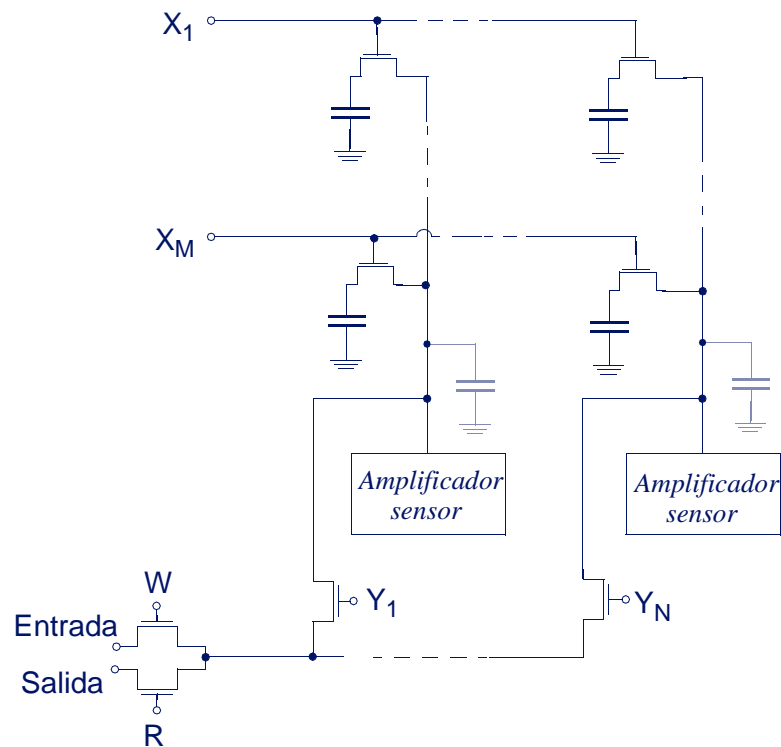
**CARGADO: SE ALMACENA UN UNO**

**DESCARGADO: SE ALMACENA UN CERO**

### CELDA BÁSICA



### ARRAY DE CELDAS



## TEMA 7: BREVE EXPLICACIÓN DE LAS TRANSPARENCIAS

### Transparencia 1: Índice

Los objetivos fundamentales de este tema son:

- Obtener una visión de los diferentes dispositivos de memoria empleados en los sistemas electrónicos digitales y de señal mixta.
- Conocer las estructuras básicas y los fundamentos del funcionamiento de los principales dispositivos de memoria de estado sólido.

### Transparencia 2: Lecturas Complementarias

A continuación se relacionan un conjunto de **Lecturas Complementarias** que completan los contenidos desarrollados en estas transparencias:

- **Fernández Ramos, J. y otros, "Dispositivos Electrónicos para Estudiantes de Informática" Universidad de Málaga / Manuales 2002. Tema 7: pag. 177- 192.**
- **Malik, N.R., "Circuitos Electrónicos. Análisis, Simulación y Diseño", Editorial Prentice-Hall 1996. Tema 14: pag. 1073-1084.**
- **Floyd. T.L. "Fundamentos de Sistemas Digitales", Prentice Hall 1996. Tema 12: pag. 594-644.**
- **Daza A. y García J. "Ejercicios de Dispositivos Electrónicos" Universidad de Málaga/Manuales 2003. Tema 5: pag 253-262.**
- <http://www.pcguide.com/ref/ram/index.htm>
- <http://www.pcguide.com/ref/ram/types.htm>

### Transparencia 3: Introducción

En el contexto de los sistemas electrónicos, y en sentido genérico, una **memoria es cualquier dispositivo físico capaz de almacenar información**. El abanico de dispositivos que atienden a esta definición es muy amplio, al igual que el conjunto de características físicas, funcionalidad y prestaciones que ofrecen, por lo que su clasificación resulta también ser muy diversa.

Así, **atendiendo**, por ejemplo, **a la naturaleza física** del sistema de almacenamiento se distingue entre **memorias magnéticas, memorias ópticas y memorias semiconductoras**.

En las primeras, la información es almacenada polarizando adecuadamente pequeñas regiones sobre una superficie magnética. Durante el proceso de lectura,

esta información es transformada en pulsos eléctricos. Ejemplos son los discos duros, como sistema de almacenamiento de información de gran capacidad, los discos flexibles o disquetes, y las cintas magnéticas, ambos de diferente capacidad de almacenamiento, aunque en general más reducida que los primeros, y tradicionales en la transferencia de ficheros entre equipos y sistemas de respaldo o *back-up*.

En las memorias ópticas la información es almacenada en una superficie, generalmente de plástico (policarbonato), sobre la que se forman agujeros microscópicos o se crean diferentes estratos, que representan a la secuencia de bits almacenada, y otra capa metálica, capaz de reflejar la luz del láser de vuelta hacia un sensor. Durante el proceso de lectura, un haz láser explora la superficie y un sistema de sensado detecta el reflejo de éste sobre la superficie metálica que sirve de soporte y lo interpreta como 1 o 0 lógicos. Entre las memorias ópticas se encuentran los discos compactos CDs y DVDs, caracterizados por una elevada capacidad de almacenamiento de información.

Finalmente entre las memorias semiconductoras se encuadran todos los dispositivos de almacenamiento basados en circuitos electrónicos integrados. Entre ellas cabe mencionar dispositivos tales como los chips de memoria ROM, PROM, EPROM, EEPROM, los chips de memoria RAM y toda su diversidad (SRAM, DRAM, SDRAM, EDO, BEDO, VRAM, etc.) hasta los más recientes dispositivos de memoria Flash, PenDrive, etc; todas ellos de diferentes capacidad y aplicación, y también en continuo desarrollo y expansión.

Por otra parte, **atendiendo al modo de acceso** a la información almacenada en el sistema de memoria suele distinguirse entre **memorias de acceso secuencial y memorias de acceso aleatorio**. Ejemplo de las primeras son las unidades de cinta magnética, en las que para acceder a un byte de información es necesario leer o escribir posiciones de memoria previas; mientras que entre las segundas encontramos los chips de memoria (RAM, ROM), en los que es posible acceder de modo independiente a cualquier byte de memoria almacenado.

**Atendiendo a la capacidad de mantener la información** almacenada las memorias se clasifican **volátiles y no volátiles**. En las primeras la información es almacenada temporalmente o solo mientras se mantiene la alimentación del sistema. Ejemplo de este tipo son los chips de memoria RAM de los ordenadores. Las segundas son capaces de mantener la información por tiempo indefinido, incluso sin presencia de alimentación en el sistema. Entre ellas podemos clasificar todas las memorias magnéticas u ópticas, así como las memorias ROM y Flash, empleadas por ejemplo en la BIOS (Basic Input-Output System) que almacenan la información y software básico para el arranque de un computador.

Finalmente, **si consideramos el tiempo de acceso a la información**, esto es

el tiempo que transcurre desde que se solicita el acceso al sistema de memoria, hasta que dicha información está disponible, se distingue entre **memorias de bajo y alto tiempo de acceso**. Entre las primeras se encuentran las memorias semiconductoras, con tiempos de acceso del orden de nanosegundos, mientras que las ópticas y magnéticas se encuadran entre las segundas, con tiempos de acceso del orden de mili-micro segundos.

A la vista de estos diferentes esquemas de clasificación, es clara la diversidad de elementos y características de los dispositivos de memoria. En este panorama diverso, este tema se centra en el estudio de las memorias semiconductoras, y en él se trata de recopilar las principales estructuras circuitales y principios de funcionamiento de estos sistemas de memoria, así como de resumir sus principales características como dispositivos electrónicos.

#### **Transparencia 4: Memorias Semiconductoras**

En sentido amplio, al hablar de la memoria de un computador, cabe distinguir entre dos tipos: La **memoria principal** y la **memoria de almacenamiento masivo**.

A la primera, dado que es la encargada de almacenar las instrucciones y los datos de los programas en ejecución, se le exige un tiempo de acceso reducido, a la par que una capacidad suficiente para cumplir su cometido. Ambos son parámetros que afectan directamente a la velocidad de operación del sistema. Por su parte, a la segunda se le exige principalmente una gran capacidad de almacenamiento de información, pues su principal cometido es mantener un importante volumen de datos, listos para ser empleados cuando sea necesario y a petición del sistema operativo o programas en ejecución.

Las memorias de **acceso aleatorio** RAM (Random Access Memory) resultan ser las más adecuadas para cumplir con las características exigidas a la memoria del primer tipo, dado que para ellas el tiempo de acceso a la información es independiente de la posición y/o secuencia de almacenamiento. La regularidad de su estructura y la de los circuitos empleados en su realización, las hace buenos candidatos para ser integradas en circuitos VLSI. Así pues, las **memorias semiconductoras**, entendidas éstas como dispositivos de almacenamiento de información realizados con tecnología de circuitos integrados, son elementos fundamentales en los sistemas basados en microprocesador, sobre todo como elemento del que se requiere flexibilidad y tiempo de acceso reducidos, aportando además la ventaja de su bajo consumo y una capacidad de almacenamiento cada vez más elevada, sobre todo a partir de los últimos avances tecnológicos en cuanto a fabricación de circuitos integrados que están permitiendo la fabricación de chip de memoria con gran capacidad de

almacenamiento, del orden de gigabit.

Frente a las anteriores, las memorias de **acceso secuencial** son empleadas en general, como elementos de almacenamiento masivo. Así, aunque el tiempo de acceso es superior y depende de la posición que ocupe la información requerida en el sistema de almacenamiento, ya que en ellas los datos son accesible en la misma secuencia en la que fueron almacenados, esto se compensa con su gran capacidad de almacenamiento de información. La tecnología de fabricación es muy variada, e incluye la de los soportes magnéticos, (cintas magnéticas, discos duros y disquets, etc.) u ópticos (CD, CDROM, DVD, etc.).

En la parte superior de la transparencia se muestra un esquema de la jerarquía de memoria que se suele establecer en los sistemas basados en microprocesador, como es un ordenador. En este esquema se ilustra la mencionada división entre memoria principal y memoria de almacenamiento masivo, y se incluyen tanto las memorias semiconductoras como las de otro tipo. Mediante las flechas se indica el sentido creciente tanto de capacidad de almacenamiento como del coste.

En la parte inferior de la transparencia se muestra un diagrama de bloques de uno de estos sistemas basados en microprocesador en el que aparecen bloques de memoria semiconductora de acceso aleatorio de diferentes tipos, RAM, ROM, Registros, etc. En general estos bloques son fabricados con diferentes tecnologías de integración de circuitos electrónicos y presentan diferentes condiciones y tiempos de acceso, y aplicación.

## Transparencia 5: Tipología de las memorias semiconductoras

En esta transparencia se muestra un esquema que recoge una clasificación de distintos tipos de memorias semiconductoras, atendiendo a los diferentes criterios presentados en la Transparencia 3:

Así, junto a la distinción inicial entre **memorias de acceso aleatorio** RAM y de **acceso secuencial**; para cada una de estas a su vez cabe establecer las siguientes categorías:

Desde un punto de vista conceptual, entre las memorias de tipo secuencial cabe distinguir: las **memorias FIFO** (First Input - First Output) y las **memorias LIFO** (Last Input - First Output), también llamadas memorias cola. En las primeras el orden de acceso a los datos es el mismo en el que fueron escritos, mientras que en las segundas éste se invierte. Este tipo de memoria semiconductoras, generalmente de pequeña o mediana capacidad, encuentran su aplicación en sistemas de almacenamiento temporal y de sincronización de sistemas que operan a diferente velocidad, como es el caso de los buffers de memoria y el de las *pilas*.

Estas estructura de memoria suelen construirse a partir de una estructura

básica de almacenamiento denominada **registro de desplazamiento** ("shift register"). Los registros de desplazamiento son dispositivos de almacenamiento temporal habitualmente utilizados en unidades de proceso (CPU's), y en sistemas de procesamiento digital de la señal. En su forma más simple consisten en una secuencia de flip-flops en los que solamente uno de los flip-flop terminales es accesible externamente, bien para incorporar datos, o bien para leerlos. (Esta secuencia puede ser circular). En esta estructura un dato almacenado ha de ser desplazado una posición adyacente cada vez que un nuevo dato es almacenado, mientras que para acceder a un dato dado, este ha de ser desplazado hasta alcanzar la posición del flip-flop desde el que el dispositivo se comunica con el exterior.

Por otra parte, **los dispositivos acoplados por carga** (CCD), empleados fundamentalmente en las cámaras fotográficas y de video, son matrices de sensores (fotodiodos o fototransistores) capaces de captar fotones y almacenar información luminosa. La información almacenada es leída secuencialmente y transformada en señales eléctricas, por un sistema electrónico diseñado para ello.

Por su parte dentro de la categoría de **memorias RAM** cabe establecer dos grupos fundamentales:

Las **memorias de sólo lectura** (Read Only Memory, **ROM**) y las **memorias de lectura y escritura** (Read/Write Memory). Las primeras caen también dentro de la categoría de las denominadas **memorias no volátiles**, esto es, dispositivos de almacenamiento que mantienen la información en ausencia de alimentación eléctrica. Por su parte las segundas pierden la información en ausencia de alimentación, por lo que caen en la categoría de las llamadas **memorias volátiles**.

Aunque originariamente todas las ROMs eran memorias **programadas por máscara**, esto es, su programación queda establecidas durante el proceso de fabricación. Posteriores desarrollos tecnológicos han permitido fabricar **dispositivos ROM programables por el usuario**, dando lugar a las denominadas **memorias PROM** (memorias ROM programables en campo). A su vez, cabe distinguir dos tipos de memorias PROM. Una de ellas de un solo uso, basada en tecnología que emplea fusibles, son las PROM propiamente dichas; y por otra parte las memorias PROM grabables u borrables, que permiten reprogramación, denominadas **memorias EPROM**. Por último existen diferentes mecanismos para realizar el proceso de grabado y borrado de una EPROM, de forma que cabe distinguir a su vez dos tipos de memorias PROM borrables: las EPROM propiamente dichas, por una parte, que emplean irradiación con luz ultravioleta para el proceso de borrado; y las **EEPROM**, que emplean procedimiento eléctrico.

Dentro de la categoría de las **memorias RAM volátiles**, cabe distinguir a su vez entre las **memorias RAM estáticas** (SRAM) y las **memorias RAM dinámicas**



(**DRAM**). La principal diferencia entre ambas recae en el circuito que constituye la celda básica de almacenamiento. Siendo la base de este un circuito biestable en el primer caso, y un elemento capacitivo en el segundo.

En las siguientes transparencias se precisan algo más algunos de los conceptos y elementos aquí mencionados.

### Transparencia 6: Memoria de solo lectura (ROM)

Las memorias ROM son memorias **no volátiles**, esto es, son capaces de guardar información incluso cuando no están alimentadas. Originalmente fueron concebidas para ser sólo leídas, de ahí su nombre (Read Only Memory) de manera que la información se almacenada durante su proceso de fabricación (programación por máscara) y no puede ser modificada en ningún momento posterior durante su ciclo de vida. Hoy en día la mayoría de las memorias ROM que emplean en los sistemas digitales se programan, es decir su información puede ser modificada, o dicho de otra manera, se pueden escribir. Por tanto, desde el punto de vista de usuario la principal diferencia con respecto a las memorias RAM de escritura y lectura radica principalmente en el carácter no volátil de las memoria ROM. Por otra parte, las técnicas empleadas para la programación de éstas son muy diferentes de las empleadas para la escritura de las primeras, destacando principalmente, y también desde el punto de vista de usuario, el mayor tiempo que es necesario emplear en dicho proceso de escritura. Estas técnicas y las principales características de las celdas de memoria de estos dispositivos programables se estudiará con más detalle en transparencias posteriores.

Desde un punto de vista funcional, esto es como bloque de diseño digital, una memoria ROM de  $2^n$  palabras de  $m$  bits ( $2^n \times m$  bits) como la que se ilustra en esta transparencia, puede ser considerada como un bloque combinacional que agrupa a un decodificador de  $n$  entradas y un conjunto de  $m$  puertas OR, estos es, una por salida, y de  $2^n$  entradas cada una. La conexión entre las salidas del decodificador y las entradas de las puertas OR pueden ser especificadas de diferente manera de modo que el sistema resultante queda configurado como un elemento de almacenamiento de información de modo permanente.

Así, cada combinación de entrada es una dirección de memoria, y la correspondiente salida una palabra de  $m$  bits.

Desde el punto de vista del diseño lógico, una ROM  $2^n \times m$  bits programada implementa  $m$  funciones booleanas de  $n$  variables.

En una memoria ROM integrada el array de puertas OR puede ser realizado partiendo de diferentes realizaciones de puertas OR con diferentes dispositivos semiconductores como los estudiados en temas precedentes, así se tiene memorias

ROM construidas a partir de matrices OR con diodos, transistores bipolares o MOS.

### **Transparencia 7: ROM con diodos o con transistores BJT**

En la transparencia se muestra una memoria ROM hecha con diodos. Observa que si la salida del decodificador selecciona una fila, es decir tiene un valor de tensión alto (por ejemplo 5V), a la salida de la memoria tendremos un valor alto si hay un diodo en la fila, y bajo si no lo hay. De esta manera, si vamos seleccionando las filas una a una podemos leer a la salida los datos almacenados en la memoria.

Otra forma de ver la memoria es como un conjunto de puertas OR con diodos, una por columna. Fíjate por ejemplo en la columna que está rodeada de una línea discontinua. Las entradas de la puerta son las salidas del decodificador de filas. Por lo tanto, sólo una de las entradas de la puerta OR tendrá un '1', la de la fila seleccionada, mientras que el resto tendrán el '0' correspondiente a las filas no seleccionadas. En definitiva, a la salida de la puerta OR, que es la salida de la columna de la memoria, habrá un '1' si en alguna de las entradas hay un uno, es decir si una de las filas en las que hay un diodo de la puerta OR se selecciona.

Fíjate en la memoria y en su contenido de debajo, compara y observa que hay un '1' por cada diodo, y un '0' en el resto de la memoria.

En lugar de diodos suele haber transistores BJTs, como se muestra en la esquina superior izquierda de la transparencia, aunque el funcionamiento es similar.

La ROM de la transparencia es programable por máscara, que quiere decir que las conexiones de los diodos están hechas por el fabricante. El usuario pide la ROM con un contenido de datos determinado, y el fabricante la sirve con ese contenido.

### **Transparencia 8: ROM con transistores MOS y matriz NOR**

Aquí se muestra una memoria ROM hecha con transistores MOS. Como ves, se llama matriz NOR, y la razón es que cada columna es una puerta NOR hecha con transistores MOS. Así, si una fila es seleccionada y hay un transistor en la columna que miramos (fíjate por ejemplo en la señalada con línea discontinua) se realiza la operación NOR y aparece un '0' a la salida de la puerta, es decir a la salida de la columna.

Fíjate en la memoria y en su contenido de debajo, compara y observa que hay un '0' por cada transistor, y un '1' en el resto de la memoria.

### **Transparencia 9: ROM con transistores MOS y matriz NAND**

Esta memoria funciona igual que la anterior, pero ahora se implementa una

función NAND en cada columna. Otra diferencia importante para entender su funcionamiento es que las filas se seleccionan con un '0' (fíjate en los inversores en las salidas del decodificador), por lo tanto la fila que se selecciona (entrada de la puerta NAND si hay un transistor MOS) tendrá entrada '0' y la del resto de las filas será '1'. Así, al ser seleccionada una de las entradas de la puerta NAND (cero en su entrada) aparecerá un '1' a la salida.

Fíjate en la memoria y en su contenido de debajo, compara y observa que hay un '1' por cada transistor, y un '0' en el resto de la memoria.

## Transparencia 10: Programación de las ROM

En esta transparencia podemos ver cómo se puede hacer que una memoria ROM como las vistas anteriormente se programe por el usuario. En el caso de las memorias con diodos o transistores BJT se puede añadir **un fusible**, como se indica en la parte de arriba de la transparencia. Para programarla, se hace pasar una corriente grande por el fusible, de manera que éste se funde y se rompe, quedando desconectado el diodo o transistor. Por lo tanto, en aquellos lugares en los que se haya fundido el fusible, será como si no hubiera transistor o diodo, y en aquellos en los que el fusible permanezca habrá que considerar que hay transistor.

Cuando tenemos transistores MOS se utiliza un recurso diferente, que consiste en añadir una segunda puerta, es decir un trozo de conductor dentro del aislante que separa la primera puerta del resto del transistor. A esta puerta, que se puede ver en la parte de abajo (izquierda) de la transparencia, se le llama **puerta flotante**. Para programar el dispositivo, conseguimos introducir cargas dentro de la puerta flotante, de forma que se crea un campo eléctrico que dificulta que los electrones se acumulen para formar el canal (recuerda que las cargas del mismo signo se repelen). El resultado es que la tensión umbral de este transistor con la puerta cargada es muy grande, como se ve en la parte de la derecha, y el transistor estará normalmente en corte, por tanto será como si no estuviera. En conclusión, para programar una memoria como la de la transparencia 3, introduciré carga en la puerta flotante de los transistores que quiero "quitar", y dejaré tal cual al resto de los transistores.

## Transparencia 11: Programación de las ROM MOS

En esta transparencia se ilustra cómo se puede introducir y retirar la carga de una puerta flotante, para poder programar una ROM.

Un primer método (celda FAMOS) crea campos intensos ( $V_G$  y  $V_D$  del orden de 12V) que hacen que los electrones sean capaces de atravesar la barrera del aislante y alojarse en la puerta flotante. Para retirar la carga y poder programar de nuevo la

memoria, hay que iluminar la memoria con luz ultravioleta, que da a los electrones energía suficiente para volver a atravesar la barrera del aislante y descargar la puerta. Esta segunda operación es lenta, necesita varios minutos, y borra toda la memoria, con lo que es imposible cambiar sólo un dato de la memoria. La memoria es una EPROM (Erasable Programmable ROM), que quiere decir que se puede borrar y escribir otra vez, cosa que no ocurre si utilizamos fusibles, ya que una vez rotos no se pueden recomponer.

Para conseguir cargar y descargar la puerta sólo con señales eléctricas (sin utilizar luz ultravioleta), acelerando el proceso y permitiendo cambiar un solo dato sin borrar toda la memoria, se hizo muy delgado el aislante entre la puerta flotante y el canal, creando la celda FLOTOX, que permite el paso de los electrones para cargar y descargar la puerta gracias al *efecto túnel*.

La celda FLASH, de abajo de la transparencia, también se borra y programa con señales eléctricas, pero es una mezcla de las anteriores. Se escribe como la celda FAMOS (acelerando los electrones) y se borra como la FLOTOX (por efecto túnel). El resultado es una memoria que se programa más rápidamente, es más compacta y consume menos. A estas memorias y a las de celda FLOTOX se les llama en general EEPROMs (Electrically Erasable PROMs), porque se borran con señales eléctricas.

La rapidez de programación de las EEPROM hace que a menudo se utilicen como memorias de escritura y lectura no volátiles.

## **Transparencia 12: EPROM TMS2C256: BORRABLE CON LUZ ULTRAVIOLETA**

Esta transparencia muestra un ejemplo de chip EPROM borrable con luz ultravioleta. En la parte superior izquierda puede verse la imagen de uno de estos chip en la que se aprecia la ventana transparente que permite exponer al dado de silicio a los rayos de luz ultravioleta que destruye la información almacenada. Frente a esta, la fotografía de la esquina superior derecha muestra varios chips EEPROM.

En la parte central se recogen diversas figuras que informan de que señales se asocian a los diversos terminales del chip y su significado (pin-out). Se aprecia como estas señales se agrupan en los buses típicos de un elemento de memoria, un bus de direcciones, un bus de datos, y dos señales de control.

En la parte inferior de la transparencia se muestra un cronograma que ilustra el funcionamiento típico del chip para un ciclo de lectura. Se observa como tras proporcionarsele una dirección válida, y activar las señales de control, en el bus de datos el chip presenta un dato válido que permanece mientras las señales de control permanecen activas.

### Transparencia 13: Memorias de acceso aleatorio (RAM) de lectura y escritura

En la parte superior de esta transparencia se muestra un esquema general de la organización de una memoria de acceso aleatorio de lectura y escritura (R/W RAM memory). Los elementos básicos de memoria se organizan en forma de **matriz de celdas de memoria**, cuyo esquema se muestra en la parte central de la Transparencia 14.; de forma que cada una de ellas puede ser seleccionada individualmente a partir de la activación de las correspondientes líneas de **selección de columna y de selección fila**. El conjunto de líneas de selección se obtiene de la decodificación de los correspondientes subconjuntos de líneas de dirección de acceso a memoria. Una **línea** adicional, denominada  $\overline{WE}$ , indica si el acceso a la celda de memoria es para realizar una operación de **lectura** de la información almacenada, o de modificación de dicha información, esto es de **escritura** de la celda de memoria. Las **líneas de dato**,  $D_{IN}$  para escritura y  $D_O$  para lectura, se distribuyen a todas las celdas del array. Durante un ciclo de lectura el bit información almacenado en la celda pasa a la línea  $D_O$ , mientras que durante un ciclo de escritura es la información en  $D_{IN}$  la que modifica el contenido de la celda de memoria.

En la parte inferior, y a modo de ilustración, se muestran dos cronogramas típicos correspondientes a cada uno de los ciclos de acceso asíncronos a memoria: ciclo de lectura y ciclo de escritura. En ambos casos, tras proporcionarsele por parte del controlador del acceso una dirección válida, y activar las correspondientes señales de control,  $\overline{WE}$  y  $\overline{CS}$ , respetando la temporización requerida, el bus de datos pasa de situación de triestado a conducción permaneciendo así mientras la señal de control  $\overline{CS}$  permanece activa. Durante el ciclo de lectura, es el chip de memoria el que proporciona y mantiene el dato válido en dicho bus para que sea almacenado externamente, mientras que durante el ciclo de escritura el dato en el bus es proporcionado por el controlador, en ambos casos el dato es mantenido válido en el bus hasta la conclusión del ciclo tras la desactivación de la señal de control  $\overline{CS}$ . La duración mínima de estos ciclos de acceso determina la máxima velocidad de operación del chip de memoria.

### Transparencia 14: Matriz de celdas de memoria: celdas básicas

En esta transparencia se muestra el esquema básico de la matriz o array de celdas de memoria que constituye el núcleo de la organización de la memoria de lectura y escritura. Es precisamente esta organización en forma de matriz la que permite la selección de forma individual de todas y cada una de las celdas de memoria y por lo tanto permite conseguir el carácter de acceso aleatorio que caracteriza a este

tipo de sistemas de memoria.

En la parte inferior de la transparencia se ilustran los dos principios empleados para diseñar circuitos que han de constituir cada una de las celdas del array, en cada una de las dos clases principales de memorias RAM de lectura y escritura que se señalaron en la clasificación presentada en la Transparencia 5:

A la derecha se muestra el esquema básico de un circuito digital biestable, que constituye el principio básico de las memorias estáticas; mientras que en la parte izquierda se muestra un circuito con un condensador dado que la carga en él almacenada constituye el principio de funcionamiento de las memorias dinámicas. En las siguientes transparencias se abunda más en estos principio de funcionamiento.

### Transparencia 15: RAM estática: principio de funcionamiento

Una **memoria RAM de lectura y escritura es** considerada tradicionalmente como **una memoria volátil**, es decir, una vez escrita en la memoria, la información permanece almacenada y no se degrada siempre que se mantenga conectada a la fuente de alimentación, mientras que en caso de desconexión ésta se que pierde.

En **las memorias** denominadas **estáticas** además la **información almacenada permanece inalterada indefinidamente sin necesidad de regeneración o refresco**, esto las diferencia de las denominadas **memorias dinámicas**, también volátiles, pero en las que **la información almacena se degrada con el transcurso del tiempo, aun en presencia de alimentación, y en las que es necesario prever y diseñar un mecanismo de refresco**.

Para construir **la celda básica de una memoria estática**, lo más cómodo y habitual es utilizar **un circuito biestable**, esto es un circuito electrónico con dos estados estables, cada uno de los cuales se caracteriza por el hecho de que una vez que el circuito lo ha alcanzado, este permanecerá en él por tiempo indefinido. El más sencillo es el constituido por dos inversores realimentados, esto es, conectados de tal forma que la salida del primero se conecta con la entrada del segundo y la salida del segundo con la entrada del primero, como se indica en la parte superior de esta transparencia. De esta manera, en  $v_{ia}$  (o  $v_{ob}$ ) se tendrá un cero o un uno lógicos que se mantienen indefinidamente dado que ambos coinciden con cada uno de los dos estados estables del circuito. Es decir, si externamente "pongo" un '1' en  $v_{ia}$ , este '1' se mantendrá por tiempo indefinido y podré leerlo más tarde si quiero.

En la parte de abajo de la transparencia se muestra un ejemplo de la celda básica de una memoria RAM estática. En este caso tienes dos inversores NMOS conectados como se indica arriba, y dos transistores MOS que controlan el acceso a la información de la memoria, actuando como "llaves analógicas". En la transparencia que sigue veremos cómo funcionan estas llaves.

## Transparencia 16: El MOS como llave analógica

En esta transparencia se quiere explicar por qué podemos entender el transistor MOS como un interruptor o llave dentro de las memorias cuando controlan el acceso a las celdas, como por ejemplo en el caso de los transistores de la izquierda y derecha de la celda básica de la transparencia anterior.

Como se ve en esta transparencia, si en la puerta (terminal de control) del transistor MOS tenemos un '0', vamos a tomar al transistor como un circuito abierto, porque estará en corte. En el caso de tener un '1' en la puerta lo vamos a tomar como un cortocircuito. La razón de esto último es que el transistor va a trabajar "muy" en óhmica, o sea que  $v_{DS} \approx 0$  o  $v_D \approx v_S$ , es decir que la caída de tensión entre D y S es aproximadamente 0, como ocurre con un cortocircuito (en realidad, en un cortocircuito es exactamente 0).

## Transparencia 17: RAM estática: celda básica y arquitectura

En esta transparencia se muestra cómo se disponen las celdas de una RAM estática dentro de una memoria, y cómo se accede a los datos que almacenan. Observa que cada celda se puede identificar por unas coordenadas correspondientes a su fila  $X_j$  y su columna  $Y_j$ . Si ponemos las líneas de fila y columna a '1' seleccionamos la celda y podemos leer o escribir su contenido a través de las llaves controladas por las señales de lectura (R) y escritura (W). En la siguiente transparencia podemos ver cómo se hacen ambas acciones.

## Transparencia 18: RAM estática; accesos de lectura y de escritura

En esta transparencia se ilustra cómo se lee y escribe la memoria RAM estática. Observa la parte de arriba de la transparencia. Si  $X_j = '0'$  (izquierda) la celda de memoria está aislada del exterior (hay circuitos abiertos en el camino hacia el exterior de la memoria) independientemente de lo que valga  $Y_j$ , y si  $Y_j = '0'$  (derecha) ocurre lo mismo independientemente de lo que valga  $X_j$ .

Sólo en el caso en que  $X_j = '1'$  y  $Y_j = '1'$ , como se muestra abajo, podemos acceder a la celda. En esta situación, si  $W = '1'$  escribimos la memoria, y a la entrada pondremos un cero o un uno, dependiendo de lo que queramos escribir. Para leer el contenido ponemos  $R = '1'$  y tomamos el dato que aparece a la salida. Hay que utilizar un inversor a la salida porque en la parte derecha de la celda tenemos el dato escrito por la parte izquierda, pero invertido.

## Transparencia 19: RAM dinámica: principio de funcionamiento y refresco. Accesos de lectura y escritura

La memoria RAM dinámica permite almacenar muchos más datos que la memoria estática, en el mismo espacio. La razón es que su celda básica es sólo un pequeño condensador y un transistor que actúa como llave para acceder al contenido de la celda.

En la parte de arriba de la transparencia se puede ver el principio de funcionamiento de la memoria, que se reduce a cargar al condensador para almacenar un '1' y descargarlo para almacenar un '0'. Observa la arquitectura de la parte de abajo, si  $X_j = '1'$  y  $Y_j = '1'$  a la salida podremos leer el dato ( $R = '1'$ ) que hay en la celda o escribir ( $W = '1'$ ) el contenido de la celda.

Esta memoria tiene el inconveniente de que los condensadores se van descargando debido a pequeñas fugas de carga. Por esta razón, se utilizan los circuitos que aparecen en la transparencia como "Amplificador sensor", y que sirven para regenerar los datos y ponerlos a la salida de forma que se puedan reconocer correctamente. Además de regenerar los datos cada vez que se leen, periódicamente hay que *refrescar* la memoria, para que los condensadores que tengan almacenado un '1' no se descarguen totalmente. Para refrescar la memoria, se accede a todas las filas de forma secuencial, y los amplificadores sensores se encargan de regenerar los valores almacenados en las celdas. Esta operación supone sólo un pequeño porcentaje del tiempo de uso de la memoria.