



UNIVERSITAT  
POLITÈCNICA  
DE VALÈNCIA

## Escuela Técnica Superior de Ingeniería de Telecomunicaciones

UNIVERSIDAD POLITÉCNICA DE VALENCIA

---

## MEMORIA LABORATORIO PROYECTO 4

---

DISEÑO DE UN INTERFAZ PARA PANTALLA TÁCTIL

*Autores:*

DOMÍNGUEZ MARTÍNEZ, Carlos  
JIMÉNEZ BOU, Óscar

Telecommunications Engineering,

May 31, 2023

## Índice

### **1. Diseño del interfaz serie:**

1.1.Especificaciones del Bloque de Comunicación

1.2.Estructura Propuesta del Diseño

### **2. Verificación física:**

2.1.Configuración y Conexiones

2.2.Verificación Inicial

2.3.Uso del Analizador Lógico

2.4.Captura de Señales

2.5.Verificación de Valores en los Displays 7-Segmentos

### **3. Verificación con ModelSim**

### **4. Mejora del diseño**

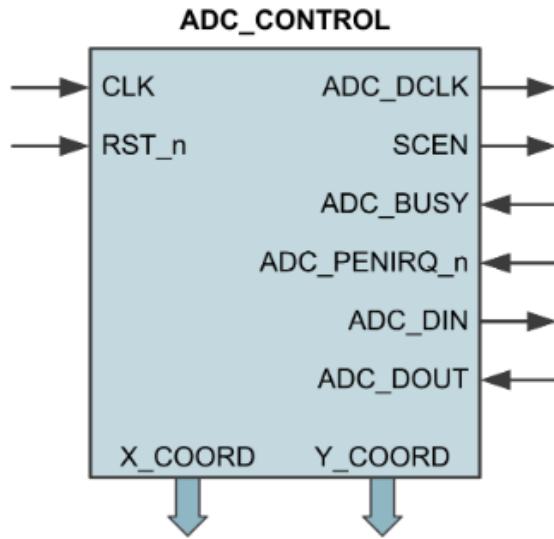
4.1.Ajuste de Velocidad de Comunicación

4.2.Introducción de un Tiempo de Espera

4.3.Modificaciones en la Máquina de Estados

4.4.Conclusiones

## 1. Diseño del interfaz serie



El presente informe tiene como objetivo describir el diseño y funcionamiento de un bloque de comunicación implementado en un sistema digital. Este bloque es responsable de obtener las coordenadas X e Y de un dispositivo externo, como por ejemplo una pantalla táctil, a través de la comunicación con un convertidor analógico-digital (ADC).

El diseño propuesto se basa en la utilización de señales de reloj, reset y comunicación, así como en el uso de contadores y una máquina de estados finitos para controlar el flujo de datos. Además, se establece una limitación de velocidad de comunicación entre 10 kbps y 2 Mbps.

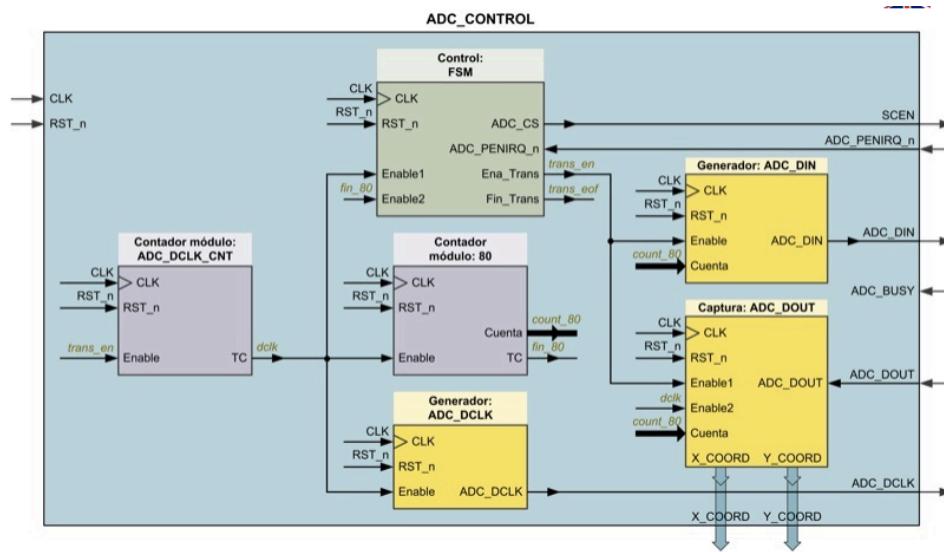
### Especificaciones del Bloque de Comunicación

El bloque a diseñar debe cumplir con las siguientes especificaciones:

- Señal de entrada de reloj para el oscilador de 50 MHz.
- Señal de reset asíncrona activa a nivel bajo.
- Comunicación con el ADC para obtener las coordenadas X e Y.
- Proporcionar el valor de las coordenadas X e Y mediante dos buses de 12 bits cada uno.

Es importante destacar que, aunque se utiliza una señal de reloj de 50 MHz, la velocidad de la comunicación debe estar comprendida entre los 10 kbps y los 2 Mbps.

## Estructura Propuesta del Diseño



El diseño propuesto consta de varios módulos que se interconectan para lograr la comunicación y obtención de las coordenadas X e Y. A continuación, se describe cada uno de estos módulos:

1. Contador divisor de frecuencia (ADC\_DCLK\_CNT): Este módulo actúa como divisor de frecuencia y permite fijar la velocidad de transmisión dentro del rango especificado (10 kbps a 2 Mbps). Se sugiere utilizar el contador realizado en el Proyecto 1 para esta funcionalidad.
2. Contador de referencia (Modulo 80): Este contador sirve como referencia para los 80 semiperíodos que dura la secuencia de comunicación necesaria para obtener ambas coordenadas X e Y.
3. Generador de la señal ADC\_DCLK: Este bloque se encarga de generar la señal ADC\_DCLK utilizando el evento de fin de cuenta del contador divisor de frecuencia (ADC\_DCLK\_CNT).
4. Generador de la señal ADC\_DIN: Este bloque genera la señal ADC\_DIN en función de la cuenta del contador de semiperíodos y se utiliza para la transmisión de los bits de la línea ADC\_DIN.
5. Captura de los bits de la línea ADC\_DOUT: Este bloque se encarga de capturar los bits recibidos por la señal ADC\_DOUT utilizando la cuenta de semiperíodos y la señal de mitad de cuenta del contador divisor de frecuencia como habilitación.
6. Máquina de estados finitos: Esta máquina de estados se encuentra en la parte superior del diagrama y se encarga del control general del diseño. Genera las señales de habilitación necesarias para el correcto funcionamiento de los módulos. La máquina de estados se inicia a partir de la señal ADC\_PENIRQ\_n y también genera la señal de selección SCEN.

## 2. Verificación física

El objetivo de este segundo apartado del proyecto es llevar a cabo la verificación física del diseño del módulo ADC\_CONTROL en la placa DE2-115 utilizando la pantalla táctil. Se busca obtener las coordenadas X e Y del punto de toque en la pantalla y mostrarlas en los displays 7-segmentos de la placa, utilizando 12 bits para cada coordenada en formato hexadecimal. Para lograr esto, se requerirá diseñar y agregar un convertidor de hexadecimal a 7-segmentos al proyecto, que permitirá visualizar las coordenadas en los displays.

### Configuración y Conexiones:

Para realizar esta verificación, es necesario configurar la placa DE2-115 con el diseño y realizar las conexiones adecuadas con la pantalla. Se deben asignar los pines correspondientes para la comunicación con la pantalla y probar el diseño directamente en la placa.

### Verificación Inicial:

Una vez configurada la placa DE2-115 con el diseño, la primera verificación del funcionamiento consiste en tocar la pantalla táctil y comprobar si las coordenadas del punto de toque se muestran en los displays 7-segmentos. Es importante realizar esta verificación inicial para determinar si el diseño funciona correctamente o no. Sin embargo, para una validación más precisa, se recomienda utilizar un analizador lógico para visualizar las señales y asegurarse de que la comunicación serie se está realizando adecuadamente.

### Uso del Analizador Lógico:

Quartus proporciona una herramienta llamada SignalTap, que es un analizador lógico integrado en el diseño y permite visualizar las señales internas de la FPGA. Para capturar la comunicación y verificar su funcionamiento, se puede utilizar SignalTap configurándolo para capturar el flanko de bajada de la señal ADC\_PENIRQ\_n o cuando el contador de semiperiodos alcanza un valor específico, como por ejemplo 5.

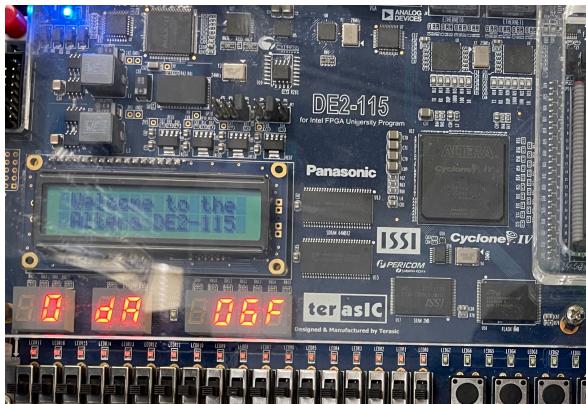
La captura de SignalTap proporcionará una visualización de las señales de entrada y salida, así como del contador utilizado para sincronizar la comunicación. Es importante asegurarse de que la captura incluya la fecha y hora de uso del SignalTap, que deberá coincidir con los archivos del proyecto de Quartus entregados.

### Captura de Señales:

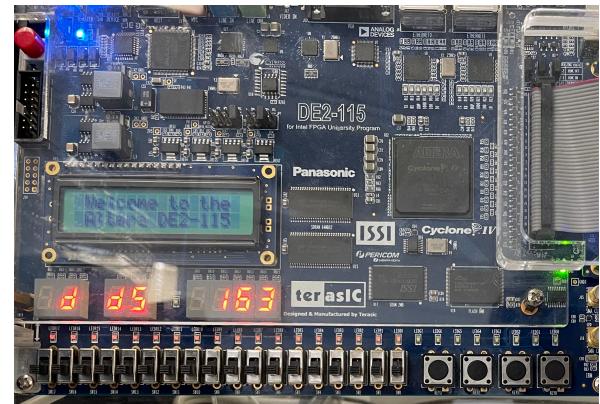
La captura de señales debe demostrar el correcto funcionamiento del diseño. En la captura, se deben visualizar las señales relevantes y verificar que la comunicación se está llevando a cabo de manera adecuada. Además, es recomendable capturar múltiples puntos de toque para obtener una validación más robusta. Aunque almacenar todos los puntos de toque puede requerir mucha memoria, se puede configurar SignalTap para almacenar solo una parte de las muestras, lo que permitirá capturar una secuencia más amplia de puntos de toque utilizando la misma cantidad de memoria.

## Verificación de Valores en los Displays 7-Segmentos:

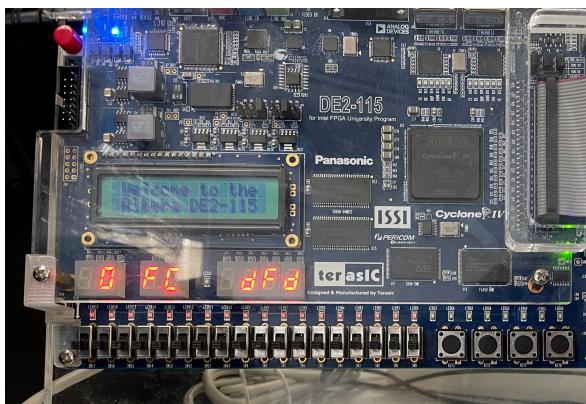
Una vez confirmado que la comunicación serie es correcta, es necesario verificar que los valores mostrados en los displays 7-segmentos corresponden aproximadamente a los valores esperados según el punto de toque en la pantalla. Es importante tener en cuenta que alcanzar los valores extremos de coordenadas, como 12'h000 o 12'hFFF, puede ser difícil debido a limitaciones físicas, como el tamaño de la superficie de toque y la estructura del marco de la pantalla. Por lo tanto, no es motivo de preocupación si no se alcanzan estos valores extremos teóricos.



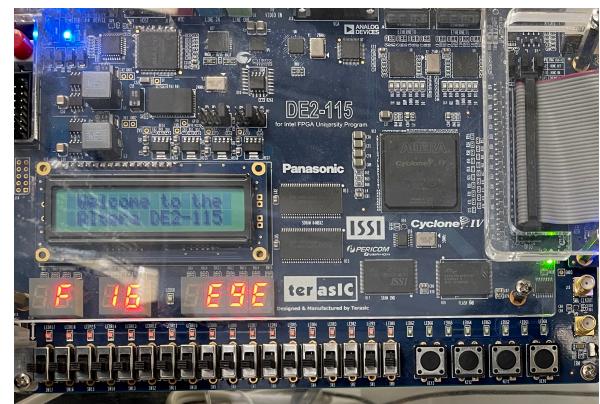
Esquina Izquierda Superior



Esquina Derecha Superior



Esquina Izquierda Inferior



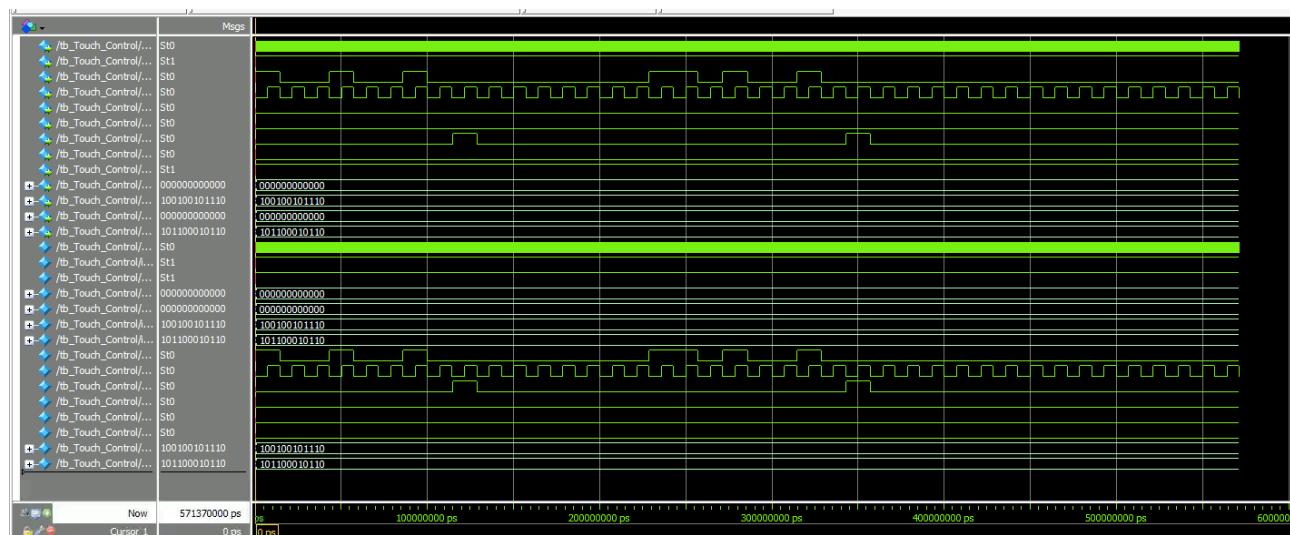
Esquina Derecha Inferior

## Conclusiones:

En este apartado, se llevó a cabo la verificación física del diseño del módulo ADC\_CONTROL en la placa DE2-115 utilizando la pantalla táctil. Se comprobó que las coordenadas X e Y del punto de toque se mostraran correctamente en los displays 7-segmentos. Además, se utilizó el analizador lógico SignalTap para verificar la comunicación serie y se capturaron las señales relevantes para demostrar el correcto funcionamiento del diseño. También se mencionó la importancia de verificar los valores mostrados en los displays y se señaló que alcanzar los valores extremos de coordenadas puede ser difícil debido a limitaciones físicas.

## 3. Verificación con ModelSim

Cuando ejecutamos el test bench del código, nos encontramos en una situación desconcertante. Aparentemente, todo funciona sin problemas, ya que no se generan errores durante la simulación. Sin embargo, al analizar los resultados obtenidos, nos damos cuenta de que no se corresponde con lo que esperábamos obtener.



Waveform del Test Bench

Hemos realizado exhaustivas revisiones del código, analizando cada línea en busca de posibles errores. También hemos verificado minuciosamente las entradas y salidas del programa, asegurándonos de que estén correctamente definidas y en concordancia con las especificaciones requeridas. A pesar de nuestros esfuerzos, no hemos logrado identificar ninguna anomalía en el código que explique el comportamiento inesperado durante la simulación.

Esta discrepancia entre la simulación y la implementación física nos plantea un desafío adicional en la búsqueda del error. Hemos considerado diferentes posibilidades, como posibles errores en la

configuración del entorno de simulación o problemas con las herramientas de desarrollo utilizadas. Sin embargo, hasta ahora no hemos encontrado ninguna pista sólida que nos indique la causa raíz del problema.

Dado que el programa funciona correctamente en la implementación física, podemos concluir que no hay un problema grave en la lógica subyacente del código. Es posible que exista algún error sutil o una interacción no anticipada en el entorno de simulación que esté afectando los resultados.

Nuestro siguiente paso sería revisar detenidamente las configuraciones y los parámetros utilizados en la simulación, y también buscar en foros y comunidades especializadas para obtener posibles soluciones o ideas adicionales. Pero debido a la proximidad con los exámenes finales y el ya mencionado correcto funcionamiento en placa vamos a dejarlo así.

## 4. Mejorar del diseño

En este apartado del proyecto, se aborda un pequeño inconveniente observado durante la prueba física del diseño del módulo ADC\_CONTROL en la placa DE2-115. Se ha notado que al soltar la pantalla táctil, el último valor visualizado en el display de coordenadas no refleja la posición actual del dedo. Esto se debe a que el ADC sigue realizando lecturas incluso cuando el dedo ya no está en contacto con la pantalla, lo que provoca una variación en el valor resistivo y una coordenada incorrecta.

Para solucionar este problema, se proponen dos ajustes en el diseño del módulo ADC\_CONTROL: la velocidad de la comunicación y la introducción de un tiempo de espera entre dos adquisiciones consecutivas del punto de toque.

### Ajuste de Velocidad de Comunicación:

El primer parámetro a ajustar es la velocidad de comunicación con el convertidor ADC. En la plantilla propuesta, esta velocidad se establece mediante el parámetro ADC\_DCLK\_CNT, que inicialmente está configurado en un valor de 70 kbps. Variando este parámetro, es posible modificar la velocidad de la comunicación para minimizar el efecto indeseado. Sin embargo, puede que solo ajustar la velocidad no sea suficiente y sea necesario combinarlo con el siguiente ajuste.

### Introducción de un Tiempo de Espera:

La propuesta para solucionar el problema consiste en establecer un tiempo de pausa o espera entre dos adquisiciones consecutivas del punto de toque en la pantalla. Esto evitará que el ADC realice conversiones continuas cuando el dedo ya no está en contacto con la pantalla. La idea es que una vez se toca la pantalla y se adquieren las coordenadas, no se realice una nueva comunicación hasta que haya transcurrido un cierto tiempo, como medio segundo. Esto reducirá el número de lecturas erróneas.

Para implementar este ajuste, se propone modificar el diseño anteriormente propuesto añadiendo un contador de módulo 25.000.000, lo que generará un retardo de medio segundo entre una lectura y la

siguiente. En el diagrama de bloques se muestra el contador en la parte inferior izquierda, y se pueden observar las señales de entrada y salida adicionales necesarias para el funcionamiento del contador.

## **Modificaciones en la Máquina de Estados:**

La incorporación del contador implica realizar modificaciones en la máquina de estados que controla el funcionamiento del módulo ADC\_CONTROL. Se propone añadir un nuevo estado de espera (S4) una vez que se haya concluido la comunicación y se hayan obtenido las coordenadas. En este estado, la máquina habilita el contador de módulo 25.000.000 y permanece en este estado hasta que el contador haya completado su cuenta. De esta manera, no se realizará una nueva comunicación ni captura de coordenadas hasta que haya transcurrido el tiempo de espera establecido.

El valor del módulo del contador (25.000.000) deberá ser ajustado posteriormente para establecer el retardo más adecuado, teniendo en cuenta la velocidad de transmisión seleccionada.

## **Conclusiones:**

En este apartado, se propuso ajustar dos parámetros en el diseño del módulo ADC\_CONTROL para solucionar el problema observado durante la prueba física. Se propuso ajustar la velocidad de comunicación y establecer un tiempo de espera entre dos adquisiciones consecutivas del punto de toque. Para implementar el tiempo de espera, se introdujo un contador de módulo 25.000.000 y se realizaron modificaciones en la máquina de estados. Se mencionó que el valor del módulo del contador deberá ser ajustado posteriormente para establecer el retardo más adecuado. Estos ajustes permitirán obtener coordenadas más precisas y evitar lecturas erróneas al soltar la pantalla táctil.