

SEL0610 – Laboratório de Circuitos Eletrônicos
2º Semestre de 2023

Nome – Aluno 1: Carlos Henrique Hannas de Carvalho

Num. USP: 11965988

Nome – Aluno 2: Pedro Antonio Bruno Grando

Num. USP: 12547166

MOSFET (PARTE 1) - PRÁTICA 8

PARTE 1

Montou-se, em bancada, o circuito da figura 1 para estudar o comportamento de corrente do MOSFET.

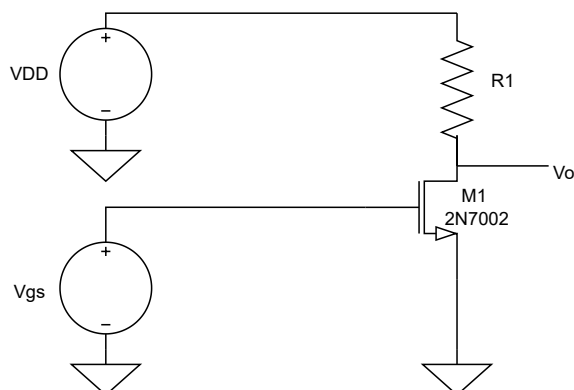


Figura 1: Circuito da parte 1.

Adotou-se, para a imagem 1, $V_{DD} = 5V$ e variou-se a tensão v_{GS} . Mediu-se, através do osciloscópio a tensão $v_{DS}(V_o)$ e calculou-se a corrente i_D , através da seguinte relação:

$$i_D = \frac{V_{DD} - v_{DS}}{R_1}$$

em que $R_1 = 1k\Omega$

Os valores para cada v_{GS} , v_{DS} e i_D estão na tabela 1.

v_{GS} [V]	v_{DS} [V]	i_D [mA]
0,0	4,987	0,013
0,5	4,977	0,023
1,0	4,975	0,025
1,5	4,854	0,146
2,0	0,046	4,954
2,5	0,013	4,987
3,0	0,008	4,992
3,5	0,007	4,993
4,0	0,006	4,994
4,5	0,005	4,995
5,0	0,005	4,995

Tabela 1: Tabela das tensões v_{GS} e v_{DS} e corrente i_D do MOSFET.

Através da tabela 1 percebe-se que $0V \leq v_{GS} \leq 1,5V$, não há circulação relevante de corrente no MOSFET - portanto, transistor em corte. Quando $v_{GS} \geq 2V$, percebe-se que o componente teve o canal induzido,

quando houve um acréscimo significativo de i_D , e passa a operar no modo de triodo. Em seguida, em algum instante do intervalo, $2V \leq v_{GS} \leq 5V$, o MOSFET passa a operar em saturação, i.e, quando:

$$v_{DS} \geq v_{GS} - V_t \text{ (Situação em que o MOSFET opera em saturação)}$$

PARTE 2

Montou-se, em bancada, o circuito da figura 2 para estudar as portas lógicas digitais. No caso desta figura, estuda-se a porta lógica NAND.

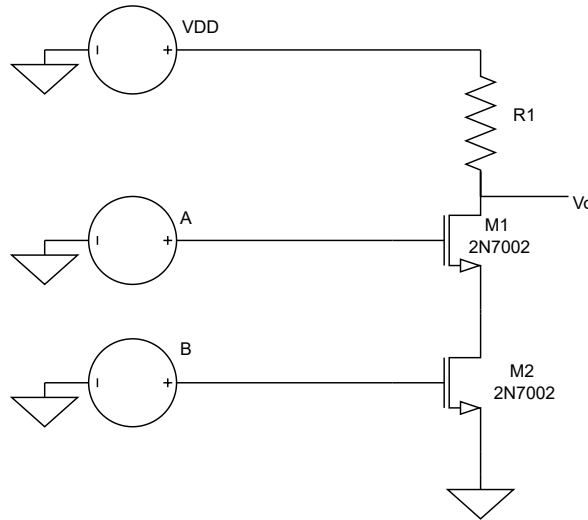


Figura 2: Circuito da parte 2.

em que $R_1 = 1k\Omega$. A e B podem assumir um valor alto (5V ou 1) ou baixo (0V ou 0).

ITEM A

A porta NAND é caracterizada pela entrada de dois valores (na figura 2 representados pelos valores de A e B). O resultado é obtido através da medição de tensão no ponto V_o do mesmo circuito.

O resultado final é uma inversão lógica da multiplicação entre as duas entradas. Então, a expressão lógica é dada por:

$$Y = \overline{AB} = \overline{A} + \overline{B}$$

em que Y é saída. A e B são as entradas do circuito.

O circuito da figura 2 funciona da seguinte forma: quando qualquer uma das entradas (A e/ou B) apresentarem valor baixo (0V), não há indução de canal no MOSFET e o circuito permanece aberto - nesse caso, não há circulação de corrente ao longo dos transistores e a tensão V_{DD} é praticamente replicada em V_o . Por outro lado, quando ambas as entradas possuírem um valor alto, simultaneamente, há indução de canal de ambos os MOSFETs implicando em uma circulação de corrente através do circuito. Como há passagem de corrente elétrica no circuito, a tensão medida no ponto V_o é baixa porque há dissipação de energia pelo resistor R_1 . A descrição pode ser analisada também através da tabela 2.

ITEM B

Adotou-se, para a figura 2, $V_{DD} = 5V$ e $Y = V_o$. Dessa forma, montou-se a tabela 2 para avaliar o resultado de operação do circuito, i.e, completar a “tabela verdade”.

A	B	Y (teórico)	Y (experimento)
0	0	alto	4,97 V
0	1	alto	4,97 V
1	0	alto	4,97 V
1	1	baixo	0,01 V

Tabela 2: Tabela de operação do circuito.

A porta NAND, segundo as referências [1] e [2], resulta em alto para qualquer entrada baixa. Quando ambas as entradas são altas, a porta lógica deve apresentar resultado baixo. Conforme a tabela 2, perceb-se que o experimento foi coerente com os estudos teóricos. Considerou-se $4,97V \approx 5V$ (alto) e $0,01V \approx 0V$ (baixo).

PARTE 3

Montou-se, em bancada, o circuito da figura 3 para estudar os amplificadores em fonte comum.

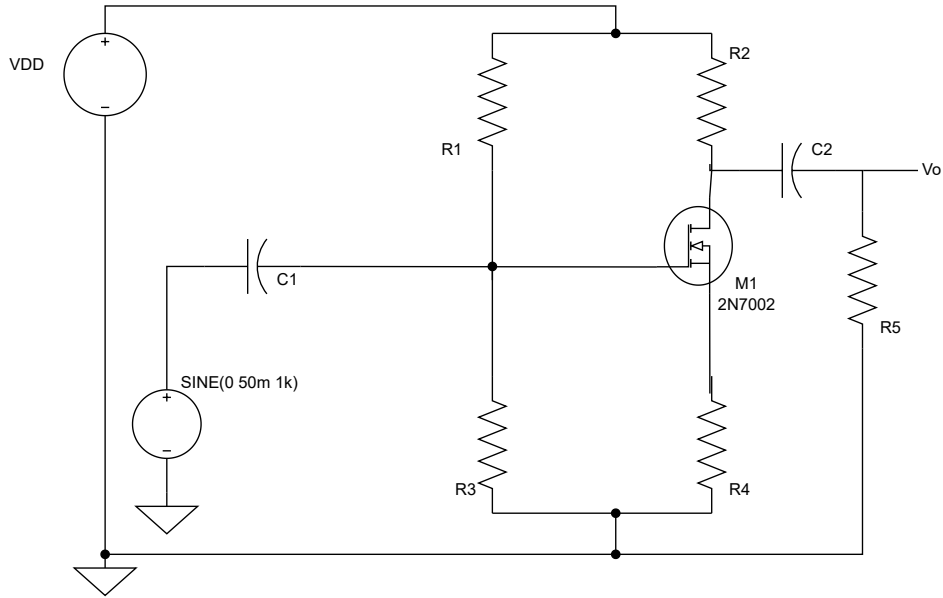


Figura 3: Circuito da parte 3.

em que $R_1 = 3,3K\Omega$, $R_2 = 470\Omega$, $R_3 = 1k\Omega$, $R_4 = 100\Omega$, $R_5 = 10k\Omega$ e $C_1 = C_2 = 100\mu F$.

ITEM A

Adotou-se, na figura 3, $V_{DD} = 15V$, um sinal senoidal de $50mV$ de amplitude e $f = 1kHz$ na entrada do circuito da figura 3. A figura a seguir apresenta os sinais de entrada e saída sobre a carga, vistos do osciloscópio.

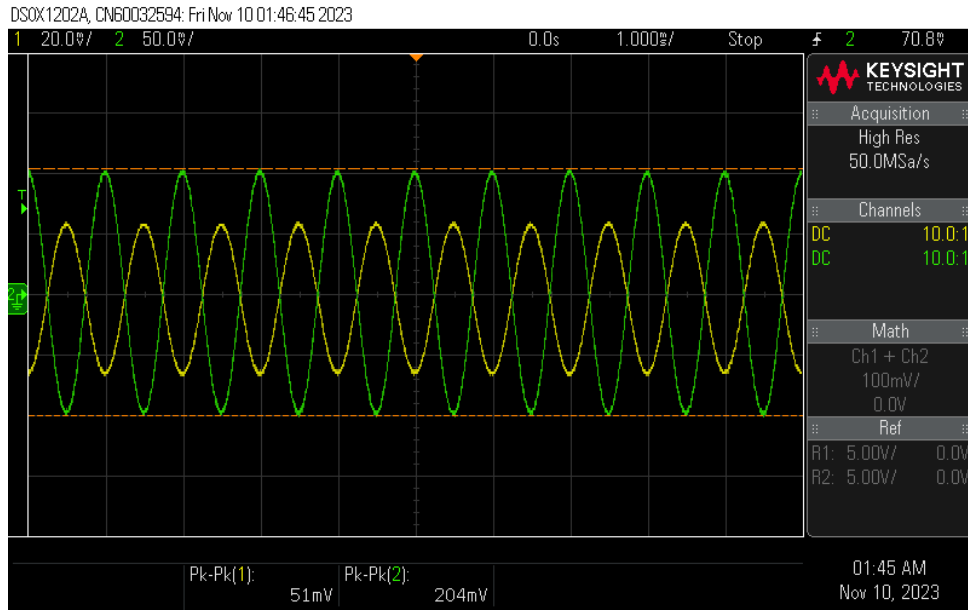


Figura 4: Sinais de entrada e saída vistos do osciloscópio.

ITEM B

O ganho A_v prático pode ser calculado seguindo os valores da figura 4:

$$A_v = \frac{204mV}{51mV} = 4 \quad (.1)$$

O ganho teórico do circuito amplificador em fonte comum é calculado através da relação entre os resistores de dreno e fonte. Ou seja, para o circuito da figura 3, o ganho:

$$A_v = \frac{R2}{R4} = \frac{470\Omega}{100\Omega} = 4,7 \quad (.2)$$

O valor prático calculado era esperado, devido ao cálculo teórico. O valor teórico, da relação .2, é relativamente próximo do valor prático calculado na equação .1. A pequena diferença ocorre devido às imperfeições do circuito, mas principalmente porque o valor teórico é referente a um modelo simplificado, no qual se desconsiderou a transcondutância, bem como o paralelo com a resistência de carga. Na prática, a fórmula mais precisa seria:

$$A_v = -\frac{g_m(R2 // R5)}{1 + g_m R4} \quad (.3)$$

Nessa prática, utilizou-se da primeira relação para fins didáticos, contudo, fica à menção de como obter um valor teórico mais realista.

ITEM C

A amplitude máxima encontrada foi em torno de $V_{pp} = 2,4V$, conforme a seguinte imagem:

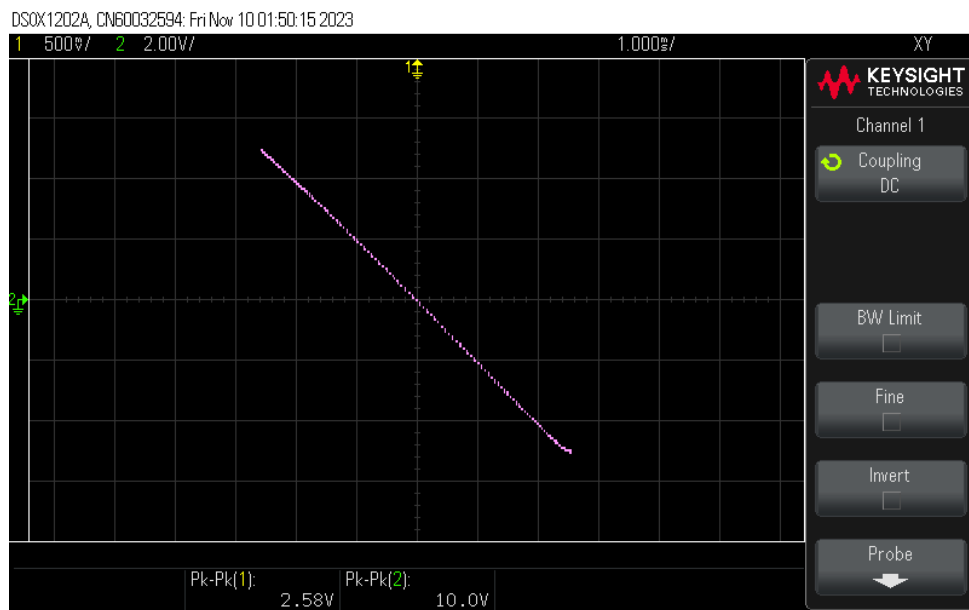


Figura 5: *Modo de operação XY do osciloscópio.*

REFERÊNCIAS

- [1] Sedra and Smith. *Microeletrônica*, volume 4 ed. Pearson, 2004.
- [2] Francisco Gabriel Capuano and Ivan Valeije Idoeta. *Elementos de eletrônica digital*, volume 42 ed. Editora Érica, 2018.