

Prática 3 – Laboratório de Sistemas Digitais

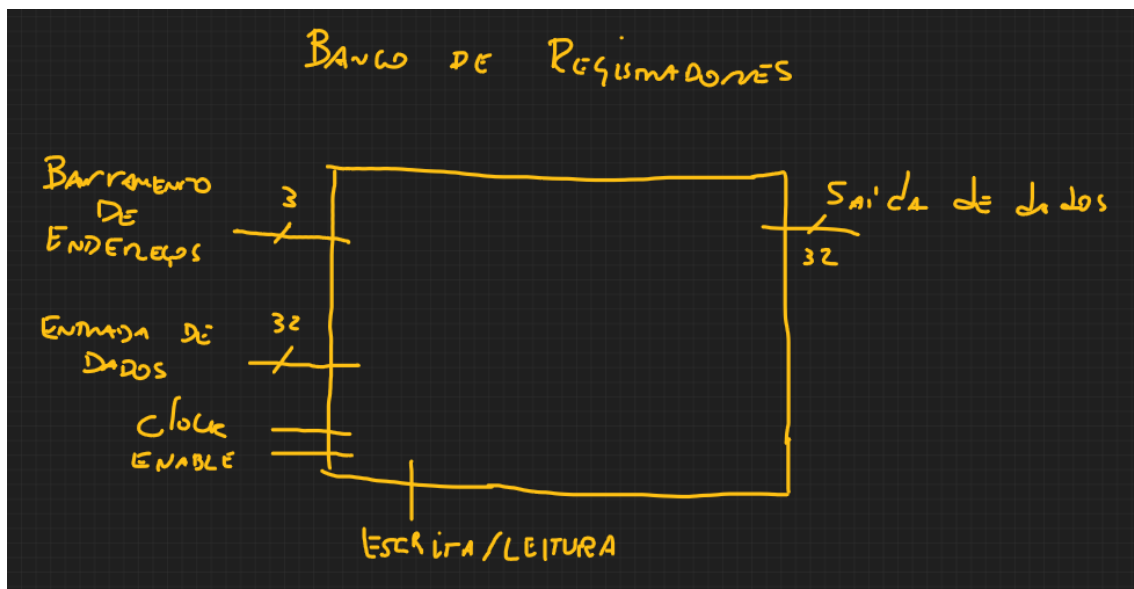
Prof. Maurício Acconcia Dias

Existem diversos circuitos que podem ser implementados com base nos Flip-Flops. O método de projeto pode envolver a construção de uma máquina de estados finitos (FSMs) ou então conectar os FFs para obter o circuito desejado.

Nesta prática de circuitos sequenciais iremos abordar o projeto sem a utilização de FSMs, sendo, portanto, o projeto para ser executado com a combinação de blocos lógicos.

A ideia principal é a construção de um banco de registradores funcional em Verilog. A linguagem já permite que seja criada uma variável do tipo REG, porém um registrador não funciona apenas desta forma.

Um banco de registradores possui hardware semelhante ao que é apresentado abaixo:



Composto por:

- Um barramento de endereços composto por 3 bits
- Um barramento de entrada de dados composto por 32 bits
- Um sinal de clock
- Um sinal de enable
- Um sinal de escrita/leitura
- Um barramento de saída de dados composto por 32 bits

A ideia do funcionamento é a seguinte:

- Para gravação de dados: um conjunto de 32 bits é colocado na entrada do registrador, o endereço de gravação é colocado no barramento de endereços. Quando o sinal de clock for detectado, o sinal de escrita/leitura estiver configurado para escrita e o sinal enable estiver ativo o dado é gravado no endereço.

- Para leitura de dados: o endereço é colocado no barramento de endereços, o barramento de entrada é ignorado. Quando o sinal de leitura/escrita deve estiver configurado para leitura, o sinal de clock detectado e o sinal enable ativo o barramento da saída do banco de registradores apresentará o valor dos dados no endereço

Neste caso o banco de registradores possui 3 bits de endereço, sendo assim é possível armazenar 8 palavras de 32 bits no banco. Ao final do design deve ser possível utilizar o Verilog dos grupos para gravar e obter o valor das 8 posições da memória.

Entregar o arquivo Verilog com o projeto do hardware que seja sintetizável e esteja pronto para ser incluído em uma ferramenta de teste.