



1. 特性

- 基于8051指令流水线结构的8位单片机
- Flash ROM: 64K字节
- RAM: 内部256字节, 外部4096字节
- 5Byte可读MCU识别码
- CPU最高频率24M
- 工作电压: $V_{USB} = 2.0V - 5.5V$
- 振荡器(代码选项):
 - 内部低频RC振荡器: 128KHz
 - 内部高频RC振荡器: 24MHz
 - PLL振荡器: 4倍频
- 58个CMOS双向I/O管脚,
 - 6个大电流Sink I/O (380mA, GND+1.0V)
 - 4个pwm (PWM3)大电流sink口 (50mA, GND+0.5V)
 - 4组pwm (PWM0/PWM1/PWM2/PWM4)大电流驱动 (25mA, VDD-0.7)
 - 其他Normal I/O
- I/O内建上拉电阻 (30k Ω)
- 1个16位定时器/计数器
- 4个PWM, 其中PWM0、PWM1、PWM2各含6个比较单元, PWM3具有4个比较单元, PWM4具有3个比较单元
- SPI接口(主/从模式)
- EUART0
- 13个中断源:
 - 定时器2, PWM0, PWM1, PWM2, PWM3, PWM4
 - 外部中断INT2, INT3, INT4 - INT47
 - SPI, EUART0, SCM, LPD, USB
- 内建模拟电路电源稳压器 (VDDR)
 - 输出电压: 3.3V/70mA
- 内建的低电压复位功能(代码选项)
 - LVR电压: 2.1V
 - LVR电压: 2.8V
 - LVR电压: 3.7V
 - LVR电压: 4.1V
- 通用串行总线 (USB)
 - 兼容USB2.0 (全速12Mbps) 传输速度
 - 支持控制、中断和批量数据传输
 - 支持3个端点 (EP0, EP1, EP2)
- 16档电平可选的低电压检测模块 (LPD)
- CPU机器周期:
 - 1个振荡周期
- 看门狗定时器 (WDT) (代码选项)
- 预热计数器
- 低功耗工作模式:
 - 空闲模式
 - 掉电模式
- Flash型
- 封装:
 - LQFP64
 - TQFP48
 - LQFP48
 - Wafer

2. 概述

SH68F90是一种高速高效率8051可兼容单片机。在同样振荡频率下, 较之传统的8051芯片它有着运行更快速的优越特性。

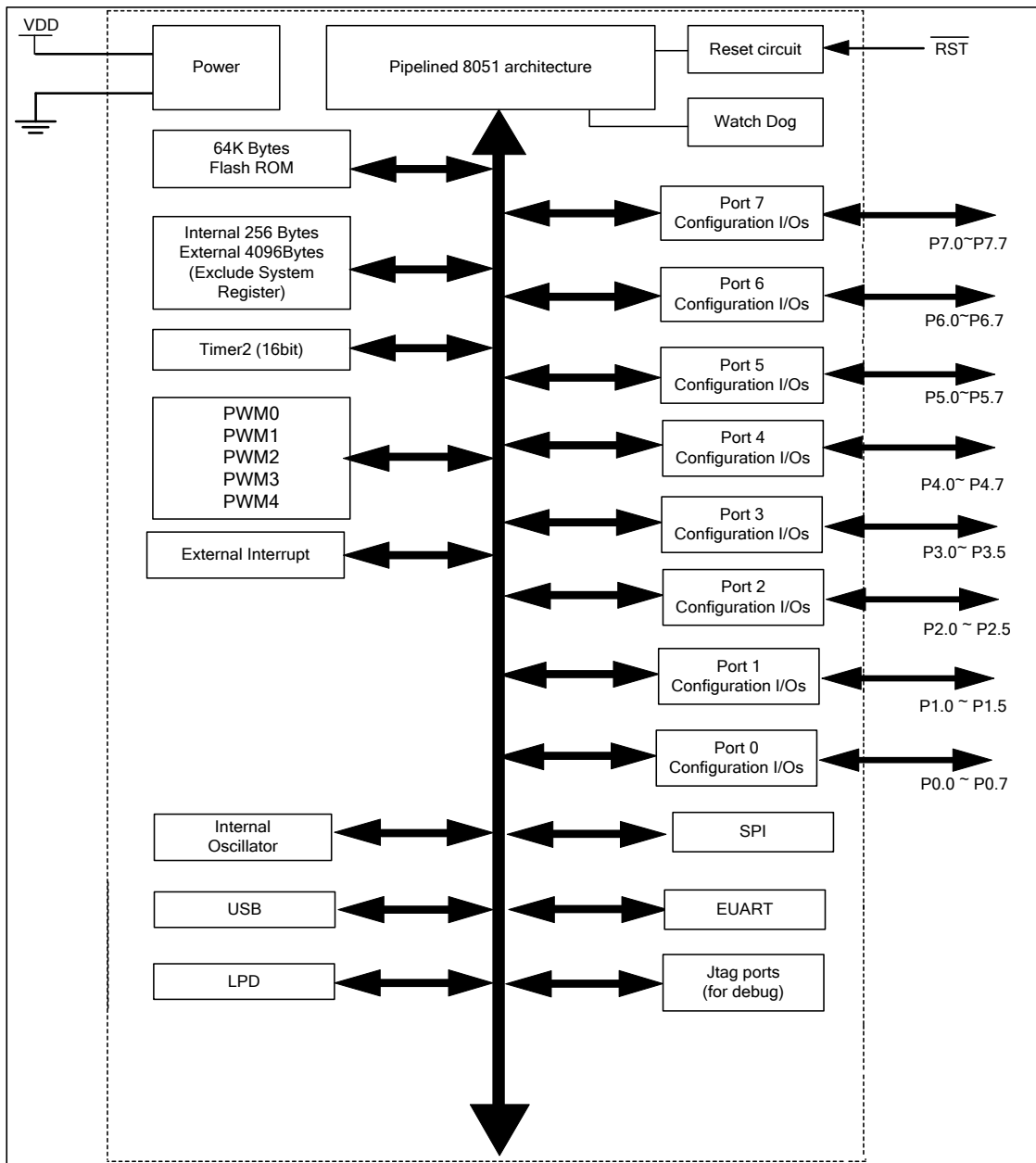
SH68F90保留了标准8051芯片的大部分特性。这些特性包括内置256字节RAM, 外置中断INT2, INT3和INT4。此外, SH68F90还集成了外部4096字节RAM。该单片机还包括适合于程序存储的64 K字节Flash块。

SH68F90不仅集成了如SPI/USB/UART等标准通讯模块, 此外还集成了具有内建比较功能的PWM定时器模块。

为了达到高可靠性和低功耗, SH68F90内建看门狗定时器, 低电压复位功能及系统时钟监控功能。此外SH68F90还提供了2种低功耗省电模式。



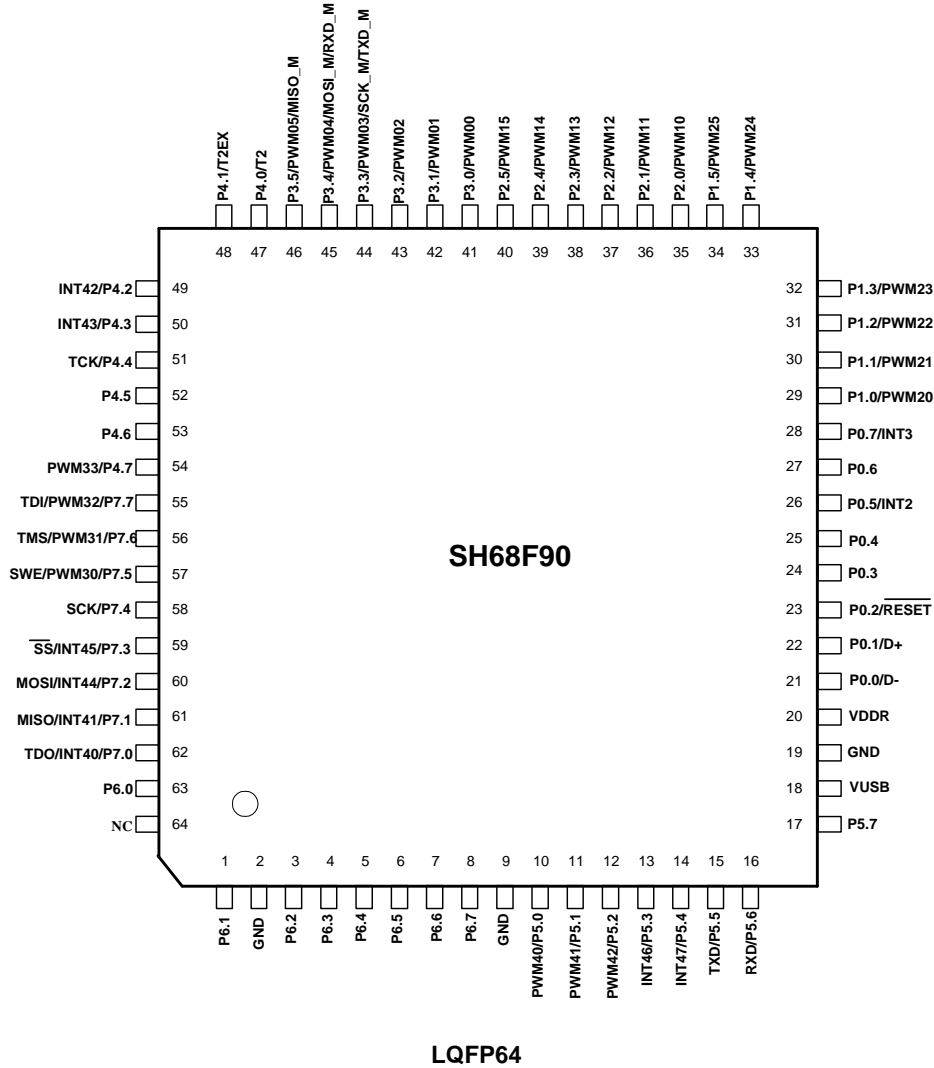
3. 方框图





4. 引脚配置

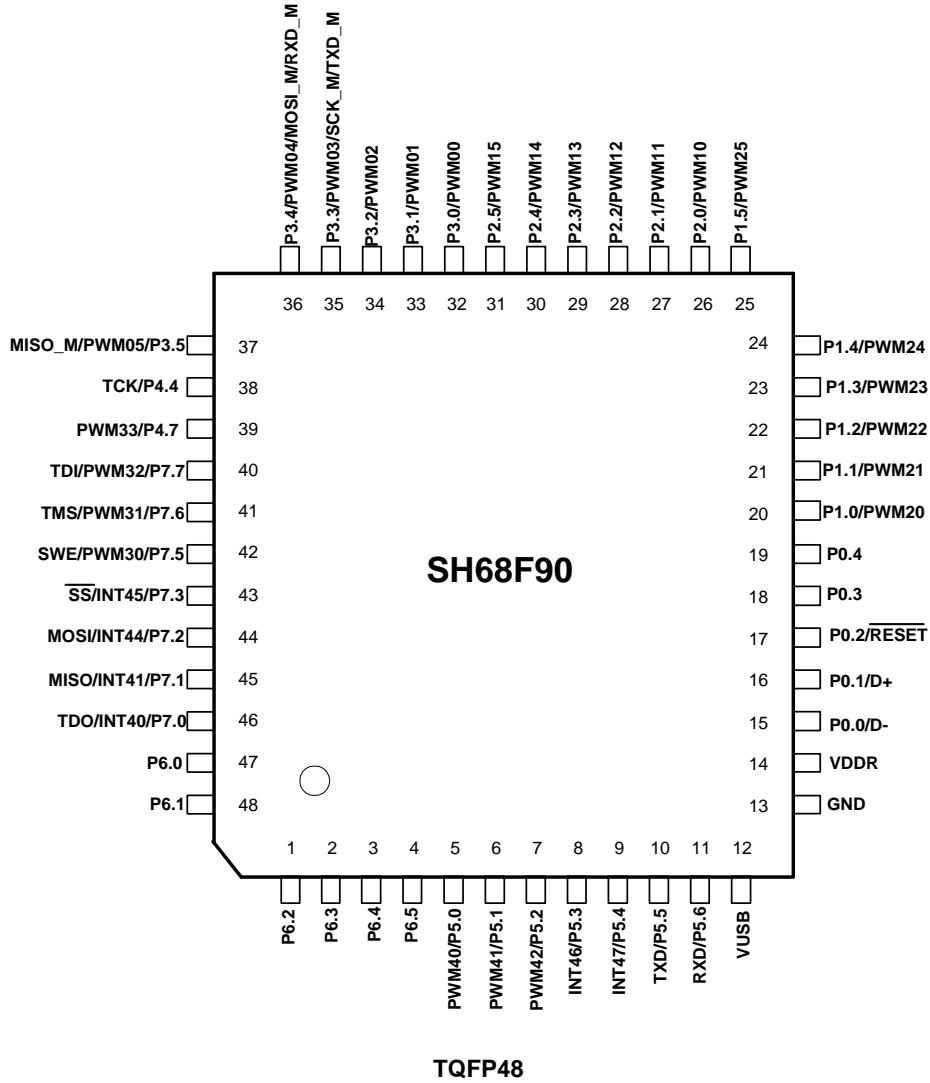
4.1 64脚LQFP封装



注意：引脚命名中，写在最外侧的引脚功能具有最高优先级，最内侧的引脚功能具有最低优先级（参见引脚配置图）。当一个引脚被高优先级的功能占用时，即使低优先级功能被允许，也不能作为低优先级功能的引脚。只有当软件禁止引脚的高优先级功能，相应引脚才能被释放作为低优先级端口使用。



4.2 48脚TQFP封装

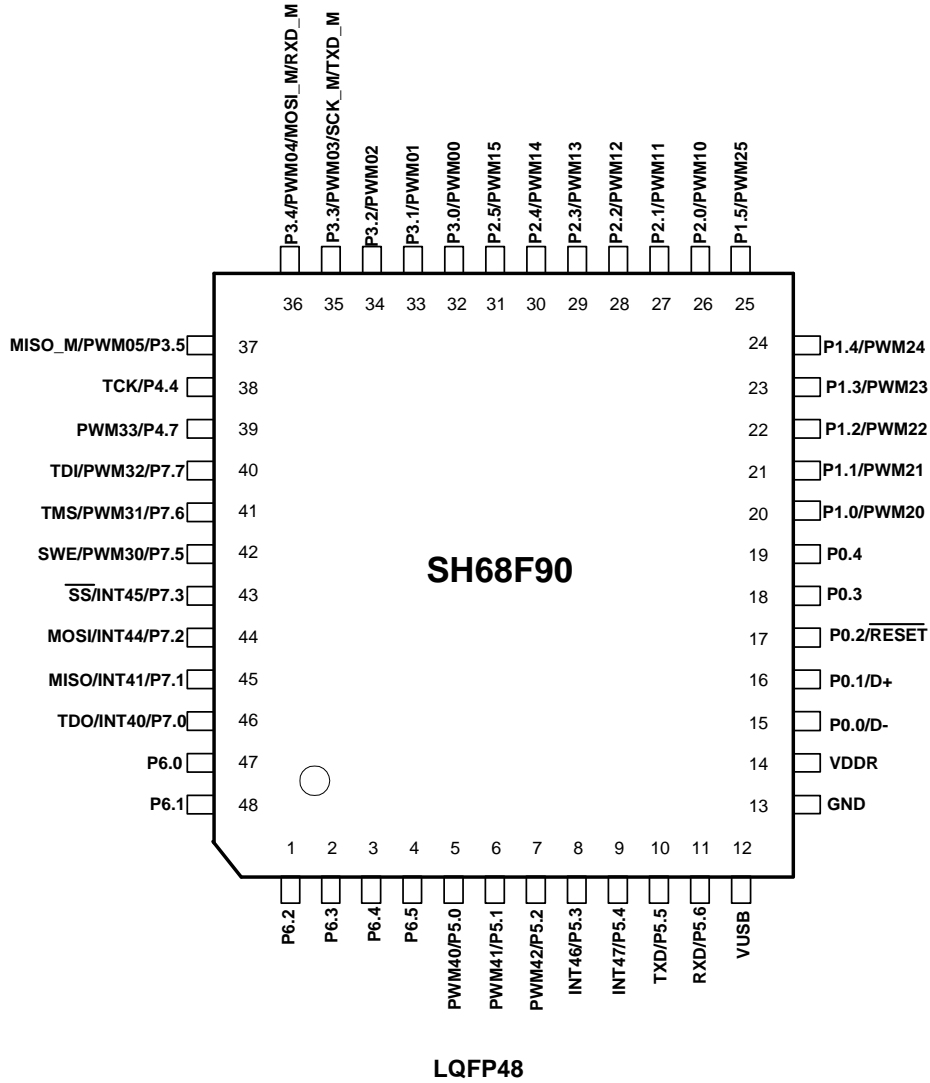


TQFP48

注意：引脚命名中，写在最外侧的引脚功能具有最高优先级，最内侧的引脚功能具有最低优先级（参见引脚配置图）。当一个引脚被高优先级的功能占用时，即使低优先级功能被允许，也不能作为低优先级功能的引脚。只有当软件禁止引脚的高优先级功能，相应引脚才能被释放作为低优先级端口使用。



4.3 48脚LQFP封装



注意：引脚命名中，写在最外侧的引脚功能具有最高优先级，最内侧的引脚功能具有最低优先级（参见引脚配置图）。当一个引脚被高优先级的功能占用时，即使低优先级功能被允许，也不能作为低优先级功能的引脚。只有当软件禁止引脚的高优先级功能，相应引脚才能被释放作为低优先级端口使用。



5. 引脚描述

引脚编号	类型	说明
I/O端口		
P0.0 - P0.7	I/O	8位双向I/O端口
P1.0 - P1.5	I/O	6位双向I/O端口
P2.0 - P2.5	I/O	6位双向I/O端口
P3.0 - P3.5	I/O	6位双向I/O端口
P4.0 - P4.7	I/O	8位双向I/O端口
P5.0 - P5.7	I/O	8位双向I/O端口
P6.0 - P6.7	I/O	8位双向I/O端口
P7.0 - P7.7	I/O	8位双向I/O端口
定时器		
T2	I	定时器2外部时钟输入
T2EX	I	定时器2外部事件输入
PWM控制器		
PWM0	O	16位PWM定时器输出引脚
PWM1	O	16位PWM定时器输出引脚
PWM2	O	16位PWM定时器输出引脚
PWM3	O	16位PWM定时器输出引脚
PWM4	O	16位PWM定时器输出引脚
SPI		
MOSI	I/O	SPI主输出从输入引脚
MISO	I/O	SPI主输入从输出引脚
SCK	I/O	SPI串行时钟引脚
SS	I	SPI从设备选择引脚
EUART		
RXD	I	EUART0数据输入引脚
TXD	O	EUART0数据输出引脚
中断&复位&时钟&电源		
INT2 - INT3	I	外部中断2 - 3
INT40 - INT47	I	外部中断40 - 47
$\overline{\text{RESET}}$	I	该引脚上保持10 μ s以上的低电平，CPU将复位。由于有内建100k Ω 上拉电阻连接到V _{DD} ，所以仅接一个外部电容即可实现上电复位。
V _{DDR}	P	电源稳压器输出（3.3V）
VUSB	P	电源（2.0 - 5.5V）
编程接口		
TDO	O	调试接口：测试数据输出
TMS	I	调试接口：测试模式选择
TDI	I	调试接口：测试数据输入
TCK	I	调试接口：测试时钟输入
单线仿真接口		
SWE（P7.5）	I/O	单线仿真接口
注意： 当P7.0/P7.6/P7.7/P4.4作为调试接口时，P7.0/P7.6/P7.7/P4.4的原有功能被禁止。		

**6. SFR映像**

SH68F90内置256字节的直接寻址寄存器，包括通用数据存储器 and 特殊功能寄存器（SFR），SH68F90的SFR有以下几种：

CPU内核寄存器： ACC, B, PSW, SP, DPL, DPH

CPU内核增强寄存器： AUXC, DPL1, DPH1, INSCON, XPAGE

电源时钟控制寄存器： PCON, SUSLO

Flash寄存器： IB_OFFSET, IB_DATA, IB_CON1, IB_CON2, IB_CON3, IB_CON4, IB_CON5, FLASHCON

数据页面控制寄存器： XPAGE

看门狗定时器寄存器： RSTSTAT

系统时钟控制寄存器： CLKCON, PLLCON

系统时钟校准寄存器： CLKLO, CLKRC0H, CLKRC0L, CLKRC1H, CLKRC1L

中断寄存器： IEN0, IEN1, IEN2, IENC, IPH0, IPL0, IPH1, IPL1, EXF0, EXF1, EXCON

I/O口寄存器： P0, P1, P2, P3, P4, P5, P6, P7
P0CR, P1CR, P2CR, P3CR, P4CR, P5CR, P6CR, P7CR
P0PCR, P1PCR, P2PCR, P3PCR, P4PCR, P5PCR, P6PCR, P7PCR
P1DRV, P2DRV, P3DRV, P5DRV, DRVCON, MAPPING

定时器寄存器： T2CON, TH2, TL2

电源稳压器寄存器： REGCON

SPI寄存器： SPCON, SPSTA, SPDAT

UART寄存器： SCON, SBUF, SADDR, SADEN, SBRTL, SBRTL, SFINE

PWM寄存器： PWMxyCON, PWMxyPERDH, PWMxyPERDL, PWMxyDUTYH, PWMxyPERDL

LPD寄存器： LPDCON, LPDSEL

USB寄存器： USBCON, USBIF1, USBIF2, USBIE1, USBIE2, USBADDR, EP0CON, EP1CON, EP2CON, IEP0CNT, IEP1CNT, IEP2CNT, OEP0CNT, OEP1CNT, OEP2CNT



SH68F90

Table 6.1 C51核SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
ACC	E0H	累加器	00000000	ACC.7	ACC.6	ACC.5	ACC.4	ACC.3	ACC.2	ACC.1	ACC.0
B	F0H	B寄存器	00000000	B.7	B.6	B.5	B.4	B.3	B.2	B.1	B.0
AUXC	F1H	C寄存器	00000000	C.7	C.6	C.5	C.4	C.3	C.2	C.1	C.0
PSW	D0H	程序状态字	00000000	CY	AC	F0	RS1	RS0	OV	F1	P
SP	81H	堆栈指针	00001111	SP.7	SP.6	SP.5	SP.4	SP.3	SP.2	SP.1	SP.0
DPL	82H	数据指针低位字节	00000000	DPL.7	DPL.6	DPL.5	DPL.4	DPL.3	DPL.2	DPL.1	DPL.0
DPH	83H	数据指针高位字节	00000000	DPH.7	DPH.6	DPH.5	DPH.4	DPH.3	DPH.2	DPH.1	DPH.0
DPL1	84H	数据指针1低位字节	00000000	DPL1.7	DPL1.6	DPL1.5	DPL1.4	DPL1.3	DPL1.2	DPL1.1	DPL1.0
DPH1	85H	数据指针1高位字节	00000000	DPH1.7	DPH1.6	DPH1.5	DPH1.4	DPH1.3	DPH1.2	DPH1.1	DPH1.0
INSCON	86H	数据指针选择	----00-0	-	-	-	-	DIV	MUL	-	DPS

Table 6.2 电源时钟控制SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PCON	87H	电源控制	000-0000	SMOD	SSTAT	SSTAT1	-	GF1	GF0	PD	IDL
SUSLO	8EH	电源控制保护字	00000000	SUSLO.7	SUSLO.6	SUSLO.5	SUSLO.4	SUSLO.3	SUSLO.2	SUSLO.1	SUSLO.0

Table 6.3 Flash控制SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_OFF SET	FBH	可编程flash低位字节偏移	00000000	IB_OFF SET.7	IB_OFF SET.6	IB_OFF SET.5	IB_OFF SET.4	IB_OFF SET.3	IB_OFF SET.2	IB_OFF SET.1	IB_OFF SET.0
IB_DATA	FCH	可编程flash数据寄存器	00000000	IB_DATA.7	IB_DATA.6	IB_DATA.5	IB_DATA.4	IB_DATA.3	IB_DATA.2	IB_DATA.1	IB_DATA.0
IB_CON1	F2H	flash控制寄存器1	00000000	IB_CON1.7	IB_CON1.6	IB_CON1.5	IB_CON1.4	IB_CON1.3	IB_CON1.2	IB_CON1.1	IB_CON1.0
IB_CON2	F3H	flash控制寄存器2	----0000	-	-	-	-	IB_CON2.3	IB_CON2.2	IB_CON2.1	IB_CON2.0
IB_CON3	F4H	flash控制寄存器3	----0000	-	-	-	-	IB_CON3.3	IB_CON3.2	IB_CON3.1	IB_CON3.0
IB_CON4	F5H	flash控制寄存器4	----0000	-	-	-	-	IB_CON4.3	IB_CON4.2	IB_CON4.1	IB_CON4.0
IB_CON5	F6H	flash控制寄存器5	----0000	-	-	-	-	IB_CON5.3	IB_CON5.2	IB_CON5.1	IB_CON5.0
XPAGE	F7H	编程用地址选择寄存器	00000000	XPAGE.7	XPAGE.6	XPAGE.5	XPAGE.4	XPAGE.3	XPAGE.2	XPAGE.1	XPAGE.0
FLASHCON	A7H	flash控制寄存器	-----0	-	-	-	-	-	-	-	FAC



SH68F90

Table 6.4 WDT SFR

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
RSTSTAT	B1H	看门狗定时器控制寄存器	0-000000*	WDOF	-	PORF	LVRF	CLRF	WDT.2	WDT.1	WDT.0

注意: *表示不同情况的复位决定RSTSTAT寄存器中的复位值, 详见WDT章节

Table 6.5 时钟控制SFR

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
CLKCON	B2H	系统时钟选择	-11-00--	-	CLKS1	CLKS0	-	HFON	FS	-	-
PLLCON	BCH	PLL时钟控制寄存器	-----000	-	-	-	-	-	PLLSTA	PLLON	PLLFS
CLKLO	BDH	内部RC校正控制寄存器	0---0000	CLKRCEN	-	-	-	CLKLO.3	CLKLO.2	CLKLO.1	CLKLO.0
CLKRC0H	C6H	内部RC校正寄存器	-----uuu	-	-	-	-	-	CLKRC0.10	CLKRC0.9	CLKRC0.8
CLKRC0L	BEH	内部RC校正寄存器	uuuuuuuu	CLKRC0.7	CLKRC0.6	CLKRC0.5	CLKRC0.4	CLKRC0.3	CLKRC0.2	CLKRC0.1	CLKRC0.0
CLKRC1H	C7H	内部RC校正初值寄存器	-----uuu	-	-	-	-	-	CLKRC1.10	CLKRC1.9	CLKRC1.8
CLKRC1L	BFH	内部RC校正初值寄存器	uuuuuuuu	CLKRC1.7	CLKRC1.6	CLKRC1.5	CLKRC1.4	CLKRC1.3	CLKRC1.2	CLKRC1.1	CLKRC1.0

Table 6.6 中断 SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IEN0	A8H	中断允许控制0	00000000	EA	ESPI	ELPD	ESCM	EX2	EX3	EX4	ET2
IEN1	A9H	中断允许控制1	-0000000	-	ES0	EPWM4	EPWM3	EPWM2	EPWM1	EPWM0	EUSB
IENC	BAH	中断通道允许控制	00000000	EXS47	EXS46	EXS45	EXS44	EXS43	EXS42	EXS41	EXS40
IPH0	B4H	中断优先权控制高位0	-0000000	-	PSPIH	PLPDH	PSCMH	PX2H	PX3H	PX4H	PT2H
IPL0	B8H	中断优先权控制低位0	-0000000	-	PSPIL	PLPDL	PSCML	PX2L	PX3L	PX4L	PT2L
IPH1	B5H	中断优先权控制高位1	-0000000	-	PS0H	PPWM4H	PPWM3H	PPWM2H	PPWM1H	PPWM0H	PUSBH
IPL1	B9H	中断优先权控制低位1	-0000000	-	PS0L	PPWM4L	PPWM3L	PPWM2L	PPWM1L	PPWM0L	PUSBL
EXF0	88H	外部中断寄存器0	00000000	IT4.1	IT4.0	IT3.1	IT3.0	IT2.1	IT2.0	IE3	IE2
EXF1	E8H	外部中断寄存器1	00000000	IF47	IF46	IF45	IF44	IF43	IF42	IF41	IF40
EXCON	8BH	外部中断采样控制	00000000	I1PS1	I1PS0	I1SN1	I1SN0	I0PS1	I0PS0	I0SN1	I0SN0



SH68F90

Table 6.7 端口SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0	80H	8位端口0	00000000	P0.7	P0.6	P0.5	P0.4	P0.3	P0.2	P0.1	P0.0
P1	90H	8位端口1	--000000	-	-	P1.5	P1.4	P1.3	P1.2	P1.1	P1.0
P2	98H	8位端口2	--000000	-	-	P2.5	P2.4	P2.3	P2.2	P2.1	P2.0
P3	A0H	8位端口3	--000000	-	-	P3.5	P3.4	P3.3	P3.2	P3.1	P3.0
P4	B0H	8位端口4	00000000	P4.7	P4.6	P4.5	P4.4	P4.3	P4.2	P4.1	P4.0
P5	B6H	8位端口5	00000000	P5.7	P5.6	P5.5	P5.4	P5.3	P5.2	P5.1	P5.0
P6	C0H	8位端口6	00000000	P6.7	P6.6	P6.5	P6.4	P6.3	P6.2	P6.1	P6.0
P7	F8H	8位端口7	00000000	P7.7	P7.6	P7.5	P7.4	P7.3	P7.2	P7.1	P7.0
P0CR	E1H	端口0输入/输出方向控制	00000000	P0CR.7	P0CR.6	P0CR.5	P0CR.4	P0CR.3	P0CR.2	P0CR.1	P0CR.0
P1CR	E2H	端口1输入/输出方向控制	--000000	-	-	P1CR.5	P1CR.4	P1CR.3	P1CR.2	P1CR.1	P1CR.0
P2CR	E3H	端口2输入/输出方向控制	--000000	-	-	P2CR.5	P2CR.4	P2CR.3	P2CR.2	P2CR.1	P2CR.0
P3CR	E4H	端口3输入/输出方向控制	--000000	-	-	P3CR.5	P3CR.4	P3CR.3	P3CR.2	P3CR.1	P3CR.0
P4CR	E5H	端口4输入/输出方向控制	00000000	P4CR.7	P4CR.6	P4CR.5	P4CR.4	P4CR.3	P4CR.2	P4CR.1	P4CR.0
P5CR	E6H	端口5输入/输出方向控制	00000000	P5CR.7	P5CR.6	P5CR.5	P5CR.4	P5CR.3	P5CR.2	P5CR.1	P5CR.0
P6CR	E7H	端口6输入/输出方向控制	00000000	P6CR.7	P6CR.6	P6CR.5	P6CR.4	P6CR.3	P6CR.2	P6CR.1	P6CR.0
P7CR	D1H	端口7输入/输出方向控制	00000000	P7CR.7	P7CR.6	P7CR.5	P7CR.4	P7CR.3	P7CR.2	P7CR.1	P7CR.0
P0PCR	E9H	端口0内部上拉允许	00000000	P0PCR.7	P0PCR.6	P0PCR.5	P0PCR.4	P0PCR.3	P0PCR.2	P0PCR.1	P0PCR.0
P1PCR	EAH	端口1内部上拉允许	--000000	-	-	P1PCR.5	P1PCR.4	P1PCR.3	P1PCR.2	P1PCR.1	P1PCR.0
P2PCR	EBH	端口2内部上拉允许	--000000	-	-	P2PCR.5	P2PCR.4	P2PCR.3	P2PCR.2	P2PCR.1	P2PCR.0
P3PCR	ECH	端口3内部上拉允许	--000000	-	-	P3PCR.5	P3PCR.4	P3PCR.3	P3PCR.2	P3PCR.1	P3PCR.0
P4PCR	EDH	端口4内部上拉允许	00000000	P4PCR.7	P4PCR.6	P4PCR.5	P4PCR.4	P4PCR.3	P4PCR.2	P4PCR.1	P4PCR.0
P5PCR	EEH	端口5内部上拉允许	00000000	P5PCR.7	P5PCR.6	P5PCR.5	P5PCR.4	P5PCR.3	P5PCR.2	P5PCR.1	P5PCR.0
P6PCR	EFH	端口6内部上拉允许	00000000	P6PCR.7	P6PCR.6	P6PCR.5	P6PCR.4	P6PCR.3	P6PCR.2	P6PCR.1	P6PCR.0
P7PCR	D9H	端口7内部上拉允许	00000000	P7PCR.7	P7PCR.6	P7PCR.5	P7PCR.4	P7PCR.3	P7PCR.2	P7PCR.1	P7PCR.0
DRVCON	8CH	端口驱动控制寄存器	00--0000	DRVEN.1	DRVEN.0	-	-	DRVCON.3	DRVCON.2	DRVCON.1	DRVCON.0
P1DRV	A5H	端口驱动选择寄存器	----00	-	-	-	-	-	-	P1DRV.1	P1DRV.0
P2DRV	A6H	端口驱动选择寄存器	----00	-	-	-	-	-	-	P2DRV.1	P2DRV.0
P3DRV	BBH	端口驱动选择寄存器	----00	-	-	-	-	-	-	P3DRV.1	P3DRV.0
P5DRV	8DH	端口驱动选择寄存器	----00	-	-	-	-	-	-	P5DRV.1	P5DRV.0
MAPPING	8AH	通信口映射控制寄存器	00000000	MACON.7	MACON.6	MACON.5	MACON.4	MACON.3	MACON.2	MACON.1	MACON.0



SH68F90

Table 6.8 定时器 SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
T2CON	C8H	定时器/计数器2控制寄存器	00--0000	TF2	EXF2	-	-	EXEN2	TR2	C/T2	CP/RL2
T2MOD	C9H	定时器/计数器2模式寄存器	0-----00	TCLKP2	-	-	-	-	-	T2OE	DCEN
RCAP2L	CAH	定时器/计数器2重载/截获低位字节	00000000	RCAP2L.7	RCAP2L.6	RCAP2L.5	RCAP2L.4	RCAP2L.3	RCAP2L.2	RCAP2L.1	RCAP2L.0
RCAP2H	CBH	定时器/计数器2重载/截获高位字节	00000000	RCAP2H.7	RCAP2H.6	RCAP2H.5	RCAP2H.4	RCAP2H.3	RCAP2H.2	RCAP2H.1	RCAP2H.0
TL2	CCH	定时器/计数器2低位字节	00000000	TL2.7	TL2.6	TL2.5	TL2.4	TL2.3	TL2.2	TL2.1	TL2.0
TH2	CDH	定时器/计数器2高位字节	00000000	TH2.7	TH2.6	TH2.5	TH2.4	TH2.3	TH2.2	TH2.1	TH2.0

Table 6.9 电源稳压器控制SFR

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
REGCON	8FH	稳压源控制寄存器	-----0	-	-	-	-	-	-	-	REGEN

Table 6.10 SPI SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SPCON	A2H	SPI控制寄存器	00000000	DIR	MSTR	CPHA	CPOL	SSDIS	SPR2	SPR1	SPR0
SPSTA	A1H	SPI状态寄存器	00000---	SPEN	SPIF	MODF	WCOL	RXOV	-	-	-
SPDAT	A3H	SPI数据寄存器	00000000	SPDAT7	SPDAT6	SPDAT5	SPDAT4	SPDAT3	SPDAT2	SPDAT1	SPDAT0

Table 6.11 PWM SFRs

参照PWM章节

Table 6.12 LPD SFRs

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
LPDCON	B3H	LPD控制	00000---	LPDEN	LPDF	LPDV	LPDIF	LPDMD	-	-	-
LPDSEL	89H	LPD检测档位寄存器	----0000	-	-	-	-	LPDS3	LPDS2	LPDS1	LPDS0



SH68F90

Table 6.13 USB寄存器

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
USBCON	91H	USB控制寄存器	00000000	ENUSB	SW1CON	SWRST	DPSTA	DMSTA	SW2CON	WKUP	GOSUSP
USBIF1	92H	USB中断向量寄存器1	00000000	PUPIF	OVERIF	OW	SETUPIF	SOFIF	RESMIF	SUSPIF	USBRSTIF
USBIF2	93H	USB中断向量寄存器2	-000-000	-	OEP2IF	OEP1IF	OEP0IF	-	IEP2IF	IEP1IF	IEP0IF
USBIE1	94H	USB中断使能寄存器1	00-00000	PUPIE	OVERIE	-	SETUPIE	SOFIE	RESMIE	SUSPIE	PBRSTIE
USBIE2	95H	USB中断使能寄存器2	-000-000	-	OEP2IE	OEP1IE	OEP0IE	-	IEP2IE	IEP1IE	IEP0IE
USBADDR	96H	USB设备地址寄存器	-0000000	-	USBADDR6	USBADDR5	USBADDR4	USBADDR3	USBADDR2	USBADDR1	USBADDR0
EP0CON	97H	端点0控制寄存器	00--0000	IEP0DTG	OEP0DTG	-	-	IEP0STL	IEP0RDY	OEP0STL	OEP0RDY
EP1CON	99H	端点1控制寄存器	00000000	IEP1DTG	OEP1DTG	IEP1BUFSEL	OEP1BUFSEL	IEP1STL	IEP1RDY	OEP1STL	OEP1RDY
EP2CON	9AH	端点2控制寄存器	00000000	IEP2DTG	OEP2DTG	IEP2BUFSEL	OEP2BUFSEL	IEP2STL	IEP2RDY	OEP2STL	OEP2RDY
IEP0CNT	9BH	端点0输入数据缓冲区长度寄存器	----0000	-	-	-	-	IEP0CNT3	IEP0CNT2	IEP0CNT1	IEP0CNT0
IEP1CNT	9CH	端点1输入数据缓冲区长度寄存器	---00000	-	-	-	IEP1CNT4	IEP1CNT3	IEP1CNT2	IEP1CNT1	IEP1CNT0
IEP2CNT	9DH	端点2输入数据缓冲区长度寄存器	-0000000	-	IEP2CNT6	IEP2CNT5	IEP2CNT4	IEP2CNT3	IEP2CNT2	IEP2CNT1	IEP2CNT0
OEP0CNT	9EH	端点0输出数据缓冲区长度寄存器	----0000	-	-	-	-	OEP0CNT3	OEP0CNT2	OEP0CNT1	OEP0CNT0
OEP1CNT	9FH	端点1输出数据缓冲区长度寄存器	---00000	-	-	-	OEP1CNT4	OEP1CNT3	OEP1CNT2	OEP1CNT1	OEP1CNT0
OEP2CNT	A4H	端点2输出数据缓冲区长度寄存器	-0000000	-	OEP2CNT6	OEP2CNT5	OEP2CNT4	OEP2CNT3	OEP2CNT2	OEP2CNT1	OEP2CNT0

Table 6.14 EUART寄存器

符号	地址	名称	POR/WDT/LVR /PIN复位值	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SCON	D8H	串行控制	00000000	SM0/FE	SM1/RXOV	SM2/TXCOL	REN	TB8	RB8	TI	RI
SBUF	AAH	串行数据缓冲器	00000000	SBUF.7	SBUF.6	SBUF.5	SBUF.4	SBUF.3	SBUF.2	SBUF.1	SBUF.0
SADEN	ACH	从属地址掩码	00000000	SADEN.7	SADEN.6	SADEN.5	SADEN.4	SADEN.3	SADEN.2	SADEN.1	SADEN.0
SADDR	ABH	从属地址	00000000	SADDR.7	SADDR.6	SADDR.5	SADDR.4	SADDR.3	SADDR.2	SADDR.1	SADDR.0
PCON	87H	电源和串行控制	00000000	SMOD	SSTAT	-	-	GF1	GF0	PD	IDL
SBRTH	ADH	波特率发生器寄存器	00000000	SBRTEN	SBRT.14	SBRT.13	SBRT.12	SBRT.11	SBRT.10	SBRT.9	SBRT.8
SBRTL	AEH	波特率发生器寄存器	00000000	SBRT.7	SBRT.6	SBRT.5	SBRT.4	SBRT.3	SBRT.2	SBRT.1	SBRT.0
SFINE	AFH	波特率发生器微调寄存器	----0000	-	-	-	-	SFINE.3	SFINE.2	SFINE.1	SFINE.0

注意：-：保留位。



SFR映像图

	可位寻址	不可位寻址							
	0/8	1/9	2/A	3/B	4/C	5/D	6/E	7/F	
F8H	P7			IB_OFFSET	IB_DATA				FFH
F0H	B	AUXC	IB_CON1	IB_CON2	IB_CON3	IB_CON4	IB_CON5	XPAGE	F7H
E8H	EXF1	P0PCR	P1PCR	P2PCR	P3PCR	P4PCR	P5PCR	P6PCR	EFH
E0H	ACC	P0CR	P1CR	P2CR	P3CR	P4CR	P5CR	P6CR	E7H
D8H	SCON	P7PCR	PWM40CON	PWM41CON	PWM42CON	PWM4PERDL	PWM4PERDH		DFH
D0H	PSW	P7CR	PWM40DUTY1L	PWM41DUTY1L	PWM42DUTY1L	PWM40DUTY1H	PWM41DUTY1H	PWM42DUTY1H	D7H
C8H	T2CON	T2MOD	RCAP2L	RCAP2H	TL2	TH2	PWM40DUTY2L		CFH
C0H	P6	PWM41DUTY2L	PWM42DUTY2L	PWM40DUTY2H	PWM41DUTY2H	PWM42DUTY2H	CLKRC0H	CLKRC1H	C7H
B8H	IPL0	IPL1	IENC	P3DRV	PLLCON	CLKL0	CLKRC0L	CLKRC1L	BFH
B0H	P4	RSTSTAT	CLKCON	LPDCON	IPH0	IPH1	EXF0		B7H
A8H	IEN0	IEN1	SBUF	SADDR	SADEN	SBRTH	SBRTL	SFINE	AFH
A0H	P3	SPSTA	SPCON	SPDAT	OEP2CNT	P1DRV	P2DRV	FLASHCON	A7H
98H	P2	EP1CON	EP2CON	IEP0CNT	IEP1CNT	IEP2CNT	OEP0CNT	OEP1CNT	9FH
90H	P1	USBCON	USBIF1	USBIF2	USBIE1	USBIE2	USBADDR	EP0CON	97H
88H	P5	LPDSEL	MAPPING	EXCON	DRVCON	P5DRV	SUSL0	REGCON	8FH
80H	P0	SP	DPL	DPH	DPL1	DPH1	INSCON	PCON	87H
	0/8	1/9	2/A	3/B	4/C	5/D	6/E	7/F	

	可位寻址	不可位寻址							
	0/8	1/9	2/A	3/B	4/C	5/D	6/E	7/F	
FFF8H	PWM24DUTY2H	PWM25DUTY2H	PWM30DUTY2H	PWM31DUTY2H	PWM32DUTY2H	PWM33DUTY2H			FFFH
FFF0H	PWM12DUTY2H	PWM13DUTY2H	PWM14DUTY2H	PWM15DUTY2H	PWM20DUTY2H	PWM21DUTY2H	PWM22DUTY2H	PWM23DUTY2H	FFF7H
FFE8H	PWM00DUTY2H	PWM01DUTY2H	PWM02DUTY2H	PWM03DUTY2H	PWM04DUTY2H	PWM05DUTY2H	PWM10DUTY2H	PWM11DUTY2H	FFE7H
FFE0H	PWM24DUTY2L	PWM25DUTY2L	PWM30DUTY2L	PWM31DUTY2L	PWM32DUTY2L	PWM33DUTY2L			FFE7H
FFD8H	PWM12DUTY2L	PWM13DUTY2L	PWM14DUTY2L	PWM15DUTY2L	PWM20DUTY2L	PWM21DUTY2L	PWM22DUTY2L	PWM23DUTY2L	FFDFH
FFD0H	PWM00DUTY2L	PWM01DUTY2L	PWM02DUTY2L	PWM03DUTY2L	PWM04DUTY2L	PWM05DUTY2L	PWM10DUTY2L	PWM11DUTY2L	FFD7H
FFC8H	PWM24DUTY1H	PWM25DUTY1H	PWM30DUTY1H	PWM31DUTY1H	PWM32DUTY1H	PWM33DUTY1H			FFCFH
FFC0H	PWM12DUTY1H	PWM13DUTY1H	PWM14DUTY1H	PWM15DUTY1H	PWM20DUTY1H	PWM21DUTY1H	PWM22DUTY1H	PWM23DUTY1H	FFC7H
FFB8H	PWM00DUTY1H	PWM01DUTY1H	PWM02DUTY1H	PWM03DUTY1H	PWM04DUTY1H	PWM05DUTY1H	PWM10DUTY1H	PWM11DUTY1H	FFBFH
FFB0H	PWM24DUTY1L	PWM25DUTY1L	PWM30DUTY1L	PWM31DUTY1L	PWM32DUTY1L	PWM33DUTY1L			FFB7H
FFA8H	PWM12DUTY1L	PWM13DUTY1L	PWM14DUTY1L	PWM15DUTY1L	PWM20DUTY1L	PWM21DUTY1L	PWM22DUTY1L	PWM23DUTY1L	FFAFH
FFA0H	PWM00DUTY1L	PWM01DUTY1L	PWM02DUTY1L	PWM03DUTY1L	PWM04DUTY1L	PWM05DUTY1L	PWM10DUTY1L	PWM11DUTY1L	FFA7H
FF98H	PWM0PERDL	PWM1PERDL	PWM2PERDL	PWM3PERDL	PWM0PERDH	PWM1PERDH	PWM2PERDH	PWM3PERDH	FF97H
FF90H	PWM24CON	PWM25CON	PWM30CON	PWM31CON	PWM32CON	PWM33CON			FF97H
FF88H	PWM12CON	PWM13CON	PWM14CON	PWM15CON	PWM20CON	PWM21CON	PWM22CON	PWM23CON	FF87H
FF80H	PWM00CON	PWM01CON	PWM02CON	PWM03CON	PWM04CON	PWM05CON	PWM10CON	PWM11CON	FF87H

注意：未使用的SFR地址禁止读写。



7. 标准功能

7.1 CPU

7.1.1 CPU内核特殊功能寄存器

特性

- CPU内核寄存器: ACC, B, PSW, SP, DPL, DPH

累加器

累加器ACC是一个常用的专用寄存器，指令系统中采用A作为累加器的助记符。

B寄存器

在乘法指令中，会用到B寄存器。在其它指令中，B寄存器可作为暂存器来使用。

栈指针 (SP)

栈指针SP是一个8位专用寄存器，在执行PUSH、各种子程序调用、中断响应等指令时，SP先加1，再将数据压栈；执行POP、RET、RETI等指令时，数据退出堆栈后SP再减1。堆栈栈顶可以是片上内部RAM (00H-FFH) 的任意地址，系统复位后，SP初始化为07H，使得堆栈事实上由08H地址开始。

程序状态字 (PSW) 寄存器

程序状态字 (PSW) 寄存器包含了程序状态信息。

数据指针 (DPTR)

数据指针DPTR是一个16位专用寄存器，其高位字节寄存器用DPH表示，低位字节寄存器用DPL表示。它们既可以作为一个16位寄存器DPTR来处理，也可以作为2个独立的8位寄存器DPH和DPL来处理。

Table 7.1 PSW寄存器

D0H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PSW	CY	AC	F0	RS1	RS0	OV	F1	P
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	CY	进位标志位 0: 算术或逻辑运算中，没有进位或借位发生 1: 算术或逻辑运算中，有进位或借位发生
6	AC	辅助进位标志位 0: 算数逻辑运算中，没有辅助进位或借位发生 1: 算数逻辑运算中，有辅助进位或借位发生
5	F0	F0标志位 用户自定义标志位
4-3	RS[1:0]	R0-R7寄存器页选择位 00: 页0 (映射到00H-07H) 01: 页1 (映射到08H-0FH) 10: 页2 (映射到10H-17H) 11: 页3 (映射到18H-1FH)
2	OV	溢出标志位 0: 没有溢出发生 1: 有溢出发生
1	F1	F1标志位 用户自定义标志位
0	P	奇偶校验位 0: 累加器A中值为1的位数为偶数 1: 累加器A中值为1的位数为奇数



7.1.2 CPU增强内核特殊功能寄存器

- 扩展的'MUL'和'DIV'指令：16位 X 8位，16位/8位
- 双数据指针
- CPU增强内核寄存器：AUXC，DPL1，DPH1，INSCON

SH68F90扩展了'MUL'和'DIV'的指令，使用一个新寄存器-AUXC寄存器保存运算数据的高8位，以实现16位运算。在16位乘法指令中，会用到AUXC寄存器。在其它指令中，AUXC寄存器可作为暂存器来使用。

CPU在复位后进入标准模式，'MUL'和'DIV'的指令操作和标准8051指令操作一致。当INSCON寄存器的相应位置1后，'MUL'和'DIV'指令的16位操作功能被打开。

	操作		结果		
			A	B	AUXC
MUL	INSCON.2 = 0; 8位模式	(A)*(B)	低位字节	高位字节	---
	INSCON.2 = 1; 16位模式	(AUXC A)*(B)	低位字节	中位字节	高位字节
DIV	INSCON.3 = 0; 8位模式	(A)/(B)	商低位字节	余数	---
	INSCON.3 = 1; 16位模式	(AUXC A)/(B)	商低位字节	余数	商高位字节

双数据指针

使用双数据指针能加速数据存储移动。标准数据指针被命名为DPTR而新型数据指针命名为DPTR1。

数据指针DPTR1与DPTR类似，是一个16位专用寄存器，其高位字节寄存器用DPH1表示，低位字节寄存器用DPL1表示。它们既可以作为一个16位寄存器DPTR1来处理，也可以作为2个独立的8位寄存器DPH1和DPL1来处理。

通过对INSCON寄存器中的DPS位置1或清0选择两个数据指针中的一个。所有读取或操作DPTR的相关指令将会选择最近一次选择的数据指针。

7.1.3 寄存器

Table 7.2 数据指针选择寄存器

86H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
INSCON	-	-	-	-	DIV	MUL	-	DPS
读/写	-	-	-	-	读/写	读/写	-	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	-	0

位编号	位符号	说明
7-4	-	-
3	DIV	16位/8位除法选择位 0: 8位除法 1: 16位除法
2	MUL	16位/8位乘法选择位 0: 8位乘法 1: 16位乘法
0	DPS	数据指针选择位 0: 数据指针 1: 数据指针1



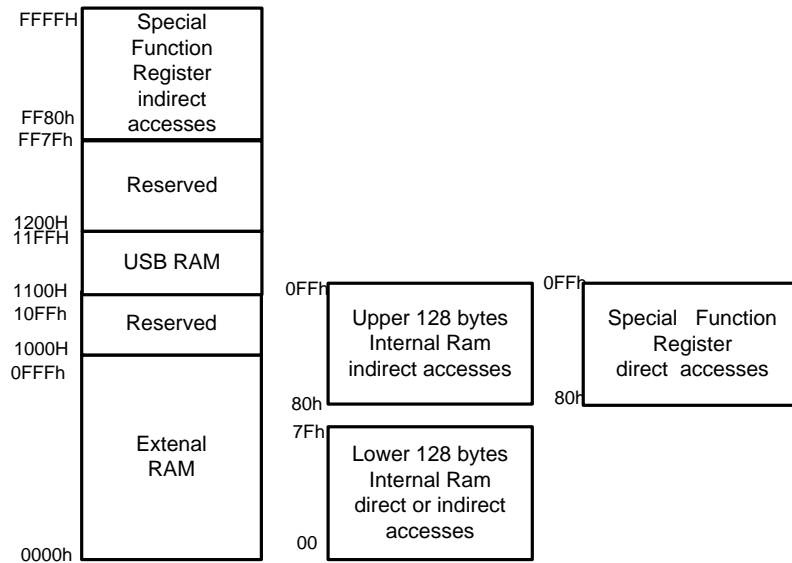
7.2 随机数据存储器 (RAM)

7.2.1 特性

SH68F90为数据存储提供了内部RAM和外部RAM。下列为存储器空间分配:

- 低位128字节的RAM (地址从00H到7FH) 可直接或间接寻址。
- 高位128字节的RAM (地址从80H到FFH) 只能间接寻址。
- 特殊功能寄存器 (SFR, 地址从80H到FFH) 只能直接寻址。
- 外部4096字节RAM (地址从00H到FFFH) 可通过MOVX指令间接访问。
- 外部256字节的USB RAM (地址从1100H到11FFH) 可通过MOVX指令间接寻址

高位128字节的RAM占用的地址空间和SFR相同,但在物理上与SFR的空间是分离的。当一个指令访问高于地址7FH的内部位置时,CPU可以根据访问的指令类型来区分是访问高位128字节数据RAM还是访问SFR。



内部和外部RAM配置

SH68F90支持传统的访问外部RAM方法。使用“MOVX A, @Ri或MOVX@Ri, A”来访问外部低256字节RAM; 使用“MOVX A, @DPTR或MOVX@DPTR, A”来访问外部4096字节RAM。

用户也能用XPAGE寄存器来访问外部RAM, 仅用“MOVXA, @Ri或MOVX@Ri, A”指令即可。用户能用XPAGE来表示高于256字节的RAM地址。

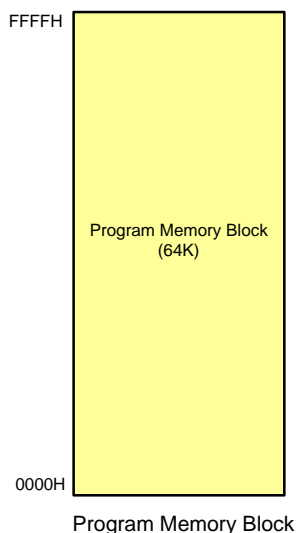
在Flash SSP模式下, XPAGE也能用作分段选择器 (详见SSP章节)。



7.3 Flash程序存储器

7.3.1 特性

- Flash 存储器包括 128 X 512Byte 区块，总共 64KB
- 在工作电压范围内都能进行编程和擦除操作
- 在线编程（ICP）操作支持写入、读取和擦除操作
- 支持整体/扇区擦除和编程
- 编程/擦除次数：程序区：至少 10,000 次
- 数据保存年限：至少 20 年
- 低功耗



SH68F90为存储程序代码内置64K可编程Flash（Program Memory Block），可以通过在线编程（ICP）模式和扇区自编程（SSP）模式对Flash存储器操作。每个扇区512字节。

Flash操作定义：

在线编程（ICP）模式：通过Flash编程器对Flash存储器进行擦、读、写操作。

扇区自编程（SSP）模式：用户程序代码运行在Program Memory中，对Flash存储器进行擦、读、写操作。

Flash存储器支持以下操作：

(1) 代码保护控制模式编程

SH68F90的代码保护功能为用户代码提供了高性能的安全措施。每个分区有四种模式可用。

代码保护模式0：允许/禁止任何编程器的写入/读取操作（不包括整体擦除）。

代码保护模式1：允许/禁止在其他扇区中通过MOVC指令进行读取操作。

代码保护模式2：SSP功能允许/禁止控制，选中后，芯片对code区域的SSP操作（擦除或者写入，不包括读取）是禁止的。

代码保护模式3：客户密码保护，可由客户自设密码，密码由6字节组成。如果将此功能开启，表示在烧写器或仿真器工具对芯片做任何操作（读出，写入，擦除或者仿真）之前先输入这个密码，如果这个密码正确，则芯片允许烧写器或仿真器工具进行相应的操作，反之则报错，无法执行相应操作。

用户必须使用下列方式才能完成代码保护控制模式的设定：

Flash编程器在ICP模式设置相应的保护位，以进入所需的保护模式。SSP模式不支持代码保护控制模式编程。

(2) 整体擦除

无论代码保护控制模式的状态如何，整体擦除操作都将会擦除所有程序、代码选项和代码保护位，但是不会擦除类EEPROM存储区。

用户必须使用下列方式才能完成整体擦除：

Flash编程器在ICP模式发出整体擦除指令，进行整体擦除。SSP模式不支持整体擦除。



(3) 扇区擦除

扇区擦除操作将会擦除所选扇区中内容。用户程序（SSP）和Flash编程器都能执行该操作。

若需用户程式执行该操作，必须禁止所选扇区的代码保护控制模式1和模式2。

若需Flash编程器执行该操作，必须禁止所选扇区的代码保护控制模式0；若代码保护模式3开启，还需输入正确的客户密码。

用户必须使用下列2种方式之一才能完成扇区擦除：

1. Flash编程器在ICP模式发出扇区擦除指令，进行扇区擦除。
2. 通过SSP功能发出扇区擦除指令，进行扇区擦除（详见在扇区自编程章节）。

(4) 写/读代码

读/写代码操作可以将代码从Flash存储器中读出或写入。用户程序（SSP）和Flash编程器都能执行该操作。

若需用户程式执行该操作，必须禁止所选扇区的代码保护控制模式1和模式2。不管安全位设置与否，用户程序都能读/写程式自身所在扇区。

若需编程器执行该操作，必须禁止所选扇区的代码保护控制模式0；若代码保护模式3开启，还需输入正确的客户密码。

用户必须使用下列2种方式之一才能完成写/读代码：

1. Flash编程器在ICP模式发出写/读代码指令，进行写/读代码。
2. 通过SSP功能发出写/读代码指令，进行写/读代码。

Flash存储器操作汇总

操作	ICP	SSP
代码保护	支持	不支持
扇区擦除	支持（无安全位）	支持（无安全位）
整体擦除	支持	不支持
写/读代码	支持（无安全位）	支持（无安全位）



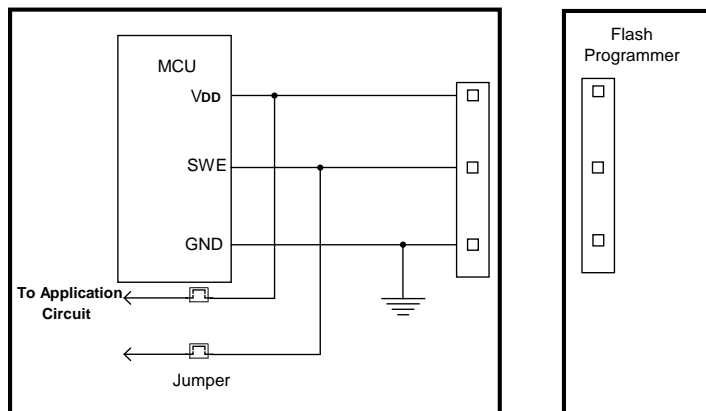
7.3.2 ICP模式下的Flash操作

单线模式

ICP模式为通过Flash编程器对MCU进行编程，可以在MCU焊在用户板上以后编程。ICP模式下，用户系统必须关机后Flash编程器才能通过ICP编程接口刷新Flash存储器。ICP编程接口包括3个引脚（V_{DD}，GND，SWE）。

编程器使用SWE引脚进入编程模式。只有将特定波形输入SWE引脚后，CPU才能进入编程模式。如需详细说明请参考Flash编程器用户指南。

在ICP模式中，通过3线接口编程器能完成所有Flash操作。因为编程信号非常敏感，所以使用编程器编程时用户需要先用2个跳线将芯片的编程引脚（V_{DD}，SWE）从应用电路中分离出来，如下图所示。



当采用ICP模式进行操作时，建议按照如下步骤进行操作：

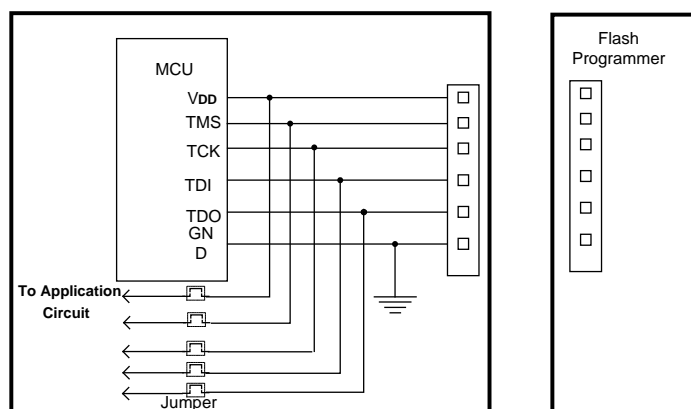
- (1) 在开始编程前断开跳线（jumper），从应用电路中分离编程引脚；
- (2) 将芯片编程引脚连接至Flash编程器编程接口，开始编程；
- (3) 编程结束后断开Flash编程器接口，连接跳线恢复应用电路。

四线模式

ICP模式为通过Flash编程器对MCU进行编程，可以在MCU焊在用户板上以后编程。ICP模式下，用户系统必须关机后Flash编程器才能通过ICP编程接口刷新Flash存储器。ICP编程接口包括6个引脚（V_{DD}，GND，TCK，TDI，TMS，TDO）。

编程器使用4个JTAG引脚（TDO，TDI，TCK，TMS）进入编程模式。只有将特定波形输入4个引脚后，CPU才能进入编程模式。如需详细说明请参考Flash编程器用户指南。

在ICP模式中，通过6线接口编程器能完成所有Flash操作。因为编程信号非常敏感，所以使用编程器编程时建议用户需要先用6个跳线将芯片的编程引脚（V_{DD}，GND，TCK，TDI，TMS，TDO）从应用电路中分离出来，如下图所示。



当采用ICP模式进行操作时，建议按照如下步骤进行操作：

- (1) 在开始编程前断开跳线（jumper），从应用电路中分离编程引脚；
- (2) 将芯片编程引脚连接至Flash编程器编程接口，开始编程；
- (3) 编程结束后断开Flash编程器接口，连接跳线恢复应用电路。

如果不加跳线，需保证电源线上的电容负载不超过100Uf，4根信号线上的电容负载不超过0.01uf，电阻负载不小于1K阻值。



7.4 扇区自编程（SSP）功能

SH68F90支持SSP功能。如果所选扇区未被保护，用户代码可以对任何扇区执行编程操作。一旦该扇区被编程，则在该扇区被擦除之前不能被再次编程。

SH68F90内建一个复杂控制流程以避免误入SSP模式导致代码被误修改。为进入SSP模式，IB_CON2 - 5必须满足特定条件。若IB_CON2 - 5不满足特定条件，则无法进入SSP模式。

7.4.1 寄存器

(1) 擦除/编程用扇区选择和编程用地址偏移量寄存器

Table 7.3 编程用地址选择寄存器

对于程序存储区，一个扇区为512字节。寄存器定义如下：

F7H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
XPAGE	XPAGE.7	XPAGE.6	XPAGE.5	XPAGE.4	XPAGE.3	XPAGE.2	XPAGE.1	XPAGE.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-1	XPAGE[7:1]	被擦除/编程的存储单元扇区号，0000000扇区0，依此类推
0	XPAGE[0]	被擦除/编程的存储单元高位地址

Table 7.4 编程用地址偏移寄存器

FBH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_OFFSET	IB_OFF SET.7	IB_OFF SET.6	IB_OFF SET.5	IB_OFF SET.4	IB_OFF SET.3	IB_OFF SET.2	IB_OFF SET.1	IB_OFF SET.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	IB_OFFSET[7:0]	被编程的存储单元低8位地址

XPAGE[0]和IB_OFFSET[7:0]共9位，可以表示1个程序存储扇区内全部512个字节的偏移量。

(2) 编程用数据寄存器

Table 7.5 编程用数据寄存器

FCH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_DATA	IB_DATA.7	IB_DATA.6	IB_DATA.5	IB_DATA.4	IB_DATA.3	IB_DATA.2	IB_DATA.1	IB_DATA.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	IB_DATA[7:0]	待编程数据



(3) 操作模式选择寄存器

Table 7.6 SSP型选择寄存器

F2H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CON1	IB_CON1.7	IB_CON1.6	IB_CON1.5	IB_CON1.4	IB_CON1.3	IB_CON1.2	IB_CON1.1	IB_CON1.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值(POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	IB_CON1[7:0]	SSP操作选择位 0xE6: 扇区擦除 0x6E: 存储单元编程

(4) SSP流程控制寄存器

Table 7.7 SSP流程控制寄存器1

F3H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CON2	-	-	-	-	IB_CON2.3	IB_CON2.2	IB_CON2.1	IB_CON2.0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	IB_CON2[3:0]	必须为05H, 否则Flash编程将会终止

Table 7.8 SSP流程控制寄存器2

F4H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CON3	-	-	-	-	IB_CON3.3	IB_CON3.2	IB_CON3.1	IB_CON3.0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	IB_CON3[3:0]	必须为0AH, 否则Flash编程将会终止

Table 7.9 SSP流程控制寄存器3

F5H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CON4	-	-	-	-	IB_CON4.3	IB_CON4.2	IB_CON4.1	IB_CON4.0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	IB_CON4[3:0]	必须为09H, 否则Flash编程将会终止

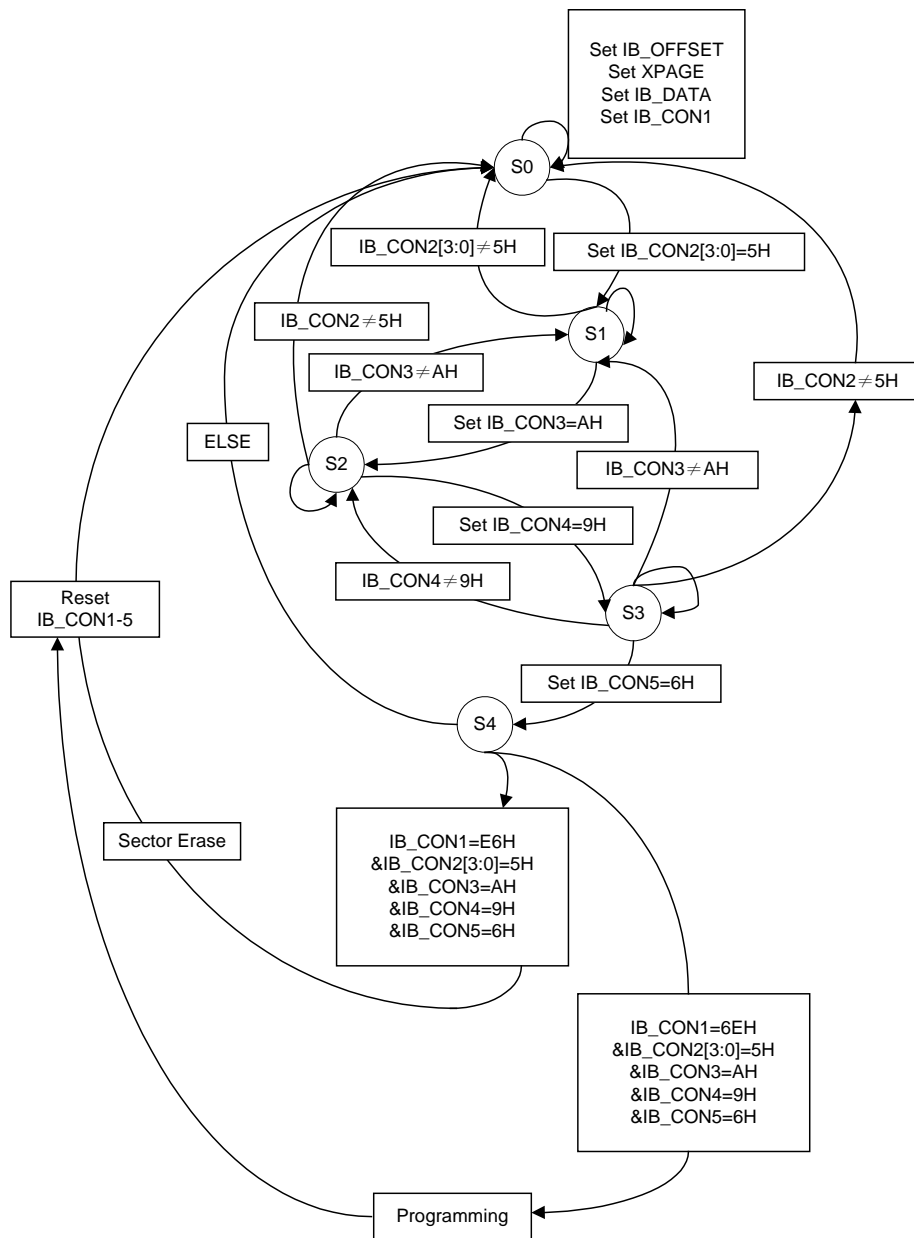
Table 7.10 SSP流程控制寄存器4

F6H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IB_CON5	-	-	-	-	IB_CON5.3	IB_CON5.2	IB_CON5.1	IB_CON5.0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	IB_CON5[3:0]	必须为06H, 否则Flash编程将会终止



7.4.2 Flash控制流程图





7.4.3 SSP编程注意事项

为确保顺利完成SSP编程，用户软件必须按以下步骤设置：

(1) 用于代码/数据编程：

1. 关闭中断；
2. 根据地址设置XPAGE，IB_OFFSET；
3. 按编程需要，设置IB_DATA；
4. 按照顺序设置IB_CON1 - 5；
5. 添加4个NOP指令；
6. 开始编程，CPU将进入IDLE模式；烧写完成后自动退出IDLE模式；
7. 如需继续写入数据，跳转至第2步；
8. XPAGE寄存器清0，恢复中断设置。

(2) 用于扇区擦除：

1. 关闭中断；
2. 按相应的扇区设置XPAGE；
3. 按照顺序设置IB_CON1 - 5；
4. 添加4个NOP指令；
5. 开始擦除，CPU将进入IDLE模式；擦除完成后自动退出IDLE模式；
6. 如需要继续擦除数据，跳转至第2步；
7. XPAGE寄存器清0，恢复中断设置。

(3) 读取：

使用“MOVC A, @A+DPTR”或者“MOVC A, @A+PC”指令。

注意：系统时钟不得低于200kHz以确保FLASH的正常编程

7.4.4 可读识别码

SH68F90每颗芯片在出厂后，都固化一个5byte的可读识别码，它的值为随机的，它是无法擦除的。它可以由程序或编程工具读出。

读识别码时，首先，设FAC位为1，然后给DPTR赋值“127BH - 127FH”，将A清0，再使用“MOVC A, @A+DPTR”来读取。

注意：读完识别码后必须将FAC位清0，否则会影响用户程序读代码区的指令执行。

FLASHCON寄存器的描述如下：

Table 7.11 访问控制寄存器

A7H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
FLASHCON	-	-	-	-	-	-	-	FAC
读/写	-	-	-	-	-	-	-	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	-	-	-	0

位编号	位符号	说明
7-1	-	保留位
0	FAC	访问控制 0: MOVC指令或者SSP功能访问Main Block区域 1: MOVC指令或者SSP功能访问类EEPROM区域或信息存储区



7.5 系统时钟和振荡器

7.5.1 特性

- 支持3种振荡器类型：内部24MHz/128KRC振荡器，锁相环（PLL）振荡器
- 内建24MHz/128KRC振荡器
- 内建系统时钟分频器

7.5.2 时钟定义

SH68F90几个内部时钟定义如下：

HRCCLK: 内部24MHz RC振荡器时钟。f_{HRC}定义为HRCCLK的频率。t_{HRC}定义为HRCCLK的周期。

LRCCLK: 内部128KHz RC振荡器时钟。f_{LRC}定义为LRCCLK的频率。t_{LRC}定义为LRCCLK的周期。

PLLCLK: 锁相环（PLL）振荡器时钟。f_{PLL}定义为PLLCLK的频率。t_{PLL}定义为PLLCLK的周期。

WDTCLK: 内部的2kHz 看门狗RC振荡器时钟。f_{WDT}定义为WDTCLK的频率。t_{WDT}定义为WDTCLK的周期。

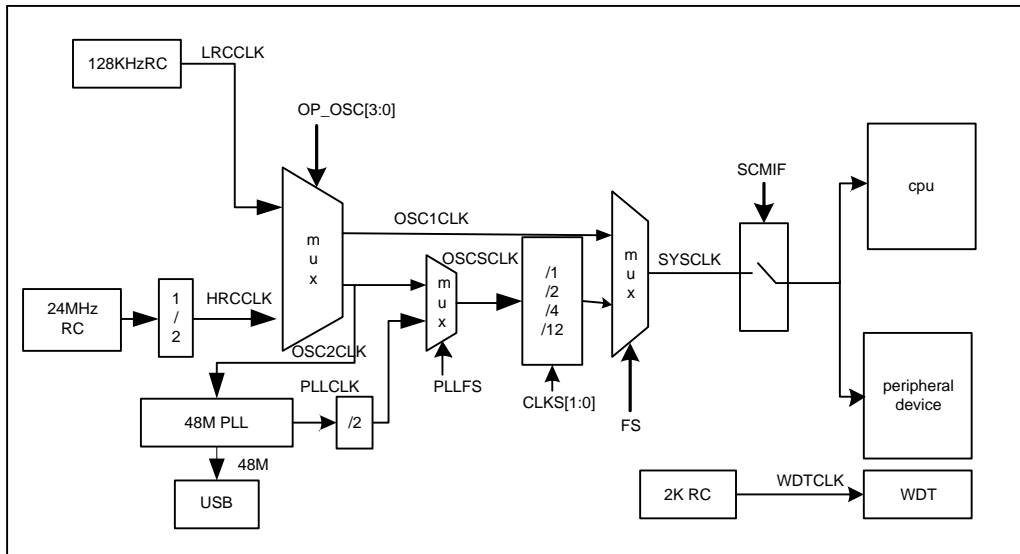
SCMCLK: 内部128K时钟监控RC振荡器时钟。f_{SCM}定义为SCMCLK的频率。t_{SCM}定义为SCMCLK的周期。

OSC1CLK: 低频时钟源（内部128k RC）选为时钟。

OSC2CLK: 内部24M RC二分频时钟。

OSCSCLK: 从两种高频时钟源（HRCCLK、PLL时钟二分频）中选中的时钟。

SYSCLK: 系统时钟。这个时钟为CPU指令周期的时钟。f_{sys}定义为SYSCLK的频率。t_{sys}定义为SYSCLK的周期。



注意：PLL 开启时，代码选项 OP_OSC[3:0]只能是 0011，且选 0011 时，op_osc2sel 必须为 0。

7.5.3 概述

SH68F90支持3种振荡器类型：内部24M/128K RC振荡器，PLL振荡器。通过代码选项OP_OSC[3:0]（详见代码选项章节）可完成时钟的设置，同时代码选项OP_OSC2SEL可选择24MHz预先分频，通过寄存器CLKCON和PLLCON的设置，可以选择一种作为系统频率（SYSCLK）用以支持CPU及片上外围设备。

时钟源之间可以相互切换，具体操作详见时钟选择示例章节。

使用USB时，HRCCLK应选择内部24M RC的2分频。

当CLKLO寄存器中的CLKRCEN = 0时，内部24MRC由芯片出厂后校正，为固定值；当CLKRCEN = 1时，内部24MRC在出厂后校正的基础上由用户软件微调：通过修改CLKRC0寄存器的值调整RC振荡频率，CLKRC1寄存器为出厂校正的初值数据，当调整RC振荡频率偏移较大时，可通过只读寄存器CLKRC1获取校正初值数据。



7.5.4 寄存器

Table 7.12 系统时钟控制寄存器

B2H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
CLKCON	-	CLKS1	CLKS0	-	HFON	FS	-	-
读/写	-	读/写	读/写	-	读/写	读/写	-	-
复位值 (POR/WDT/LVR/PIN)	-	1	1	-	0	0	-	-

位编号	位符号	说明
6-5	CLKS[1:0]	系统时钟频率分频器 00: $f_{SYS} = f_{OSCS}$ 01: $f_{SYS} = f_{OSCS}/2$ 10: $f_{SYS} = f_{OSCS}/4$ 11: $f_{SYS} = f_{OSCS}/12$ 如果选择128kHz振荡器为OSCSCLK, 此控制位无效。
3	HFON	高频开关控制寄存器 0: 关闭HRCCLK 1: 打开HRCCLK
2	FS	频率选择位 0: 选择OSC1CLK为SYSCLK 1: 选择OSCSCLK为SYSCLK

Table 7.13 PLL时钟控制寄存器

BCH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PLLCON	-	-	-	-	-	PLLSTA	PLLON	PLLFS
读/写	-	-	-	-	-	只读	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	-	0	0	0

位编号	位符号	说明
2	PLLSTA	PLL状态位 0: 锁相环没有锁住相位 1: 锁相环锁住相位 锁相环锁住相位后可以输出稳定的时钟
1	PLLON	PLL开关控制位 0: PLL关闭 1: PLL开启 PLL开启必须HFON = 1时才有效
0	PLLFS	PLL系统时钟源控制位 0: PLL不作为OSCSCLK 1: PLL的二分频作为OSCSCLK



Table 7.14 内部RC校正控制寄存器

BDH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
CLKLO	CLKRCEN	-	-	-	CLKLO.3	CLKLO.2	CLKLO.1	CLKLO.0
读/写	读/写	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	-	-	-	0	0	0	0

位编号	位符号	说明
7	CLKRCEN	内部RC软件校正功能控制位 0: 禁止软件校正功能, 此时由硬件自动校正 1: 允许软件校正功能, 此时CLKRC0寄存器的值有效
3-0	CLKLO[3:0]	内部RC软件校正锁定控制位 只有当CLKLO = 0x8A, 才能允许修改CLKRC0校正寄存器

Table 7.15 内部RC校正寄存器

C6H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
CLKRC0H	-	-	-	-	-	CLKRC0.10	CLKRC0.9	CLKRC0.8
读/写	-	-	-	-	-	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	-	u	u	u

BEH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
CLKRC0L	CLKRC0.7	CLKRC0.6	CLKRC0.5	CLKRC0.4	CLKRC0.3	CLKRC0.2	CLKRC0.1	CLKRC0.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	u	u	u	u	u	u	u	u

位编号	位符号	说明
10-0	CLKRC0[10:0]	内部RC校正寄存器 只有当CLKLO = 0x8A, 才能允许修改本寄存器的值。并在CLKLO = 0x8A后紧接着给CLKRC0直接赋值, 写入CLKRC0的值才会有效。通过设置本寄存器, 能调整内部RC振荡频率, 每档调节范围约0.08% (0x400为最低, 0x3ff为最高。0-0x400范围内调小频率, 0-0x3ff范围调大频率)。本寄存器的上电/复位初值为内部RC出厂校正后的值。

注意:

只有PLL开启后, 才能通过寄存器校准RC。

CLKRC0校准寄存器读写需遵循先高位后低位的原则, 即先读写CLKRC0H然后CLKRC0L, 并且在读写CLKRC0H & CLKRC0L前都需先将CLKLO写成0x8A。

例如: CLKRC0校准寄存器写成0x1aa, 正常操作如下:

```
CLKLO = 0x8A;
CLKRC0H = 0x01;
CLKLO = 0x8A;
CLKRC0L = 0xaa。
```



Table 7.16 内部RC校正初值寄存器

C7H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
CLKRC1H	-	-	-	-	-	CLKRC1.10	CLKRC1.9	CLKRC1.8
读/写	-	-	-	-	-	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	-	u	u	u

BFH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
CLKRC1L	CLKRC1.7	CLKRC1.6	CLKRC1.5	CLKRC1.4	CLKRC1.3	CLKRC1.2	CLKRC1.1	CLKRC1.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	u	u	u	u	u	u	u	u

位编号	位符号	说明
10-0	CLKRC1[10:0]	内部RC校正初值寄存器 本寄存器为只读寄存器，本寄存器所保存的数据为内部24MHz RC出厂校正的初值。

注意：

(1) 时钟由低频时钟切换到高频时钟：

低频时钟：内部128KHz RC振荡器时钟

高频时钟：内部24M RC振荡器时钟或者PLL时钟

a. 首先打开HRCCLK，即设置HFON = 1

b. 等待振荡器预热时间（详见振荡器预热章节），若切换至PLL，则需等待PLL的输入振荡器预热；若无需PLL，直接执行f

c. 如果切换至PLL，需开启PLL，即PLLON = 1

d. 若开启PLL，查询PLLSTA，确保PLLSTA = 1（可输出稳定频率）；

e. 若切换至PLL，设置PLLFS=1，选择PLL CLK作为OSCSCLK；

f. 设置FS = 1，选择OSCSCLK为SYSCLK。

(2) 时钟由高频时钟切换到低频时钟：

a. 设置FS = 0，选择OSC1CLK为SYSCLK；

b. 若从PLL切换到OSC1CLK，且USB模块未开启，关闭PLL（PLLON = 0），降低系统功耗；

c. 设置HFON = 0，关闭HRCCLK，可降低系统功耗。

注意：当切换至高频时钟时，先把需要切换至的时钟打开，等待振荡器预热完成后，再开始切换。

7.5.5 振荡器类型

OP_OSC[3:0] = 0000：内部24MHz RC振荡器作为振荡器1，振荡器2关闭

OP_OSC[3:0] = 0011：内部128KHz RC振荡器作为振荡器1，24MHz内部RC作为振荡器2

其他：内部24MHz RC振荡器作为振荡器1，振荡器2关闭



7.6 I/O端口

7.6.1 特性

- 58个双向I/O端口
- I/O端口可与其它功能共享

SH68F90提供57个位可编程双向I/O端口。端口数据在寄存器Px中。每个I/O口均有内部上拉电阻。端口控制寄存器(PxCRy)控制端口是作为输入或者输出。当端口作为输入时，每个I/O端口带有由PxPCRY控制的内部上拉电阻(x = 0-7, y = 0-7)。

SH68F90的有些I/O引脚能与选择功能共享。当所有功能都允许时，在CPU中存在优先权以避免功能冲突。(详见端口共享章节)。

7.6.2 寄存器

Table 7.17 端口控制寄存器

E1H - E7H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0CR (E1H)	P0CR.7	P0CR.6	P0CR.5	P0CR.4	P0CR.3	P0CR.2	P0CR.1	P0CR.0
P1CR (E2H)	-	-	P1CR.5	P1CR.4	P1CR.3	P1CR.2	P1CR.1	P1CR.0
P2CR (E3H)	-	-	P2CR.5	P2CR.4	P2CR.3	P2CR.2	P2CR.1	P2CR.0
P3CR (E4H)	-	-	P3CR.5	P3CR.4	P3CR.3	P3CR.2	P3CR.1	P3CR.0
P4CR (E5H)	P4CR.7	P4CR.6	P4CR.5	P4CR.4	P4CR.3	P4CR.2	P4CR.1	P4CR.0
P5CR (E6H)	P5CR.7	P5CR.6	P5CR.5	P5CR.4	P5CR.3	P5CR.2	P5CR.1	P5CR.0
P6CR (E7H)	P6CR.7	P6CR.6	P6CR.5	P6CR.4	P6CR.3	P6CR.2	P6CR.1	P6CR.0
P7CR (D1H)	P7CR.7	P7CR.6	P7CR.5	P7CR.4	P7CR.3	P7CR.2	P7CR.1	P7CR.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	PxCRy x = 0-7, y = 0-7	端口输入/输出控制寄存器 0: 输入模式 1: 输出模式

Table 7.18 端口上拉电阻控制寄存器

E9H - EFH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0PCR (E9H)	P0PCR.7	P0PCR.6	P0PCR.5	P0PCR.4	P0PCR.3	P0PCR.2	P0PCR.1	P0PCR.0
P1PCR (EAH)	-	-	P1PCR.5	P1PCR.4	P1PCR.3	P1PCR.2	P1PCR.1	P1PCR.0
P2PCR (EBH)	-	-	P2PCR.5	P2PCR.4	P2PCR.3	P2PCR.2	P2PCR.1	P2PCR.0
P3PCR (ECH)	-	-	P3PCR.5	P3PCR.4	P3PCR.3	P3PCR.2	P3PCR.1	P3PCR.0
P4PCR (EDH)	P4PCR.7	P4PCR.6	P4PCR.5	P4PCR.4	P4PCR.3	P4PCR.2	P4PCR.1	P4PCR.0
P5PCR (EEH)	P5PCR.7	P5PCR.6	P5PCR.5	P5PCR.4	P5PCR.3	P5PCR.2	P5PCR.1	P5PCR.0
P6PCR (EFH)	P6PCR.7	P6PCR.6	P6PCR.5	P6PCR.4	P6PCR.3	P6PCR.2	P6PCR.1	P6PCR.0
P7PCR (D9H)	P7PCR.7	P7PCR.6	P7PCR.5	P7PCR.4	P7PCR.3	P7PCR.2	P7PCR.1	P7PCR.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	PxPCRY x = 0-7, y = 0-7	输入端口内部上拉电阻控制 0: 内部上拉电阻关闭 1: 内部上拉电阻开启



Table 7.19 端口数据寄存器

80H - C8H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P0 (80H)	P0.7	P0.6	P0.5	P0.4	P0.3	P0.2	P0.1	P0.0
P1 (90H)	-	-	P1.5	P1.4	P1.3	P1.2	P1.1	P1.0
P2 (98H)	-	-	P2.5	P2.4	P2.3	P2.2	P2.1	P2.0
P3 (A0H)	-	-	P3.5	P3.4	P3.3	P3.2	P3.1	P3.0
P4 (B0H)	P4.7	P4.6	P4.5	P4.4	P4.3	P4.2	P4.1	P4.0
P5 (88H)	P5.7	P5.6	P5.5	P5.4	P5.3	P5.2	P5.1	P5.0
P6 (C0H)	P6.7	P6.6	P6.5	P6.4	P6.3	P6.2	P6.1	P6.0
P7 (F8H)	P7.7	P7.6	P7.5	P7.4	P7.3	P7.2	P7.1	P7.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	Px.y x = 0-7, y = 0-7	端口数据寄存器

Table 7.20 端口驱动控制寄存器

	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
DRVCON (8CH)	DRVEN.1	DRVEN.0	-	-	DRVCON.3	DRVCON.2	DRVCON.1	DRVCON.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	DRVEN[1:0]	DRVEN.1: DRVEN.0 00: 允许port1口改变驱动能力 01: 允许port2口改变驱动能力 10: 允许port3口改变驱动能力 11: 允许port5口改变驱动能力
3-0	DRVCON [3:0]	PORT口驱动寄存器设定锁定控制位 只有当DRVCON[3: 0] = 0x5, 才能允许寄存器修改相应port口驱动大小



Table 7.21 端口驱动选择寄存器

	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
P1DRV (A5H)	-	-	-	-	-	-	P1DRV.1	P1DRV.0
P2DRV (A6H)	-	-	-	-	-	-	P2DRV.1	P2DRV.0
P3DRV (BBH)	-	-	-	-	-	-	P3DRV.1	P3DRV.0
P5DRV (8DH)	-	-	-	-	-	-	P5DRV.1	P5DRV.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	1	0

位编号	位符号	说明
7-0	PxDRV.y	<p>P1DRV.1: P1DRV.0: 00: Port口的driving能力保持不变 (25mA) 01: Port口的driving能力减弱为20/24 10: Port口的driving能力减弱为10/24 (默认) 11: Port口的driving能力减弱为4/24</p> <p>注意: (1) 只有配置好寄存器DRVCON后, 紧接着写驱动选择寄存器, 驱动改变才有效 (2) P5DRV改变驱动只包含port5[2:0]</p>

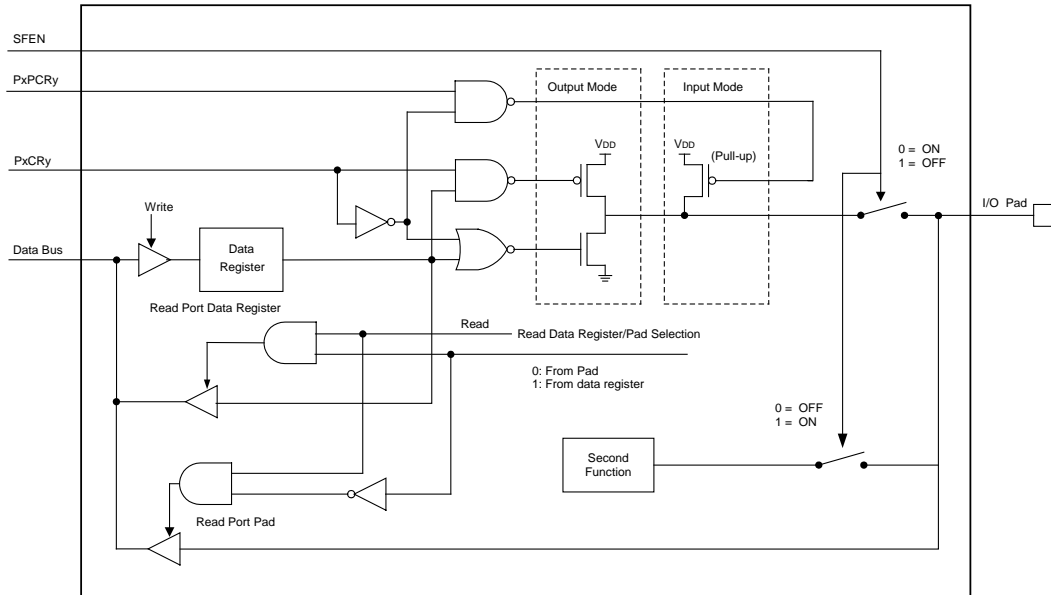
Table 7.22 SPI/UART通信口映射控制寄存器

	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
MAPPING (8AH)	MACON.7	MACON.6	MACON.5	MACON.4	MACON.3	MACON.2	MACON.1	MACON.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	MACON[7:0]	<p>0X5A: P3.3 - P3.4映射为UART功能口 (P3.5保持原功能) 0XA5: P3.3 - P3.5映射为SPI功能口 (SS保持在原IO口上) 其他: SPI/UART通信口不映射, 保持在默认口上</p> <p>注意: SPI/UART通信口在通信功能使能的条件下映射到新的IO口后, 原通信口变为IO口功能。</p>



7.6.3 端口模块图



注意:

- (1) 输入端口读操作直接读引脚电平。
- (2) 输出端口读操作的输入源有两种，一种是从端口数据寄存器读取，另一种是直接读引脚电平。
- (3) 用读取指令来区分：读-改-写指令是读寄存器，而其它指令读引脚电平。
- (4) 不管端口是否共用为其他功能，对端口写操作都是针对端口数据寄存器。

7.6.4 端口共用

58个双向I/O端口也能共享作为第二或第三种特殊功能。共享优先级按照外部最高内部最低的规则：

在引脚配置图中引脚最外边标注功能享有最高优先级，最里边标注功能享有最低优先级。这意味着一个引脚已经使用较高优先级功能（如果被允许的话），就不能用作较低优先级功能，即使较低优先级功能被允许。只有较高优先级功能由硬件或软件关闭后，相应的引脚才能用作较低优先级功能。上拉电阻也由相同规则控制。

当允许端口复用为其它功能时，用户可以修改PxCR、PxPCR (x = 0-7)，但在复用的其它功能被禁止前，这些操作不会影响端口状态。

当允许端口复用为其它功能时，任何对端口的读写操作只会影响到数据寄存器的值，端口引脚值保持不变，直到复用的其它功能关闭。

PORT0:

- D- (P0.0) : USB 正向数据端口
- D+ (P0.1) : USB 负向数据端口
- RESET (P0.3) : 系统复位
- INT2 (P0.5) : 外部中断输入
- INT3 (P0.7) : 外部中断输入



Table 7.23 PORT0共享列表

引脚编号			优先级	功能	允许位
LQFP64	TQFP48	LQFP48			
21	18	18	1	D-	USBCON寄存器的ENUSB位置一
			2	P0.0	无上述情况
22	19	19	1	D+	USBCON寄存器的ENUSB位置一
			2	P0.1	无上述情况
23	20	20	1	RESET	代码选项
			2	P0.2	无上述情况
24	21	21	1	P0.3	无上述情况
25	22	22	1	P0.4	无上述情况
26	-	-	1	INT2	IEN0寄存器的EX2位置1, 并且P0.5输入模式(上拉由软件设置)
			2	P0.5	无上述情况
28	-	-	1	INT3	IEN0寄存器的EX3位置1, 并且P0.7输入模式(上拉由软件设置)
			2	P0.7	无上述情况

PORT1:

- PWM20 (P1.0) : PWM 输出
- PWM21 (P1.1) : PWM 输出
- PWM22 (P1.2) : PWM 输出
- PWM23 (P1.3) : PWM 输出
- PWM24 (P1.4) : PWM 输出
- PWM25 (P1.5) : PWM 输出

Table 7.24 PORT1共享列表

引脚编号			优先级	功能	允许位
LQFP64	TQFP48	LQFP48			
29	-	-	1	PWM20	PWM20CON寄存器的PWM2EN和PWM20SS置1
			2	P1.0	无上述情况
30	-	-	1	PWM21	PWM21CON寄存器的PWM2EN和PWM21SS置1
			2	P1.1	无上述情况
31	23	23	1	PWM22	PWM22CON寄存器的PWM2EN和PWM22SS置1
			2	P1.2	无上述情况
32	24	24	1	PWM23	PWM23CON寄存器的PWM2EN和PWM23SS置1
			2	P1.3	无上述情况
33	25	25	1	PWM24	PWM24CON寄存器的PWM2EN和PWM24SS置1
			2	P1.4	无上述情况
34	26	26	1	PWM25	PWM25CON寄存器的PWM2EN和PWM25SS置1
			2	P1.5	无上述情况



PORT2:

- PWM10 (P2.0) : PWM 输出
- PWM11 (P2.1) : PWM 输出
- PWM12 (P2.2) : PWM 输出
- PWM13 (P2.3) : PWM 输出
- PWM14 (P2.4) : PWM 输出
- PWM15 (P2.5) : PWM 输出

Table 7.25 PORT2共享列表

引脚编号			优先级	功能	允许位
LQFP64	TQFP48	LQFP48			
35	27	27	1	PWM10	PWM10CON 寄存器的 PWM1EN 和 PWM10SS 置1
			2	P2.0	无上述情况
36	28	28	1	PWM11	PWM11CON 寄存器的 PWM1EN 和 PWM11SS 置1
			2	P2.1	无上述情况
37	29	29	1	PWM12	PWM12CON 寄存器的 PWM1EN 和 PWM12SS 置1
			2	P2.2	无上述情况
38	30	30	1	PWM13	PWM13CON 寄存器的 PWM1EN 和 PWM13SS 置1
			2	P2.3	无上述情况
39	31	31	1	PWM14	PWM14CON 寄存器的 PWM1EN 和 PWM14SS 置1
			2	P2.4	无上述情况
40	32	32	1	PWM15	PWM15CON 寄存器的 PWM1EN 和 PWM15SS 置1
			2	P2.5	无上述情况

PORT3:

- PWM00 (P3.0) : PWM 输出
- PWM01 (P3.1) : PWM 输出
- PWM02 (P3.2) : PWM 输出
- PWM03 (P3.3) : PWM 输出/SPI/UART 映射
- PWM04 (P3.4) : PWM 输出/SPI/UART 映射
- PWM05 (P3.5) : PWM 输出/SPI/UART 映射

Table 7.26 PORT3共享列表

引脚编号			优先级	功能	允许位
LQFP64	TQFP48	LQFP48			
41	33	33	1	PWM00	PWM00CON 寄存器的 PWM0EN 和 PWM00SS 置1
			2	P3.0	无上述情况
42	34	34	1	PWM01	PWM01CON 寄存器的 PWM0EN 和 PWM01SS 置1
			2	P3.1	无上述情况
43	35	35	1	PWM02	PWM02CON 寄存器的 PWM0EN 和 PWM02SS 置1
			2	P3.2	无上述情况
44	36	36	1	SCK_M	MAPPING寄存器值为0XA5
			2	TXD_M	MAPPING寄存器值为0X5A
			3	PWM03	PWM03CON 寄存器的 PWM0EN 和 PWM03SS 置1
			4	P3.3	无上述情况



续上表

45	37	37	1	MOSI_M	MAPPING寄存器值为0XA5
			2	RXD_M	MAPPING寄存器值为0X5A
			3	PWM04	PWM04CON 寄存器的 PWM0EN 和 PWM04SS 置1
			4	P3.4	无上述情况
46	38	38	1	MISO_M	MAPPING寄存器值为0XA5
			2	PWM05	PWM05CON 寄存器的 PWM0EN 和 PWM05SS 置1
			3	P3.5	无上述情况

PORT4:

- T2 (P4.0) : 定时器2外部时钟输入
- T2EX (P4.1) : 定时器2外部事件输入
- INT42 (P4.2) : 外部中断输入
- INT43 (P4.3) : 外部中断输入
- TCK (P4.4) : 调试接口, 用于测试时钟输入
- PWM33 (P4.7) : PWM 输出

Table 7.27 PORT4共享列表

引脚编号			优先级	功能	允许位
LQFP64	TQFP48	LQFP48			
47	-	-	1	T2	T2CON 寄存器的 TR2 位置1且 $\overline{C/T2} = 1$
			2	P4.0	无上述情况
48	-	-	1	T2EX	T2CON 寄存器的 EXEN2 位置1且 $\overline{C/T2} = 1$
			2	P4.1	无上述情况
49	-	-	1	INT42	IEN0 寄存器的 EX4 位和 IENC 寄存器的 EXS42 位置1, P4.2端口为输入模式
			2	P4.2	无上述情况
50	-	-	1	INT43	IEN0 寄存器的 EX4 位和 IENC 寄存器的 EXS43 位置1, P4.3端口为输入模式
			2	P4.3	无上述情况
51	39	39	1	TCK	调试接口
			2	P4.4	无上述情况
54	40	40	1	PWM33	PWM33CON 寄存器的 PWM3EN 和 PWM33SS 置1
			2	P4.7	无上述情况



PORT5:

- PWM40 (P5.0) : PWM 输出
- PWM41 (P5.1) : PWM 输出
- PWM42 (P5.2) : PWM 输出
- INT46 (P5.3) : 外部中断输入
- INT47 (P5.4) : 外部中断输入
- RXD (P5.6) : EUART 接收引脚
- TXD (P5.5) : EUART 发送引脚

Table 7.28 PORT3共享列表

引脚编号			优先级	功能	允许位
LQFP64	TQFP48	LQFP48			
10	6	6	1	PWM40	PWM40CON 寄存器的 PWM4EN 和 PWM40SS 置1
			2	P5.0	无上述情况
11	7	7	1	PWM41	PWM41CON 寄存器的 PWM4EN 和 PWM41SS 置1
			2	P5.1	无上述情况
12	8	8	1	PWM42	PWM42CON 寄存器的 PWM4EN 和 PWM42SS 置1
			2	P5.2	无上述情况
13	9	9	1	INT46	IEN0 寄存器的 EX4 位和 IENC 寄存器的 EXS46 位置1, P5.3端口为输入模式
			2	P5.3	无上述情况
14	10	10	1	INT47	IEN0 寄存器的 EX4 位和 IENC 寄存器的 EXS47 位置1, P5.4端口为输入模式
			2	P5.4	无上述情况
15	11	11	1	TXD	写 SBUF 寄存器
			2	P5.5	无上述情况
16	12	12	1	RXD	SCON 寄存器的 REN 位置1式
			2	P5.6	无上述情况



PORT7:

- TDO/INT40 (P7.0) : 单线烧写口、调试接口/外部中断输入
- MISO/INT41 (P7.1) : SPI 主输入从属输出/外部中断输入
- MOSI/INT44 (P7.2) : SPI 主输出从属输入/外部中断输入
- SS/INT45 (P7.3) : SPI 主从选择/外部中断输入
- SCK (P7.4) : SPI 串行时钟
- SWE/PWM30 (P7.5) : PWM 输出
- TMS/PWM31 (P7.6) : 调试接口, PWM 输出
- TDI/PWM32 (P7.7) : 调试接口, PWM 输出

Table 7.29 PORT7共享列表

引脚编号			优先级	功能	允许位
LQFP64	TQFP48	LQFP48			
62	47	47	1	TDO	调试接口
			2	INT40	IEN0 寄存器的 EX4 位和 IENC 寄存器的 EXS40 位置 1 , P7.0 端口为输入模式
			3	P7.0	无上述情况
61	46	46	1	MISO	将 SPSTA 寄存器的 SPEN 位置 1 (在主模式下将 SPSTA 寄存器的 SPEN 位置 1 时, 自动上拉)
			2	INT41	IEN0 寄存器的 EX4 位和 IENC 寄存器的 EXS41 位置 1 , P7.1 端口为输入模式
			3	P7.1	无上述情况
60	45	45	1	MOSI	在从属模式下将 SPSTA 寄存器的 SPEN 位置 1 (当 SPEN , CPHA , SSDIS 位在从属模式下都置为 1 时, 自动上拉)
			2	INT44	IEN0 寄存器的 EX4 位和 IENC 寄存器的 EXS44 位置 1 , P7.2 端口为输入模式
			3	P7.2	无上述情况
59	44	44	1	SS	当 SPSTA 寄存器的 SPEN = 1 时, 在SPI主模式下将 SPCON 寄存器的 SSDIS 位清 0 , 或者在SPI从模式下当 SPCON 寄存器的 CPHA = 1 时将 SPCON 寄存器的 SSDIS 位清 0 , 或者在SPI从模式下将 SPCON 寄存器的 CPHA 位清 0 (当 SPSTA 寄存器的 SPEN = 1 且 MSTR = 1 且 SSDIS = 0 时, 或当 SPEN = 1 且 MSTR = 0 时, 自动上拉)
			2	INT45	IEN0 寄存器的 EX4 位和 IENC 寄存器的 EXS45 位置 1 , P7.3 端口为输入模式
			3	P7.3	无上述情况
58	-	-	1	SCK	SPSTA 寄存器的 SPEN 位置 1 (当 SPEN , CPHA , SSDIS 位在从属模式下都置 1 时, 自动上拉)
			2	P7.4	无上述情况
57	43	43	1	SWE	单线烧写口
			2	PWM30	PWM30CON 寄存器的 PWM3EN 和 PWM30SS 置 1
			3	P7.5	无上述情况
56	42	42	1	TMS	调试接口
			2	PWM31	PWM31CON 寄存器的 PWM3EN 和 PWM31SS 置 1
			3	P7.6	无上述情况
55	41	41	1	TDI	调试接口
			2	PWM32	PWM32CON 寄存器的 PWM3EN 和 PWM32SS 置 1
			3	P7.7	无上述情况



7.7 定时器

7.7.1 定时器2

两个数据寄存器 (TH2和TL2) 串联后可作为一个16位寄存器来访问, 由寄存器T2CON和T2MOD控制。设置IEN0寄存器中的ET2位能允许定时器2中断。(详见中断章节)

C/T2选择系统时钟(定时器)或外部引脚T2(计数器)作为定时器时钟输入。通过所选的引脚设置TR2允许定时器2/计数器2数据寄存器计数。

可配置寄存器T2MOD中的TCLKP2位选择系统时钟或系统时钟的1/12作为定时器2的时钟源。

定时器2方式

定时器2有3种工作方式: 捕获/重载, 带递增或递减计数器的自动重载方式, 可编程时钟输出。

定时器2方式选择

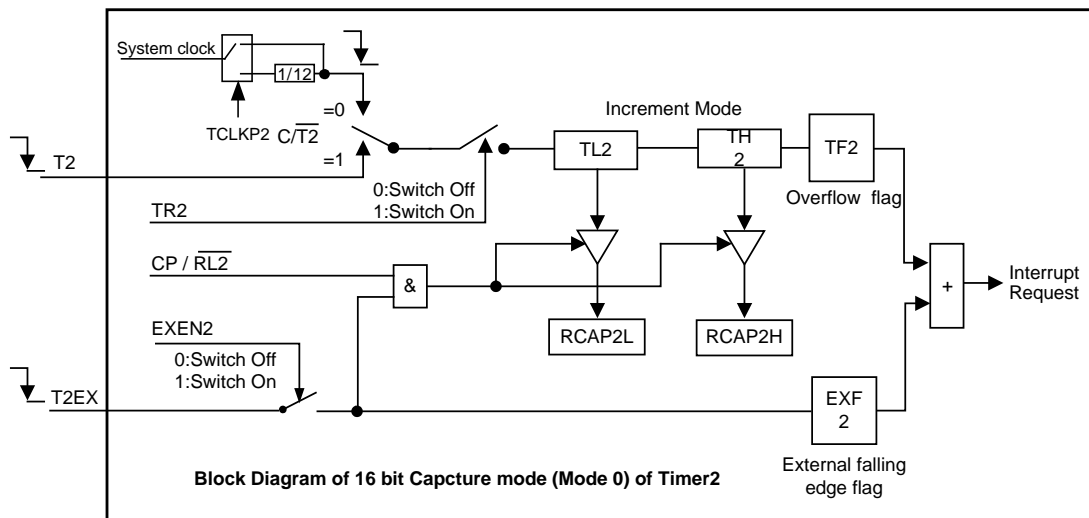
C/T2	T2OE	DCEN	TR2	CP/RL2	方式	
X	0	X	1	1	0	16位捕获
X	0	0	1	0	1	16位自动重载定时器
X	0	1	1	0		
0	1	X	1	X	2	可编程时钟
1	1	X	1	X		不推荐使用
X	X	X	0	X	X	定时器2停止, T2EX通路仍旧允许

方式0: 16位捕获

在捕获方式中, T2CON的EXEN2位有两个选项。

如果EXEN2 = 0, 定时器2作为16位定时器或计数器, 如果ET2被允许的话, 定时器2能设置TF2溢出产生一个中断。

如果EXEN2 = 1, 定时器2执行相同操作, 但是在外部输入T2EX上的下降沿也能引起在TH2和TL2中的当前值分别被捕获到RCAP2H和RCAP2L中, 此外, 在T2EX上的下降沿也能引起在T2CON中的EXF2被设置。如果ET2被允许, EXF2位也像TF2一样也产生一个中断。





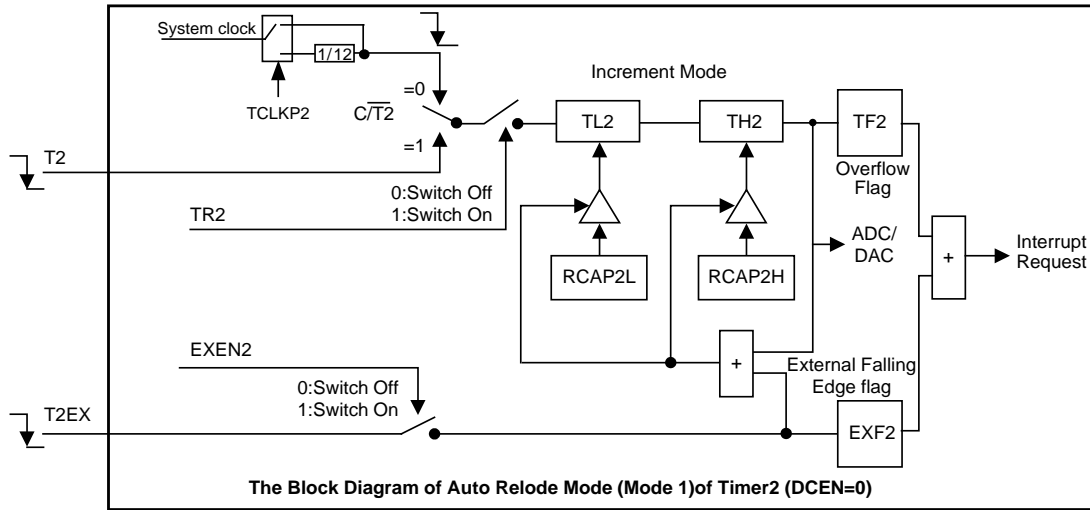
方式1：16位自动重载定时器

在16位自动重载方式下，定时器2可以被选为递增计数或递减计数。这个功能通过T2MOD中的DCEN位（递减计数允许）选择。系统复位后，DCEN位复位值为0，定时器2默认递增计数。当设置DCEN时，定时器2递增计数或递减计数取决于T2EX引脚上的电平。

当DCEN = 0，通过在T2CON中的EXEN2位选择两个选项。

如果EXEN2 = 0，定时器2递增到0FFFFH，在溢出后置起TF2位，同时定时器自动将用户软件写好的寄存器RCAP2H和RCAP2L的16位值装入TH2和TL2寄存器。

如果EXEN2 = 1，溢出或在外部输入T2EX上的下降沿都能触发一个16位重载，置起EXF2位。如果ET2被使能，TF2和EXF2位都能产生一个中断。

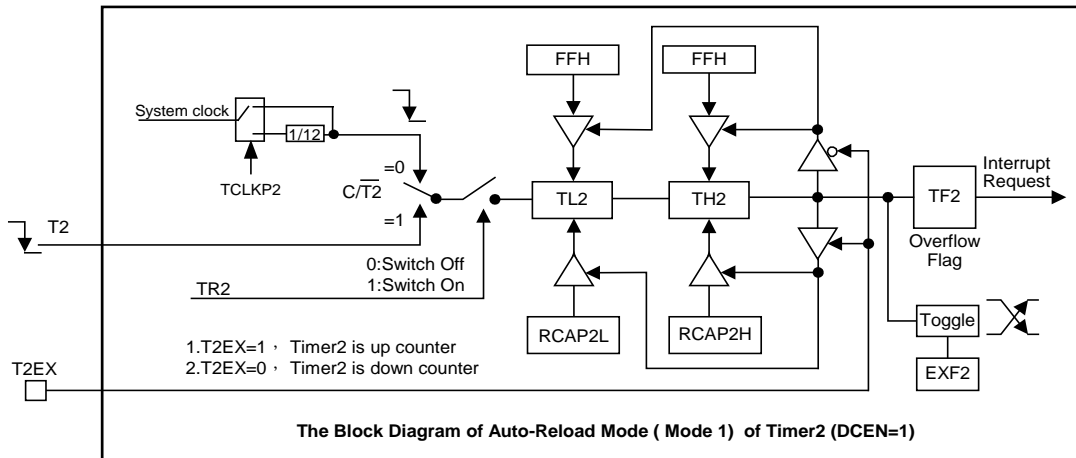


设置DCEN位允许定时器2递增计数或递减计数。当DCEN = 1时，T2EX引脚控制计数的方向，而EXEN2控制无效。

T2EX置1可使定时器2递增计数。定时器向0FFFFH溢出，然后设置TF2位。溢出也能分别引起RCAP2H和RCAP2L上的16位值重载入定时器寄存器。

T2EX清0可使定时器2递减计数。当TH2和TL2的值等于RCAP2H和RCAP2L的值时，定时器溢出。置起TF2位，同时0FFFFH重载入定时器寄存器。

无论定时器2溢出，EXF2位都被用作结果的第17位。在此工作方式下，EXF2不作为中断标志。





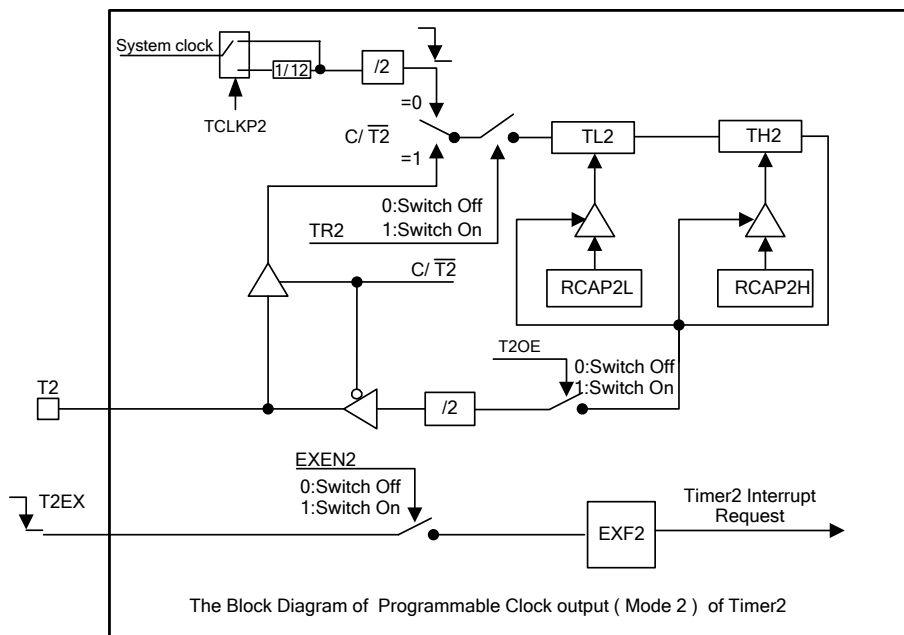
方式2：可编程时钟输出

T2端口可以编程输出50%的占空比时钟周期。清C/T2位和置T2OE位，使定时器2作为时钟发生器。TR2位启动和中止定时器。

在这种方式中，T2输出占空比为50%的时钟：

$$\text{Clock Out Frequency} = \frac{1}{2 \times 2} \times \frac{f_{\text{SYS}}}{65536 - [\text{RCAP2H}, \text{RCAP2L}]}$$

定时器2溢出不产生中断。所以定时器2可以用作时钟输出。



注意：

- (1) TF2和EXF2都能引起定时器2的中断请求，两者有相同的向量地址。
- (2) 当事件发生时或其它任何时间都能由软件设置TF2和EXF2为1，必须软件清0。
- (3) 当EA = 1且ET2 = 1时，设置TF2或EXF2为1能引起定时器2中断。

寄存器

Table 7.30 定时器2控制寄存器

C8H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
T2CON	TF2	EXF2	-	-	EXEN2	TR2	C/T2	CP/RL2
读/写	读/写	读/写	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	-	-	0	0	0	0

位编号	位符号	说明
7	TF2	定时器2溢出标志位 0: 无溢出（必须由软件清0） 1: 溢出（由硬件设1）
6	EXF2	T2EX引脚外部事件输入（下降沿）被检测到的标志位 0: 无外部事件输入（必须由软件清0） 1: 检测到外部输入（如果EXEN2 = 1，由硬件设1）



续上表

3	EXEN2	T2EX引脚上的外部事件输入（下降沿）用作重载/捕获触发器允许/禁止控制位 0: 忽略T2EX引脚上的事件 1: 检测到T2EX引脚上一个下降沿，产生一个捕获或重载
2	TR2	定时器2开始/停止控制位 0: 停止定时器2 1: 开始定时器2
1	C/T2	定时器2定时器/计数器方式选定位 0: 定时器方式，T2引脚用作I/O端口 1: 计数器方式，内部上拉电阻被打开
0	CP/RL2	捕获/重载方式选定位 0: 16位带重载功能的定时器/计数器 1: 16位带捕获功能的定时器/计数器

Table 7.31 定时器2模式控制寄存器

C9H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
T2MOD	TCLKP2	-	-	-	-	-	T2OE	DCEN
读/写	读/写	-	-	-	-	-	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	-	-	-	-	-	0	0

位编号	位符号	说明
7	TCLKP2	分频选择控制位 0: 选择系统时钟的1/12作为定时器2的时钟源 1: 系统时钟作为定时器2的时钟源
1	T2OE	定时器2输出允许位 0: 设置P1.6/T2作为时钟输入或I/O端口 1: 设置P1.6/T2作为时钟输出
0	DCEN	递减计数允许位 0: 禁止定时器2作为递增/递减计数器，定时器2仅作为递增计数器 1: 允许定时器2作为递增/递减计数器

Table 7.32 定时器2重载/捕获和数据寄存器

CAH-CDH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
RCAP2L	RCAP2L.7	RCAP2L.6	RCAP2L.5	RCAP2L.4	RCAP2L.3	RCAP2L.2	RCAP2L.1	RCAP2L.0
RCAP2H	RCAP2H.7	RCAP2H.6	RCAP2H.5	RCAP2H.4	RCAP2H.3	RCAP2H.2	RCAP2H.1	RCAP2H.0
TL2	TL2.7	TL2.6	TL2.5	TL2.4	TL2.3	TL2.2	TL2.1	TL2.0
TH2	TH2.7	TH2.6	TH2.5	TH2.4	TH2.3	TH2.2	TH2.1	TH2.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	RCAP2L[7:0]	定时器2重载/捕获数据
	RCAP2H[7:0]	
7-0	TL2[7:0]	定时器2高位低位计数器
	TH2[7:0]	



7.8 中断

7.8.1 特性

- 13个中断源
- 4层中断优先级

SH68F90有12个中断源：3个外部中断（INT2-INT4，INT4共8个中断源INT40-47共享一个向量地址），1个定时器中断（定时器2），5个PWM0-4中断，1个系统时钟监控中断，1个SPI中断，1个LPD中断以及1个USB中断。SH68F90中断采用4级优先级结构，为处理12个中断源提供了极大的灵活性。

7.8.2 中断允许控制

任何一个中断源均可通过对寄存器IEN0和IEN1中相应的位置位或清零，实现单独允许或禁止此中断功能。IEN0寄存器中还包含了一个全局使能位EA，它可以禁止所有的中断。如果要打开某个中断源，必须将EA控制位和IEN0/1中相应的控制位都设置为1。在复位后，所有中断允许位被清0，所有中断被禁止。

Table 7.33 初级中断允许寄存器

A8H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IEN0	EA	ESPI	ELPD	-	EX2	EX3	EX4	ET2
读/写	读/写	读/写	读/写	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	-	0	0	0	0

位编号	位符号	说明
7	EA	所有中断允许位 0: 禁止所有中断 1: 允许所有中断
6	ESPI	SPI中断允许位 0: 禁止SPI中断 1: 允许SPI中断
5	ELPD	LPD中断允许位 0: 禁止LPD中断 1: 允许LPD中断
4	-	-
3	EX2	外部中断1允许位 0: 禁止外部中断2 1: 允许外部中断2
2	EX3	外部中断1允许位 0: 禁止外部中断3 1: 允许外部中断3
1	EX4	外部中断1允许位 0: 禁止外部中断4 1: 允许外部中断4
0	ET2	定时器2溢出中断允许位 0: 禁止定时器2溢出中断 1: 允许定时器2溢出中断



Table 7.34 中断允许寄存器1

A9H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IEN1	-	ES0	EPWM4	EPWM3	EPWM2	EPWM1	EPWM0	EUSB
读/写	-	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	0	0	0	0	0	0	0

位编号	位符号	说明
6	ES0	EUART0中断允许位 0: 禁止EUART0中断 1: 允许EUART0中断
5	EPWM4	PWM4中断允许位 0: 禁止PWM4中断 1: 允许PWM4中断
4	EPWM3	PWM3中断允许位 0: 禁止PWM3中断 1: 允许PWM3中断
3	EPWM2	PWM2中断允许位 0: 禁止PWM2中断 1: 允许PWM2中断
2	EPWM1	PWM1中断允许位 0: 禁止PWM1中断 1: 允许PWM1中断
1	EPWM0	PWM0中断允许位 0: 禁止PWM0中断 1: 允许PWM0中断
0	EUSB	USB中断允许位 0: 禁止USB中断 1: 允许USB中断

Table 7.35 中断通道允许寄存器

BAH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IENC	EXS47	EXS46	EXS45	EXS44	EXS43	EXS42	EXS41	EXS40
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	EXS4x x = 0 - 7	外部中断4通道选择位 (x = 0 - 7) 0: 禁止外部中断4x 1: 允许外部中断4x

注意:

- (1) 打开外部中断2/3/4时, 相应的端口必须设置为输入状态。
- (2) 若要打开外部中断4, EX4和IENC中的EXS4x (x = 0 - 7) 相应位必须同时置1。



7.8.3 中断标志

每个中断源都有自己的中断标志，当产生中断时，硬件会置起相应的标志位，在中断汇总表中会列出中断标志位。

外部中断INT2/3产生外部中断INT2/3时，如果中断为边沿触发，CPU在响应中断后，中断标志位IE2/3被硬件清0；如果中断是低电平触发，外部中断源引脚电平直接控制中断标志，而不是由片上硬件控制。

外部中断INT4产生中断时，EXF1寄存器中的IF4x (x = 0 - 7) 标志位置位，INT4共7个中断源共享一个中断向量地址，标志位需要用户软件清除。但是如果INT4为电平触发时，标志位不能被用户软件清除，只受INT4中断源引脚所接信号电平直接控制。

注意尽管外部中断被禁止，但是中断标志位仍然受外部中断源输入状态变化而改变，除非该输入引脚配置为其它功能。

Timer中断，定时器2的计数器溢出时，T2CON寄存器的TF2/EXF2中断标志位置1，产生定时器2中断，CPU在响应中断后，标志不能被硬件清零，用户需要软件清除这些标志位。

SPI通讯中断，SPSTA寄存器的SPIF标志位或MODF标志位置1时，产生SPI中断，标志必须由软件清0。

PWM0/1/2/3/4中断，PWM0/1/2/3/4是独立的16bit PWM模块，此标志位在中断响应时由软件清0。

PWM0/1/2各六个中断源共享一个中断向量地址，PWM3/PWM4三个中断源共用一个向量地址。

USB通信中断，USB相关标志位置1时，产生USB中断，标志必须由软件清0。（相关标志位详见USB章节）

LPD中断，当电源电压低于LPDCON中LPDS[3:0]指定值时，产生LPD中断，LPDIF标志位置1，标志必须由软件清0。

串行通讯中断，SCON寄存器的标志RI/TI置1时，产生EUART0中断，CPU在响应中断后，标志不会被硬件自动清0。事实上，中断服务程序必须判断是收中断还是发中断，标志必须由软件清零。

Table 7.36 外部中断标志寄存器0

B6H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
EXF0	IT4.1	IT4.0	IT3.1	IT3.0	IT2.1	IT2.0	IE3	IE2
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-6	IT4[1:0]	外部中断4触发模式位 00: 低电平触发 01: 下降沿触发 10: 上升沿触发 11: 双沿触发 IT4[1:0]控制外部中断4各中断源采用同一触发方式
5-4	IT3[1:0]	外部中断3触发模式位 00: 低电平触发 01: 下降沿触发 10: 上升沿触发 11: 双沿触发
3-2	IT2[1:0]	外部中断2触发模式位 00: 低电平触发 01: 下降沿触发 10: 上升沿触发 11: 双沿触发
1	IE3	外部中断3请求标志位 0: 无中断挂起 1: 中断挂起
0	IE2	外部中断2请求标志位 0: 无中断挂起 1: 中断挂起



Table 7.37 外部中断标志寄存器1

E8H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
EXF1	IF47	IF46	IF45	IF44	IF43	IF42	IF41	IF40
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	IF4x (x = 0-7)	外部中断4请求标志位 0: 无中断请求 1: 有中断请求 IF4x要由软件清0

7.8.4 中断向量

当一个中断产生时，程序计数器内容被压栈，相应的中断向量地址被载入程序计数器。中断向量的地址在中断摘要表中详细列出。

7.8.5 中断优先级

每个中断源都可被单独设置为4个中断优先级之一，分别通过清0或置1 IPL0, IPH0, IPL1, IPH1中相应位来实现。但OVL不可屏蔽中断无需IPH/IPL控制，在所有中断源中享有最高优先级（除复位外）。中断优先级服务程序描述如下：

响应一个中断服务程序时，可响应更高优先级的中断，但不能响应同优先级或低优先级的另一个中断。

响应最高级中断服务程序时，不响应其它任何中断。如果不同中断优先级的中断源同时申请中断时，响应较高优先级的中断申请。

如果同优先级的中断源在指令周期开始时同时申请中断，那么内部查询序列确定中断请求响应顺序。

捕捉中断及比较器2中断优先级共用同一优先级设置，二者同时申请中断时按内部轮询优先级响应。

中断优先级		
优先位		中断优先级
IPHx	IPLx	
0	0	等级0（最低优先级）
0	1	等级1
1	0	等级2
1	1	等级3（最高优先级）

Table 7.38 中断优先级控制寄存器

B8H, B4H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IPL0	-	PSPIL	PLPDL	-	PX2L	PX3L	PX4L	PT2L
IPH0	-	PSPIH	PLPDH	-	PX2H	PX3H	PX4H	PT2H
读/写	-	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	0	0	0	0	0	0	0
B9H, B5H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IPL1	-	PS0L	PPWM4L	PPWM3L	PPWM2L	PPWM1L	PPWM0L	PUSBL
IPH1	-	PS0H	PPWM4H	PPWM3H	PPWM2H	PPWM1H	PPWM0H	PUSBH
读/写	-	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	PxxxL/H	相应中断源xxx优先级选择



7.8.6 中断处理

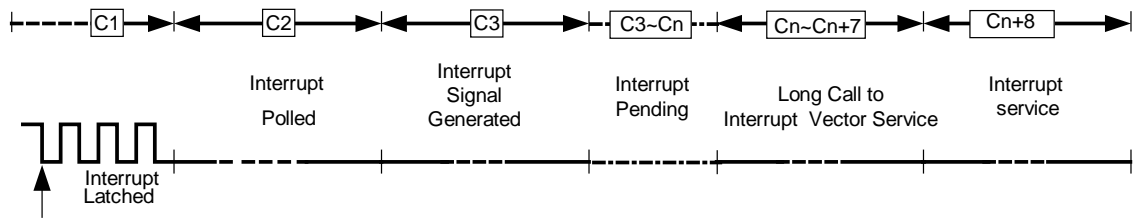
中断标志在每个机器周期都会被采样获取。所有中断都在时钟的上升沿被采样。如果一个标志被置起，那么CPU捕获到后中断系统调用一个长转移指令（LCALL）调用其中断服务程序，但由硬件产生的LCALL会被下列任何条件阻止：

同级或更高级的优先级中断在运行中。当前的周期不是执行中指令的最后一个周期。换言之，正在执行的指令完成前，任何中断请求都得不到响应。

正在执行的是一条RETI或者访问专用寄存器IEN0\1或是IPL\H的指令。换言之，在RETI或者读写IEN0\1或是IPL\H之后，不会马上响应中断请求，而至少在执行一条其它指令之后才会响应。

注意：因为更改优先级通常需要2条指令，在此期间，建议关闭相应的中断以避免在修改优先级过程中产生中断。如果当模块状态改变而中断标志不再有效时，将不会响应此中断。每一个轮询周期只查询有效的中断请求。

轮询周期/LCALL次序如下图所示：



中断响应时间

由硬件产生的LCALL把程序计数器中的内容压入堆栈（但不保存PSW），然后将相应中断源的向量地址（参照中断向量表）存入程序计数器。

中断服务程序从指定地址开始，到RETI指令结束。RETI指令通知处理器中断服务程序结束，然后把堆栈顶部两字节弹出，重载入程序计数器中，执行完中断服务程序后程序回到原来停止的地方。RET指令也可以返回到原来地址继续执行，但是中断优先级控制系统仍然认为一个同一优先级的中断被响应，这种情况下，当同一优先级或低优先级中断将不会被响应。

7.8.7 中断响应时间

如果检测出一个中断，这个中断的请求标志位就会在被检测后的每个机器周期被置起。内部电路会保持这个值直到下一个机器周期，CPU会在第三个机器周期产生中断。如果响应有效，条件允许，在下一个指令执行的时候硬件LCALL指令将调用请求中断的服务程序，否则中断被挂起。LCALL指令调用程序需要7个机器周期。因而，从外部中断请求到开始执行中断程序中的第一条指令至少需要3+7个完整的机器周期。

当请求因前述的三个情况受阻时，中断响应时间会加长。如果同级或更高优先级的中断正在执行，额外的等待时间取决于正执行的中断服务程序的长度。

如果正在执行的指令还没有进行到最后一个周期，假如正在执行RETI指令，则完成正在执行的RETI指令，需要8个周期，加上为完成下一条指令所需的最长时间20个机器周期（如果该指令是16位操作数的DIV，MUL指令），若系统中只有一个中断源，再加上LCALL调用指令7个机器周期，则最长的响应时间是2+8+20+7个机器周期。

所以，中断响应时间一般大于10个机器周期小于37个机器周期。



7.8.8 外部中断输入

SH68F90有3个外部中断输入。外部中断2/3分别有一个独立的中断源，外部中断4有8个中断源共用一个中断矢量地址。

外部中断2, 3分别有一个独立的中断源，外部中断2/3/4可以通过设置EXF0寄存器的ITx (x = 2, 3, 4)，选择是电平触发或是边沿触发或者为双沿触发。当ITx = 00 (x = 2, 3, 4) 时，外部中断INTx (x = 2, 3, 4) 引脚为低电平触发；当ITx (x = 2, 3, 4) = 01, 10，外部中断INTx (x = 2, 3, 4) 为下降沿触发，在这个模式中，一个采样周期内INTx (x = 2, 3, 4) 引脚上连续采样为高电平，而下个周期开始，连续采样SN个周期为低电平 (SN为Sample Num)，EXF0寄存器的中断请求标志位置1，发出一个中断请求。由于外部中断引脚每个周期采样一次，输入高或低电平应当保持至少SN个周期以确保能够被正确采样到。当ITx (x = 2, 3, 4) = 11，外部中断INTx (x = 2, 3, 4) 为双沿触发，任何高低电平的转换都会触发一个中断请求。

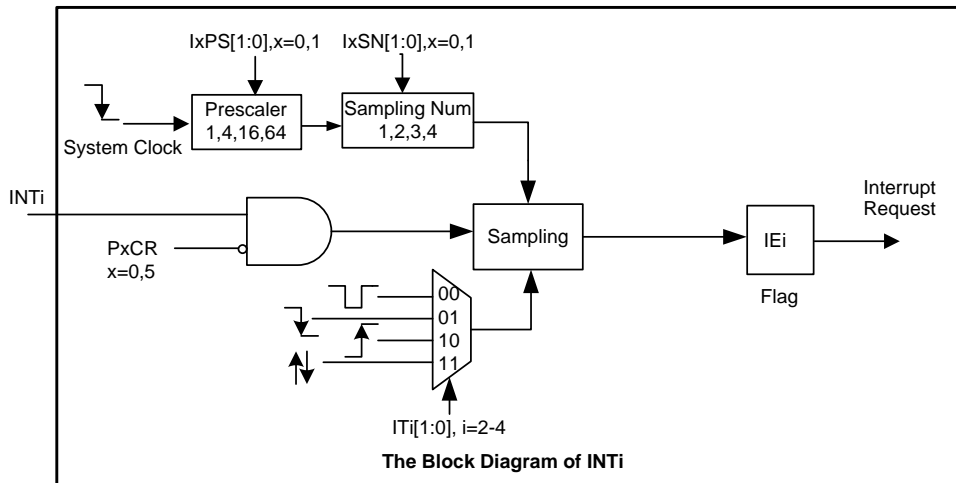
如果外部中断为下降沿，上升沿触发，外部中断源应当将中断脚至少保持SN个周期高 (低) 电平，然后至少保持SN个周期低 (高) 电平。这样就确保了边沿能够被检测到以使IEx置1。当调用中断服务程序后，CPU自动将IEx清0。

如果外部中断为低电平触发，外部中断源必须一直保持请求有效，直到产生所请求的中断为止，此过程需要2倍SN个采样周期。如果中断服务完成后而外部中断仍旧维持，则会产生下一次中断。当中断为电平触发时不必清除中断标志IEx (x = 2, 3, 4)，因为中断只与输入口电平有关。

中断采样时钟分频比和连续采样次数均可以设置EXCON寄存器进行调节，满足不同中断响应要求。

外部中断4除了具有更多的中断触发方式外，与外部中断2, 3操作类似。

当SH68F90进入空闲或是掉电模式，中断会唤醒处理器继续工作，详见电源管理章节。



注意：外部中断2-3的中断标志位在执行中断服务程序时被自动硬件清0，但外部中断4标志位IF40-46必须要软件清0。

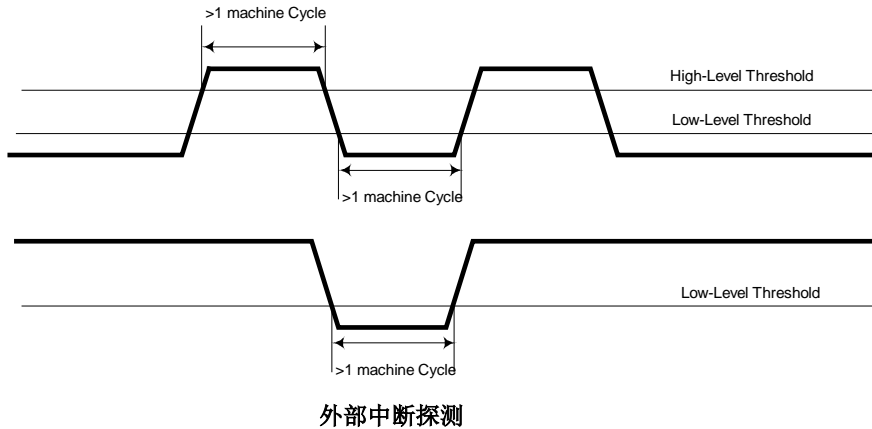




Table 7.39 外部中断采样次数控制寄存器

8BH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
EXCON	I1PS1	I1PS0	I1SN1	I1SN0	I0PS1	I0PS0	I0SN1	I0SN0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-6	I1PS[1:0]	外部中断INT4采样时钟预分频比选择位 00: 1/1 01: 1/4 10: 1/16 11: 1/64
5-4	I1SN[1:0]	外部中断INT4连续采样次数选择位 00: 1 01: 2 10: 3 11: 4
3-2	I0PS[1:0]	外部中断INT2, 3采样时钟预分频比选择位 00: 1/1 01: 1/4 10: 1/16 11: 1/64
1-0	I0SN[1:0]	外部中断INT2, 3连续采样次数选择位 00: 1 01: 2 10: 3 11: 4

注意：若I0SN[1:0] = 11，则外部中断2, 3（下降沿触发），连续采样4次低电平才会产生中断标志。

7.8.9 中断汇总

中断源	向量地址	允许位	标志位	轮询优先级	中断号(c语言)
Reset	0000H	-	-	0（最高级）	
Timer2	0003H	ET2	TF2	1	0
INT4	000BH	EX4+IENC	IF4x	2	1
INT3	0013H	EX3	IE3	3	2
INT2	001BH	EX2	IE2	4	3
LPD	002BH	ELPD	LPDIF	6	5
SPI	0033H	ESPI	SPIF	7	6
USB	003BH	EUSB	USBIF	8	7
PWM0	0043H	EPWM0+PWM0yIE	PWM0yIF	9	8
PWM1	004BH	EPWM1+PWM1yIE	PWM1yIF	10	9
PWM2	0053H	EPWM2+PWM2yIE	PWM2yIF	11	10
PWM3	005BH	EPWM3+PWM3yIE	PWM3yIF	12	11
PWM4	0063H	EPWM4+PWM4yIE	PWM4yIF	13	12
EUART0	006BH	ES0	RI+TI	14	13



8. 增强功能

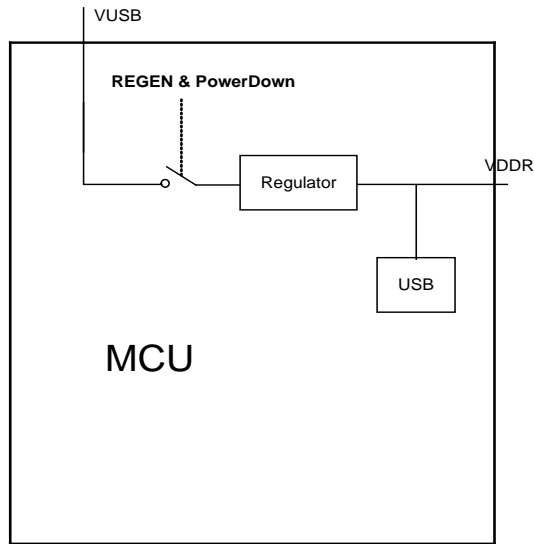
8.1 电源稳压器 (Regulator)

8.1.1 特性

- 稳定的电压输出
- 稳压器输出可关闭

SH68F90内建一个电源稳压器，输出稳定的3.3V电压提供给片内USB模块。其中VDDR引脚需要外接1uF的电容来保证电源稳压器正常输出。

通过寄存器REGCON中的REGEN位可开启或关闭电源稳压器功能。为保证稳定输出，请确保开启稳压器500us后打开USB模块。在不使用USB的情况下，建议将REGCON中的REGEN清0关闭电源稳压器，以降低系统功耗。



8.1.2 寄存器

Table 8.1 稳压源控制寄存器

8FH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
REGCON	-	-	-	-	-	-	-	REGEN
读/写	-	-	-	-	-	-	-	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	-	-	-	0

位编号	位符号	说明
0	REGEN	电源稳压器控制位 0: 关闭电源稳压器 1: 开启电源稳压器 开启500us后输出稳定3.3V 电源稳压器在进入掉电模式 (Power-Down) 之前必须由软件关闭

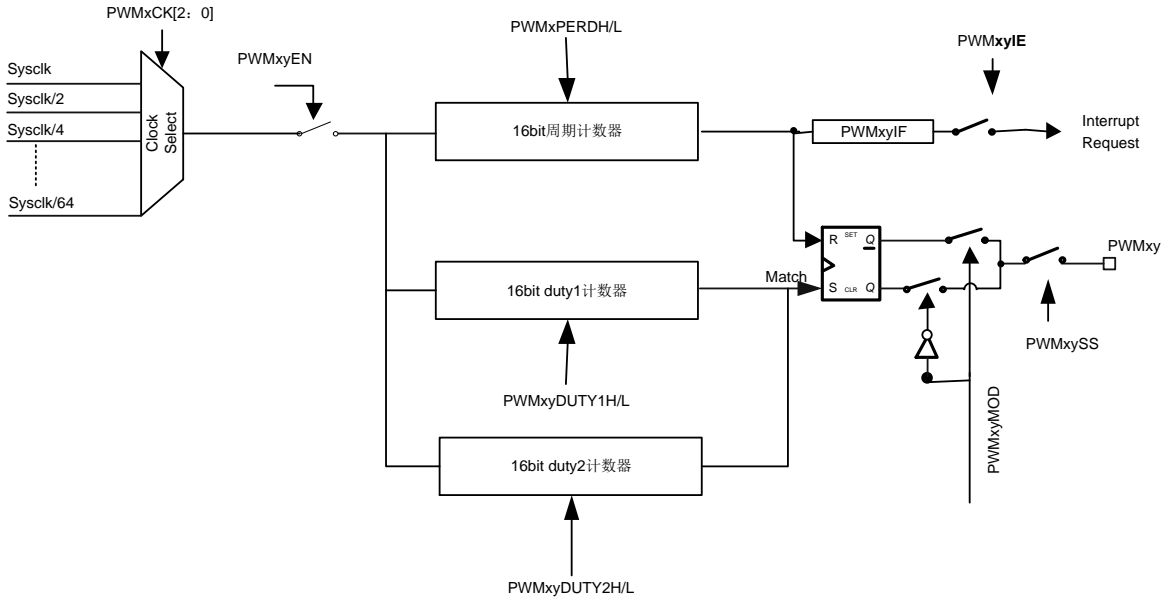


8.2 16bit脉宽调制 (PWM0/1/2/3/4)

8.2.1 特性

- SH68F90有5组16位脉宽调制器PWM0/1/2/3/4
- 调制器周期可选择
- 调制器输出极性可选择

16位脉宽调制PWM是基于PWMx Counter的单沿计数模式。在该方式下，PWMxPERD用来设置PWM输出的周期时钟个数，PWMxDUTY用来设置周期内电平翻转的计数时间点（占空比）。当PWMxMOD = 0时，周期期间输出低电平，当duty计数溢出时翻转电平，当PWMxMOD = 1时，PWMx引脚输出极性相反的波形。实现原理框图如下图所示。



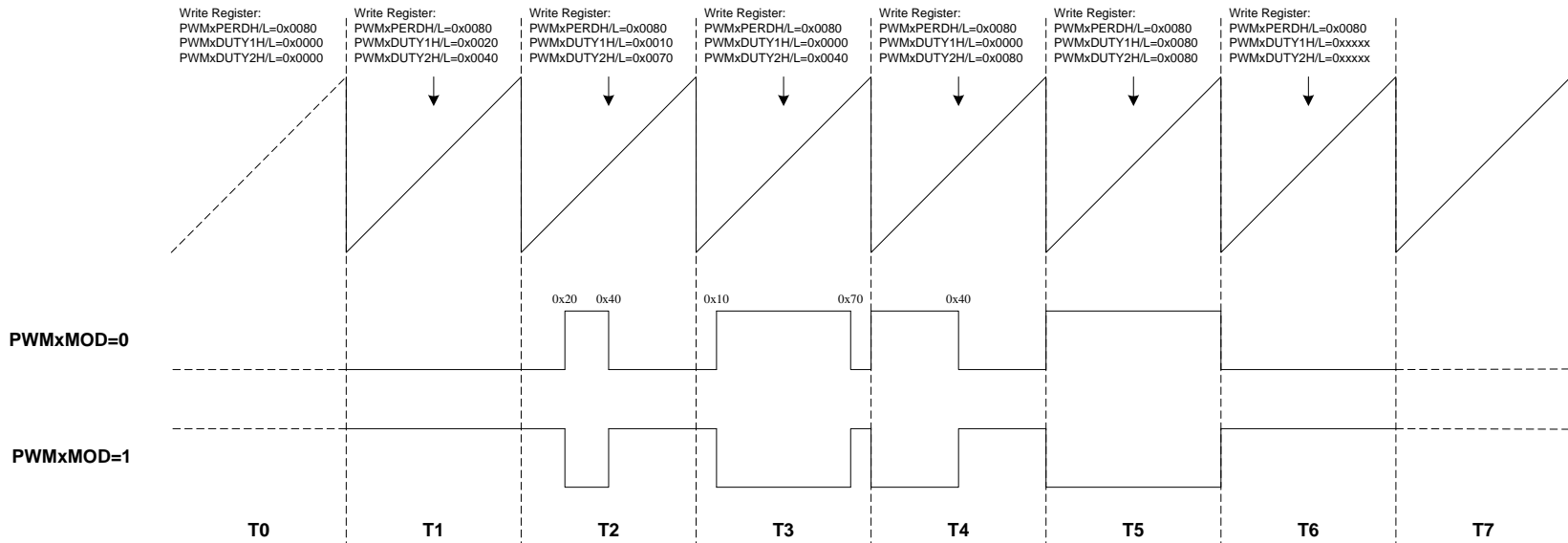
16位PWM模式框图

占空比计数器溢出时停止计数，直到周期计数器溢出，才加载初始值，开始新一轮的计数。占空比计数器从开始计数到计数溢出的这段时间称为占空比期间（Duty Zone）。

周期计数器溢出时，当前PWM周期结束，HW置起溢出标志（PWMxylF），触发溢出中断（需使能中断）。同时，HW自动将PWMxPRED和PWMxDUTY寄存器的值分别加载到周期计数器和占空比计数器作为初始值，并开始新一轮的计数。这样周而复始产生脉宽调制波形。

- (1) 脉宽调制波形的周期 = PWMxPERD X PWMxCLK周期
- (2) 脉宽调制波形duty时间 = PWMxDUTY X PWMxCLK周期

PWMx引脚的输出波形如下图所示：



注意:

- (1) PWMxPERD和PWMxDUTY读写操作需遵循先高后低原则（优先读写高位寄存器）。
- (2) 如果已经使能PWMx模块（PWMxEN = 1），但对应的端口没有被配置成PWM功能，则PWMx模块可以当作一个16位定时器使用。此时如果对应的PWMx中断使能（PWMxIE = 1且总中断开启），则周期溢出时PWMx中断发生。
- (3) 当PWMxPERD = 0、PWMxEN = 1时，无论PWMxDUTY1/2为何值，PWMx引脚输出与PWMxMOD寄存器位的值相同的电平。
- (4) PWMxDUTY1 = PWMxDUTY2，PWMx在同一时间点翻转两次，相当于未翻转，PWMx引脚输出与PWMxMOD寄存器位的值相同的电平。
- (5) 当PWMxEN = 0时，PWMx引脚输出与PWMxMOD寄存器位的值相同的电平。
- (6) 当PWMxDUTY1 = 0，PWMxDUTY2不等于0时，PWMx在周期零点翻转后开始duty2计数，计数到后第二次翻转。
- (7) PWMxDUTY1和PWMxDUTY2可独立使用，功能一样，即duty计数溢出时电平翻转
- (8) PWMxDUTY1和PWMxDUTY2也可组合使用，duty计数到后翻转电平（如上图）。
- (9) PWM输出频率建议小于6M。



8.2.2 寄存器

PWMx控制寄存器PWMxyCON (x = 0-3, y = 0-5)

Table 8.2 16位PWM控制寄存器

	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWM00CON (FF80H)	PWM0EN	PWM0IE	PWM0IF	PWM00MOD	PWM00SS	PWM0CK2	PWM0CK1	PWM0CK0
PWM01CON (FF81H)	-	-	-	PWM01MOD	PWM01SS	-	-	-
PWM02CON (FF82H)	-	-	-	PWM02MOD	PWM02SS	-	-	-
PWM03CON (FF83H)	-	-	-	PWM03MOD	PWM03SS	-	-	-
PWM04CON (FF84H)	-	-	-	PWM04MOD	PWM04SS	-	-	-
PWM05CON (FF85H)	-	-	-	PWM05MOD	PWM05SS	-	-	-
PWM10CON (FF86H)	PWM1EN	PWM1IE	PWM1IF	PWM10MOD	PWM10SS	PWM1CK2	PWM1CK1	PWM1CK0
PWM11CON (FF87H)	-	-	-	PWM11MOD	PWM11SS	-	-	-
PWM12CON (FF88H)	-	-	-	PWM12MOD	PWM12SS	-	-	-
PWM13CON (FF89H)	-	-	-	PWM13MOD	PWM13SS	-	-	-
PWM14CON (FF8AH)	-	-	-	PWM14MOD	PWM14SS	-	-	-
PWM15CON (FF8BH)	-	-	-	PWM15MOD	PWM15SS	-	-	-
PWM20CON (FF8CH)	PWM2EN	PWM2IE	PWM2IF	PWM20MOD	PWM20SS	PWM2CK2	PWM2CK1	PWM2CK0
PWM21CON (FF8DH)	--	-	-	PWM21MOD	PWM21SS	-	-	-
PWM22CON (FF8EH)	-	-	-	PWM22MOD	PWM22SS	-	-	-
PWM23CON (FF8FH)	-	-	-	PWM23MOD	PWM23SS	-	-	-
PWM24CON (FF90H)	-	-	-	PWM24MOD	PWM24SS	-	-	-
PWM25CON (FF91H)	-	-	-	PWM25MOD	PWM25SS	-	-	-
PWM30CON (FF92H)	PWM3EN	PWM3IE	PWM3IF	PWM30MOD	PWM30SS	PWM3CK2	PWM3CK1	PWM3CK0
PWM31CON (FF93H)	-	-	-	PWM31MOD	PWM31SS	-	-	-
PWM32CON (FF94H)	-	-	-	PWM32MOD	PWM32SS	-	-	-
PWM33CON (FF95H)	-	-	-	PWM33MOD	PWM33SS	-	-	-
PWM40CON (DAH)	PWM4EN	PWM4IE	PWM4IF	PWM40MOD	PWM40SS	PWM4CK2	PWM4CK1	PWM4CK0
PWM41CON (DBH)	-	-	-	PWM41MOD	PWM41SS	-	-	-
PWM42CON (DCH)	-	-	-	PWM42MOD	PWM42SS	-	-	-
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	PWMxEN	PWMxy使能位 0: 禁止PWMxy模块 1: 允许PWMxy模块
6	PWMxIE	PWMxy中断使能位 (当IEN1寄存器中的EPWMx位置1) 0: 禁止PWMxy溢出中断 1: 允许PWMxy溢出中断
5	PWMxIF	PWMxy中断标志位 0: PWMxy计数器周期没有溢出 1: PWMxy计数器周期溢出, 由硬件置1 (写0清除)
4	PWMxyMOD	PWMxy输出波形选择 (占空比) 0: duty为0时, 周期内输出低电平 1: duty为0时, 周期内输出高电平



续上表

3	PWMxySS	<p>PWMxy引脚输出控制位</p> <p>0: PWMxy输出禁止, 用作I/O等功能 <i>注: 如果此位为0而PWMxyEN = 1, 则整个PWMx模块仍然正常运行, 只是波形输出被禁止, PWMxy模块可以做一个定时器来使用。</i></p> <p>1: PWMxy输出允许 <i>注: 如果此位设为1而PWMxyEN位为0, 则PWMxy输出不翻转, 跟随模式选择 (duty = 0, PWMxy输出低电平, 反之亦然)</i></p>
2-0	PWMxCK[2-0]	<p>PWMx时钟选择位 (PWM0, PWM1, PWM2, PWM3, PWM4)</p> <p>000: 系统时钟/1 001: 系统时钟/2 010: 系统时钟/4 011: 系统时钟/8 100: 系统时钟/16 101: 系统时钟/32 110: 系统时钟/64 111: USB时钟</p>

Table 8.3 PWM周期计数低字节

	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWM0PERDL (FF98H)	PERDL.7	PERDL.6	PERDL.5	PERDL.4	PERDL.3	PERDL.2	PERDL.1	PERDL.0
PWM1PERDL (FF99H)	PERDL.7	PERDL.6	PERDL.5	PERDL.4	PERDL.3	PERDL.2	PERDL.1	PERDL.0
PWM2PERDL (FF9AH)	PERDL.7	PERDL.6	PERDL.5	PERDL.4	PERDL.3	PERDL.2	PERDL.1	PERDL.0
PWM3PERDL (FF9BH)	PERDL.7	PERDL.6	PERDL.5	PERDL.4	PERDL.3	PERDL.2	PERDL.1	PERDL.0
PWM4PERDL (DDH)	PERDL.7	PERDL.6	PERDL.5	PERDL.4	PERDL.3	PERDL.2	PERDL.1	PERDL.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	1	1	1	1	1	1	1	1

Table 8.4 PWM周期计数高字节

	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWM0PERDH (FF9CH)	PERDH.7	PERDH.6	PERDH.5	PERDH.4	PERDH.3	PERDH.2	PERDH.1	PERDH.0
PWM1PERDH (FF9DH)	PERDH.7	PERDH.6	PERDH.5	PERDH.4	PERDH.3	PERDH.2	PERDH.1	PERDH.0
PWM2PERDH (FF9EH)	PERDH.7	PERDH.6	PERDH.5	PERDH.4	PERDH.3	PERDH.2	PERDH.1	PERDH.0
PWM3PERDH (FF9FH)	PERDH.7	PERDH.6	PERDH.5	PERDH.4	PERDH.3	PERDH.2	PERDH.1	PERDH.0
PWM4PERDH (DEH)	PERDH.7	PERDH.6	PERDH.5	PERDH.4	PERDH.3	PERDH.2	PERDH.1	PERDH.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	1	1	1	1	1	1	1	1

位编号	位符号	说明
7-0 7-0	PWMxPERDH PWMxPERDL (x = 0-4)	PWMxPERDH+ PWMxPERDL: PWM周期计数值设定 脉宽调制波形的周期 = PxPERD X PWMxCK周期 (x = 0-4)



Table 8.5 PWM DUTY1计数器值低字节

	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWM00DUTY1L (FFA0H)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM01DUTY1L (FFA1H)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM02DUTY1L (FFA2H)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM03DUTY1L (FFA3H)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM04DUTY1L (FFA4H)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM05DUTY1L (FFA5H)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM10DUTY1L (FFA6H)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM11DUTY1L (FFA7H)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM12DUTY1L (FFA8H)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM13DUTY1L (FFA9H)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM14DUTY1L (FFAAH)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM15DUTY1L (FFABH)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM20DUTY1L (FFACH)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM21DUTY1L (FFADH)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM22DUTY1L (FFAEH)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM23DUTY1L (FFAFH)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM24DUTY1L (FFB0H)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM25DUTY1L (FFB1H)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM30DUTY1L (FFB2H)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM31DUTY1L (FFB3H)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM32DUTY1L (FFB4H)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM33DUTY1L (FFB5H)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM40DUTY1L (D2H)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM41DUTY1L (D3H)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM42DUTY1L (D4H)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0



Table 8.6 PWM DUTY1计数器值高字节

	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWM00DUTY1H (FFB8H)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM01DUTY1H (FFB9H)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM02DUTY1H (FFBAH)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM03DUTY1H (FFBBH)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM04DUTY1H (FFBCH)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM05DUTY1H (FFBDH)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM10DUTY1H (FFBEH)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM11DUTY1H (FFBFH)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM12DUTY1H (FFC0H)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM13DUTY1H (FFC1H)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM14DUTY1H (FFC2H)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM15DUTY1H (FFC3H)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM20DUTY1H (FFC4H)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM21DUTY1H (FFC5H)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM22DUTY1H (FFC6H)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM23DUTY1H (FFC7H)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM24DUTY1H (FFC8H)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM25DUTY1H (FFC9H)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM30DUTY1H (FFCAH)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM31DUTY1H (FFCBH)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM32DUTY1H (FFCCH)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM33DUTY1H (FFCDH)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM40DUTY1H (D5H)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM41DUTY1H (D6H)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM42DUTY1H (D7H)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0 7-0	PWMxyDUTY1H PWMxyDUTY1L (x = 0-3, y = 0-5)	PWMxyDUTY1H+ PWMxyDUTY1L: PWM duty计数时间 = PWMxyDUTY1 X PWMxCK周期 (x = 0-4)



Table 8.7 PWM DUTY2计数器值低字节

	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWM00DUTY2L (FFD0H)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM01DUTY2L (FFD1H)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM02DUTY2L (FFD2H)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM03DUTY2L (FFD3H)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM04DUTY2L (FFD4H)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM05DUTY2L (FFD5H)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM10DUTY2L (FFD6H)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM11DUTY2L (FFD7H)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM12DUTY2L (FFD8H)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM13DUTY2L (FFD9H)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM14DUTY2L (FFDAH)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM15DUTY2L (FFDBH)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM20DUTY2L (FFDCH)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM21DUTY2L (FFDDH)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM22DUTY2L (FFDEH)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM23DUTY2L (FFDFH)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM24DUTY2L (FFE0H)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM25DUTY2L (FFE1H)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM30DUTY2L (FFE2H)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM31DUTY2L (FFE3H)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM32DUTY2L (FFE4H)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM33DUTY2L (FFE5H)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM40DUTY2L (CEH)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM41DUTY2L (C1H)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
PWM42DUTY2L (C2H)	DUTYL.7	DUTYL.6	DUTYL.5	DUTYL.4	DUTYL.3	DUTYL.2	DUTYL.1	DUTYL.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0



Table 8.8 PWM DUTY2计数器值高字节

	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PWM00DUTY2H (FFE8H)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM01DUTY2H (FFE9H)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM02DUTY2H (FFEAH)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM03DUTY2H (FFEBH)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM04DUTY2H (FFECH)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM05DUTY2H (FFEDH)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM10DUTY2H (FFEEH)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM11DUTY2H (FFEFH)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM12DUTY2H (FFF0H)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM13DUTY2H (FFF1H)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM14DUTY2H (FFF2H)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM15DUTY2H (FFF3H)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM20DUTY2H (FFF4H)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM21DUTY2H (FFF5H)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM22DUTY2H (FFF6H)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM23DUTY2H (FFF7H)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM24DUTY2H (FFF8H)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM25DUTY2H (FFF9H)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM30DUTY2H (FFFAH)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM31DUTY2H (FFFBH)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM32DUTY2H (FFFBH)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM32DUTY2H (FFFCH)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM33DUTY2H (FFFDH)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM40DUTY2H (C3H)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM41DUTY2H (C4H)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
PWM42DUTY2H (C5H)	DUTYH.7	DUTYH.6	DUTYH.5	DUTYH.4	DUTYH.3	DUTYH.2	DUTYH.1	DUTYH.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0 7-0	PWMxyDUTY2H PWMxyDUTY2L (x = 0-3, y = 0-5)	PWMxyDUTY2H+ PWMxyDUTY2L: PWM duty计数时间 = PWMxyDUTY2 X PWMxCK周期 (x = 0-4)



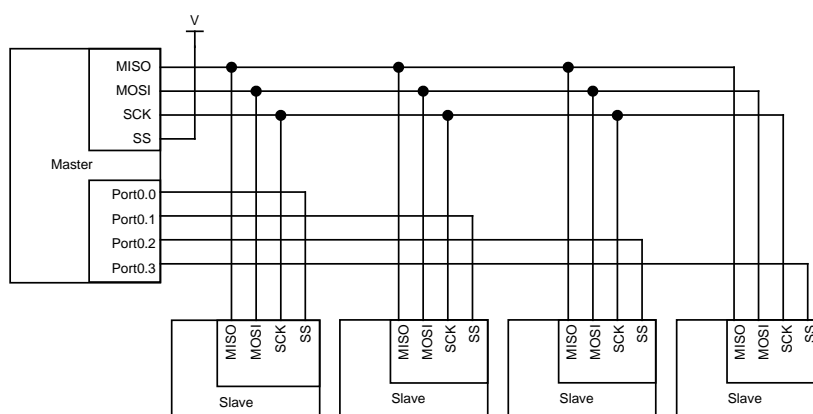
8.3 串行外部设备接口 (SPI)

8.3.1 特性

- 全双工，三线同步传输
- 主从机操作
- 8个可编程主时钟频率
- 极性相位可编程的串行时钟
- 带MCU中断的主模式故障出错标志
- 写入冲突标志保护
- 可选择LSB或MSB传输
- SPI接口支持3.3V/5V电平选择
- 同一SPI模块支持两组IO口映射输出

串行外部设备接口（简称SPI）是一种高速串行通信接口，允许MCU与外围设备（包括其它MCU）进行全双工，同步串行通讯。

下图所示即为典型的由一个主设备和若干从属外部设备组成的SPI总线网络，主设备通过3条线连接所有从设备，主设备控制连接从属设备SS引脚的4个并行端口来选中其中一个从属设备进行通讯。



8.3.2 信号描述

主输出从输入 (MOSI)

该路信号连接主设备和一个从设备。数据通过MOSI从主设备串行传送到从设备，主设备输出，从设备输入。

主输入从输出 (MISO)

该路信号连接从设备和主设备。数据通过MISO从从设备串行传送到主设备，从设备输出，主设备输入。当SPI配置为从设备并未被选中（ \overline{SS} 引脚为高电平），从设备的MISO引脚处于高阻状态。

SPI串行时钟 (SCK)

SCK信号用作控制MOSI和MISO线上输入输出数据的同步移动。每8时钟周期线上传送一个字节。如果从设备未被选中（ \overline{SS} 引脚为高电平），SCK信号被此从设备忽略。

从设备选择引脚 (\overline{SS})

每个从属外围设备由一个从选择引脚（ \overline{SS} 引脚）选择，当引脚信号为低电平时，表明该从设备被选中。主设备可以通过软件控制连接于从设备 \overline{SS} 引脚的端口电平选择每个从设备，很明显，只有一个主设备可以驱动通讯网络。为了防止MISO总线冲突，同一时间只允许一个从设备与主设备通讯。在主设备模式中， \overline{SS} 引脚状态关联SPI状态寄存器SPSTA中MODF标志位以防止多个主设备驱动MOSI和SCK。

下列情况， \overline{SS} 引脚可以作为普通端口或其它功能使用：

(1) 设备作为主设备，SPI控制寄存器SPCON寄存器的SSDIS位置1。这种配置仅仅存在于通讯网络中只有一个主设备的情况，因此，SPI状态寄存器SPSTA中MODF标志位不会被置1。

(2) 设备配置为从设备，SPI控制寄存器SPCON的CPHA位和SSDIS位置1。这种配置情况存在于只有一个主设备一个从设备的通讯网络中，因此，设备总是被选中的，主设备也不需要控制从设备的 \overline{SS} 引脚选择其作为通讯目标。

注意：当CPHA = '0'时， \overline{SS} 引脚电平被拉低表示启动发送。

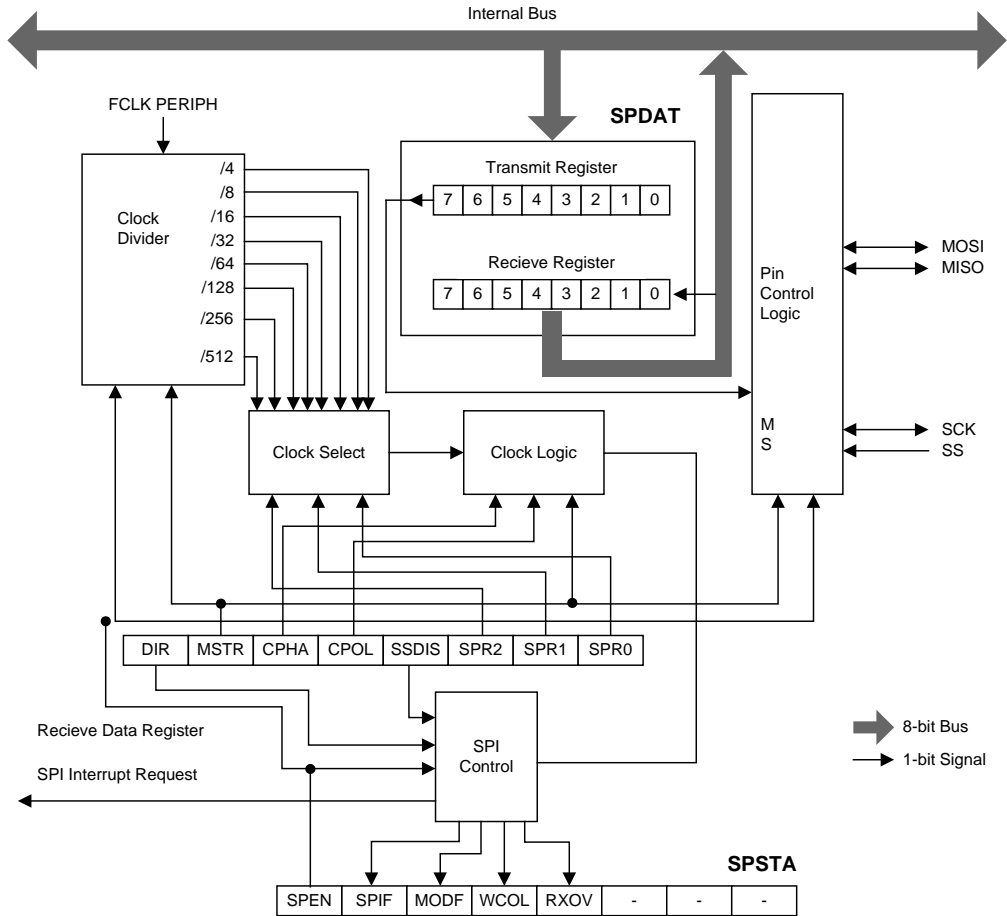


8.3.3 波特率

在主模式下，SPI的波特率有8种可选择的频率，分别是内部时钟的4，8，16，32，64或128分频，可以通过设定SPCON寄存器的SPR[2:0]位进行选择。

8.3.4 功能描述

下图所示是SPI模块的详细结构。



SPI模块框图

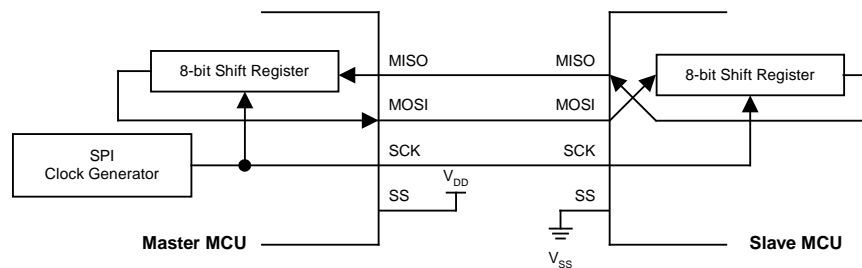


8.3.5 工作模式

SPI可配置为主模式或从属模式中的一种。SPI模块的配置和初始化通过设置SPCON寄存器（串行外围设备控制寄存器）和SPSTA（串行外围设备状态寄存器）来完成。配置完成后，通过设置SPCON，SPSTA，SPDAT（串行外围设备数据寄存器）来完成数据传送。

在SPI通讯期间，数据同步地被串行的移进移出。串行时钟线（SCK）使两条串行数据线（MOSI和MISO）上数据的移动和采样保持同步。从设备选择线（ \overline{SS} ）可以独立地选择SPI从属设备；如果从设备没有被选中，则不能参与SPI总线上的活动。

当SPI主设备通过MOSI线传送数据到从设备时，从设备通过MISO线发送数据到主设备作为响应，这就实现了在同一时钟下数据发送和接收的同步全双工传输。发送移位寄存器和接收移位寄存器使用相同的特殊功能器地址，对SPI数据寄存器SPDAT进行写操作将写入发送移位寄存器，对SPDAT寄存器进行读操作将获得接收移位寄存器的数据。



全双工主从互联图

主模式

(1) 模式启动

SPI主设备控制SPI总线上所有数据传送的启动。当SPCON寄存器中的MSTR位置1时，SPI在主模式下运行，只有一个主设备可以启动传送。

(2) 发送

在SPI主模式下，写一个字节数据到SPI数据寄存器SPDAT，数据将会写入发送移位缓冲器。如果发送移位寄存器已经存在一个数据，那么主SPI产生一个WCOL信号以表明写入太快。但是在发送移位寄存器中的数据不会受到影响，发送也不会中断。另外如果发送移位寄存器为空，那么主设备立即按照SCK上的SPI时钟频率串行地移出发送移位寄存器中的数据到MOSI线上。当传送完毕，SPSTA寄存器中的SPIF位被置1。如果SPI中断被允许，当SPIF位置1时，也会产生一个中断。

(3) 接收

当主设备通过MOSI线传送数据给从设备时，相对应的从设备同时也通过MISO线将其发送移位寄存器的内容传送给主设备的接收移位寄存器，实现全双工操作。因此，SPIF标志位置1即表示传送完成也表示接收数据完毕。从设备接收的数据按照MSB或LSB优先的传送方向存入主设备的接收移位寄存器。当一个字节的数据完全被移入接收寄存器时，处理器可以通过读SPDAT寄存器获得该数据。如果发生超限（SPIF标志未被清0，就试图开始下一次传送），RXOV位置1，表示发生数据超限，此时接收移位寄存器保持原有数据并且SPIF位置1，这样直到SPIF位被清0，SPI主设备将不会接收任何数据。

从模式

(1) 模式启动

当SPCON寄存器中的MSTR位清0，SPI在从模式下运行。在数据传送之前，从设备的 \overline{SS} 引脚必须被置低，而且必须保持低电平直到一个字节数据传送完毕。

(2) 发送与接收

从属模式下，按照主设备控制的SCK信号，数据通过MOSI引脚移入，MISO引脚移出。一个位计数器记录SCK的边沿数，当接收移位寄存器移入8位数据（一个字节）同时发送移位寄存器移出8位数据（一个字节），SPIF标志位被置1。数据可以通过读取SPDAT寄存器获得。如果SPI中断被允许，当SPIF置1时，也会产生一个中断。

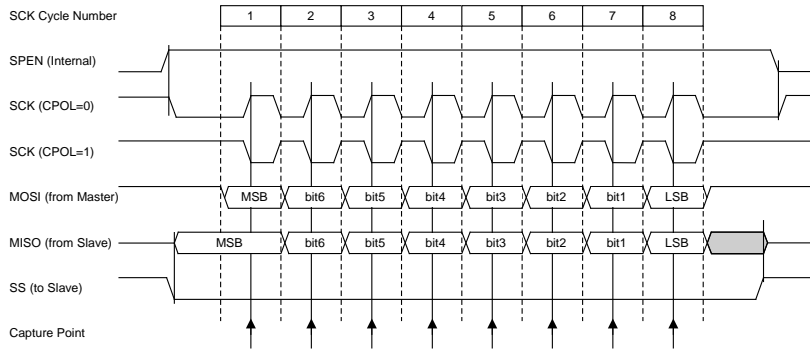
为防止超限，SPI从设备在向接收移位寄存器移入数据之前也必须软件清零SPIF标志位，否则RXOV位置1，表示发生数据超限。此时接收移位寄存器保持原有数据并且SPIF位置1，这样SPI从设备将不会接收任何数据直到SPIF清0。

SPI从设备不能启动数据传送，所以SPI从设备必须在主设备开始一次新的数据传送之前将要传送的数据写入发送移位寄存器。如果在开始发送之前未写入数据，从设备将传送“0x00”字节给主设备。如果写SPDAT操作发生在传送过程中，那么SPI从设备的WCOL标志位置1，即如果传送移位寄存器已经含有数据，SPI从设备的WCOL位置1，表示写SPDAT冲突。但是移位寄存器的数据不受影响，传送也不会被中断。



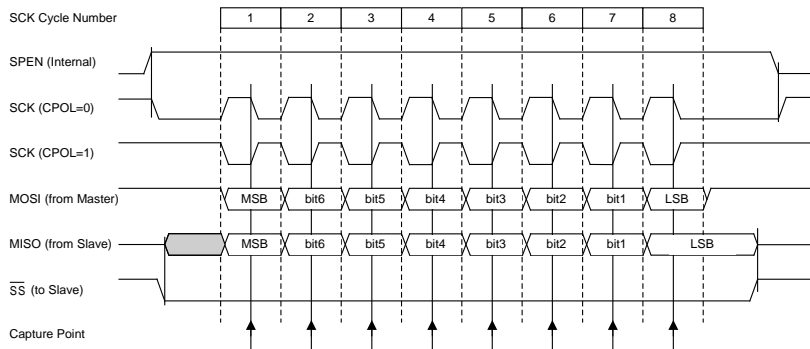
8.3.6 传送形式

通过软件设置SPCON寄存器的CPOL位和CPHA位，用户可以选择SPI时钟极性和相位的四种组合方式。CPOL位定义时钟的极性，即空闲时的电平状态，它对SPI传输格式影响不大。CPHA位定义时钟的相位，即定义允许数据采样移位的时钟边沿。在主从通讯的两个设备中，时钟极性相位的设置应一致。



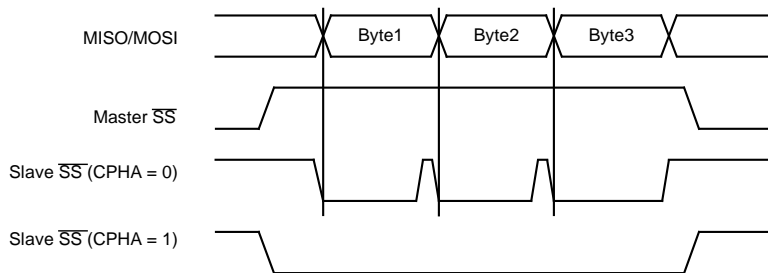
数据传送形式 (CPHA = 0)

如果CPHA = 0，SCK的第一个沿捕获数据，从设备必须在SCK的第一个沿之前将数据准备好，因此，SS引脚的下降沿从设备开始发送数据。SS引脚在每次传送完一个字节之后必须被拉高，在发送下一个字节之前重新设置为低电平，因此当CPHA = 0，SSDIS不起作用。



数据发送形式 (CPHA = 1)

如果CPHA = 1，主设备在SCK的第一个沿将数据输出到MOSI线上，从设备把SCK的第一个沿作为开始发送信号。用户必须在第一个SCK的两个沿内完成写SPDAT的操作。SS引脚在每个字节数据的传送过程始终保持低电平。这种数据传输形式是一个主设备一个从设备之间通信的首选形式。



CPHA/SS时序

注意：当SPI用作从设备模式，且SPCON寄存器的CPOL位清0，P2.0/SCK端口必须设置为输入模式，并在SPEN位置1前打开上拉电阻。



8.3.7 出错检测

SPSTA寄存器中的标志位表示在SPI通讯中的出错情况:

(1) 模式故障 (MODF)

SPI主模式下的模式故障出错表明 \overline{SS} 引脚上的电平状态与实际的设备模式不一致。SPSTA寄存器中MODF位置1后,表明系统控制存在多主设备冲突的问题。这种情况下, SPI系统受到如下影响:

- 产生 SPI 接收/错误 CPU 中断请求;
- SPSTA 寄存器的 SPEN 位清 0, SPI 被禁止;
- SPCON 寄存器的 MSTR 位清 0。

当SPCON寄存器的 \overline{SS} 引脚禁止位(SSDIS)清0, \overline{SS} 引脚信号为低时, MODF标志位置1。然而, 对于只有一个主设备的系统来说, 主设备的 \overline{SS} 引脚被拉低, 那决不是另外一个主设备试图驱动网络。这种情况下, 为防止MODF置1, 可使SPCON寄存器中的SSDIS位置1, \overline{SS} 引脚作为普通I/O口或是其它功能引脚。

重新启动串行通信时, 用户必须将MODF位软件清0, 将SPCON寄存器中的MSTR位和SPSTA寄存器的SPEN位置1, 重新启动主模式。

(2) 写冲突 (WCOL)

在发送数据序列期间写入SPDAT寄存器而引起的写冲突, SPSTA寄存器中的WCOL位置1。WCOL位置1不会引起中断, 发送也不会中止。WCOL位需由软件清0。

(3) 超限情况 (RXOV)

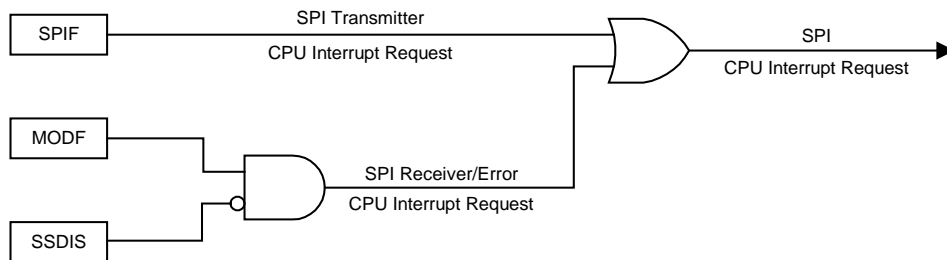
主设备或从设备尚未清除SPIF位, 主或从设备又试图发送几个数据字节时, 超限情况发生。在这种情况下, 接收移位寄存器保持原有数据, SPIF置1, 同样SPI设备直到SPIF被清除后才会再接收数据。在SPIF位被清除之前继续调用中断, 发送也不会中止。RXOV位置1不会引起中断, RXOV位需由软件清0。

8.3.8 中断

两种SPI状态标志SPIF & MODF能产生一个CPU中断请求。

串行外围设备数据发送标志, SPIF: 完成一个字节发送后由硬件置1。

模式故障标志, MODF: 该位被置1表示 \overline{SS} 引脚上的电平与SPI模式不一致的。SSDIS位为0并且MODF置1将产生SPI接收器/出错CPU中断请求。当SSDIS置1时, 无MODF中断请求产生。



SPI中断请求的产生



8.3.9 寄存器

Table.8.9 SPI控制寄存器

A2H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SPCON	DIR	MSTR	CPHA	CPOL	SSDIS	SPR2	SPR1	SPR0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	DIR	传送方向选择位 0: MSB优先发送 1: LSB优先发送
6	MSTR	SP设备选择位 0: 配置SPI作为从属设备 1: 配置SPI作为主设备
5	CPHA	时钟相位控制位 0: SCK周期的第一沿采集数据 1: SCK周期的第二沿采集数据
4	CPOL	时钟极性控制位 0: 在Idle状态下SCK处于低电平 1: 在Idle状态下SCK处于高电平
3	SSDIS	SS引脚控制位 0: 在主和从属模式下, 打开SS引脚 1: 在主和从属模式下, 关闭SS引脚 如果SSDIS置1, 不产生MODF中断请求。 在从属模式下, 如果CPHA = 0, 该位不起作用。
2-0	SPR[2:0]	串行外部设备时钟速率选择位 000: $f_{SYS}/4$ 001: $f_{SYS}/8$ 010: $f_{SYS}/16$ 011: $f_{SYS}/32$ 100: $f_{SYS}/64$ 101: $f_{SYS}/128$ 110: $f_{SYS}/256$ 111: $f_{SYS}/512$



Table.8.10 SPI状态寄存器

A1H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SPSTA	SPEN	SPIF	MODF	WCOL	RXOV	-	-	-
读/写	读/写	读/写	读/写	读/写	读/写	-	-	-
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	-	-	-

位编号	位符号	说明
7	SPEN	SPI控制位 0: 关闭SPI 1: 打开SPI接口
6	SPIF	串行外部设备数据传送标志位 0: 由软件清0 1: 表明已完成数据传输, 由硬件置1
5	MODF	模式故障位 0: 由软件清0 1: 表明SS引脚电平与SPI模式不一致, 由硬件置1
4	WCOL	写入冲突标志位 0: 由软件清0, 表明已处理写入冲突 1: 由硬件置1, 表明检测到一个冲突
3	RXOV	接收超限位 0: 表明已处理接收超限, 由软件清0 1: 表明已检测到接收超限, 由硬件置1

Table 8.11 SPI数据寄存器

A3H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SPDAT	SPDAT7	SPDAT6	SPDAT5	SPDAT4	SPDAT3	SPDAT2	SPDAT1	SPDAT0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	SPDAT[7:0]	写入SPDAT的数据被放置到发送移位寄存器中。 读取SPDAT时将获得接收移位寄存器的数据。

注意: 当关闭SPI功能后, 读取SPI数据寄存器SPDAT的数据无效。

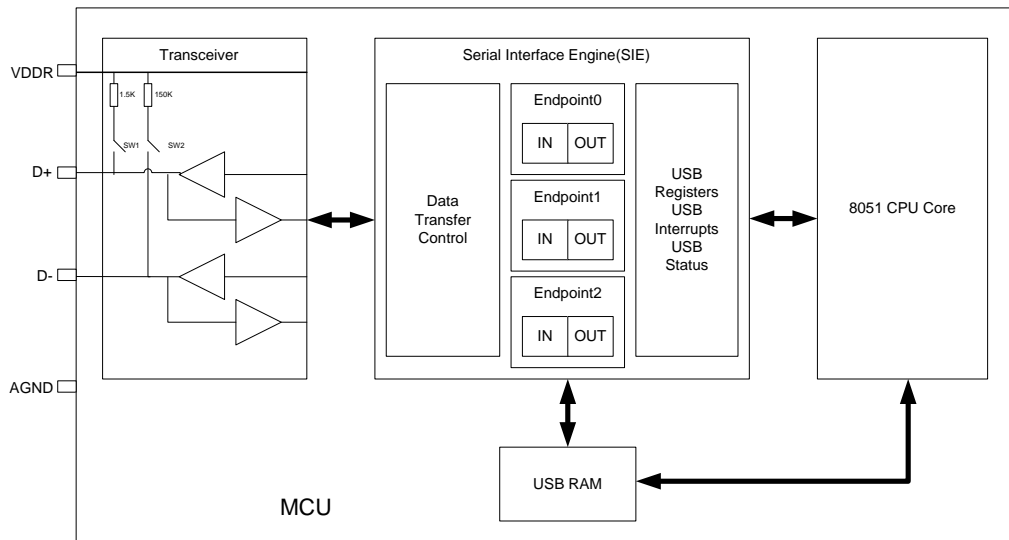


8.4 通用串行总线(USB)

8.4.1 特性

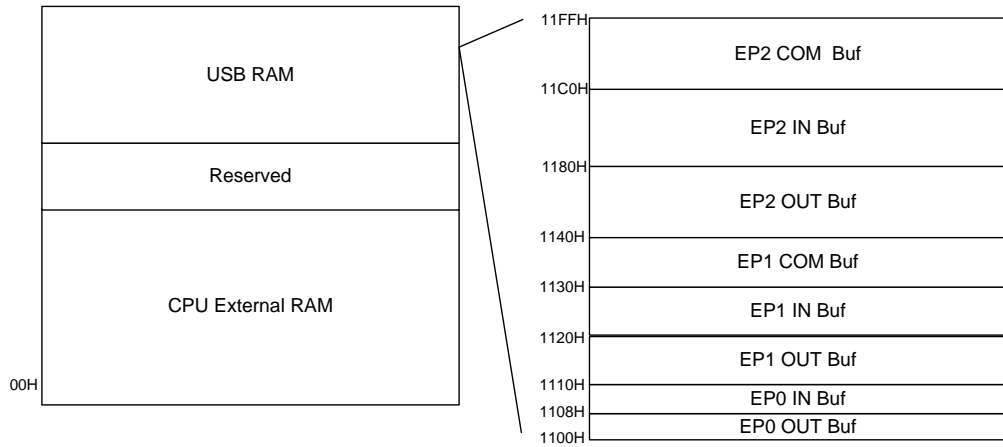
- 兼容USB V2.0全速（12 Mb/s）
- 支持控制、中断和批量数据传输
- 支持3个端点（EP0, EP1, EP2）
- 内置稳压器的片上USB收发器
- 支持软件重新连接以及USB主机连接自动检测

SH68F90内置了一个USB串行接口引擎，它可以支持任何USB主机和单片机之间进行高速通信。内建了3.3V稳压器（稳压器2）可以在5V应用时用做内部收发器（Transceiver）的电源。

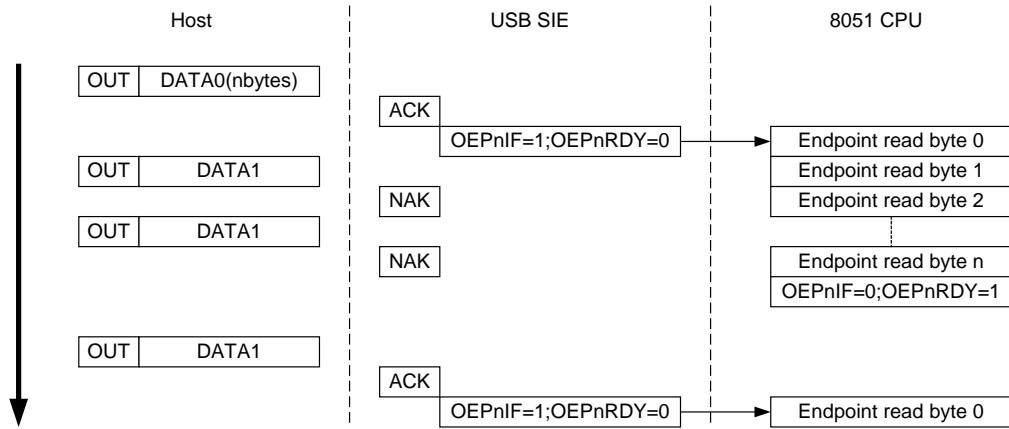


USB总共支持3个端点：端点0（EP0），端点1（EP1），端点2（EP2）。端点0为USB的控制端点，进行USB的控制传输（CONTROL），端点1和端点2可以支持批量传输（BULK）或者中断传输（INTERRUPT）的输入（IN）或者输出（OUT）事务（transaction）。下表表示了每一个端点支持的数据包最大长度。

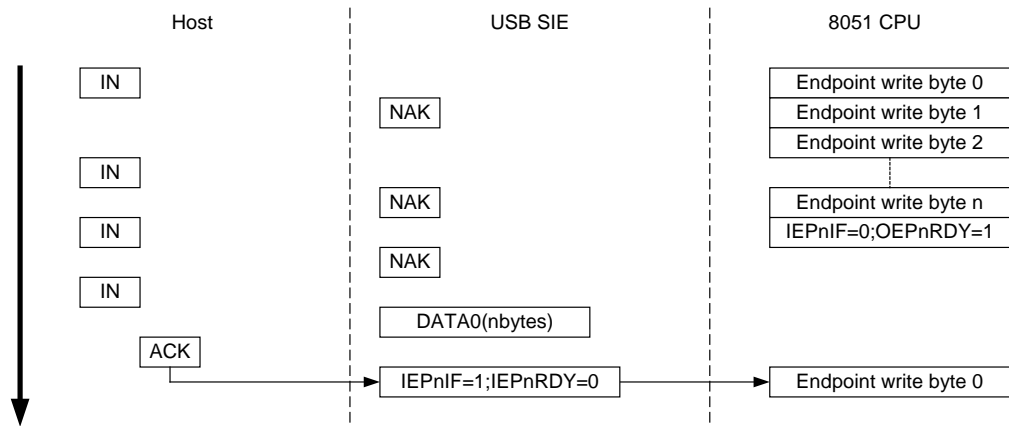
端点	类型	数据包最大长度
EP0	控制	IN0: 8 字节
		OUT0: 8 字节
EP1	批量/中断	IN1: 16 字节
		OUT1: 16 字节
EP2	批量/中断	IN2: 64 字节
		OUT2: 64 字节



8.4.2 USB流程



USB 批量/中断传输（输出事务）流程



USB批量/中断传输（输入事务）流程



8.4.3 挂起 (Suspend) /唤醒 (Resume) 控制

当USB控制器检测到挂起信号，SUSPIF会被硬件置1，如果USB中断使能，会产生USB中断。软件必须在7ms内将设备设置成挂起状态（USBCON的GOSUSP置1）。为了最大限度的减少功耗，软件可以按照以下步骤关闭高频时钟。

当代码选项OP_OSC为0011，0110时：

- (1) USBCON的GOSUSP置1
- (2) CLKCON的FS位清0（选择内部128kHz振荡器为SYSCLK）
- (3) PLLCON的PLLFS位清0
- (4) PLLCON的PLLON位清0（关闭PLL）
- (5) CLKCON的OSC2ON清0（关闭OSC2）
- (6) IEN1的EUSB置1，IEN0的EA置1；USBIE1的PUPIE，RESMIE，PBRSTIE置1
- (7) 将CPU进入Power-down模式以减少功耗

当USB控制器在挂起状态下，检测到如下三种USB状态时，会产生中断（如果相关中断使能）

- (1) 检测到恢复命令（Resume）
- (2) 检测到总线复位命令（BUS RESET）
- (3) 检测到插入拔出

如果此时CPU在Power-down或者Idle情况下，会唤醒CPU，进入相应的中断。软件可以按照系统时钟和振荡器章节按步骤依次打开高频时钟。然后GOSUSP清0。

Design spec:

- (1) 如果USB控制器没有进入挂起模式（GOSUSP），任何USB command（包含插入/拔出中断）判断都采用48MHz。
- (2) 如果USB控制器进入挂起模式，则D+/D-电平发生任何变化，会唤醒CPU（如果CPU在idle或者power-down情况下），唤醒之后，才用系统clock来判断是什么状态（Resume/bus reset/插入/拔出中断）唤醒了CPU，并且置相应的标志位。
- (3) 如果是干扰导致的唤醒，则任何标志位都不会置，只会进入USB中断，此时客户可以判断DPSTA，DMSTA的状态来判断是否干扰唤醒。
- (4) 在CPU进入PowerDown模式，如果有USB唤醒，LDO保持开启状态。



8.4.4 寄存器

USB的寄存器受到3种复位源的控制:

(1) POR/WDT/LVR等传统复位源

(2) 总线复位: USB总线复位。有一些寄存器在收到总线复位后将复位

(3) USB软件复位。置1 USBCON中的SWRST会产生USB软件复位, 将USB模块内的一些寄存器复位并且将USB的状态机恢复到初始状态。

Table 8.12 USB控制寄存器

91H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
USBCON	ENUSB	SW1CON	SWRST	DPSTA	DMSTA	SW2CON	WKUP	GOSUSP
读/写	读/写	读/写	读/写	读	读	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0
总线复位值 (BUS RESET)	U	U	U	U	U	U	U	U
USB软件复位值	U	U	U	U	U	U	0	0

位编号	位符号	说明
7	ENUSB	USB模块使能位 0: 关闭USB模块 1: 打开USB模块
6	SW1CON	SW1开关控制位 0: 断开D+线上的1.5K上拉电阻 1: 连接D+线上的1.5K上拉电阻 用户程序可以通过SW1开关位来模拟USB插拔过程, 如果关闭USB模块, 该位被自动清0
5	SWRST	USB软件复位 0: 退出USB软件复位 1: 置1产生USB软件复位, 将USB模块内一些寄存器复位并且将USB的状态机恢复到初始状态
4	DPSTA	D+管脚状态 0: D+管脚为低 1: D+管脚为高
3	DMSTA	D-管脚状态 0: D-管脚为低 1: D-管脚为高
2	SW2CON	SW2开关控制位 0: 断开D-线上的150K上拉电阻 1: 连接D-线上的150K上拉电阻 连接150K上拉电阻可检测拔出中断
1	WKUP	远程唤醒控制位 0: 发送完恢复信号后, 由硬件清零, 软件写零无效 1: 置1USB DEVICE向USB BUS发送恢复信号, 时间保持5ms
0	GOSUSP	USB挂起 (Suspend) 状态选择位 0: 退出挂起状态 1: 进入挂起状态 当用户程序需要将设备设置成挂起状态时, 可以将该位置1。当在USB端口收到恢复 (Resume) 命令或者总线复位命令时, 需要将该位写0退出挂起状态。



Table 8.13 USB中断向量寄存器1

92H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
USBIF1	PUPIF	OVERIF	OW	SETUIF	SOFIF	RESMIF	SUSPIF	USBRSTIF
读/写	读/写	读/写	读	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0
总线复位值 (BUS RESET)	U	U	U	U	U	U	U	U
USB软件复位值	U	0	0	0	U	0	0	0

位编号	位符号	说明
7	PUPIF	<p>插入拔出中断标志位</p> <p>0: 没有插入拔出中断产生, 软件写0清除中断标志</p> <p>1: 硬件置1表示USB设备插入主机或者拔出主机 (插拔的debounce时间为1ms)</p>
6	OVERIF	<p>设置事务 (SETUP) 覆盖中断标志位</p> <p>0: 没有设置事务覆盖中断标志产生, 软件写0清除标志位, 软件清除该标志之前, 必需将SETUIF清0</p> <p>1: 硬件置1表示当EP0的输出缓冲区非空时, 又收到了设置事务, 并且已经将数据写入了EP0的输出缓冲区内, 并且再次收到了输入或者输出数据包。</p>
5	OW	<p>设置事务 (SETUP) 覆盖状态标志位</p> <p>0: 没有设置事务覆盖产生</p> <p>1: 硬件置1表示当端点0的输出缓冲区非空时 (OEP0RDY在收到设置事务后, 没有置过1), 又收到了设置事务 (不管是出错了还是最后回了ACK), 并且已经将数据写入了EP0的输出缓冲区内。</p> <p>USB软件复位或者软件清0 OVERIF可以将此标志位清0</p>
4	SETUIF	<p>设置事务 (SETUP) 中断标志位</p> <p>0: 没有设置事务收到</p> <p>1: 收到设置事务并且已经返回ACK, 则会产生设置事务中断标志位</p> <p>当软件从EP0输出缓冲区内读出数据时, 该位将被清0</p>
3	SOFIF	<p>帧起始事务 (SOF) 中断标志位</p> <p>0: 没有帧起始事务收到, 软件写0清除标志位</p> <p>1: 收到帧起始事务, 则会产生帧起始事务中断标志位</p>
2	RESMIF	<p>恢复命令 (RESUME) 中断标志位</p> <p>0: 没有恢复命令收到, 软件写0清除标志位</p> <p>1: 收到恢复命令, 则会产生恢复命令中断标志位</p>
1	SUSPIF	<p>挂起命令 (SUSPEND) 中断标志位</p> <p>0: 没有挂起命令收到, 软件写0清除标志位</p> <p>1: 收到挂起命令, 则会产生挂起命令中断标志位</p> <p>收到挂起命令后, 软件必须在7ms内将设备设置成挂起状态 (USBCON的GOSUSP置1), 如果设备从USB总线获得的电流不能超过挂起电流 (详见USB spec)</p>
0	BUSRSTIF	<p>总线复位命令 (BUS RESET) 中断标志位</p> <p>0: 没有总线复位命令收到, 软件写0清除标志位</p> <p>1: 收到总线复位命令, 则会产生总线复位命令中断标志位</p>



Table 8.14 USB中断向量寄存器2

93H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
USBIF2	-	OEP2IF	OEP1IF	OEP0IF	-	IEP2IF	IEP1IF	IEP0IF
读/写	-	读/写	读/写	读/写	-	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	0	0	0	-	0	0	0
总线复位值 (BUS RESET)	-	U	U	U	-	U	U	U
USB软件复位值	-	0	0	0	-	0	0	0

位编号	位符号	说明
6	OEP2IF	端点2输出中断标志位 0: 没有端点2输出事务发生, 软件写0清除标志位 1: 硬件置1表示端点2输出事务发生
5	OEP1IF	端点1输出中断标志位 0: 没有端点1输出事务发生, 软件写0清除标志位 1: 硬件置1表示端点1输出事务发生
4	OEP0IF	端点0输出中断标志位 0: 没有端点0输出事务发生, 软件写0清除标志位 1: 硬件置1表示端点0输出事务发生
2	IEP2IF	端点2输入中断标志位 0: 没有端点2输入事务发生, 软件写0清除标志位 1: 硬件置1表示端点2输入事务发生
1	IEP1IF	端点1输入中断标志位 0: 没有端点1输入事务发生, 软件写0清除标志位 1: 硬件置1表示端点1输入事务发生
0	IEP0IF	端点0输入中断标志位 0: 没有端点0输入事务发生, 软件写0清除标志位 1: 硬件置1表示端点0输入事务发生

Table 8.15 USB中断使能寄存器1

94H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
USBIE1	PUPIE	OVERIE	-	SETUPIE	SOFIE	RESMIE	SUSPIE	PBRSTIE
读/写	读/写	读/写	-	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	-	0	0	0	0	0
总线复位值 (BUS RESET)	U	U	-	U	U	U	U	U
USB软件复位值	U	0	-	0	U	0	0	0

位编号	位符号	说明
7	PUPIE	插入/拔出中断使能位 0: 禁止插入/拔出中断 1: 使能插入/拔出中断
6	OVERIE	设置事务 (SETUP) 覆盖中断使能位 0: 禁止设置事务覆盖中断 1: 使能设置事务覆盖中断



续上表

4	SETUPIE	设置事务 (SETUP) 中断使能位 0: 禁止设置事务中断 1: 使能设置事务中断
3	SOFIE	帧起始事务 (SOF) 中断使能位 0: 禁止帧起始事务中断 1: 使能帧起始事务中断
2	RESMIE	恢复命令 (RESUME) 中断使能位 0: 禁止恢复命令中断 1: 使能恢复命令中断
1	SUSPIE	挂起命令 (SUSPEND) 中断使能位 0: 禁止挂起命令中断 1: 使能挂起命令中断
0	PBRSTIE	总线复位命令 (BUS RESET) 中断使能位 0: 禁止总线复位命令中断 1: 使能总线复位命令中断

Table 8.16 USB中断使能寄存器2

95H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
USBIE2	-	OEP2IE	OEP1IE	OEP0IE	-	IEP2IE	IEP1IE	IEP0IE
读/写	-	读/写	读/写	读/写	-	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	0	0	0	-	0	0	0
总线复位值 (BUS RESET)	-	U	U	U	-	U	U	U
USB软件复位值	-	0	0	0	-	0	0	0

位编号	位符号	说明
6	OEP2IE	端点2输出中断使能位 0: 禁止端点2输出事务中断 1: 使能端点2输出事务中断
5	OEP1IE	端点1输出中断标志位 0: 禁止端点1输出事务中断 1: 使能端点1输出事务中断
4	OEP0IE	端点0输出中断标志位 0: 禁止端点0输出事务中断 1: 使能端点0输出事务中断
2	IEP2IE	端点2输入中断标志位 0: 禁止端点2输入事务中断 1: 使能端点2输入事务中断
1	IEP1IE	端点1输入中断标志位 0: 禁止端点1输入事务中断 1: 使能端点1输入事务中断
0	IEP0IE	端点0输入中断标志位 0: 禁止端点0输入事务中断 1: 使能端点0输入事务中断



Table 8.17 USB设备地址寄存器

96H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
USBADDR	-	USBADDR6	USBADDR5	USBADDR4	USBADDR3	USBADDR2	USBADDR1	USBADDR0
读/写	-	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	0	0	0	0	0	0	0
总线复位值 (BUS RESET)	-	0	0	0	0	0	0	0
USB软件复位值	-	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	USBADDR	USB通讯设备地址

Table 8.18 端点0控制寄存器

97H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
EPOCON	IEP0DTG	OEP0DTG	-	-	IEP0STL	IEP0RDY	OEP0STL	OEP0RDY
读/写	读/写	读/写	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	-	-	0	0	0	0
总线复位值 (BUS RESET)	0	0	-	-	0	U	0	U
USB软件复位值	0	0	-	-	0	0	0	0

位编号	位符号	说明
7	IEP0DTG	端点0输入数据交替位 (Data Toggle) 0: 读出0表示下一个数据为Data0, 写入0表示设置下一个数据为Data0 1: 读出1表示下一个数据为Data1, 写入1表示设置下一个数据为Data1
6	OEP0DTG	端点0输出数据交替位 (Data Toggle) 0: 读出0表示下一个数据为Data0, 写入0表示设置下一个数据为Data0 1: 读出1表示下一个数据为Data1, 写入1表示设置下一个数据为Data1
3	IEP0STL	端点0输入停止 (STALL) 使能位 0: 禁止端点0输入停止 1: 使能端点0输入停止, 当主机对端点0发出输入事务时, 返回STALL 当收到设置事务时, IEP0STL自动清0
2	IEP0RDY	端点0输入状态位 0: 端点0输入没有准备好, 当主机对端点0发出输入事务时, 返回NAK 1: 端点0输入准备好 当主机对端点0发出输入事务时, 则USB收发器会将端点0缓冲区内的数据发出, 并且在收到主机的ACK后, 将该位清0, 产生端点0输入中断。 软件再将需要传输给主机的数据写入端点0缓冲区, 将该位置1表示可以接收下一个输入事务。软件将该位写0无效。
1	OEP0STL	端点0输出停止 (STALL) 使能位 0: 禁止端点0输出停止 1: 使能端点0输出停止, 当主机对端点0发出输出事务时, 返回STALL 当收到设置事务时, OEP0STL自动清0
0	OEP0RDY	端点0输出状态位 0: 端点0输出没有准备好, 当主机对端点0发出输出事务时, 返回NAK 1: 端点0输出准备好 当主机对端点0发出输出事务时, 如果该位为1, 则USB收发器会将数据写入端点0缓冲区内, 并且在回复主机ACK后, 将该位清0, 产生端点0输出中断。 软件在读取完成端点0缓冲区的数据后, 将该位置1表示可以接收下一个输出事务。软件将该位写0无效。



Table 8.19 端点1控制寄存器

99H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
EP1CON	IEP1DTG	OEP1DTG	IEP1BUFSEL	OEP1BUFSEL	IEP1STL	IEP1RDY	OEP1STL	OEP1RDY
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0
总线复位值 (BUS RESET)	0	0	0	0	0	U	0	U
USB软件复位值	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	IEP1DTG	端点1输入数据交替位 (Data Toggle) 0: 读出0表示下一个数据为Data0, 写入0表示设置下一个数据为Data0 1: 读出1表示下一个数据为Data1, 写入1表示设置下一个数据为Data1
6	OEP1DTG	端点1输出数据交替位 (Data Toggle) 0: 读出0表示下一个数据为Data0, 写入0表示设置下一个数据为Data0 1: 读出1表示下一个数据为Data1, 写入1表示设置下一个数据为Data1
5	IEP1BUFSEL	端点1输入数据的BUF选择位 0: 选择EP1 IN BUF (此时OEP1BUFSEL可以选择EP1 COM BUF) 1: 选择EP1 COM BUF
4	OEP1BUFSEL	端点1输出数据的BUF选择位 0: 选择EP1 OUT BUF (此时IEP1BUFSEL可以选择EP1 COM BUF) 1: 选择EP1 COM BUF (若此时IEP1BUFSEL已经选择EP1 COM BUF, 此位写1操作无效)
3	IEP1STL	端点1输入停止 (STALL) 使能位 0: 禁止端点1输入停止 1: 使能端点1输入停止, 当主机对端点1发出输入事务时, 返回STALL
2	IEP1RDY	端点1输入状态位 0: 端点1输入没有准备好, 当主机对端点1发出输入事务时, 返回NAK 1: 端点1输入准备好 当主机对端点1发出输入事务时, 则USB收发器会将端点1缓冲区内的数据发出, 并且在收到主机的ACK后, 将该位清0, 产生端点1输入中断。 软件再将需要传输给主机的数据写入端点1缓冲区, 将该位置1表示可以接收下一个输入事务。软件将该位写0无效。
1	OEP1STL	端点1输出停止 (STALL) 使能位 0: 禁止端点1输出停止 1: 使能端点1输出停止, 当主机对端点1发出输出事务时, 返回STALL
0	OEP1RDY	端点1输出状态位 0: 端点1输出没有准备好, 当主机对端点1发出输出事务时, 返回NAK 1: 端点1输出准备好 当主机对端点1发出输出事务时, 如果该位为1, 则USB收发器会将数据写入端点1缓冲区内, 并且在回复主机ACK后, 将该位清0, 产生端点1输出中断。 软件在读取完成端点1缓冲区的数据后, 将该位置1表示可以接收下一个输出事务。软件将该位写0无效。

注意: IEP1BUFSEL和OEP1BUFSEL同时写1时, 默认为IEP1BUFSEL有效。



Table 8.20 端点2控制寄存器

9AH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
EP2CON	IEP2DTG	OEP2DTG	IEP2BUFSEL	OEP2BUFSEL	IEP2STL	IEP2RDY	OEP2STL	OEP2RDY
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0
总线复位值 (BUS RESET)	0	0	0	0	0	U	0	U
USB软件复位值	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	IEP2DTG	端点2输入数据交替位 (Data Toggle) 0: 读出0表示下一个数据为Data0, 写入0表示设置下一个数据为Data0 1: 读出1表示下一个数据为Data1, 写入1表示设置下一个数据为Data1
6	OEP2DTG	端点2输出数据交替位 (Data Toggle) 0: 读出0表示下一个数据为Data0, 写入0表示设置下一个数据为Data0 1: 读出1表示下一个数据为Data1, 写入1表示设置下一个数据为Data1
5	IEP2BUFSEL	端点2输入数据的BUF选择位 0: 选择EP2 IN BUF (此时OEP2BUFSEL可以选择EP2 COM BUF) 1: 选择EP2 COM BUF
4	OEP2BUFSEL	端点2输出数据的BUF选择位 0: 选择EP2 OUT BUF (此时IEP2BUFSEL可以选择EP2 COM BUF) 1: 选择EP2 COM BUF (若此时IEP2BUFSEL已经选择EP2 COM BUF, 此位写1操作无效)
3	IEP2STL	端点2输入停止 (STALL) 使能位 0: 禁止端点2输入停止 1: 使能端点2输入停止, 当主机对端点2发出输入事务时, 返回STALL
2	IEP2RDY	端点2输入状态位 0: 端点2输入没有准备好, 当主机对端点2发出输入事务时, 返回NAK 1: 端点2输入准备好 当主机对端点2发出输入事务时, 则USB收发器会将端点2缓冲区内的数据发出, 并且在收到主机的ACK后, 将该位清0, 产生端点2输入中断。 软件再将需要传输给主机的数据写入端点2缓冲区, 将该位置1表示可以接收下一个输入事务。软件将该位写0无效。
1	OEP2STL	端点2输出停止 (STALL) 使能位 0: 禁止端点2输出停止 1: 使能端点2输出停止, 当主机对端点2发出输出事务时, 返回STALL
0	OEP2RDY	端点2输出状态位 0: 端点2输出没有准备好, 当主机对端点2发出输出事务时, 返回NAK 1: 端点2输出准备好 当主机对端点2发出输出事务时, 如果该位为1, 则USB收发器会将数据写入端点2缓冲区内, 并且在回复主机ACK后, 将该位清0, 产生端点2输出中断。 软件在读取完成端点2缓冲区的数据后, 将该位置1表示可以接收下一个输出事务。软件将该位写0无效。

注意: IEP2BUFSEL和OEP2BUFSEL同时写1时, 默认为IEP2BUFSEL有效。



Table 8.21 端点0输入数据缓冲区长度寄存器

9BH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IEP0CNT	-	-	-	-	IEP0CNT3	IEP0CNT2	IEP0CNT1	IEP0CNT0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0
总线复位值 (BUS RESET)	-	-	-	-	U	U	U	U
USB软件复位值	-	-	-	-	0	0	0	0

位编号	位符号	说明
7-0	IEP0CNT	端点0的输入数据缓冲区长度 注意：当IEP0CNT写入大于0x08的值时，默认为0x08

Table 8.22 端点1输入数据缓冲区长度

9CH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IEP1CNT	-	-	-	IEP1CNT4	IEP1CNT3	IEP1CNT2	IEP1CNT1	IEP1CNT0
读/写	-	-	-	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	0	0	0	0	0
总线复位值 (BUS RESET)	-	-	-	U	U	U	U	U
USB软件复位值	-	-	-	0	0	0	0	0

位编号	位符号	说明
7-0	IEP1CNT	端点1的输入数据缓冲区长度 注意：当IEP1CNT写入大于0x10的值时，默认为0x10

Table 8.23 端点2输入数据缓冲区长度

9DH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
IEP2CNT	-	IEP2CNT6	IEP2CNT5	IEP2CNT4	IEP2CNT3	IEP2CNT2	IEP2CNT1	IEP2CNT0
读/写	-	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	0	0	0	0	0	0	0
总线复位值 (BUS RESET)	-	U	U	U	U	U	U	U
USB软件复位值	-	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	IEP2CNT	端点2的输入数据缓冲区长度 注意：当IEP2CNT写入大于0x40的值时，默认为0x40



Table 8.24 端点0输出数据缓冲区长度

9EH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
OEP0CNT	-	-	-	-	OEP0CNT3	OEP0CNT2	OEP0CNT1	OEP0CNT0
读/写	-	-	-	-	读	读	读	读
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0
总线复位值 (BUS RESET)	-	-	-	-	U	U	U	U
USB软件复位值	-	-	-	-	0	0	0	0

位编号	位符号	说明
7-0	OEP0CNT	端点0的输出数据缓冲区长度

Table 8.25 端点1输出数据缓冲区长度

9FH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
OEP1CNT	-	-	-	OEP1CNT4	OEP1CNT3	OEP1CNT2	OEP1CNT1	OEP1CNT0
读/写	-	-	-	读	读	读	读	读
复位值 (POR/WDT/LVR/PIN)	-	-	-	0	0	0	0	0
总线复位值 (BUS RESET)	-	-	-	U	U	U	U	U
USB软件复位值	-	-	-	0	0	0	0	0

位编号	位符号	说明
7-0	OEP1CNT	端点1的输出数据缓冲区长度

Table 8.26 端点2输出数据缓冲区长度

A4H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
OEP2CNT	-	OEP2CNT6	OEP2CNT5	OEP2CNT4	OEP2CNT3	OEP2CNT2	OEP2CNT1	OEP2CNT0
读/写	-	读	读	读	读	读	读	读
复位值 (POR/WDT/LVR/PIN)	-	0	0	0	0	0	0	0
总线复位值 (BUS RESET)	-	U	U	U	U	U	U	U
USB软件复位值	-	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	OEP2CNT	端点2的输出数据缓冲区长度



8.5 增强型通用异步收发器 (EUART0)

8.5.1 特性

- SH68F90/SH68F91有1个自带波特率发生器的EUART
- 波特率发生器就是一个15位向上计数器
- 增强功能包括帧出错检测及自动地址识别
- EUART0有四种工作方式
- TXD/RXD电平支持3.3V/5V切换
- 同一UART模块支持两组IO口映射输出

8.5.2 工作方式

EUART有4种工作方式。在通信之前用户必须先初始化SCON，选择方式和波特率。

在所有四种方式中，任何将SBUF作为目标寄存器的写操作都会启动发送。在方式0中由条件RI = 0和REN = 1初始化接收。这会在TXD引脚上产生一个时钟信号，然后在RXD引脚上移8位数据。在其它方式中由输入的起始位初始化接收（如果RI = 0和REN = 1）。外部发送器通信以发送起始位开始。

EUART工作方式列表

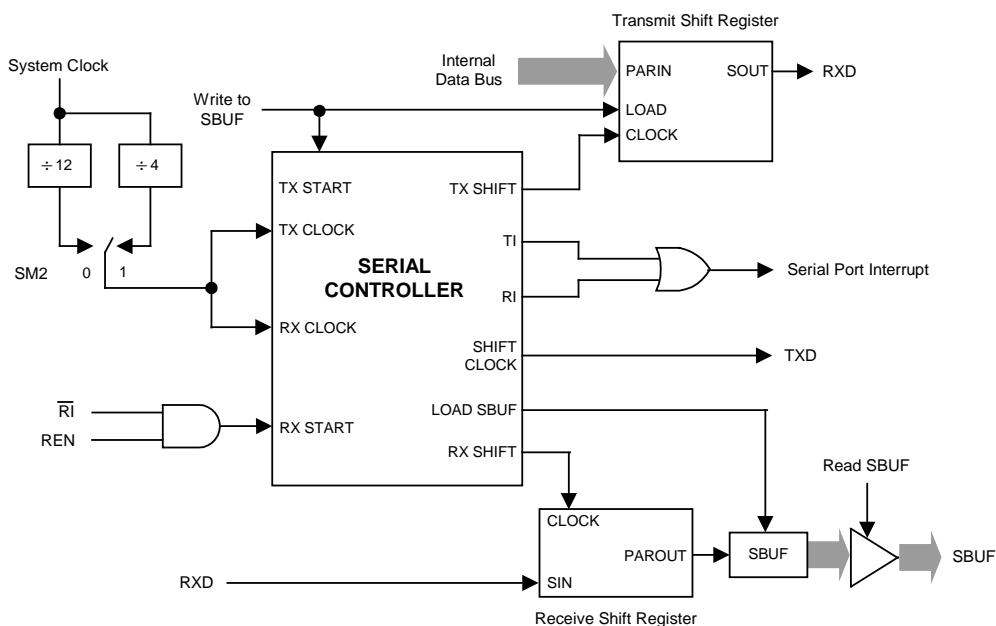
SM0	SM1	方式	类型	波特率	帧长度	起始位	停止位	第9位
0	0	0	同步	$f_{\text{SYS}} / (4 \text{ 或 } 12)$	8位	无	无	无
0	1	1	异步	自带波特率发生器的溢出率/16	10位	1	1	无
1	0	2	异步	$f_{\text{SYS}} / (32 \text{ 或 } 64)$	11位	1	1	0, 1
1	1	3	异步	自带波特率发生器的溢出率/16	11位	1	1	0, 1

方式0: 同步, 半双工通讯

方式0支持与外部设备的同步通信。在RXD引脚上收发串行数据，TXD引脚发送移位时钟。SH68F90/SH68F91提供TXD引脚上的移位时钟，因此这种方式是串行通信的半双工方式。在这个方式中，每帧收发8位，低位先接收或发送。

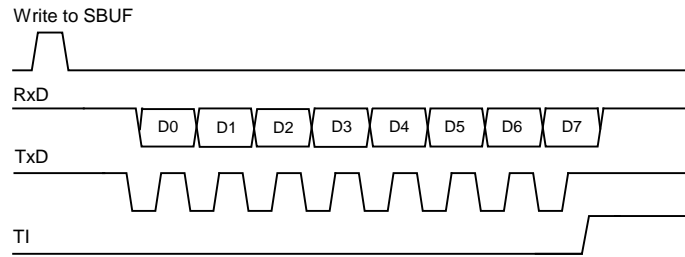
通过置SM2位（SCON0.5）为0或1，波特率固定为系统时钟的1/12或1/4。当SM2位等于0时，串行端口以系统时钟的1/12运行。当SM2位等于1时，串行端口以系统时钟的1/4运行。与标准8051唯一不同的是，SH68F90/SH68F91在方式0中有2种波特率可选。

功能块框图如下图所示。数据通过RXD引脚移入和移出串行端口，移位时钟由TXD引脚输出。



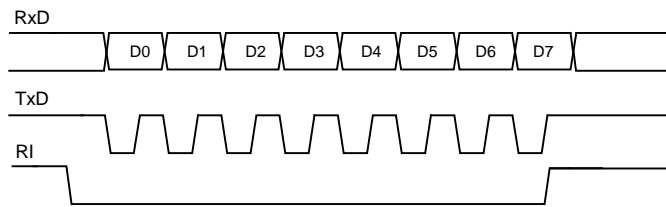


任何将SBUF作为目标寄存器的写操作都会启动发送。下一个系统时钟TX控制块开始发送。数据转换发生在移位时钟的下降沿，移位寄存器的内容逐次从左往右移位，空位置0。当移位寄存器中的所有8位都发送后，TX控制模块停止发送操作，然后在下一个系统时钟的上升沿将TI置位（SCON0.1）。



Send Timing of Mode 0

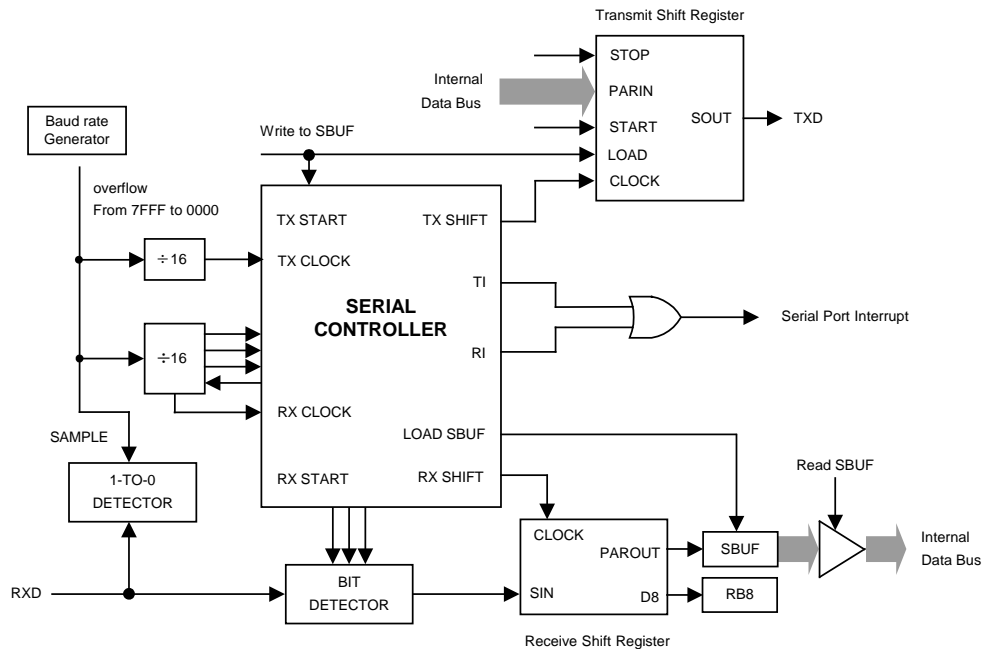
REN（SCON0.4）置1和RIx（SCON0.0）清0初始化接收。下一个系统时钟启动接收，在移位时钟的上升沿锁存数据，接收转换寄存器的内容逐次向左移位。当所有8位数据都移到移位寄存器中后，RX控制块停止接收，在下一个系统时钟的上升沿RI置位，直到被软件清零才允许下一次接收。



Receive Timing of Mode 0

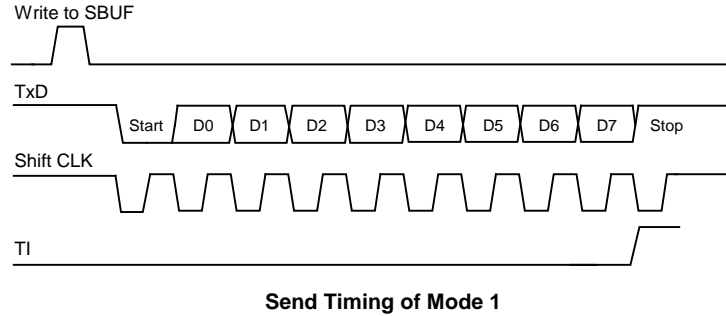
方式1：8位EUART，可变波特率，异步全双工

方式1提供10位全双工异步通信，10位由一个起始位（逻辑0），8个数据位（低位为第一位）和一个停止位（逻辑1）组成。在接收时，这8个数据位存储在SBUF中而停止位储存在RB8（SCON0.2）中。方式1中的波特率固定为自带波特率发生器溢出率的1/16。功能块框图如下图所示：





任何将SBUF作为目标寄存器的写操作都会启动发送，实际上发送是从16分频计数器中的下一次跳变之后的系统时钟开始的，因此位时间与16分频计数器是同步的，与对SBUF的写操作不同步。起始位首先在TXDx引脚上移出，然后是8位数据位。在发送移位寄存器中的所有8位数据都发送完后，停止位在TXD引脚上移出，在停止位发出的同时TI标志置位。

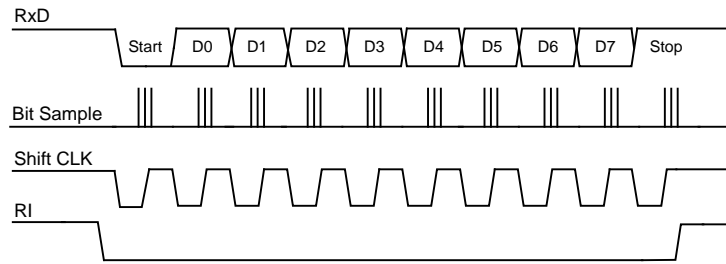


Send Timing of Mode 1

只有REN置位时才允许接收。当RXD引脚检测到下降沿时串行口开始接收串行数据。为此，CPU对RXD不断采样，采样速率为波特率的16倍。当检测下降沿时，16分频计数器立即复位，这有助于16分频计数器与RXD引脚上的串行数据位同步。16分频计数器把每一位的时间分为16个状态，在第7、8、9状态时，位检测器对RXD端的电平进行采样。为抑制噪声，在这3个状态采样中至少有2次采样值一致数据才被接收。如果所接收的第一位不是0，说明这位不是一帧数据的起始位，该位被忽略，接收电路被复位，等待RXD引脚上另一个下降沿的到来。若起始位有效，则移入移位寄存器，并接着移入其它位到移位寄存器。8个数据位和1个停止位移入之后，移位寄存器的内容被分别装入SBUF和RB8中，RI置位，但必须满足下列条件：

- (1) RI = 0
- (2) SM2 = 0或者接收的停止位 = 1

如果这些条件被满足，那么停止位装入RB8，8个数据位装入SBUF，RI被置位。否则接收的帧会丢失。这时，接收器将重新去探测RXD端是否另一个下降沿。用户必须用软件清零RI，然后才能再次接收。

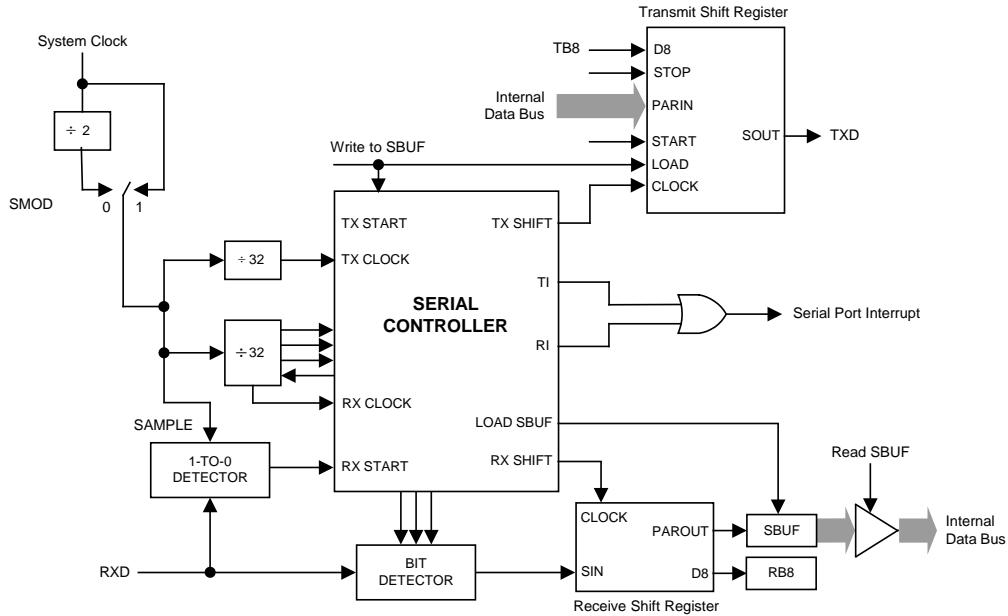


Receive Timing of Mode 1

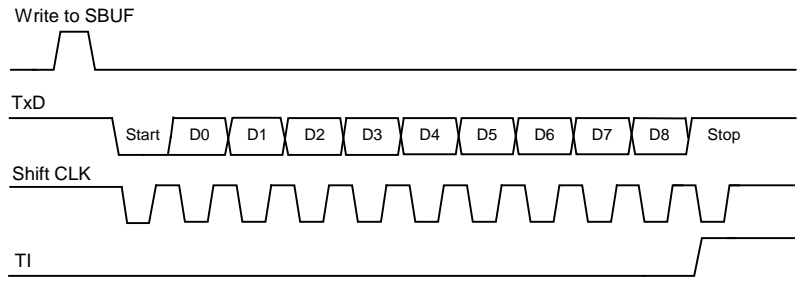


方式2: 9位EUART, 固定波特率, 异步全双工

这个方式使用异步全双工通信中的11位。一帧由一个起始位（逻辑0），8个数据位（低位为第一位），一个可编程的第9数据位和一个停止位（逻辑1）组成。方式2支持多机通信和硬件地址识别（详见**多机通讯**章节）。在数据传送时，第9数据位（SCON中的TB8）可以写0或1，例如，可写入PSW中的奇偶位P，或用作多机通信中的数据/地址标志位。当接收到数据时，第9数据位移入RB8而停止位不保存。PCON中的SMOD位选择波特率为系统工作频率的1/32或1/64。功能块框图如下所示：



任何将SBUF作为目标寄存器的写操作都会启动发送，同时也将TB8载入到发送移位寄存器的第9位中。实际上发送是从16分频计数器中的下一次跳变之后的系统时钟开始的，因此位时间与16分频计数器是同步的，与对SBUF的写操作不同步。起始位首先在TXD引脚上移出，然后是9位数据。在发送转换寄存器中的所有9位数据都发送完后，停止位在TXD引脚上移出，在停止位开始发送时TI标志置位。



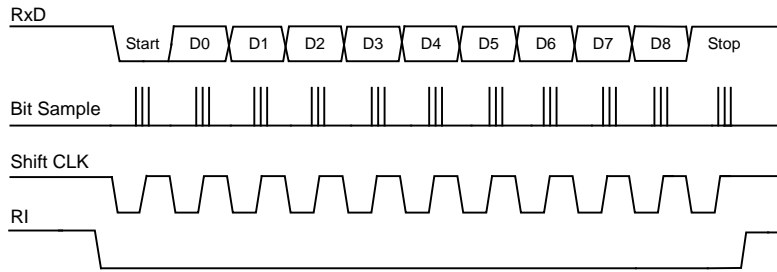
Send Timing of Mode 2



只有REN置位时才允许接收。当RXD引脚检测到下降沿时串口开始接收串行数据。为此，CPU对RXD不断采样，采样速率为波特率的16倍。当检测下降沿时，16分频计数器立即复位。这有助于16分频计数器与RXD引脚上的串行数据位同步。16分频计数器把每一位的时间分为16个状态，在第7、8、9状态时，位检测器对RXDx端的电平进行采样。为抑制噪声，在这3个状态采样中至少有2次采样值一致数据才被接收。如果所接收的第一位不是0，说明这位不是一帧数据的起始位，该位被忽略，接收电路被复位，等待RXD引脚上另一个下降沿的到来。若起始位有效，则移入移位寄存器，并接着移入其它位到移位寄存器。9个数据位和1个停止位移入之后，移位寄存器的内容被分别装入SBUF和RB8中，Rix置位，但必须满足下列条件：

- (1) RI = 0
- (2) SM2 = 0或者接收的第9位 = 1，且接收的字节符合约定从机地址

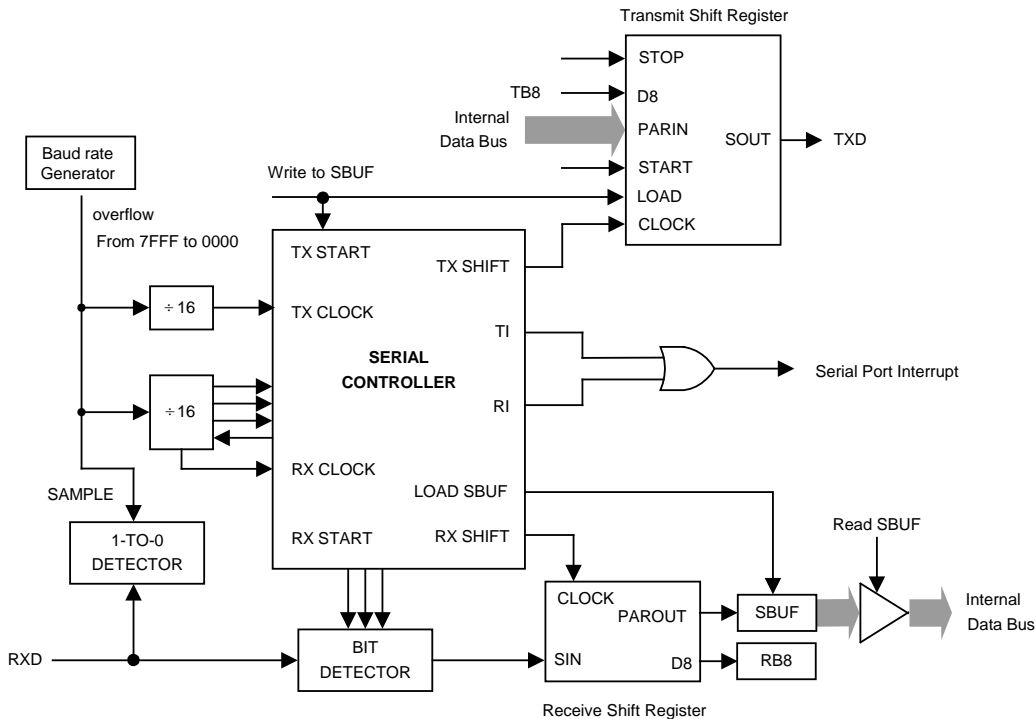
如果这些条件被满足，那么第9位移入RB8，8位数据移入SBUF，RI被置位。否则接收的数据帧会丢失。在停止位的当中，接收器回到寻找RXD引脚上的另一个下降沿。用户必须用软件清除RI，然后才能再次接收。



Receive Timing of Mode 2

方式3: 9位EUART, 可变波特率, 异步全双工

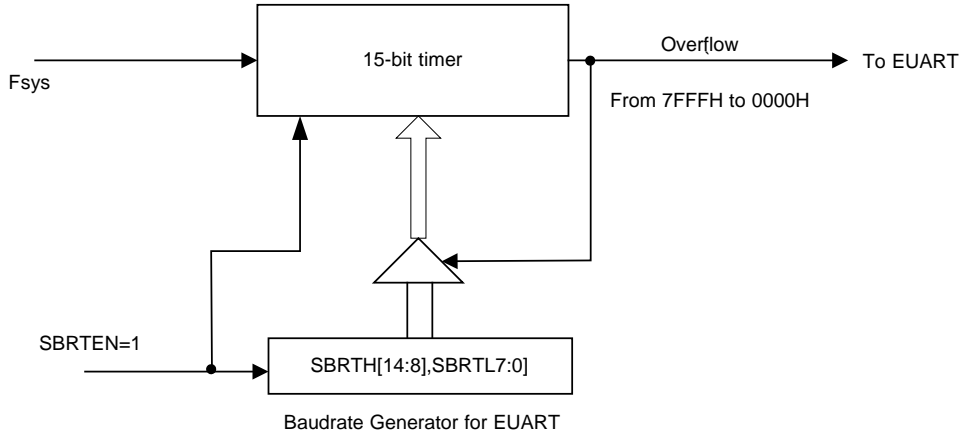
方式3使用方式2的传输协议以及方式1的波特率产生方式。





8.5.3 可微调波特率

EUART自带一个波特率发生器，它实质上就是一个15位递增计数器。



由图得到，波特率发生器的溢出率为

$$SBRT_{overflowrate} = \frac{F_{sys}}{32768 - SBRT}, \quad SBRT = [SBRTH, SBRTL]$$

因此，EUARTx在各模式下的波特率计算公式如下。

在方式0中，波特率可编程为系统时钟的1/12或1/4，由SMx2位决定。当SMx2为0时，串行端口在系统时钟的1/12下运行。当SMx2为1时，串行端口在系统时钟的1/4下运行。

在方式1和方式3中，波特率可微调，精度为一个系统时钟，公式如下：

$$BaudRate = \frac{F_{sys}}{16 \times (32768 - SBRT) + BFINE}$$

例如：Fsys = 8MHz，需要得到115200Hz的波特率，SBRT和SFINE值计算方法如下：

$$8000000/16/115200 = 4.34$$

$$SBRT = 32768 - 4 = 32764$$

$$\text{由BaudRate计算公式：} 115200 = 8000000/(16 \times 4 + BFINE)$$

$$\text{得到：} BFINE = 5.4 \approx 5$$

此微调方式计算出的实际波特率为115942，误差为0.64%；以往方式计算出的波特率误差为8.5%。

在方式2中，波特率固定为系统时钟的1/32或1/64，由SMOD位（PCON.7）中决定。当SMOD位为0时，EUARTx以系统时钟的1/64运行。当SMOD位为1时，EUARTx以系统时钟的1/32运行。

$$BaudRate = 2^{SMOD1} \times \left(\frac{f_{SYS}}{64}\right)$$



8.5.4 多机通讯

软件地址识别

方式2和方式3有一个专门的适用于多机通讯的功能。在这两个方式下，接收的是9位数据，第9位移入RB8中，然后再来一位停止位。EUART可以这样来设定：当接收到停止位时，只有在RB8 = 1的条件下，串行口中断才会有效（请求标志RI置1）。可以通过将SCON寄存器的SM2位置1使EUART具有这个功能。

在多机通讯系统中，以如下所述来利用这一功能。当主机要发送一数据块给几个从机中的一个时，它先送出一地址字节，以辨认目标从机。地址字节与数据字节可用第9数据位来区别，地址字节的第9位为1，数据字节的第9位为0。

如果从机SM2为1，则不会响应数据字节中断。地址字节可以中断所有从机，这样，每一个从机都检查所接收到的地址字节，以判别自己是不是目标从机。被寻到的从机清0 SM2位，并准备接收即将到来的数据字节，当接收完毕时，从机再一次将SM2置1。没有被寻址的从机，则维持它们的SM2位为1，忽略到来的数据字节，继续做自己的事情。

注意：在方式0中，SM2用来选择波特率加倍。在方式1中，SM2用来检测停止位是否有效，如果SM2 = 1，接收中断不会响应直到接收到一个有效的停止位。

自动（硬件）地址识别

在方式2和方式3中，SM2置1将使EUART在如下状态下运行：当1个停止位被接收时，如果载入RB8的第9数据位为1（地址字节）并且接收到的数据字节符合EUART的从机地址，EUART产生一个中断。接着，从机应该将SM2清零，以接收后续的数据字节。

在9位方式下要求第9位为1以表明该字节是地址而非数据。当主机要发送一组数据给几个从机中的一个时，必须先发送目标从机的地址。所有从机在等待接收地址字节时，为了确保仅在接收地址字节时产生中断，SM2位必须置1。自动地址识别的特点是只有地址匹配的从机才能产生中断，地址比较通过硬件完成而不是软件。

中断产生后，地址相匹配的从机清零SM2，继续接收数据字节。地址不匹配的从机不受影响，将继续等待接收和它匹配的地址字节。一旦全部信息接收完毕，地址匹配的从机应该再次把SM2置1，忽略所有传送的非地址字节，直到接收到下一个地址字节。

使用自动地址识别功能时，主机可以通过调用给定的从机地址选择与一个或多个从机通信。使用广播地址可以联系所有的从机。有两个特殊功能寄存器用来定义从机地址（SADDR）和地址屏蔽（SADEN）。从机地址是一个8位的字节，存于SADDR寄存器中。SADEN用于定义SADDR内位的有效与否，如果SADEN中某一位为0，则SADDR中相应位的被忽略，如果SADEN中某一位置1，则SADDR中相应位的将用于得到给定的从机地址。这可以使用户在不改变SADDR寄存器中的从机地址的情况下灵活地寻址多个从机。使用给定地址可以识别多个从机而排除其它的从机。

	从机1	从机2
SADDR	10100100	10100111
SADEN（为0的位被忽略）	11111010	11111001
实际从机地址	10100x0x	10100xx1
广播地址（SADDR或SADEN）	1111111x	11111111

从机1和从机2给定地址的最低位是不同的。从机1忽略了最低位，而从机2的最低位是1。因此只与从机1通讯时，主机必须发送最低位为0的地址（10100000）。类似地，从机1的第1位为0，从机2的第1位被忽略。因此，只与从机2通讯时，主机必须发送第1位为1的地址（10100011）。如果主机希望同时与两从机通讯，则第0位为1，第1位为0，第2位被两从机都忽略，此时有两个不同的地址用于选定两个从机（1010 0001和1010 0101）。

主机可以通过广播地址与所有从机同时通讯。这个地址等于SADDR和SADEN的逻辑或，结果中的0表示该位被忽略。多数情况下，广播地址为0xFFh，该地址可被所有从机应答。

系统复位后，SADDR和SADEN两个寄存器初始化为0，这两个结果设定了给定地址和广播地址为XXXXXXX（所有位都被忽略）。这有效地去除了多处机通讯的特性，禁止了自动寻址方式。这样的EUARTx将对任何地址都产生应答，兼容了不支持自动地址识别的8051控制器。用户可以按照上面提到的方法实现软件识别地址的多机通讯。



8.5.5 帧出错检测

当寄存器PCON中的SSTAT位为逻辑1时，帧出错检测功能才有效。3个错误标志位被置1后，只能通过软件清零，尽管后续接收的帧没有任何错误也不会自动清零。

注意：SSTAT位必须为逻辑1是访问状态位（FE，RXOV和TXCOL），SSTAT位为逻辑0时是访问方式选择位（SM0，SM1和SM2）。

发送冲突

如果在一个发送正在进行时，用户软件写数据到SBUF寄存器时，发送冲突位（SCON寄存器中的TXCOL位）置1。如果发生了冲突，新数据会被忽略，不能被写入发送缓冲器。

接收溢出

如果在接收缓冲器中的数据未被读取之前，Ri清0。又有新的数据存入接收缓冲器，那么接收溢出位（SCON寄存器中的RXOV位）置1。如果发生了接收溢出，接收缓冲器中原来的数据将丢失。

帧出错

如果检测到一个无效（低）停止位，那么帧出错位（寄存器SCON中的FE）置1。

暂停检测

当连续检测到11个位都为低电平位时，则认为检测到一个暂停。由于暂停条件同样满足帧错误条件，因此检测到暂停时也会报告帧错误。一旦检测到暂停条件，UART将进入空闲状态并一直保持，直至接收到有效停止位（RXD引脚上出现上升沿）。

8.5.6 寄存器

Table 8.27 电源控制寄存器

87H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PCON	SMOD	SSTAT	-	-	GF1	GF0	PD	IDL
读/写	读/写	读/写	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	-	-	0	0	0	0

位编号	位符号	说明
7	SMOD	UART0波特率加倍器 0: 在方式2中，波特率为系统时钟的1/64 1: 在方式2中，波特率为系统时钟的1/32
6	SSTAT	SCON[7:5]功能选择位 0: SCON[7:5]工作方式作为SM0，SM1，SM2 1: SCON[7:5]工作方式作为FE，RXOV，TXCOL
3-0	-	Other: 参见“电源管理”章节

Table 8.28 EUART0控制及状态寄存器

D8H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SCON	SM0 /FE	SM1 /RXOV	SM2 /TXCOL	REN	TB8	RB8	TI	RI
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-6	SM[0:1]	EUART0串行方式控制位，SSTAT = 0 00: 方式0，同步方式，固定波特率 01: 方式1，8位异步方式，可变波特率 10: 方式2，9位异步方式，固定波特率 11: 方式3，9位异步方式，可变波特率



续上表

7	FE	EUART0帧出错标志位，当FE位被读时，SSTAT位必须被置位 0: 无帧出错，由软件清零 1: 帧出错，由硬件置位
6	RXOV	EUART0接收溢出标志位，当RXOV位被读时，SSTAT位必须被置位 0: 无接收溢出，由软件清零 1: 接收溢出，由硬件置位
5	SM2	EUART0多处理机通讯允许位（第9位“1”校验器），SSTAT = 0 0: 在方式0下，波特率是系统时钟的1/12 在方式1下，禁止停止位确认检验，任何停止位都会置位RI 在方式2和3下，任何字节都会置位RI 1: 在方式0下，波特率是系统时钟的1/4 在方式1下，允许停止位确认检验，只有有效的停止位（1）才能置位RI 在方式2和3下，只有地址字节（第9位 = 1）才能置位RI
5	TXCOL	EUART0发送冲突标志位，当TXCOL位被读时，SSTAT位必须被置位 0: 无发送冲突，由软件清零 1: 发送冲突，由硬件置位
4	REN	EUART0接收器允许位 0: 接收禁止 1: 接收允许
3	TB8	在EUART0的方式2和3下发送的第9位，由软件置位或清零
2	RB8	在EUART0的方式1，2和3下接收的第9位 在方式0下，不使用RB8 在方式1下，如果接收中断发生，停止位移入RB8 在方式2和3下，接收第9位
1	TI	EUART0的传送中断标志位 0: 由软件清零 1: 由硬件置位
0	RI	EUART0的接收中断标志位 0: 由软件清零 1: 由硬件置位

Table 8.29 EUART0数据缓冲器寄存器

AAH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SBUF	SBUF.7	SBUF.6	SBUF.5	SBUF.4	SBUF.3	SBUF.2	SBUF.1	SBUF.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	SBUF[7:0]	这个寄存器寻址两个寄存器：一个移位寄存器和一个接收锁存寄存器 SBUF的写入将发送字节到移位寄存器中，然后开始传输 SBUF的读取返回接收锁存器中的内容



Table 8.30 EUART0从机地址及地址屏蔽寄存器

ABH-ACH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SADDR (ABH)	SADDR.7	SADDR.6	SADDR.5	SADDR.4	SADDR.3	SADDR.2	SADDR.1	SADDR.0
SADEN (ACH)	SADEN.7	SADEN.6	SADEN.5	SADEN.4	SADEN.3	SADEN.2	SADEN.1	SADEN.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	SADDR[7:0]	寄存器SADDR定义了EUART0的从机地址
7-0	SADEN[7:0]	寄存器SADEN是一个位屏蔽寄存器，决定SADDR的哪些位被检验 0: SADDR中的相应位被忽略 1: SADDR中的相应位对照接收到的地址被检验

Table 8.31 EUART0波特率发生器寄存器

ADH- AEH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SBRTH (ADH)	SBRTEN	SBRT.14	SBRT.13	SBRT.12	SBRT.11	SBRT.10	SBRT.9	SBRT.8
SBRTL (AEH)	SBRT.7	SBRT.6	SBRT.5	SBRT.4	SBRT.3	SBRT.2	SBRT.1	SBRT.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7	SBRTEN	EUART0波特率发生器使能控制位 0: 关闭 (默认) 1: 打开
6-0, 7-0	SBRT[14:0]	EUART0波特率发生器计数器高7位和低8位寄存器

Table 8.32 EUART0波特率发生器微调寄存器

AFH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SFINE	-	-	-	-	SFINE.3	SFINE.2	SFINE.1	SFINE.0
读/写	-	-	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	-	-	-	-	0	0	0	0

位编号	位符号	说明
3-0	SFINE[3:0]	EUART0波特率发生器微调数据寄存器



8.6 低电压检测 (LPD)

8.6.1 特性

- 低电压检测并产生中断
- 可选的 LPD 检测电压
- LPD 去抖动时间 TLPD 为 30-60 μ s

低电压检测 (LPD) 功能用来监测电源电压, 如果电压低于指定值时产生内部标志。LPD 功能用来通知 CPU 电源是否被切断或电池是否用尽, 因此在电压低于最小工作电压之前, 软件可以采取一些保护措施。

LPD 中断可以唤醒 Power-down 模式。

8.6.2 寄存器

Table 8.33 低电压检测控制寄存器

B3H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
LPDCON	LPDEN	LPDF	-	LPDIF	LPDMD			
读/写	读/写	读*	-	读/写	读/写			
复位值 (POR/WDT/LVR/PIN)	0	0	-	0	0			

位编号	位符号	说明
7	LPDEN	LPD允许位 0: 禁止低电压检测 1: 允许低电压检测
6	LPDF	LPD标志位 0: 无LPD发生, 由硬件清0, 即当前电压高于在LPDS[2:0]中设置的LPD电压 1: LPD发生, 由硬件置1, 即当前电压低于在LPDS[2:0]中设置的LPD电压
4	LPDIF	LPD中断请求标志 0: 无中断挂起读/写 1: 中断挂起
3	LPDMD	LPD模式选择控制位 0: 当V _{DD} 电压小于设定的LPD检测电压时, LPDIF标志置1 1: 当V _{DD} 电压大于设定的LPD检测电压时, LPDIF标志置1



Table 8.34 低电压检测档位选择寄存器

89H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
LPDSEL					LPDS3	LPDS2	LPDS1	LPDS0
读/写					读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)					0	0	0	0

位编号	位符号	说明
3-0	LPDS[3:0]	LPD电压设置位 0000: 2.4V 0001: 2.55V 0010: 2.7V 0011: 2.85V 0100: 3.00V 0101: 3.15V 0110: 3.30V 0111: 3.45V 1000: 3.60V 1001: 3.75V 1010: 3.90V 1011: 4.05V 1100: 4.20V 1101: 4.35V 1110: 4.50V 1111: 4.65V

为确保顺利开启LPD中断及切换LPD检测档位，用户软件必须按以下步骤设置：

LPD中断开启步骤：

- (1) 使能LPD模块（LPDEN = 1）；
- (2) 设置LPD检测档位寄存器LPDSEL；
- (3) 等待20us；
- (4) 清零LPD中断请求标志位LPDIF；
- (5) 置位LPD中断允许位ELPD及总中断允许位EA。

切换 LPD 检测档位步骤：

- (1) 清零LPD中断允许位ELPD；
- (2) 重新设置LPDS[3:0]寄存器值；
- (3) 等待2us；
- (4) 清零LPD中断请求标志位LPDIF；
- (5) 置位LPD中断允许位ELPD。



8.7 低电压复位 (LVR)

8.7.1 特性

- 通过代码选项选择, LVR 设定电压 V_{LVR} 可为 2.1V、2.8V、3.7V、4.1V
- LVR 去抖动时间 T_{LVR} 为 30-60 μ s
- 当供电电压低于设定电压 V_{LVR} 时, 将产生内部复位

低电压复位 (LVR) 功能是为了监测供电电压, 当供电电压低于设定电压 V_{LVR} 时, MCU 将产生内部复位。LVR 去抖动时间 T_{LVR} 大约为 30 μ s-60 μ s。

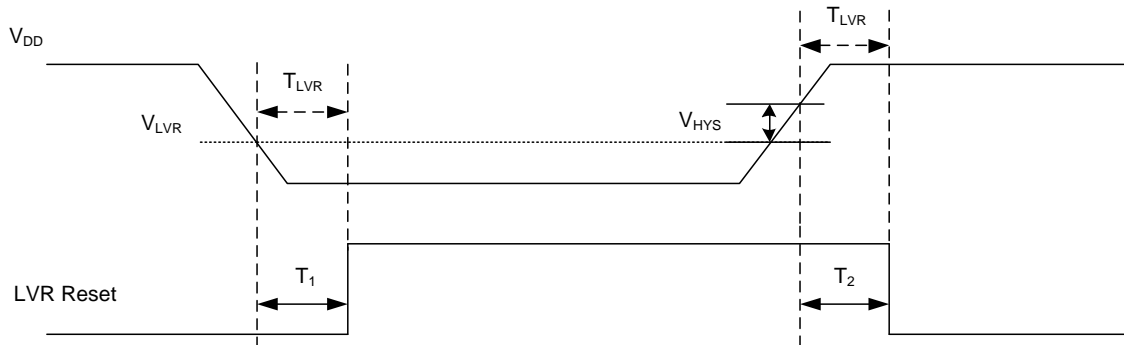
LVR 功能打开后, 具有以下特性 (t 表示电压低于设定电压 V_{LVR} 的时间):

当 $V_{DD} \leq V_{LVR}$ 且 $t \geq T_{LVR}$ 时产生系统复位。

当 $V_{DD} > V_{LVR}$ 或 $V_{DD} < V_{LVR}$, 但 $t < T_{LVR}$ 时不会产生系统复位。

通过代码选项, 可以选择 LVR 功能的打开与关闭。

在交流电或大容量电池应用中, 接通大负载后容易导致 MCU 供电暂时低于定义的工作电压。低电压复位可以应用于此, 保护系统在低于设定电压下产生有效复位。



上图中, V_{DD} 为电源电压, V_{LVR} 为 LVR 检测电压, V_{HYS} 为低电压复位迟滞电压。

通过代码选项, 可以选择 LVR 功能的打开与关闭。

在交流电或大容量电池应用中, 接通大负载后容易导致 MCU 供电暂时低于定义的工作电压。低电压复位可以应用于此, 保护系统在低于设定电压下产生有效复位。



8.8 看门狗定时器（WDT），程序超范围溢出（OVL）复位及其它复位状态

8.8.1 特性

- 看门狗可以工作在掉电模式下
- 程序超范围溢出后硬件自动检测，并产生 OVL 复位
- 看门狗溢出频率可选

程序超范围溢出复位

SH68F90为进一步增强CPU运行可靠性，内建程式超范围溢出检测电路，一旦检测到程式计数器的值超出ROM最大值，或者发现指令操作码（不检测操作数）为8051指令集中不存在的A5H，便认为程式跑飞，产生CPU复位信号，同时将WDOF标志位置1。为应用这个特性，用户应该将未使用的Flash ROM用0Xa5填满。

看门狗

看门狗定时器（WDT）是一个递减计数器，独立内建RC振荡器作为时钟源，因此可以通过代码选项在掉电模式下仍会持续运行。当定时器溢出时，将芯片复位。通过代码选项可以打开或关闭该功能。

WDT控制位（第2 - 0位）用来选择不同的溢出时间。定时器溢出后，WDT溢出标志（WDOF）将由硬件自动置1。通过读或写RSTSTAT寄存器，看门狗定时器在溢出前重新开始计数。其它一些复位标志列举如下：

8.8.2 寄存器

Table 8.35 复位状态寄存器

B1H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
RSTSTAT	WDOF	-	PORF	LVRF	CLRF	WDT.2	WDT.1	WDT.0
读/写	读/写	-	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR)	0	-	1	0	0	0	0	0
复位值 (WDT)	1	-	u	u	u	0	0	0
复位值 (LVR)	u	-	u	1	u	0	0	0
复位值 (PIN)	u	-	u	u	1	0	0	0

位编号	位符号	说明
7	WDOF	看门狗溢出或程式超范围溢出标志位 看门狗溢出时由硬件置1，可由软件或上电复位清0 0: 未发生WDT溢出或程式超范围溢出 1: 发生WDT溢出或程式超范围溢出
5	PORF	上电复位标志位 上电复位后硬件置1，只能由软件清0 0: 没有发生上电复位 1: 发生过上电复位
4	LVRF	低压复位标志位 低压复位后置1，可由软件或上电复位清0 0: 没有发生低压复位 1: 发生过低压复位
3	CLRF	Reset引脚复位标志位 引脚复位后置1，由软件或上电复位清0 0: 没有发生引脚复位 1: 发生过引脚复位
2-0	WDT[2:0]	WDT溢出周期控制位 000 - 001: 溢出周期最小值 = 1024ms 010: 溢出周期最小值 = 256ms 011: 溢出周期最小值 = 128ms 100: 溢出周期最小值 = 64ms 101: 溢出周期最小值 = 16ms 110: 溢出周期最小值 = 4ms 111: 溢出周期最小值 = 1ms 注意: 应用中如果看门狗打开，程序清看门狗的最大间隔时间不能大于以上所列最小值



8.9 电源管理

8.9.1 特性

- 空闲模式和掉电模式两种省电模式
- 发生中断和复位可退出空闲（Idle）、掉电（Power-Down）模式

为减少功耗，SH68F90提供两种低功耗省电模式：空闲（Idle）模式和掉电（Power-Down）模式，这两种模式都由PCON和SUSLO两个寄存器控制。

8.9.2 空闲模式（Idle）

空闲模式能够降低系统功耗，在此模式下，程序中中止运行，CPU时钟停止，但外部设备时钟继续运行。空闲模式下，CPU在确定的状态下停止，并在进入空闲模式前所有CPU的状态都被保存，如PC，PSW，SFR，RAM等。

两条连续指令：先设置SUSLO寄存器为0x55，随即将PCON寄存器中的IDL位置1，使SH68F90进入空闲模式。如果不满足上述的两条连续指令，CPU在下一个机器周期清0 SUSLO寄存器或IDL位，CPU也不会进入空闲模式。

IDL位置1是CPU进入空闲模式之前执行的最后一条指令。

两种方式可以退出空闲模式：

(1) 中断产生。恢复CPU时钟，硬件清除SUSLO寄存器和PCON寄存器的IDL位。然后执行中断服务程序，随后跳转到进入空闲模式指令之后的指令。

(2) 复位信号产生后（复位引脚上出现低电平，WDT复位，LVR复位）。CPU恢复时钟，SUSLO寄存器和在PCON寄存器中的IDL位被硬件清0，最后SH68F90复位，程序从地址位0000H开始执行。此时，RAM保持不变而SFR的值根据不同功能模块改变。

8.9.3 掉电模式（Power-Down）

掉电模式可以使SH68F90进入功耗非常低的状态。若系统时钟取低频时钟（128K RC）时，掉电模式将停止CPU和外围设备的所有时钟信号，此时高频时钟和低频时钟都被关闭；若高频振荡器（内部24M RC或者PLL的2分频）被用作系统时钟时，进入掉电模式时，高频振荡器关闭，128KHz RC时钟保留。如果通过代码选项使能WDT，WDT模块将继续工作。在进入掉电模式前所有CPU的状态都被保存，如PC，PSW，SFR，RAM等。

两条连续指令：先设置SUSLO寄存器为0x55，随即将PCON寄存器中的PD位置1，使SH68F90进入掉电模式。如果不满足上述的两条连续指令CPU在下一个机器周期清除SUSLO寄存器的PD位，CPU也不会进入掉电模式。

PD位置1是CPU进入掉电模式之前执行的最后一条指令。

注意：如果同时设置IDL位和PD位，SH68F90进入掉电模式。退出掉电模式后，CPU也不会掉电进入空闲模式，从掉电模式退出后硬件清0 IDL及PD位。

有两种方式可以退出掉电模式：

(1) 有效外部中断（如INT2，INT3和INT4）、LPD、USB（检测到插拔、总线复位、恢复命令）中断可使SH68F90退出掉电模式。在中断发生后振荡器启动，在预热计时结束之后CPU时钟和外部设备时钟恢复，SUSLO寄存器和PCON寄存器中的PD位会被硬件清除，然后继续运行中断服务程序。在完成中断服务程序之后，跳转到进入掉电模式之后的指令继续运行。

(2) 复位信号（复位引脚上出现低电平，WDT复位如果被允许，LVR复位如果被允许）。在预热计时之后会恢复CPU时钟，SUSLO寄存器和PCON寄存器中的PD位会被硬件清除，最后SH68F90会被复位，程序会从0000H地址位开始运行。RAM将保持不变，而根据不同功能模块SFR的值可能改变。

注意：

(1) 如要进入这两种低功耗模式，必须在置位PCON中的IDL/PD位后增加3个空操作指令（NOP）。

(2) 在IO口3.3V模式下，对应IO口外中断不能唤醒掉电模式

(3) 当系统打开了PLL，系统在进PD模式前，必须软件写寄存器关闭PLL（PLLFS = 0，PLLCON = 0），PD在唤醒后再重新开启PLL。



8.9.4 寄存器

Table 8.36 电源控制寄存器

87H	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
PCON	SMOD	SSTAT	-	-	GF1	GF0	PD	IDL
读/写	读/写	读/写	-	-	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	-	-	0	0	0	0

位编号	位符号	说明
7-6		详见uart章节
3-2	GF[1:0]	用于软件的通用标志
1	PD	掉电模式控制位 0: 当一个中断或复位产生时由硬件清0 1: 由软件置1激活掉电模式
0	IDL	空闲模式控制位 0: 当一个中断或复位产生时由硬件清0 1: 由软件置1激活空闲模式

Table 8.37 省电模式控制寄存器

8EH	第7位	第6位	第5位	第4位	第3位	第2位	第1位	第0位
SUSLO	SUSLO.7	SUSLO.6	SUSLO.5	SUSLO.4	SUSLO.3	SUSLO.2	SUSLO.1	SUSLO.0
读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
复位值 (POR/WDT/LVR/PIN)	0	0	0	0	0	0	0	0

位编号	位符号	说明
7-0	SUSLO[7:0]	此寄存器用来控制CPU进入省电模式（空闲或掉电）。只有像下面的连续指令才能使CPU进入省电模式，否则在下个周期中SUSLO, IDL或PD位将被硬件清0。

程序举例:

```

IDLE_MODE:
    MOV     SUSLO, #55H
    ORL    PCON, #01H
    NOP
    NOP
    NOP

```

```

POWERDOWN_MODE:
    MOV     SUSLO, #55H
    ORL    PCON, #02H
    NOP
    NOP
    NOP

```



8.10 预热计数器

8.10.1 特性

- 内建电源预热计数器消除电源的上电的不稳定状态
- 内建振荡器预热计数器消除振荡器起振时的不稳定状态

SH68F90内建有电源上电预热计数器，主要是用来消除上电电压建立时的不稳定态，同时完成内部一些初始化序列，如读取内部客户代码选项等。

SH68F90内建振荡器预热计数器，它能消除振荡器在下列情况下起振时的不稳定状态：上电复位，引脚复位，从低功耗模式中唤醒，看门狗复位和LVR复位。

上电后，SH68F90会先经过电源上电预热计数过程，等待溢出后再进行振荡器的预热计数过程过程，溢出后开始运行程式。

电源上电预热计数时间

上电复位/ 引脚复位/低电压复位		看门狗复位 (不包含掉电模式)		看门狗复位 (唤醒掉电模式)		掉电模式下中断唤醒	
电源上电 预热计数时间	振荡器上电 预热计数时间	电源上电 预热计数时间	振荡器上电 预热计数时间	电源上电 预热计数时间	振荡器上电 预热计数时间	电源上电 预热计数时间	振荡器上电 预热计数时间
11ms	有	≈1ms	无	≈1ms	有	≈500us	有

振荡器上电预热计数时间

内部RC振荡器	$2^7 \times T_{osc}$
---------	----------------------

**8.11 代码选项****OP_WDT:**

- 0101: 禁止WDT功能
- 其他: 允许WDT功能 (默认)

OP_WDTPD:

- 0: 掉电模式下禁止看门狗工作 (默认)
- 1: 掉电模式下允许看门狗工作

OP_RST:

- 0: P0.2允许引脚复位 (默认)
- 1: P0.2作为普通I/O

OP_LVREN:

- 0: 禁止LVR功能 (默认)
- 1: 允许LVR功能

OP_LVRLEVEL:

- 00: 4.1V
- 01: 3.7V (默认)
- 10: 2.8V
- 11: 2.1V

OP_OSC[3:0]:

- 0000: 内部24MHz RC振荡器作为振荡器1, 振荡器2关闭 (默认)
- 0011: 内部128KHz RC振荡器作为振荡器1, 24MHz内部RC作为振荡器2
- 其它: 内部24MHz RC振荡器作为振荡器1, 振荡器2关闭

OP_OSC2SEL:

- 0: OSC2选择12MHz RC (默认)
- 1: OSC2选择24MHz RC

OP_IOV0 (IO/UART) :

- 0: P5.5/P5.6输入/输出电平level为VUSB (默认5V)
- 1: P5.5/P5.6输入/输出电平level为VDDR (3.3V)

OP_IOV1 (IO/SPI) :

- 0: P7.1/P7.2/P7.3/P7.4输入/输出电平level为VUSB (默认5V)
- 1: P7.1/P7.2/P7.3/P7.4输入/输出电平level为VDDR (3.3V)

OP_SINK0 (PWM3) :

- 00: P4.7/Port7[7:5]口的sink电流能力选择较大档 (40mA, GND+0.5)
- 01: P4.7/Port7[7:5]口的sink电流能力选择较小档 (30mA, GND+0.5)
- 10: P4.7/Port7[7:5]口的sink电流能力选择最小档 (normal IO)
- 11: P4.7/Port7[7:5]口的sink电流能力选择最大档 (默认, 50mA, GND+0.5)

OP_SINK1:

- 00: Port6[5:0]口的sink电流能力选择较大档 (350mA)
- 01: Port6[5:0]口的sink电流能力选择较小档 (250mA)
- 10: Port6[5:0]口的sink电流能力选择最小档 (normal IO)
- 11: Port6[5:0]口的sink电流能力选择最大档 (默认, 380mA, GND+1.0)



9. 指令集

算术操作指令				
指令	功能描述	代码	字节	周期
ADD A, Rn	累加器加寄存器	0x28-0x2F	1	1
ADD A, direct	累加器加直接寻址字节	0x25	2	2
ADD A, @Ri	累加器加内部RAM	0x26-0x27	1	2
ADD A, #data	累加器加立即数	0x24	2	2
ADDC A, Rn	累加器加寄存器和进位位	0x38-0x3F	1	1
ADDC A, direct	累加器加直接寻址字节和进位位	0x35	2	2
ADDC A, @Ri	累加器加内部RAM和进位位	0x36-0x37	1	2
ADDC A, #data	累加器加立即数和进位位	0x34	2	2
SUBB A, Rn	累加器减寄存器和借位位	0x98-0x9F	1	1
SUBB A, direct	累加器减直接寻址字节和借位位	0x95	2	2
SUBB A, @Ri	累加器减内部RAM和借位位	0x96-0x97	1	2
SUBB A, #data	累加器减立即数和借位位	0x94	2	2
INC A	累加器加1	0x04	1	1
INC Rn	寄存器加1	0x08-0x0F	1	2
INC direct	直接寻址字节加1	0x05	2	3
INC @Ri	内部RAM加1	0x06-0x07	1	3
DEC A	累加器减1	0x14	1	1
DEC Rn	寄存器减1	0x18-0x1F	1	2
DEC direct	直接寻址字节减1	0x15	2	3
DEC @Ri	内部RAM减1	0x16-0x17	1	3
INC DPTR	数据指针加1	0xA3	1	4
MUL AB	累加器乘寄存器B	0xA4	1	11 20
DIV AB	累加器除以寄存器B	0x84	1	11 20
DA A	十进制调整	0xD4	1	1



逻辑操作指令				
指令	功能描述	代码	字节	周期
ANL A, Rn	累加器与寄存器	0x58-0x5F	1	1
ANL A, direct	累加器与直接寻址字节	0x55	2	2
ANL A, @Ri	累加器与内部RAM	0x56-0x57	1	2
ANL A, #data	累加器与立即数	0x54	2	2
ANL direct, A	直接寻址字节与累加器	0x52	2	3
ANL direct, #data	直接寻址字节与立即数	0x53	3	3
ORL A, Rn	累加器或寄存器	0x48-0x4F	1	1
ORL A, direct	累加器或直接寻址字节	0x45	2	2
ORL A, @Ri	累加器或内部RAM	0x46-0x47	1	2
ORL A, #data	累加器或立即数	0x44	2	2
ORL direct, A	直接寻址字节或累加器	0x42	2	3
ORL direct, #data	直接寻址字节或立即数	0x43	3	3
XRL A, Rn	累加器异或寄存器	0x68-0x6F	1	1
XRL A, direct	累加器异或直接寻址字节	0x65	2	2
XRL A, @Ri	累加器异或内部RAM	0x66-0x67	1	2
XRL A, #data	累加器异或立即数	0x64	2	2
XRL direct, A	直接寻址字节异或累加器	0x62	2	3
XRL direct, #data	直接寻址字节异或立即数	0x63	3	3
CLR A	累加器清零	0Xe4	1	1
CPL A	累加器取反	0Xf4	1	1
RL A	累加器左环移位	0x23	1	1
RLC A	累加器连进位标志左环移位	0x33	1	1
RR A	累加器右环移位	0x03	1	1
RRC A	累加器连进位标志右环移位	0x13	1	1
SWAP A	累加器高4位与低4位交换	0Xc4	1	4



数据传送指令				
指令	功能描述	代码	字节	周期
MOV A, Rn	寄存器送累加器	0Xe8-0Xef	1	1
MOV A, direct	直接寻址字节送累加器	0Xe5	2	2
MOV A, @Ri	内部RAM送累加器	0Xe6-0Xe7	1	2
MOV A, #data	立即数送累加器	0x74	2	2
MOV Rn, A	累加器送寄存器	0Xf8-0Xff	1	2
MOV Rn, direct	直接寻址字节送寄存器	0Xa8-0Xaf	2	3
MOV Rn, #data	立即数送寄存器	0x78-0x7F	2	2
MOV direct, A	累加器送直接寻址字节	0Xf5	2	2
MOV direct, Rn	寄存器送直接寻址字节	0x88-0x8F	2	2
MOV direct1, direct2	直接寻址字节送直接寻址字节	0x85	3	3
MOV direct, @Ri	内部RAM送直接寻址字节	0x86-0x87	2	3
MOV direct, #data	立即数送直接寻址字节	0x75	3	3
MOV @Ri, A	累加器送内部RAM	0Xf6-0Xf7	1	2
MOV @Ri, direct	直接寻址字节送内部RAM	0Xa6-0Xa7	2	3
MOV @Ri, #data	立即数送内部RAM	0x76-0x77	2	2
MOV DPTR, #data16	16位立即数送数据指针	0x90	3	3
MOVC A, @A+DPTR	程序代码送累加器（相对数据指针）	0x93	1	7
MOVC A, @A+PC	程序代码送累加器（相对程序计数器）	0x83	1	8
MOVX A, @Ri	外部RAM送累加器（8位地址）	0Xe2-0Xe3	1	5
MOVX A, @DPTR	外部RAM送累加器（16位地址）	0Xe0	1	6
MOVX @Ri, A	累加器送外部RAM（8位地址）	0Xf2-F3	1	4
MOVX @DPTR, A	累加器送外部RAM（16位地址）	0Xf0	1	5
PUSH direct	直接寻址字节压入栈顶	0Xc0	2	5
POP direct	栈顶弹至直接寻址字节	0Xd0	2	4
XCH A, Rn	累加器与寄存器交换	0Xc8-0Xcf	1	3
XCH A, direct	累加器与直接寻址字节交换	0Xc5	2	4
XCH A, @Ri	累加器与内部RAM交换	0Xc6-0Xc7	1	4
XCHD A, @Ri	累加器低4位与内部RAM低4位交换	0Xd6-0Xd7	1	4



控制程序转移指令				
指令	功能描述	代码	字节	周期
ACALL addr11	2KB内绝对调用	0x11-0xf1	2	7
LCALL addr16	64KB内长调用	0x12	3	7
RET	子程序返回	0x22	1	8
RETI	中断返回	0x32	1	8
AJMP addr11	2KB内绝对转移	0x01-0xe1	2	4
LJMP addr16	64KB内长转移	0x02	3	5
SJMP rel	相对短转移	0x80	2	4
JMP @A+DPTR	相对长转移	0x73	1	6
JZ rel (不发生转移) (发生转移)	累加器为零转移	0x60	2	3 5
JNZ rel (不发生转移) (发生转移)	累加器为非零转移	0x70	2	3 5
JC rel (不发生转移) (发生转移)	C置位转移	0x40	2	2 4
JNC rel (不发生转移) (发生转移)	C清零转移	0x50	2	2 4
JB bit, rel (不发生转移) (发生转移)	直接寻址位置位转移	0x20	3	4 6
JNB bit, rel (不发生转移) (发生转移)	直接寻址位清零转移	0x30	3	4 6
JBC bit, rel (不发生转移) (发生转移)	直接寻址位置位转移并清该位	0x10	3	4 6
CJNE A, direct, rel (不发生转移) (发生转移)	累加器与直接寻址字节不等转移	0xb5	3	4 6
CJNE A, #data, rel (不发生转移) (发生转移)	累加器与立即数不等转移	0xb4	3	4 6
CJNE Rn, #data, rel (不发生转移) (发生转移)	寄存器与立即数不等转移	0xb8-0xbf	3	4 6
CJNE @Ri, #data, rel (不发生转移) (发生转移)	内部RAM与立即数不等转移	0xb6-0xb7	3	4 6
DJNZ Rn, rel (不发生转移) (发生转移)	寄存器减1不为零转移	0xd8-0xdf	2	3 5
DJNZ direct, rel (不发生转移) (发生转移)	直接寻址字节减1不为零转移	0xd5	3	4 6
NOP	空操作	0	1	1



位操作指令				
指令	功能描述	代码	字节	周期
CLR C	C清零	0Xc3	1	1
CLR bit	直接寻址位清零	0Xc2	2	3
SETB C	C置位	0Xd3	1	1
SETB bit	直接寻址位置位	0Xd2	2	3
CPL C	C取反	0Xb3	1	1
CPL bit	直接寻址位取反	0Xb2	2	3
ANL C, bit	C逻辑与直接寻址位	0x82	2	2
ANL C, /bit	C逻辑与直接寻址位的反	0Xb0	2	2
ORL C, bit	C逻辑或直接寻址位	0x72	2	2
ORL C, /bit	C逻辑或直接寻址位的反	0Xa0	2	2
MOV C, bit	直接寻址位送C	0Xa2	2	2
MOV bit, C	C送直接寻址位	0x92	2	3



10. 电气特性

极限参数*

直流供电电压.....	-0.3V to +6.0V
输入/输出电压.....	GND-0.3V to $V_{DD}+0.3V$
工作环境温度.....	-40°C to +85°C
存储温度.....	-55°C to +125°C
Flash存储器写/擦除操作.....	0°C to +85°C

*注释

如果器件的工作条件超过左列“极限参数”的范围，将造成器件永久性破坏。只有当器件工作在说明书所规定的范围内时功能才能得到保障。器件在极限参数列举的条件下工作将会影响到器件工作的可靠性。

直流电气特性1 ($V_{DD} = 2.0V - 5.5V$, $GND = 0V$, $T_A = +25^\circ C$, 除非另有说明)

参数	符号	最小值	典型值*	最大值	单位	条件
工作电压	V_{DD}	2.0	5.0	5.5	V	$f_{OSC} = 24MHz$
工作电流	I_{OP}	-	5	10	mA	$f_{OSC} = 24MHz$, $V_{DD} = 5.0V$ 所有输出引脚无负载(所有数字输入引脚不浮动); CPU打开(执行NOP指令); WDT打开, 关闭其它所有功能
	I_{OP2}	-	40	80	μA	$f_{OSC} = 128kHz$, 高频振荡器关闭, $V_{DD} = 5.0V$ 所有输出引脚无负载(所有数字输入引脚不浮动); CPU打开(执行NOP指令); LVR打开, WDT打开, 关闭其它所有功能
待机电流(空闲模式)	I_{SB1}	-	3	5	mA	$f_{OSC} = 24MHz$, $V_{DD} = 5.0V$, 所有输出引脚无负载CPU关闭(空闲模式); 所有数字输入引脚不浮动 LVR打开, WDT关闭, 关闭其它所有功能
	I_{SB2}	-	25	45	μA	$f_{OSC} = 128kHz$, $V_{DD} = 5.0V$, 高频振荡器关闭 所有输出引脚无负载CPU关闭(空闲模式); 所有数字输入引脚不浮动, LVR打开, WDT关闭, 关闭其它所有功能
待机电流(掉电模式)	I_{SB3}	-	10	15	μA	所有振荡器关闭, $V_{DD} = 5.0V$ 所有输出引脚无负载(所有数字输入引脚不浮动); CPU停止(掉电模式); WDT关闭, LVR关闭, 关闭其它所有功能
	I_{SB4}	-	20	27	μA	$f_{OSC} = 128kHz$, 高频振荡器关闭, $V_{DD} = 5.0V$ 所有输出引脚无负载(所有数字输入引脚不浮动); CPU关闭(掉电模式); WDT关闭, LVR打开, 关闭其它所有功能
WDT电流	I_{WDT}	-	1	3	μA	所有输出引脚无负载, $V_{DD} = 5.0V$, WDT打开
LPD电流	I_{LPD}	-	-	1	μA	$V_{DD} = 2.0 - 5.5V$
输入低电压1	V_{IL1}	GND	-	$0.3 \times V_{DD}$	V	I/O端口
输入高电压1	V_{IH1}	$0.7 \times V_{DD}$	-	V_{DD}	V	I/O端口
输入低电压2	V_{IL2}	GND	-	$0.2 \times V_{DD}$	V	\overline{RESET} , T2, INT/2/3/4, MISO, MOSI, SCK, SS $V_{DD} = 2.0V - 5.5V$
输入高电压2	V_{IH2}	$0.8 \times V_{DD}$	-	V_{DD}	V	\overline{RESET} , T2, INT/2/3/4, MISO, MOSI, SCK, SS $V_{DD} = 2.0V - 5.5V$



续上表

输入低电压3	V _{IL3}	GND	-	0.8	V	P7.1/P7.2/P7.3/P7.4/P5.5/P5.6 (MISO, MOSI, SCK, SS, TXD, RXD) (输入高低压窗口0.4V) V _{DD} = 4.5 - 5.5V, TTL功能打开 (即代码选项OP_I0V0 = 1/OP_I0V1 = 1)
		GND	-	0.15 X V _{DD}		P7.1/P7.2/P7.3/P7.4/P5.5/P5.6 (MISO, MOSI, SCK, SS, TXD, RXD) (输入高低压窗口0.4V) V _{DD} = 2.0 - 4.5V, TTL功能打开 (即代码选项OP_I0V0 = 1/OP_I0V1 = 1)
输入高电压3	V _{IH3}	2.0	-	V _{DD}	V	P7.1/P7.2/P7.3/P7.4/P5.5/P5.6 (MISO, MOSI, SCK, SS, TXD, RXD) (输入高低压窗口0.4V) V _{DD} = 4.5 - 5.5V, TTL功能打开 (即代码选项OP_I0V0 = 1/OP_I0V1 = 1)
		0.25 X V _{DD} + 0.8	-	V _{DD}		P7.1/P7.2/P7.3/P7.4/P5.5/P5.6 (MISO, MOSI, SCK, SS, TXD, RXD) (输入高低压窗口0.4V) V _{DD} = 2.0 - 4.5V, TTL功能打开 (即代码选项OP_I0V0 = 1/OP_I0V1 = 1)
输入漏电流	I _{IL}	-1	-	1	μA	输入口, V _{IN} = V _{DD} 或者GND
复位引脚上拉电阻	R _{RPH}	-	30	-	kΩ	V _{DD} = 5.0V, V _{IN} = GND
上拉电阻	R _{PH}	-	30	-	kΩ	V _{DD} = 5.0V, V _{IN} = GND
输出高电压1	V _{OH1}	V _{DD} - 0.7	-	-	V	I/O端口 (P0, P1, P2, P4, P3, P5, P6, P7), I _{OH} = -10mA, V _{DD} = 5.0V (且IO端口为5V模式)
输出低电压1	V _{OL1}	-	-	GND + 0.6	V	I/O端口 (P0, P1, P2, P4, P3, P5, P6, P7), I _{OL} = 15mA, V _{DD} = 5.0V, (需要OP_SINK0/1选择默认, 且IO端口为5V模式)
输出高电压2	V _{OH2}	3.3 - 0.7	-	-	V	(P7.1/P7.2/P7.3/P7.4/P5.5/P5.6 3.3V输出模式) I _{OH} = -5mA, V _{DD} = 5.0V
输出低电压2	V _{OL2}	-	-	GND + 0.6	V	(P7.1/P7.2/P7.3/P7.4/P5.5/P5.6 3.3V输出模式) I _{OL} = 15mA, V _{DD} = 5.0V
PWM大驱动口IO驱动能力	I _{OH}	25	-	-	mA	P1/P2/P3[5:0]/P5[2:0], V _{DD} = 5.0V, 输出高压 ≥ V _{DD} - 0.7
大驱动口灌电流能力1	I _{SINK1}	-	50	-	mA	P4.7/P7[7:5] (OP_SINK0 = 11), V _{DD} = 5.0V, V _{OL} = GND + 0.5V
大驱动口灌电流能力2	I _{SINK2}	-	380	-	mA	P6[5:0] (OP_SINK1 = 11), V _{DD} = 5.0V, V _{OL} = GND + 1.0V

注意：“*”表示典型值下的数据是在5.0V, 25°C下测得的, 除非另有说明。

电源稳压器电气特性 (V_{DD} = 3.6 - 5.5V, GND = 0V, T_A = 25°C, 除非另有说明)

参数	符号	最小值	典型值	最大值	单位	条件
工作电压	V _{DD}	3.6	-	5.5	V	
输出电压	V _{VUSB}	3.2	3.3	3.4	V	I _{VUSB} = 0 - 70mA, V _{DD} = 3.6 - 5.5V
输出电流	I _{DRV}	-	70	-	mA	
功耗	I _{SS}	-	300	-	μA	



USB电气特性 ($V_{DD} = 4.0 - 5.5V$, $GND = 0V$, $T_A = 25^\circ C$, 除非另有说明)

参数	符号	最小值	典型值	最大值	单位	条件
输入高电压 (驱动)	$V_{IH(USB)}$	2.0	-	-	V	D-, D+
输入高电压 (浮动)	$V_{IHZ(USB)}$	2.7	-	3.6	V	D-, D+
输入低电压	$V_{IO(USB)}$	-	-	0.8	V	D-, D+
差分输入敏感度	$V_{D(USB)}$	0.2	-	-	V	D-, D+ ($ V_{D+} - V_{D-} $)
差分共模输入范围	$V_{CM(USB)}$	0.8	-	2.5	V	D-, D+ (包含 V_{DI} 范围)
输出低电压	$V_{OL(USB)}$	0.0	-	0.3	V	D-, D+
输出高电压 (驱动)	$V_{OH(USB)}$	2.8	-	3.6	V	D-, D+
输出交叉电压	$V_{CRS(USB)}$	1.3	-	2.0	V	D-, D+, $V_{DD} = 4.0V - 5.5V$

交流电气特性 ($V_{DD} = 2.0V - 5.5V$, $GND = 0V$, $T_A = +25^\circ C$ 除非另有说明。)

参数	符号	最小值	典型值	最大值	单位	条件
振荡器起振时间	T_{OSC}	-	1	2	ms	$f_{OSC} = 24MHz$
复位脉冲宽度	t_{RESET}	10	-	-	μs	低电平有效
WDT RC频率	f_{WDT}	-	2	3	kHz	
高频RC频率1	F_{RC}	23.76	24	24.24	MHz	24MHz内部RC振荡器, 包含片与片之间的变化 ($V_{DD} = 2.0 - 5.5V$, $T_A = 25^\circ C$)
高频RC频率2	F_{RC}	23.52	24	24.48	MHz	24MHz内部RC振荡器; $V_{DD} = 2.0 - 5.5V$, $T_A = -40^\circ C$ 至 $+85^\circ C$, 包含芯片间的漂移
PLL频率	F_{PLL}	-	48	-	MHz	48MHz PLL振荡器, 包含片与片之间的变化 ($V_{DD} = 2.0 - 5.5V$, $T_A = 25^\circ C$)
频率稳定性 (RC)	$ \Delta F /F$	-	-	4	%	RC振荡器: $ F - 128kHz /128kHz$ ($V_{DD} = 2.0 - 5.5V$, $T_A = 25^\circ C$)
		-	-	10	%	RC振荡器: $ F - 128kHz /128kHz$ ($V_{DD} = 2.0 - 5.5V$, $T_A = -40^\circ C$ 至 $+85^\circ C$)

低电压复位电气特性 ($V_{DD} = 2.0V - 5.5V$, $GND = 0V$, $T_A = +25^\circ C$, 除非另有说明。)

参数	符号	最小值	典型值	最大值	单位	条件
LVR电压1	V_{LVR1}	2.0	2.1	2.2	V	LVR允许 $V_{DD} = V_{LVR1} - 5.5V$
LVR电压2	V_{LVR2}	2.7	2.8	2.9	V	LVR允许 $V_{DD} = V_{LVR2} - 5.5V$
LVR电压3	V_{LVR3}	3.6	3.7	3.8	V	LVR允许 $V_{DD} = V_{LVR3} - 5.5V$
LVR电压4	V_{LVR4}	4.0	4.1	4.2	V	LVR允许 $V_{DD} = V_{LVR4} - 5.5V$
LVR低电压复位宽度	T_{LVR}	-	60	-	μs	



11. 订购信息

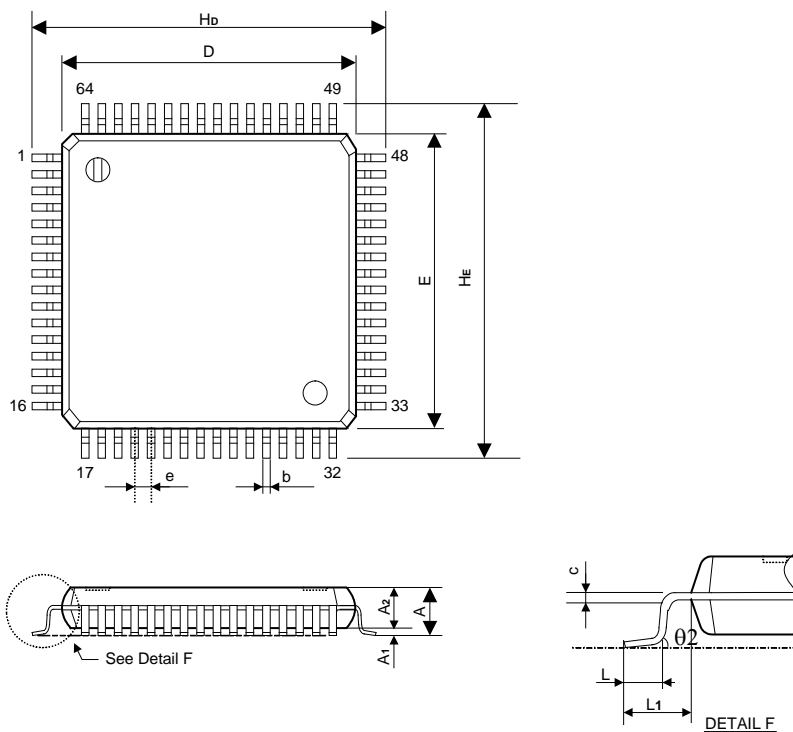
产品编号	封装
SH68F90S/064SR	LQFP64
SH68F90U/048UR	TQFP48
SH68F90S/048SR	LQFP48
SH68F90W	Wafer



12. 封装信息

LQFP 64L Outline Dimensions (BODY SIZE: 7 X 7)

unit: inches/mm



Symbol	Dimensions in inches		Dimensions in mm	
	MIN	MAX	MIN	MAX
A	---	0.063	---	1.600
A1	0.002	0.006	0.050	0.150
A2	0.053	0.057	1.350	1.450
D	0.272	0.280	6.900	7.100
E	0.272	0.280	6.900	7.100
H_D	0.346	0.362	8.800	9.200
H_E	0.346	0.362	8.800	9.200
b	0.005	0.009	0.130	0.240
e	0.016 BSC		0.400 BSC	
c	0.004	0.008	0.090	0.200
L	0.016	0.030	0.400	0.750
L1	0.033	0.045	0.850	1.150
θ_2	0°	10°	0°	10°

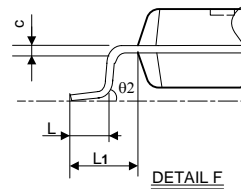
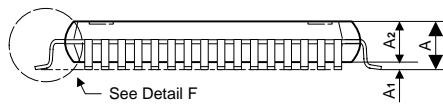
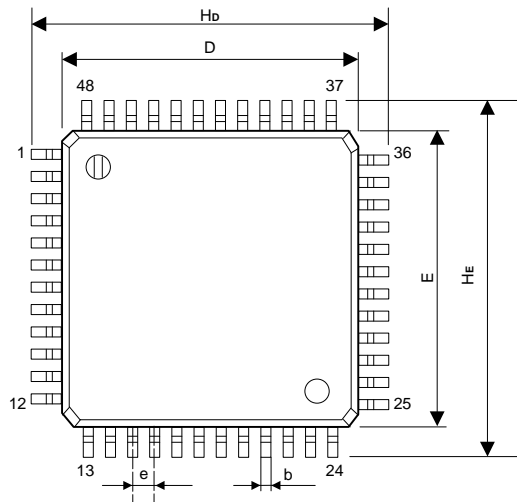
注意:

- (1) 封装尺寸不包括模的毛边凸起或门毛刺。
- (2) 如无特殊规定，容差为 ± 0.1 毫米。
- (3) 共面性：0.1毫米。
- (4) 控制尺寸为毫米。



TQFP 48L Outline Dimensions

unit: inches/mm



Symbol	Dimensions in inches		Dimensions in mm	
	MIN	MAX	MIN	MAX
A	---	0.047	---	1.2
A1	0.002	0.006	0.05	0.15
A2	0.035	0.041	0.9	1.05
D	0.270	0.281	6.85	7.15
E	0.270	0.281	6.85	7.15
H _D	0.346	0.362	8.8	9.2
H _E	0.346	0.362	8.8	9.2
b	0.005	0.011	0.15	0.27
e	0.020 TYP		0.500 TYP	
c	0.004	0.008	0.090	0.200
L	0.018	0.030	0.45	0.75
L1	0.033	0.045	0.85	1.15
θ ₂	0°	10°	0°	10°

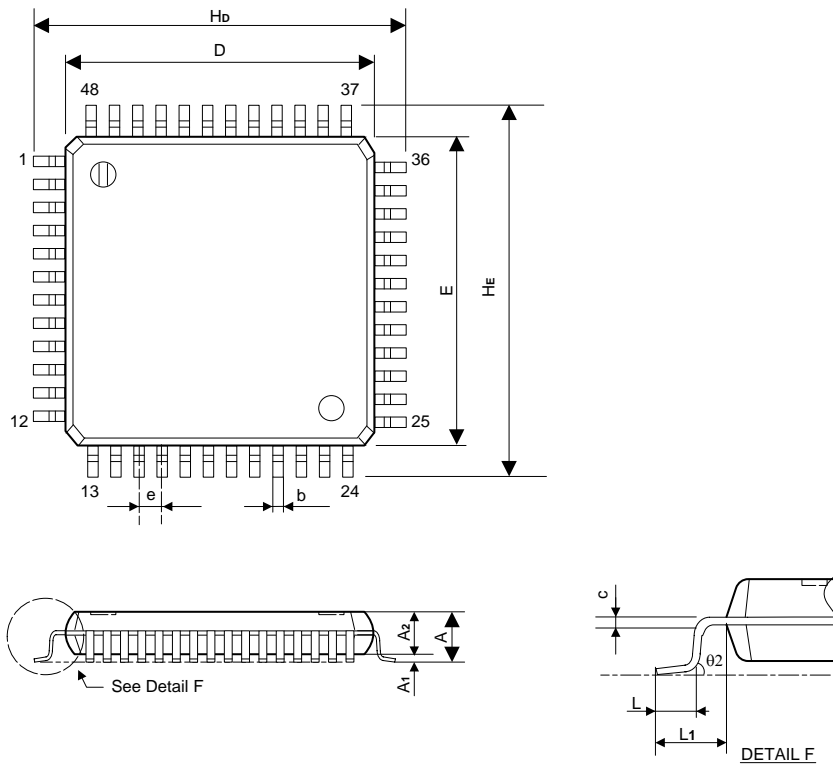
注意:

- (1) 封装尺寸不包括模的毛边凸起或门毛刺。
- (2) 如无特殊规定，容差为±0.1毫米。
- (3) 共面性：0.1毫米。
- (4) 控制尺寸为毫米。



LQFP 48L Outline Dimensions

unit: inches/mm



Symbol	Dimensions in inches		Dimensions in mm	
	MIN	MAX	MIN	MAX
A	0.057	0.065	1.45	1.65
A1	0.000	0.008	0.01	0.21
A2	0.051	0.059	1.30	1.50
D	0.272	0.280	6.90	7.10
E	0.272	0.280	6.90	7.10
H _D	0.346	0.362	8.80	9.20
H _E	0.346	0.362	8.80	9.20
b	0.006	0.010	0.15	0.25
e	0.020TYP		0.50TYP	
c	0.004	0.008	0.090	0.200
L	0.017	0.028	0.43	0.71
L1	0.035	0.043	0.90	1.10
θ ₂	0°	10°	0°	10°

注意:

- (1) 封装尺寸不包括模的毛边凸起或门毛刺。
- (2) 如无特殊规定，容差为±0.1毫米。
- (3) 共面性：0.1毫米。
- (4) 控制尺寸为毫米。



13. 规格更改记录

版本	记录	日期
2.0	新增LQFP48/Wafer两种封装，删除TSSOP28封装	2021年4月
1.0	初始版本	2020年1月



重要声明

本手册为中颖电子股份有限公司及其关联公司（“公司”）的财产。本手册，包括本手册中描述的本公司的任何产品（“产品”），均为本公司根据相关可适用法律或条约所拥有。本公司保留该等法律和条约下的所有权利，不授予其专利、版权、商标或其他知识产权下的任何许可。

本手册内的任何技术信息，包括功能介绍和原理图，不应理解为使用或执行任何知识产权的许可。本手册若引述相关第三方的名称和品牌（如有）等为其各自所有者的财产，仅供识别用途。

本公司不对本手册或任何产品作任何明示或暗示的保证，包括但不限于对适销性和适合特定用途的暗示保证。本公司不承担因超出规格书或我司产品标准的保证范围使用本手册所述任何产品而产生的任何责任。除适用协议中明确规定的定制产品外，产品仅为普通商业、工业、个人和/或家庭应用而设计、开发和制造。禁止用于军事、国防、核能、医疗以及可能导致人身伤害、死亡，或是环境破坏等领域。用户应采取任何和所有行动，确保按照适用的法律法规使用和销售产品。

半导体产品自身存在一定的失效概率。为防止因故障或误工作而产生的人身损害、火灾事故或其他社会性损害，请注意冗余设计、消防设计以及其他安全防护设计。特别说明：参考应用电路不保证能够适用于特定应用的量产。

若用户违反上述声明，本公司不承担全部或部分责任，用户应在此免除本公司及其供应商和/或分销商因产品的所有非预期用途有关的任何索赔、损害或其他责任；与此同时，用户应赔偿并确保本公司及其供应商和/或分销商免受因产品的任何非预期用途的使用而产生的与之相关的所有索赔、成本、损害赔偿和其他责任，包括人身伤害或死亡的索赔。

本手册中的信息仅与产品有关。本公司保留随时对本手册及所述的产品和服务进行更改、修改或改进的权利，恕不另行通知。订购前建议用户咨询销售代表。

本公司对本手册拥有最终解释权。



目录

- 1. 特性1
- 2. 概述1
- 3. 方框图2
- 4. 引脚配置3
 - 4.1 64脚LQFP封装3
 - 4.2 48脚TQFP封装4
 - 4.3 48脚LQFP封装5
- 5. 引脚描述6
- 6. SFR映像7
- 7. 标准功能14
 - 7.1 CPU14
 - 7.1.1 CPU内核特殊功能寄存器14
 - 7.1.2 CPU增强内核特殊功能寄存器15
 - 7.1.3 寄存器15
 - 7.2 随机数据存储器（RAM）16
 - 7.2.1 特性16
 - 7.3 FLASH程序存储器17
 - 7.3.1 特性17
 - 7.3.2 ICP模式下的Flash操作19
 - 7.4 扇区自编程（SSP）功能20
 - 7.4.1 寄存器20
 - 7.4.2 Flash控制流程图22
 - 7.4.3 SSP编程注意事项23
 - 7.4.4 可读识别码23
 - 7.5 系统时钟和振荡器24
 - 7.5.1 特性24
 - 7.5.2 时钟定义24
 - 7.5.3 概述24
 - 7.5.4 寄存器25
 - 7.5.5 振荡器类型27
 - 7.6 I/O端口28
 - 7.6.1 特性28
 - 7.6.2 寄存器28
 - 7.6.3 端口模块图31
 - 7.6.4 端口共用31
 - 7.7 定时器37
 - 7.7.1 定时器237
 - 7.8 中断41
 - 7.8.1 特性41
 - 7.8.2 中断允许控制41
 - 7.8.3 中断标志43
 - 7.8.4 中断向量44
 - 7.8.5 中断优先级44
 - 7.8.6 中断处理45



7.8.7 中断响应时间.....	45
7.8.8 外部中断输入.....	46
7.8.9 中断汇总.....	47
8. 增强功能.....	48
8.1 电源稳压器 (REGULATOR)	48
8.1.1 特性.....	48
8.1.2 寄存器.....	48
8.2 16BIT脉宽调制 (PWM0/1/2/3/4)	49
8.2.1 特性.....	49
8.2.2 寄存器.....	51
8.3 串行外部设备接口 (SPI)	57
8.3.1 特性.....	57
8.3.2 信号描述.....	57
8.3.3 波特率.....	58
8.3.4 功能描述.....	58
8.3.5 工作模式.....	59
8.3.6 传送形式.....	60
8.3.7 出错检测.....	61
8.3.8 中断.....	61
8.3.9 寄存器.....	62
8.4 通用串行总线(USB)	64
8.4.1 特性.....	64
8.4.2 USB流程.....	65
8.4.3 挂起 (Suspend) /唤醒 (Resume) 控制.....	66
8.4.4 寄存器.....	67
8.5 增强型通用异步收发器 (EUART0)	76
8.5.1 特性.....	76
8.5.2 工作方式.....	76
8.5.3 可微调波特率.....	81
8.5.4 多机通讯.....	82
8.5.5 帧出错检测.....	83
8.5.6 寄存器.....	83
8.6 低电压检测 (LPD)	86
8.6.1 特性.....	86
8.6.2 寄存器.....	86
8.7 低电压复位 (LVR)	88
8.7.1 特性.....	88
8.8 看门狗定时器 (WDT) , 程序超范围溢出 (OVL) 复位及其它复位状态	89
8.8.1 特性.....	89
8.8.2 寄存器.....	89
8.9 电源管理.....	90
8.9.1 特性.....	90
8.9.2 空闲模式 (Idle)	90
8.9.3 掉电模式 (Power-Down)	90
8.9.4 寄存器.....	91
8.10 预热计数器	92
8.10.1 特性.....	92
8.11 代码选项.....	93



9.	指令集	94
10.	电气特性	99
11.	订购信息	102
12.	封装信息	103
13.	规格更改记录	106