

# Examen Final: Carlos Rodríguez Martínez

## Ejercicio 1

a)

La Latencia del circuito es el camino crítico, que en este caso es ACFJ, lo cual tarda 170 ps

A	B	C	D	E	F	G	H	I	J
X		X			X				X
30		50			60				30

Latencia total es: 30ps + 50ps + 60ps + 30ps = **170ps**

b)

La máxima productividad es la inversa del tiempo de ciclo del camino crítico, en este caso, si suponemos que esta segmentado quiere decir que cada etapa puede realizarse a la vez, por lo que F con tiempo de ciclo de 60ps marca el camino crítico. Por lo tanto el resultado es:

$P_{max} = (t_c)^{-1} = (60ps)^{-1} = \mathbf{16.7G\ Ops/s}$

c)

Etapas	Bloques	Latencia Total
1ª	ABDE	60ps
2ª	CHG	50ps
3ª	FI	60ps
4ª	J	30ps

Como vemos, aprovechamos la máxima productividad pues la latencia máxima que obtenemos es de 60ps

d)

Etapas	Bloques	Latencia Total
1ª	ABCDE	80ps
2ª	FGHI	60ps
3ª	J	30ps

La máxima latencia es de 80ps, por lo que mantenemos la condición de que al menos una operación se hace cada 85ps.

e)

ordinales	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
R1			X			X				X			X			
R2								X		X	X	X	X			

## Ejercicio 2

a)

		cortocircuitos					
fuente		destino					
a							
b							
c							
d							
e		1	2	3			
f							
g		4	5	6			
h		7	8	9			
i							
j							

b)

$$D = \text{Multiplexor} + \max(\text{ALU}, M2, \mathbf{BR}) = 15\text{ns} + 55\text{ns} = \mathbf{70\text{ns}}$$

$$A = \text{RegDes} + \max(\text{ALU}, \mathbf{M1}) = 40\text{ns} + 10\text{ns} = \mathbf{50\text{ns}}$$

$$M = \text{RegDes} + M2 = 10\text{ns} + 50\text{ns} = \mathbf{60\text{ns}}$$

$$T_c = \mathbf{70\text{ns}}$$

c)

		cortocircuitos					
fuente		destino					
a							
b							
c							
d							
e							
f							
g		1	2	3			
h							
i		4	5	6			
j		7	8	9			

d)

D = BR = **55ns**

A = Multiplexor +  $\max(\text{ALU}, \mathbf{M1})$  + RegDes = 15ns + 40ns + 10ns = **65ns**

M = RegDes + M2 = 10ns + 50ns = **60ns**

Tc = **65ns**

e)

CICLOS	1	2	3	4	5	6	7	8
load <b>R0</b> , 0(R1)	CP	B	D	A	M	<b>E</b>		
add R2, <b>R0</b> , R3		CP	B	D	D	<b>A</b>	M	E

f)

Depende de los cortocircuitos que tenemos y de las etapas que provienen. Al tener 3 cortocircuitos que además provienen de 3 etapas diferentes. Por lo tanto, necesitamos  $3 * 3 =$  **9 comparadores**.

3 comparadores por cada salida. Para comparar dicha salida con el registro que tenemos en las etapas de las que salen de los cortocircuitos.

## Ejercicio 3

a)

1	ciclos	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21
2	1\$: load R1, 0(R2)	CP	BUS	D/L	A	M	ES															
3	cmpeq R4, R1, R6		CP	BUS	D/L	nop	nop	nop														
4						D/L	nop	nop	nop													
5						D/L	A	M	ES													
6	add R2, R2, #8			CP	BUS																	
7						BUS																
8						BUS	D/L	A	M	ES												
9																						
10	beq R4, \$1				CP																	
11						CP																
12							CP	BUS	D/L	nop	nop	nop										
13										D/L	A	M	ES									
14	-----							CP	BUS	BUS	D/L	nop	nop	nop								
15	1\$: -----									CP	BUS	D/L	nop	nop	nop							
16	load R1, 8(R2)										CP	BUS	D/L	A	M	ES						
17																						
18																						
19	ciclos perdidos																					
20	3ciclos, marcados con negro																					
21																						
22	ciclos perdidos																					
23																						
24																						
25	CPI																					
26																						
27																						
28																						

b)

$$1h = 3600s$$

$$E_{batería} = \text{Amperios} * \text{Segundos} * \text{Voltios} = 1 A * 3600s * 5V = \mathbf{18000J}$$

c)

$$E_{cpu} = P * t_c = P / f = 30 W / 500Mhz = \mathbf{60 nJ}$$

d)

$$\text{Niteraciones} = (E_{batería}/2) / (E_{cpu} * 10^6) = (18.000J/2) / (60nJ * 10^6) = \mathbf{150.000}$$

**Mlteracions**

## Ejercicio 4

a)

ciclo	4			5	6	
instrucción	m3	m4	m5	m6	m1	m2
store	5	6	9	X	0	2
load	5	6	9	11	0	2
INT	5	7	9	10	0	2
Br salta	4	6	9	10	X	3
Br No salta	4	7	8	10	1	2

b)

Etapas	max	min
CP	$mx1 + S + mx2 + r1 = 400ps$	$mx2(memoria) = 150ps$
ALU	$m\acute{a}x(mx3, mx4) + ALU + mx5 + r4 = 450ps$	$mx4 + EV + r4 = 250ps$
M	$MD + mx6 + r5 = 500ps$	$mx6 + r5 = 150ps$

Tiempo de ciclo tiene que ser por lo tanto **500ps**