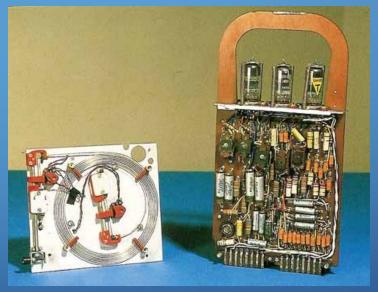
Fundamentos Hardware e Infraestrutura

Processador

Prof. Cláudio Haruyoshi Hirose Prof. Nelson Augusto Oliveira de Aguiar

- *É um circuito integrado (ou chip). É considerado o cérebro do computador.
- Executa os programas,
- Faz os cálculos
- Toma as decisões, de acordo com as instruções armazenadas na memória.







- Os microprocessadores formam uma parte importantíssima do computador chamada de UCP (Unidade Central de Processamento), ou em inglês CPU (Central Processing Unit).
- Antes da existência dos microprocessadores, as CPUs dos computadores eram formadas por um grande número de chips, distribuídos ao longo de uma ou diversas placas. Um microprocessador nada mais é que uma CPU inteira, dentro de um único chip.

- A CPU realiza as seguintes tarefas:
 - Busca e executa as instruções existentes na memória.
 - Os programas e os dados que ficam gravados no disco são transferidos para a memória.
 - Estando na memória a CPU pode executar os programas e processar os dados.
 - Comanda todos os outros chips do computador.

*A CPU é composta por:

- Unidade de Controle (UC) assume toda a tarefa de controle das ações a serem realizadas pelo computador, comandado todos os demais componentes de sua arquitetura. É a UC que deve garantir a correta execução dos programas e a utilização dos dados corretos nas operações que as manipulam.
- Unidade Lógica e Aritmética (ULA) assume todas as tarefas relacionadas às operações lógicas (and, or, not, etc.) e aritméticas (adições, subtrações, ...)

*A CPU é composta por:

•

*Registradores - A CPU contém internamente uma memória de alta velocidade que permite o armazenamento de valores intermediários ou informação de comando.



Uma registrador memoriza um número limitado de bits.

•

*O processador precisa de instruções. É isso que está armazenado neste tipo de memória chamada de Registrador: diversas regras que orientam a ULA a calcular e dar sentido aos dados que recebe.

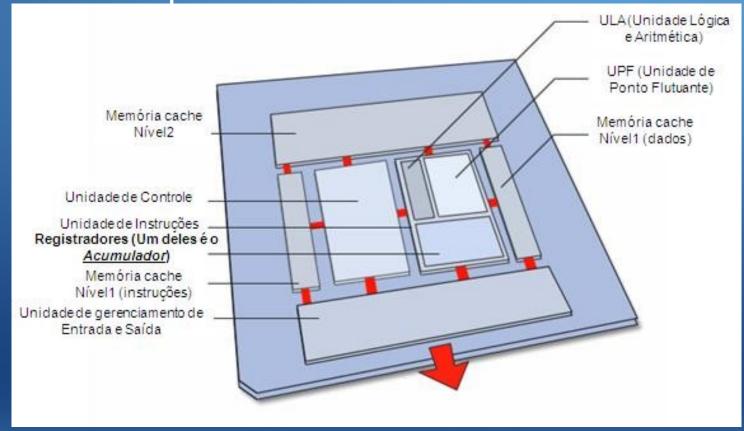
**

Os registradores mais importantes são

- Contador de Programa (PC) que aponta para a próxima instrução a executar;
- *Registrador de Instrução (IR) que armazena a instrução em execução;
- Vários outros registradores que permitem o armazenamento de resultados intermediários.

**

Esquema de um processador:



- Memory Management Unit (MMU)
- •
- Responsável pela coordenação do funcionamento da memória.
- **
- Transforma as instruções lógicas (virtuais) em endereços físicos nos bancos de memória.

O processador varre a memória em busca de dados e instruções

•

É o MMU que anota onde cada informação do sistema está hospedada na memória.

Diz onde o processador deve procurar.

UC irá informar à ULA qual operação e informação da memória deverá ser executada



Busca a informação necessária.



Transfere o resultado de volta para o local apropriado da memória.

- Clock
- •
- A quantidade de Hertz significa o quanto o processador troca dados com o sistema.
- Exemplo: O processador chega até 2.0 GHz → 2 bilhões de ciclos por segundo
- Modo os ciclos o orienta o ritmo e
- Mede os ciclos e orienta o ritmo do fluxo de troca de informações no processador.

- *Cache
- Dado o volume de trabalho que a CPU enfrenta, neste espaço são alocadas informações constantemente requisitadas.
- Ganhar tempo: armazenadas no processador, esses dados estão rapidamente acessíveis e não é necessário executar uma varredura em disco ou na RAM para buscar as informações.

- *Cache
- •
- É uma memória de alta velocidade
- Faz a interface entre o processador e a memória
- É uma memória embutida no processador
- Serve para armazenar os dados frequentemente mais usados.



Ela evita na algumas vezes que seja necessário recorrer à memória RAM



A memória RAM é mais lenta do que a cache.



Sem a memória cache o desempenho de um processador seria seriamente comprometido.

- •
- São usados três tipos de cache:
- •
- Cache primário, ou cache L1
- Cache secundário, ou cache L2
- Cache terciário, ou cache L3
- **
- A cache L2 é um pouco maior em termos de capacidade (comparando com L1).
- A cache L3 é um pouco maior em termos de capacidade (comparando com L2).

- ***
- A cache L1 pode ser dividida em duas partes:
- "L1 para dados"
- "L1 para instruções"
- **
- Sempre que o processador precisar ler dados os procurará primeiro no cache L1.
- Se o dado não estive no cache L1, então o próximo a ser visto será o cache L2.

- **
- Funcionamento
- •
- Quando requisições do processador chegam, é checado se os endereços requisitados são os mesmos dos que já foram lidos da memória
- Se sim, os dados são enviados diretamente da cache para o processador
- Se não, o processador acessa a memória principal

- **
- Funcionamento
- •
- Quando requisições do processador chegam, é checado se os endereços requisitados são os mesmos dos que já foram lidos da memória
- Se sim, os dados são enviados diretamente da cache para o processador
- Se não, o processador acessa a memória principal

- Benchmark CPU = análise de desempenho
- •
- *Benchmark CPU PDF

- Turbo Boost
- **
 - Serve para regular a frequência do processador conforme os aplicativos em execução.
 - **
 - ❖ Pode aumentar ou diminuir a "velocidade" e, consequentemente, economizar energia.





- **❖** EM64T
- **
 - Permite que SO de 64bits rodem programas de 32 bits ou 16 bits.
 - **
 - Se o programa for 32 bits ou inferior, a utilização do hardware será compatível..
- **
- **

- Hyper Threading
 - Simula em um processador físico, dois processadores lógicos.
 - Ganha performance.
 - Cada processador lógico possui seus registradores e controladores de interrupção
 - Demais recursos são compartilhados

- Barramento DMI
- - Consegue usar o Barramento que interliga a Ponte Norte e Sul (ChipSet)
 - •
 - Permite comunicação Full-Duplex entre os recursos.
 - •
 - Ganha performance.
 - **

Canais de Memória

•

Para agilizar a comunicação entre memória e processador



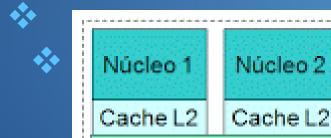
- **3** canais. 64 bits → 192 bits
- **4** canais 64 bits → 256 bits

•

Tem que ter compatibilidade entre placa-mãe e processador.

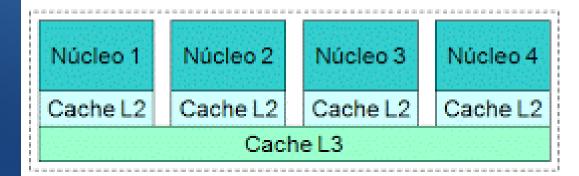


2 e 4 Núcleos



Cache L3

Processadores AMD de dois núcleos baseados no K10



 Processadores AMD com quatro núcleos baseados no K10 (Phenom série 9)

Pipeline

•

Processadores da família x86 eram capazes de processar apenas uma instrução de cada vez.

•

Uma instrução simples podia ser executada em apenas um ciclo de clock

- Pipeline
- - Estágios de processamento
 - *Exemplo:
 - Dado A vai para o 1º nível (1 ciclo de clock)
 - Dado A vai para o 2º nível (1 ciclo de clock), e o dado B vai para o 1º nível (1 ciclo de clock)
 - Dado A vai para o 3º nível (1 ciclo de clock), e o dado B vai para o 2º nível (1 ciclo de clock), e o dado C vai para o 1º nível (1 ciclo de clock)



