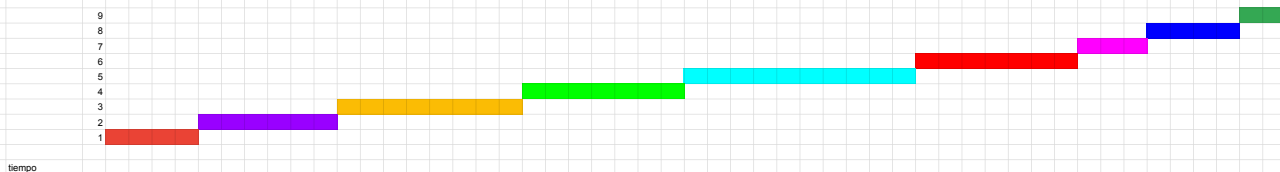


Procesos	Llegada	Tiempo uso CPU
P1	0	4
P2	2	6
P3	4	7
P4	6	10
P5	8	3
P6	7	7
P7	9	4
P8	3	8
P9	12	2

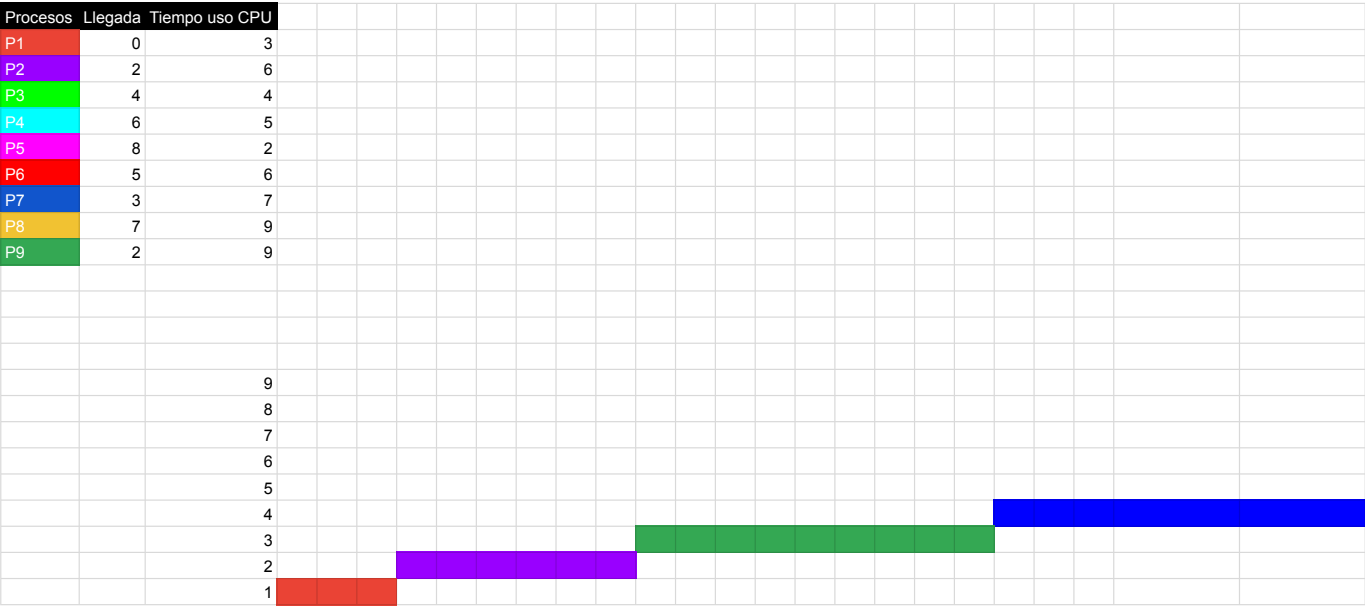


Proo	Llega	Tien
P1	0	4
P2	2	6
P3	4	7
P4	6	10
P5	8	3
P6	7	7
P7	9	4
P8	3	8
P9	12	2

Procesos
P1
P2
P3
P4
P5
P6
P7
P8
P9







[illegible]

Procesos	Llegada	Tiempo uso CPU
P1	0	3
P2	2	7
P3	4	3
P4	6	2
P5	8	8
P6	3	8
P7	12	2
P8	8	4
P9	7	7

Procesos	Llegada	Tiempo uso CPU
P1	0	3
P2	2	6
P3	4	4
P4	6	5
P5	8	2
P6	5	4
P7	12	23
P8	15	19
P9	10	8

Procesos	Llegada	Tiempo uso CPU
P1	0	25
P2	2	18
P3	4	28
P4	6	16
P5	8	10
P6	10	8
P7	5	4
P8	12	23
P9	15	19

Procesos	Llegada	Tiempo uso CPU	
P1	0	230	
P2	2	180	
P3	4	150	
P4	6	100	
P5	8	100	
P6	10	100	
P7	5	220	
P8	12	120	
P9	15	130	