

# 1. Los registros

En total hay 32 registros, denominados como **x0-x31**. La Tabla 1 los define todos. Es importante ver que los podemos nombrar tanto por su identificador de registro (con la “x”), como por su nombre. Aunque técnicamente podemos usar los registros con una funcionalidad diferente a la descrita, es **esencial** seguir la función *estándar* a fin de escribir código *compatible* con otro ya escrito.

Código 5-bit	Registro	Nombre	Descripción	Tipo
00000	<b>x0</b>	<b>zero</b>	Siempre cero	Cero
00001	<b>x1</b>	<b>ra</b>	dirección de retorno	Reservado
00010	<b>x2</b>	<b>sp</b>	puntero de pila	Reservado
00011	<b>x3</b>	<b>gp</b>	puntero global	Reservado
00100	<b>x4</b>	<b>tp</b>	puntero de hilo	Reservado
00101	<b>x5</b>	<b>t0</b>	registro temporal 0	Temporal
00110	<b>x6</b>	<b>t1</b>	registro temporal 1	Temporal
00111	<b>x7</b>	<b>t2</b>	registro temporal 2	Temporal
01000	<b>x8</b>	<b>s0</b>	registro salvado 0*	Salvado
01001	<b>x9</b>	<b>s1</b>	registro salvado 1	Salvado
01010	<b>x10</b>	<b>a0</b>	argumento 0 / retorno 0	Argumento
01011	<b>x11</b>	<b>a1</b>	argumento 1 / retorno 1	Argumento
01100	<b>x12</b>	<b>a2</b>	argumento 2	Argumento
.....	...	...	argumentos 3-6	Argumento
10001	<b>x17</b>	<b>a7</b>	argumento 7	Argumento
10010	<b>x18</b>	<b>s2</b>	registro salvado 2	Salvado
.....	...	...	registros salvados 3-10	Salvado
10010	<b>x27</b>	<b>s11</b>	registro salvado 11	Salvado
11100	<b>x28</b>	<b>t3</b>	registro temporal 3	Temporal
11101	<b>x29</b>	<b>t4</b>	registro temporal 4	Temporal
11110	<b>x30</b>	<b>t5</b>	registro temporal 5	Temporal
11111	<b>x31</b>	<b>t6</b>	registro temporal 6	Temporal

Tabla 1: Registros de RISC-V. \* El registro **s0** también se usa como puntero de marco **fp**.

## 2. Las instrucciones

Dentro del repertorio base de instrucciones **RV32I**, encontramos instrucciones variadas. Las aritmético-lógicas nos permiten operar con valores en los registros. Las de acceso a memoria permiten leer (cargar) y escribir (guardar) datos en memoria. Las instrucciones de salto servirán para programar estructuras y condicionales (*if*, *while*, *for*...). Por último, las de control nos ayudarán a implementar funciones y código reutilizable.

Instrucción	Uso	Descripción	Tipo
<b>add</b> rd, rs1, rs2	Suma	$r_d = r_{s1} + r_{s2}$	R - Aritmética
<b>sub</b> rd, rs1, rs2	Resta	$r_d = r_{s1} - r_{s2}$	R - Aritmética
<b>xor</b> rd, rs1, rs2	Or exclusiva	$r_d = r_{s1} \wedge r_{s2}$	R - Lógica
<b>or</b> rd, rs1, rs2	Or	$r_d = r_{s1} \vee r_{s2}$	R - Lógica
<b>and</b> rd, rs1, rs2	And	$r_d = r_{s1} \& r_{s2}$	R - Lógica
<b>sll</b> rd, rs1, rs2	Shift lógico izquierda	$r_d = r_{s1} \ll r_{s2}$	R - Lógica
<b>srl</b> rd, rs1, rs2	Shift lógico derecha	$r_d = r_{s1} \gg r_{s2}$	R - Lógica
<b>sra</b> rd, rs1, rs2	Shift aritmético derecha	$r_d = r_{s1} \ggg r_{s2}$	R - Lógica
<b>slt*</b> rd, rs1, rs2	Activa si <	$r_d = (r_{s1} < r_{s2}) ? 1 : 0$	R - Lógica
<b>beq</b> rs1, rs2, i12	Salta si =	if $r_{s1} = r_{s2} \{ pc = pc + i_{12} \}$	B - Salto
<b>bne</b> rs1, rs2, i12	Salta si $\neq$	if $r_{s1} \neq r_{s2} \{ pc = pc + i_{12} \}$	B - Salto
<b>blt*</b> rs1, rs2, i12	Salta si <	if $r_{s1} < r_{s2} \{ pc = pc + i_{12} \}$	B - Salto
<b>bge*</b> rs1, rs2, i12	Salta si $\geq$	if $r_{s1} \geq r_{s2} \{ pc = pc + i_{12} \}$	B - Salto
<b>sb</b> rd, i12(rs1)	Guarda byte	$M[r_{s1} + i_{12}] = r_d$	S - Guardado
<b>sh</b> rd, i12(rs1)	Guarda short	$M[r_{s1} + i_{12}] = r_d$	S - Guardado
<b>sw</b> rd, i12(rs1)	Guarda palabra	$M[r_{s1} + i_{12}] = r_d$	S - Guardado
<b>lb*</b> rd, i12(rs1)	Carga byte	$r_d = M[r_{s1} + i_{12}]$	I - Carga
<b>lh*</b> rd, i12(rs1)	Carga short	$r_d = M[r_{s1} + i_{12}]$	I - Carga
<b>lw</b> rd, i12(rs1)	Carga palabra	$r_d = M[r_{s1} + i_{12}]$	I - Carga
<b>addi</b> rd, rs1, i12	<b>add</b> inmediato	$r_d = r_{s1} + i_{12}$	I - Aritmética
<b>xori</b> rd, rs1, i12	<b>xor</b> inmediato	$r_d = r_{s1} \wedge i_{12}$	I - Aritmética
<b>ori</b> rd, rs1, i12	<b>or</b> inmediato	$r_d = r_{s1} \vee i_{12}$	I - Lógica
<b>andi</b> rd, rs1, i12	<b>and</b> inmediato	$r_d = r_{s1} \& i_{12}$	I - Lógica
<b>slli</b> rd, rs1, i12	<b>sll</b> inmediato	$r_d = r_{s1} \ll i_{12}$	I - Lógica
<b>srl</b> rd, rs1, i12	<b>srl</b> inmediato	$r_d = r_{s1} \gg i_{12}$	I - Lógica
<b>srai</b> rd, rs1, i12	<b>sra</b> inmediato	$r_d = r_{s1} \ggg i_{12}$	I - Lógica
<b>slti*</b> rd, rs1, i12	<b>slt</b> inmediato	$r_d = (r_{s1} < i_{12}) ? 1 : 0$	I - Lógica
<b>jalr</b> rd, i12(rs1)	Salta y enlaza registro	$r_d = pc + 4 \text{ } pc = r_{s1} + i_{20}$	I - Control
<b>jal</b> rd, i20	Salta y enlaza	$r_d = pc + 4 \text{ } pc = pc + i_{20}$	J - Control
<b>auipc</b> rd, i20	Suma inmediato a pc	$r_d = pc + i_{20} \lll 12$	U - Control
<b>lui</b> rd, i20	Carga inmediato	$r_d = i_{20} \lll 12$	U - Datos

Tabla 2: La lista de instrucciones base. Las instrucciones con \* tienen variantes acabadas en “u” (e.g: **bltu**) que operan con los valores como si fueran sin signo.

### 3. Las pseudoinstrucciones

Para facilitar nuestro trabajo como programadores, RISC-V incluye pseudoinstrucciones que nos ayudarán a escribir códigos más sencillos. Las pseudoinstrucciones se traducen por instrucciones base, cambiando operandos o utilizando varias instrucciones base para conseguir un funcionamiento más amplio del repertorio.

Pseudoinstrucción	Uso	Traducción
<code>li rd, i12</code>	Carga inmediato corto	<code>addi rd, zero, i12</code>
<code>li rd, i32</code>	Carga inmediato (32-bit)	<code>lui rd, i32[31:12]</code> <code>addi rd, rd, i32[11:0]</code>
<code>la rd, sym</code>	Carga dirección (relativa a pc)	<code>auipc rd, sym[31:12]</code> <code>addi rd, rd, sym[11:0]</code>
<code>mv rd, rs</code>	Copia de valor	<code>addi rd, rs, 0</code>
<code>not rd, rs</code>	Complemento a 1	<code>xori rd, rs, -1</code>
<code>neg rd, rs</code>	Complemento a 2	<code>sub rd, zero, rs</code>
<code>bgt* rs1, rs2, i12</code>	Salta si >	<code>blt rs2, rs1, i12</code>
<code>ble* rs1, rs2, i12</code>	Salta si ≤	<code>bge rs2, rs1, i12</code>
<code>beqz rs1, i12</code>	Salta si = 0	<code>beq rs1, zero, i12</code>
<code>bnez rs1, i12</code>	Salta si ≠ 0	<code>bne rs1, zero, i12</code>
<code>bgez rs1, i12</code>	Salta si ≥ 0	<code>bge rs1, zero, i12</code>
<code>blez rs1, i12</code>	Salta si ≤ 0	<code>bge zero, rs1, i12</code>
<code>bgtz rs1, i12</code>	Salta si > 0	<code>blt zero, rs1, i12</code>
<code>j i20</code>	Salto incondicional	<code>jal zero, i20</code>
<code>call i12</code>	Salto a función (cerca)	<code>jalr ra, i12(ra)</code>
<code>call i32</code>	Salto a función (lejos)	<code>auipc ra, i32[31:12]</code> <code>jalr ra, i32[11:0](ra)</code>
<code>ret</code>	Vuelta de función	<code>jalr zero, 0(ra)</code>
<code>nop</code>	No operación	<code>addi zero, zero, 0</code>

Tabla 3: La lista de pseudoinstrucciones base. Las instrucciones con \* tienen variantes acabadas en “u” (e.g: bgtu) que operan con los valores como si fueran sin signo.

### 4. Las etiquetas

Las instrucciones de salto, en su forma primitiva, aceptan un valor numérico como cantidad de bytes a saltar. Al escribir un código, calcular este valor a mano es muy incómodo y poco práctico. Por ello, en el código se pueden poner etiquetas de la forma:

`destino: add a0, a1, a2`

Para saltar a esa instrucción, por ejemplo cuando cierta igualdad se cumpla, nos bastará con hacer tan solo:

`beq s0, s1, destino`

Y el compilador traducirá “destino” por la cantidad de bytes adecuada de manera automática.