

EJERCICIO 1

a) $A = +(207)_{10} = +(11001111)_2 = (011001111)_{C2-9bits}$

$B = -(35)_8 = -(011101)_2 = C2(011101) = (100011)_{C2-6bits}$

$C = +(BD)_{16} = +(10111101)_2 = (010111101)_{C2-9bits}$

$D = -(11001101)_2 = -(011001101)_2 = C2(011001101) = (100110011)_{C2-9bits}$

b)

$A-B = A + C2(B) = (011001111) + (000011101)$

$$\begin{array}{r} 011001111 \\ + 000011101 \\ \hline 011101100 \end{array}$$

No hay desbordamiento, ya que sumando dos números positivos nos da otro positivo $+(236)_{10}$ dentro del rango de representación $[-256, +255]$

$A-B = (011101100)_{C2-9bits}$

$-C+D = C2(C) + D = (101000011) + (100110011)$

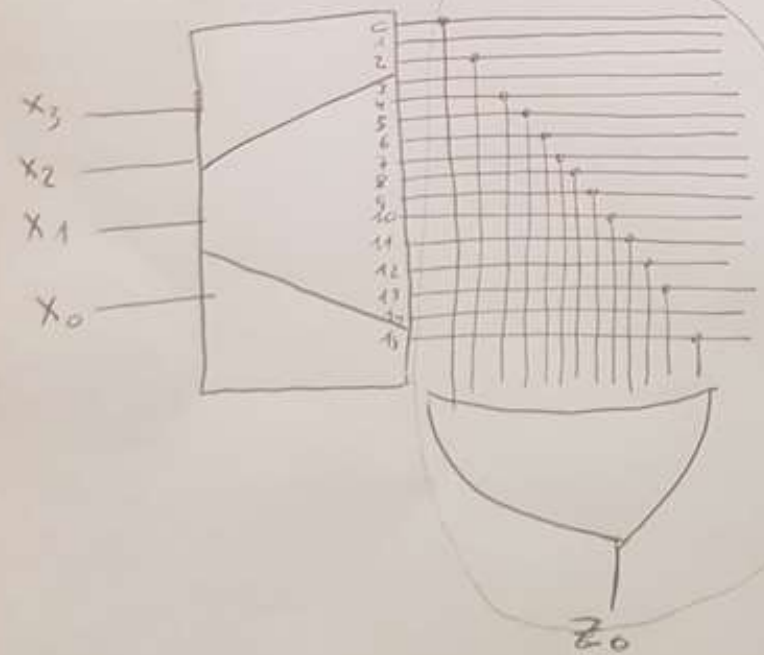
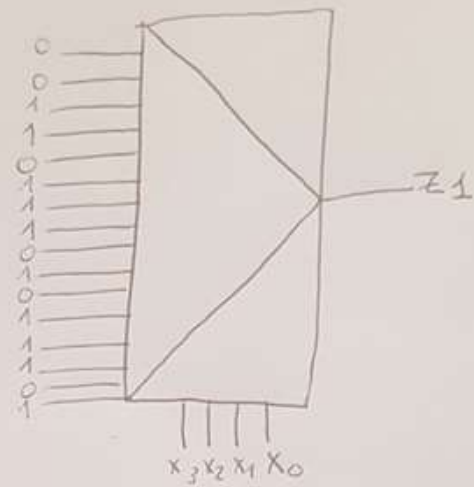
$$\begin{array}{r} 101000011 \\ + 100110011 \\ \hline \textcolor{red}{1}001110110 \end{array}$$

Sí hay desbordamiento ya que estamos sumando dos números negativos y el resultado obtenido es positivo. El resultado correcto, $-(394)_{10}$, está fuera del rango representable

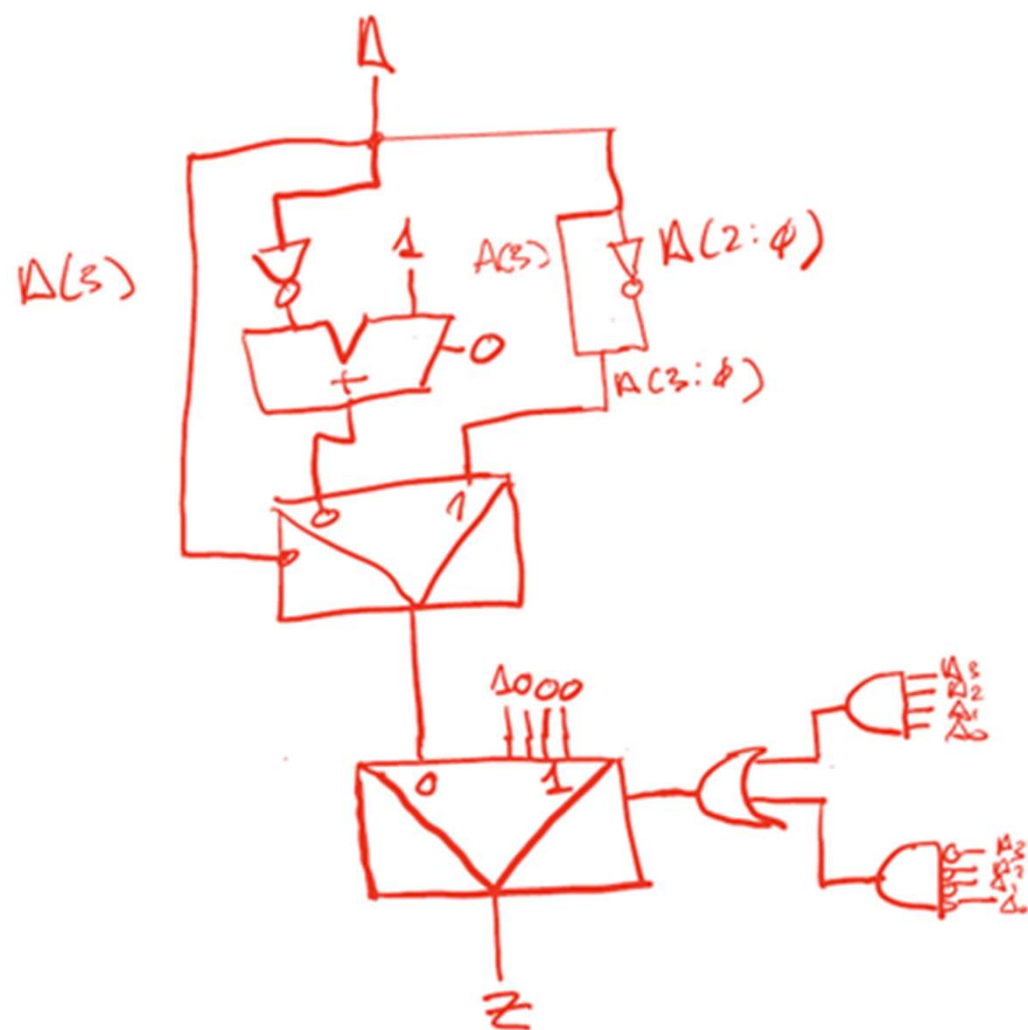
$-C+D = (001110110)_{C2-9bits}$

EJERCICIO 2

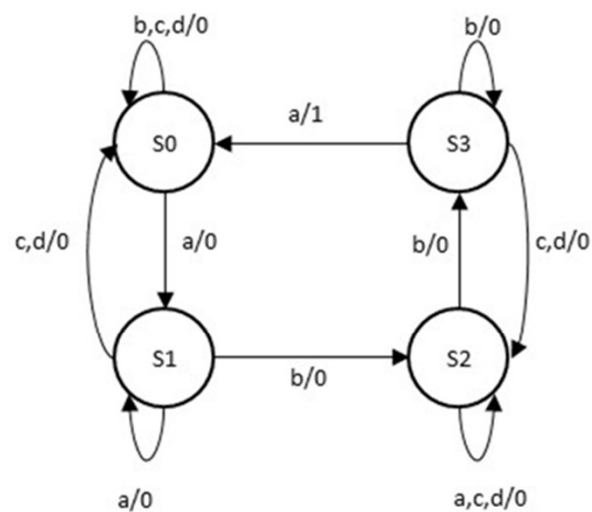
x_3	x_2	x_1	x_0	z_1	z_0
0	0	0	0	0	1
0	0	0	1	0	0
0	0	1	0	1	1
0	0	1	1	1	0
0	1	0	0	0	1
0	1	0	1	1	1
0	1	1	0	1	1
0	1	1	1	1	1
1	0	0	0	0	1
1	0	0	1	1	1
1	0	1	0	0	1
1	0	1	1	1	1
1	1	0	0	1	1
1	1	0	1	1	0
1	1	1	1	1	1



EJERCICIO 3



EJERCICIO 4



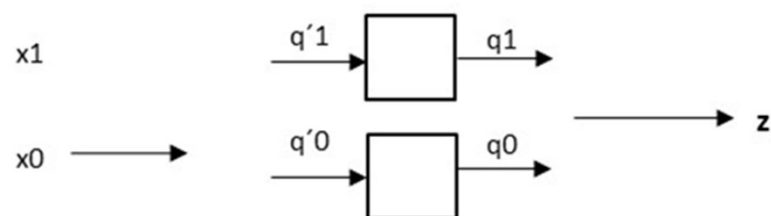
x	S	S'	z
a	S0	S1	0
a	S1	S1	0
a	S2	S2	0
a	S3	S0	1
b	S0	S0	0
b	S1	S2	0
b	S2	S3	0
b	S3	S3	0
c	S0	S0	0
c	S1	S0	0
c	S2	S2	0
c	S3	S2	0
d	S0	S0	0
d	S1	S0	0
d	S2	S2	0
d	S3	S2	0

x1	x0	q1	q0	q'1	q'0	z
0	0	0	0	0	1	0
0	0	0	1	0	1	0
0	0	1	0	1	0	0
0	0	1	1	0	0	1
0	1	0	0	0	0	0
0	1	0	1	1	0	0
0	1	1	0	1	1	0
0	1	1	1	1	1	0
1	0	0	0	0	0	0
1	0	0	1	0	0	0
1	0	1	0	1	0	0
1	0	1	1	1	0	0
1	1	0	0	0	0	0
1	1	0	1	0	0	0
1	1	1	0	1	0	0
1	1	1	1	1	0	0

$$z = \bar{x}_1 \cdot \bar{x}_0 \cdot q_1 \cdot q_0$$

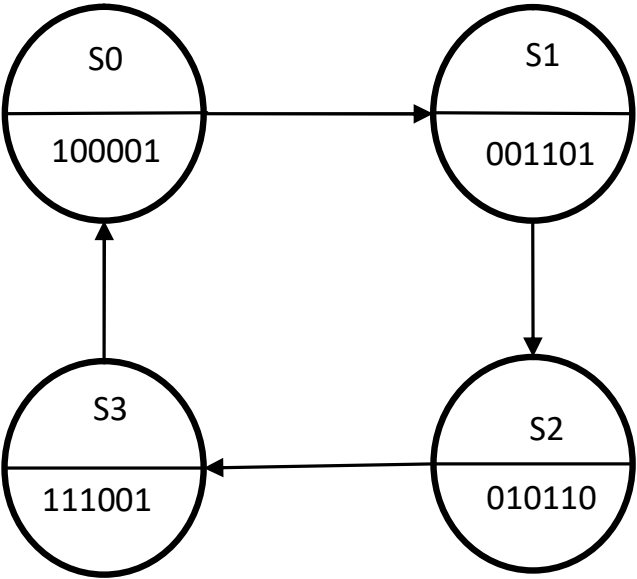
$$q'_0 = \bar{x}_1 \cdot \bar{x}_0 \cdot \bar{q}_1 + \bar{x}_1 \cdot x_0 \cdot q_1$$

$$q'_1 = q_1 \cdot \bar{q}_0 + x_1 \cdot q_1 + x_0 \cdot q_1 + \bar{x}_1 \cdot x_0 \cdot q_0$$



EJERCICIO 5

El diagrama de estados el orden de las señales de control va a ser el siguiente:
SO1 SO2 OP1 OP0 LDRA LDRB



Contenido de la memoria ROM

Dirección ROM (Estado actual)		Salidas de la ROM							
		Sig estado		control					
Q1	Q0	Q1'	Q0'	SO1	SO2	OP1	OP0	LDRA	LDRB
0	0	0	1	1	0	0	0	0	1
0	1	1	0	0	0	1	1	0	1
1	0	1	1	0	1	0	1	1	0
1	1	0	0	1	1	1	0	0	1