Pontifícia Universidade Católica de Minas Gerais Instituto de Ciências Exatas e Informática – ICEI Arquitetura de Computadores I

ARQ1 - Recuperação 02

Tema: Circuitos sequenciais e máquinas de estados finitos

Exercícios:

Dada a tabela abaixo:

atual					pr	óxir	no										
m	а	b	С	а		Α	b	С	Da	Db	Dc	Ta	Tb	Tc	Jaka	JbKb	JcKc
0	0	0	0	0		0	0	0									
1	0	0	0	1		0	0	1									
2	0	0	1	0		0	0	1									
3	0	0	1	1		0	1	1									
4	0	1	0	0		0	0	0									
5	0	1	0	1		0	1	1									
6	0	1	1	0		0	1	1									
7	0	1	1	1		1	0	1									
8	1	0	0	0		0	0	0									
9	1	0	0	1		1	0	1									
Α	1	0	1	0		1	0	1									
В	1	0	1	1		1	1	1									
С	1	1	0	0		0	0	0									
D	1	1	0	1		1	1	1									
Е	1	1	1	0		1	1	1									
F	1	1	1	1		0	0	0									

Determinar as equações e implementar os circuitos equivalentes em Verilog e no Logisim:

- a.) expressão simplificada por mintermos para Da
- b.) expressão simplificada por MAXTERMOS para Db
- c.) expressão simplificada por mintermos para Dc
- d.) expressão simplificada por mintermos para Ta
- e.) expressão simplificada por MAXTERMOS para Tb
- f.) expressão simplificada por mintermos para Tc
- 02. Implementar no JFLAP a seguinte máquina de Turing:

ab	Х	ab	S	m	ab	Х	ab	S	m	ab	Х	ab	S	m
00	0	00	0	R	01	0	00	0	L	10	0	10	1	L
00	1	00	1	R	01	1	10	1	L	10	1	10	0	L
00	#	01	#	L	01	#	01	#	S	10	#	10	#	S

- 03.) Implementar no Logisim um circuito com três flip-flops JK montados em sequência tal que Ja = Ka = 1, Jb = Kb = Qa', Jc = Kc = Qb'.
- 04.) Implementar no Logisim um circuito com três flip-flops D montados em sequência tal que Da = 1, Db = Qa, Dc = Qb'.
- 05.) Implementar no Logisim um contador assíncrono crescente módulo 10 com flip-flops do tipo T.