

L8 CPU

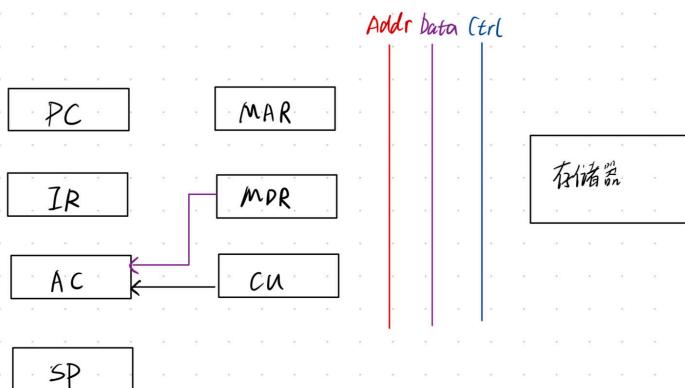
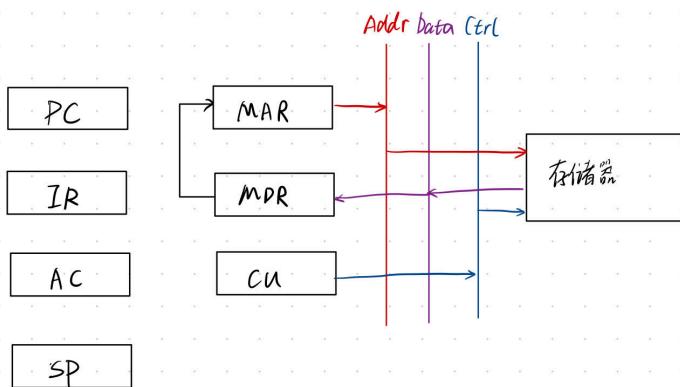
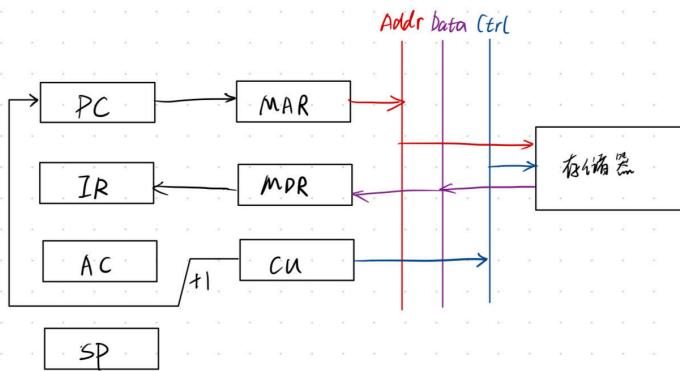
袁晨圃 2023K8009929012

习题 1 (8.4): 设 CPU 内有这些部件: PC, IR, SP, AC, MAR, MDR, CU.

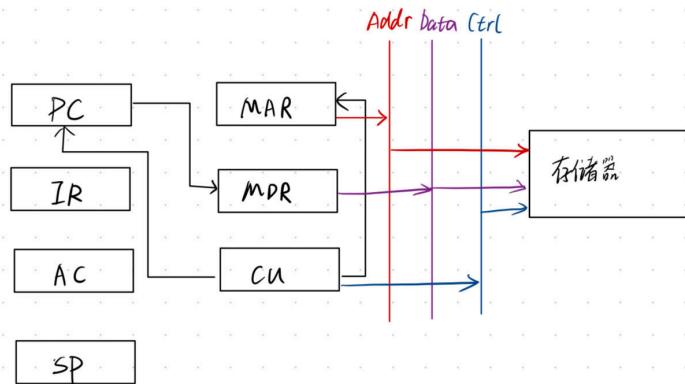
- (1) 画出完成间接寻址的取数指令 LDA @X (将主存某地址单元内容取至 AC) 的数据流 (从取指开始)
- (2) 画出中断周期的数据流

解:

(1)

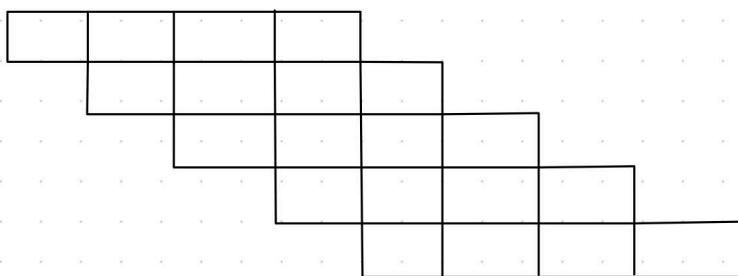
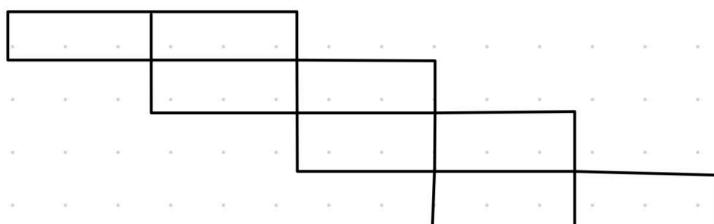


(2)



习题 2 (8.8): 什么是指令流水? 画出二级流水和四级流水的示意图, 它们哪一个更能提高处理器速度, 为什么?

解: 指令流水: 将指令分成几个阶段, 每一个阶段可以处理单独的指令, 达到并行的效果



四级流水线更能, 因为能同时处理更多的指令, 加速比更高

习题 3 (8.11): 现在有一个四级流水线, 分别完成取指(IF)、译码和取数(ID)、执行(EX)、写结果(WR) 4 个步骤, 完成各步的操作时间分别是 90ns, 90ns, 60ns, 45ns

- (1) 流水线的时钟周期应该取何值?
- (2) 若相邻的指令发生数据相关, 那么第二条指令应该推迟多少时间才能不发生错误?
- (3) 若相邻的指令发生数据相关, 为了不推迟第 2 条指令的执行, 可采取什么措施?

解:

- (1) 90ns
- (2) 推迟 2 个周期, 180ns
- (3) 旁路法, 直接把 EX 的输出接到 ALU 的输入上, 不需要再经过 WR/ID 阶段

习题 4 (8.12): 在 5 个功能段的指令流水线中，假设每段的执行时间分别是 10ns, 8ns, 10ns, 10ns, 7ns

对于完成 12 条指令的流水线而言，它的加速比为多少？该流水线的实际吞吐率为多少？

解：时钟周期：10ns

$$\text{加速比: } \frac{12 \times (10+8+10+10+7)}{(5+11) \times 10} = 3.375$$

$$\text{实际吞吐率: } \frac{12}{160} \text{ ns}^{-1} = 0.075 \text{ ns}^{-1}$$